



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0019077  
(43) 공개일자 2012년03월06일

(51) 국제특허분류(Int. Cl.)

*G02F 1/1343* (2006.01)    *G06F 3/041* (2006.01)

*G02F 1/133* (2006.01)

(21) 출원번호 10-2010-0082202

(22) 출원일자 2010년08월24일

심사청구일자    없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김철세

대구광역시 달서구 도원로 45, 강산타운아파트  
409동 205호 (도원동)

정지현

경상북도 구미시 인의동 인의대동다숲아파트 101  
동 208호

이민재

대구광역시 수성구 두산동 대우트럼프월드 B동  
1706호

(74) 대리인

박영복, 김용인

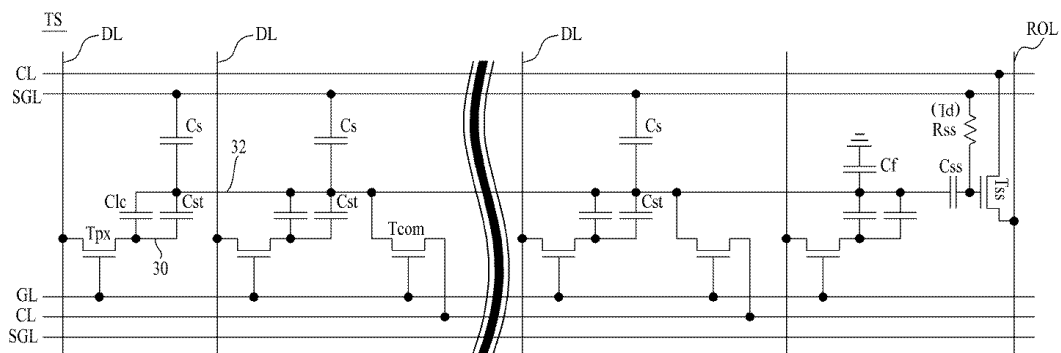
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 터치 센서가 내장된 액정 표시 장치 및 그 구동 방법

(57) 요약

본원 발명은 터치 센서가 내장된 액정 표시 장치에 관한 것으로, 상하부 기관 사이의 액정층과; 상기 하부 기관의 각 화소 영역에, 액정층에 수평 전계를 인가하는 화소 전극 및 공통 전극과, 게이트 라인 및 데이터 라인과 접속되어 상기 화소 전극을 구동하는 화소 박막 트랜지스터와, 상기 게이트 라인과 공통 라인에 접속되어 상기 공통 전극을 구동하는 공통 박막 트랜지스터를 구비하는 화소와; 상기 상부 기관을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터를 형성하여 터치를 감지하여 센싱 신호를 출력하는 터치 센서와; 상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고; 상기 터치 센서는 다수의 화소 단위로 형성된 상기 공통 전극과; 상기 게이트 라인과 나란한 센서 게이트 라인과; 상기 센서 게이트 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 상기 공통 라인과 상기 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비한다.

대표도



## 특허청구의 범위

### 청구항 1

상하부 기관 사이의 액정층과;

상기 하부 기관의 각 화소 영역에, 액정층에 수평 전계를 인가하는 화소 전극 및 공통 전극과, 게이트 라인 및 데이터 라인과 접속되어 상기 화소 전극을 구동하는 화소 박막 트랜지스터와, 상기 게이트 라인과 공통 라인에 접속되어 상기 공통 전극을 구동하는 공통 박막 트랜지스터를 구비하는 화소와;

상기 상부 기관을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터를 형성하여 터치를 감지하여 센싱 신호를 출력하는 터치 센서와;

상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고;

상기 터치 센서는

다수의 화소 단위로 형성된 상기 공통 전극과;

상기 게이트 라인과 나란한 센서 게이트 라인과;

상기 센서 게이트 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와;

상기 공통 라인과 상기 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와;

상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와;

상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

### 청구항 2

청구항 1에 있어서,

터치 센싱 기간에서, 상기 공통 전극은 플로팅되고 상기 센서 게이트 라인의 게이트 전압에 응답하여 상기 제1 및 제2 커패시터의 커플링으로 상기 센서 박막 트랜지스터가 구동되고, 상기 터치 커패시터가 형성되면 상기 센서 박막 트랜지스터의 게이트 전압이 가변하여 상기 리드아웃 라인으로 출력되는 센싱 신호가 가변하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

### 청구항 3

청구항 1에 있어서,

상기 리드아웃 라인은 상기 터치 센서를 사이에 두고 상기 데이터 라인과 나란하며, 수직 방향으로 배열된 다수의 터치 센서와 공통으로 접속되고;

상기 센서 게이트 라인은 수평 방향으로 배열된 다수의 터치 센서와 공통으로 접속되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

### 청구항 4

청구항 1에 있어서,

상기 화소 박막 트랜지스터는 상기 게이트 라인과 접속된 게이트 전극과, 상기 데이터 라인과 접속된 소스 전극과, 상기 화소 전극과 접속된 드레인 전극을 구비하고;

상기 공통 박막 트랜지스터는 상기 화소 박막 트랜지스터와 동일한 게이트 라인과 접속된 게이트 전극과, 상기 공통 라인과 접속된 소스 전극과, 상기 공통 전극과 접속된 드레인 전극을 구비하고;

상기 센서 박막 트랜지스터는 상기 제2 커패시터와 접속된 게이트 전극과, 상기 리드아웃 라인과 접속된 소스 전극과, 상기 공통 라인과 접속된 드레인 전극을 구비하고;

상기 저항체는 상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 다이오드를

구비하고, 상기 다이오드는 상기 센서 박막 트랜지스터의 게이트 전극과 접속된 게이트 전극과, 상기 센서 게이트 라인과 접속된 소스 전극과, 상기 다이오드의 게이트 전극과 접속된 드레인 전극을 구비하는 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 5

청구항 1에 있어서,

상기 제1 커패시터는 상기 센서 게이트 라인과 상기 공통 전극이 절연되게 중첩되어 형성되고,

상기 제2 커패시터는 상기 센서 박막 트랜지스터의 게이트 전극과 상기 공통 전극이 절연되게 중첩되어 형성되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 6

상하부 기판 사이의 액정층과;

상기 하부 기판의 각 화소 영역에, 액정층에 수평 전계를 인가하는 화소 전극 및 공통 전극과, 게이트 라인 및 데이터 라인과 접속되어 상기 화소 전극을 구동하는 화소 박막 트랜지스터와, 상기 게이트 라인과 스캐닝 공통 라인에 접속되어 상기 공통 전극을 구동하는 공통 박막 트랜지스터를 구비하는 화소와;

상기 상부 기판을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터를 형성하여 터치를 감지하여 센싱 신호를 출력하는 터치 센서와;

상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고;

상기 터치 센서는

다수의 화소 단위로 형성된 상기 공통 전극과;

이전단 스캐닝 공통 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와;

이전단 게이트 라인과 상기 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와;

상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와;

상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 7

청구항 6에 있어서,

상기 센싱 공통 라인은 상기 화소 박막 트랜지스터가 데이터를 각 화소에 저장하는 데이터 기록 기간에서는 공통 전압을 공급하고, 터치 센싱을 위한 터치 센싱 기간에서는 상기 공통 전압보다 높은 센서 전압을 공급하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 8

청구항 6에 있어서,

상기 화소 박막 트랜지스터는 상기 게이트 라인과 접속된 게이트 전극과, 상기 데이터 라인과 접속된 소스 전극과, 상기 화소 전극과 접속된 드레인 전극을 구비하고;

상기 공통 박막 트랜지스터는 상기 화소 박막 트랜지스터와 동일한 게이트 라인과 접속된 게이트 전극과, 상기 공통 라인에 접속된 소스 전극과, 상기 공통 전극과 접속된 드레인 전극을 구비하고;

상기 센서 박막 트랜지스터는 상기 제2 커패시터와 접속된 게이트 전극과, 상기 리드아웃 라인과 접속된 소스 전극과, 상기 스캐닝 공통 라인에 접속된 드레인 전극을 구비하고;

상기 저항체는 상기 이전단 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 다이오드를 구비하고, 상기 다이오드는 상기 센서 박막 트랜지스터의 게이트 전극과 접속된 게이트 전극과, 상기 이전단 게이트 라인에 접속된 소스 전극과, 상기 다이오드의 게이트 전극과 접속된 드레인 전극을 구비하는 특징으로 하

는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 9

청구항 6에 있어서,

상기 제1 커패시터는 상기 스캐닝 공통 라인과 상기 공통 전극이 절연되게 중첩되어 형성되고,

상기 제2 커패시터는 상기 센서 박막 트랜지스터의 게이트 전극과 상기 공통 전극이 절연되게 중첩되어 형성되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 10

청구항 6에 있어서,

터치 센싱 기간에서, 상기 공통 전극은 플로팅되고 상기 스캐닝 공통 라인의 센서 전압에 응답하여 상기 제1 및 제2 커패시터의 커플링으로 상기 센서 박막 트랜지스터가 구동되고, 상기 터치 커패시터가 형성되면 상기 센서 박막 트랜지스터의 게이트 전압이 가변하여 상기 리드아웃 라인으로 출력되는 센싱 신호가 가변하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 11

청구항 1 또는 청구항 6에 있어서,

상기 공통 전극은 상기 다수의 화소를 포함하는 상기 터치 센서 단위로 독립적으로 형성되고, 데이터 기록시에는 상기 액정층을 구동하는 공통 전극으로 이용되고, 터치 센싱시에는 상기 터치 커패시터를 형성하기 위한 센싱 전극으로 이용되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 12

청구항 11에 있어서,

상기 각 화소에서 상기 공통 박막 트랜지스터는, 상기 화소 박막 트랜지스터와 동일 게이트 라인과 접속되고, 상기 데이터 기록시 상기 화소 박막 트랜지스터와 동시에 턴-온되어 상기 공통 라인으로부터의 공통 전압을 상기 공통 전극으로 공급하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 13

청구항 1에 있어서,

상기 게이트 라인을 구동하는 게이트 드라이버와;

상기 데이터 라인을 구동하는 데이터 드라이버와;

상기 리드아웃 라인으로부터 출력되는 상기 센싱 신호를 이용하여 상기 터치를 감지하고, 상기 리드아웃 라인 및 상기 센서 게이트 라인의 위치 정보에 근거하여 상기 터치의 위치를 감지하는 리드아웃 회로와;

상기 센서 게이트 라인을 구동하는 센서 게이트 드라이버를 추가로 구비하고;

상기 게이트 드라이버 및 데이터 드라이버는 데이터 기록 기간에서 상기 게이트 라인과 상기 데이터 라인을 각각 구동하고;

상기 센서 게이트 드라이버 및 리드아웃 회로는 터치 센싱 기간에서 상기 센서 게이트 라인과 상기 리드아웃 라인을 각각 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 14

청구항 6에 있어서,

상기 게이트 라인을 순차 구동하는 게이트 드라이버와;

상기 데이터 라인을 구동하는 데이터 드라이버와;

상기 리드아웃 라인으로부터 출력되는 상기 센싱 신호를 이용하여 상기 터치를 감지하고, 상기 리드아웃 라인

및 상기 센서 게이트 라인의 위치 정보에 근거하여 상기 터치 위치를 감지하는 리드아웃 회로와;  
 상기 스캐닝 공통 라인을 순차 구동하는 스캐닝 공통 드라이버를 추가로 구비하고;  
 상기 게이트 드라이버 및 데이터 드라이버는 데이터 기록 기간에서 상기 게이트 라인과 상기 데이터 라인을 각각 구동하고;  
 상기 리드아웃 회로는 터치 센싱 기간에서 상기 리드아웃 라인을 구동하고;  
 상기 스캐닝 공통 드라이버는 상기 데이터 기록 기간에서는 공통 전압을, 상기 터치 센싱 기간에서는 센서 전압을 공급하여 상기 스캐닝 공통 라인을 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 15

청구항 13 또는 14에 있어서,  
 한 프레임을 다수의 수평기간 단위로 분할하여 상기 데이터 기록 기간과 상기 터치 센싱 기간이 상기 다수의 수평기간마다 교번되도록 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 16

청구항 1 또는 청구항 6에 있어서,  
 상기 액정층은 IPS 모드 또는 FFS 모드로 구동되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

#### 청구항 17

터치 센서가 내장된 액정 표시 장치의 구동 방법에 있어서,  
 상기 상기 터치 센서는 다수의 화소 단위로 형성된 공통 전극과; 센서 게이트 라인과; 센서 게이트 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 공통 라인과 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하고;  
 데이터 기록 기간에서, 게이트 라인 및 데이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소에서 화소 박막 트랜지스터와 접속된 화소 전극과 공통 박막 트랜지스터와 접속된 상기 공통 전극을 이용하여 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계와;  
 터치 센싱 기간에서, 다수의 화소 단위로 그 다수의 화소 내에 형성된 상기 공통 전극을 구동하여 상기 액정 표시 장치의 상부 기판을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터의 형성에 따라 터치를 감지하는 단계를 포함하고;

상기 터치 센서가 상기 터치를 감지하는 단계는

센서 게이트 라인을 구동하여 제1 및 제2 커패시터의 커플링으로 센서 박막 트랜지스터를 구동하고, 상기 센싱 커패시터가 형성되면 상기 센싱 박막 트랜지스터의 게이트 전압이 가변하여 리드아웃 라인으로 가변되는 센싱 신호를 출력하는 단계를 포함하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 구동 방법.

#### 청구항 18

터치 센서가 내장된 액정 표시 장치의 구동 방법에 있어서,  
 상기 터치 센서는 다수의 화소 단위로 형성된 공통 전극과; 이전단 스캐닝 공통 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 상기 이전단 스캐닝 공통 라인과 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 이전단 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하고;  
 데이터 기록 기간에서, 게이트 라인 및 데이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소에서 화소 박막 트랜지스터와 접속된 화소 전극과 공통 박막 트랜지스터와 접속된 상기 공통 전극을 이용하여 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계와;  
 터치 센싱 기간에서, 다수의 화소 단위로 그 다수의 화소 내에 형성된 상기 공통 전극을 구동하여 상기 액정 표시

시 장치의 상부 기관을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터의 형성에 따라 터치를 감지하는 단계를 포함하고;

상기 터치 센서가 상기 터치를 감지하는 단계는

상기 이전단 스캐닝 공통 라인을 구동하여 제1 및 제2 커패시터의 커플링으로 센서 박막 트랜지스터를 구동하고, 상기 센싱 커패시터가 형성되면 상기 센싱 박막 트랜지스터의 게이트 전압이 가변하여 리드아웃 라인으로 가변되는 센싱 신호를 출력하는 단계를 포함하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 구동 방법.

## 명세서

### 기술 분야

[0001] 본원 발명은 액정 표시 장치에 관한 것으로, 특히 터치 센서를 내장하여 박형 경량화가 가능한 액정 표시 장치 및 그 구동 방법에 관한 것이다.

### 배경 기술

[0002] 오늘날 각종 표시 장치의 화면상에서 터치로 정보 입력이 가능한 터치 스크린이 컴퓨터 시스템의 정보 입력 장치로 널리 적용되고 있다. 터치 스크린은 사용자가 손가락 또는 스타일러스를 통해 화면을 단순히 터치하여 표시 정보를 이동시키거나 선택하므로, 남녀노소 누구나 쉽게 사용할 수 있다.

[0003] 터치 스크린은 표시 장치 화면상에서 발생된 터치 및 터치 위치를 감지하여 터치 정보를 출력하고, 컴퓨터 시스템은 터치 정보를 분석하여 명령을 수행한다. 표시 장치로는 액정 표시 장치(Liquid Crystal Display; LCD), 플라즈마 디스플레이 패널(Plasma Display Panel; PDP), 유기 발광 다이오드(Organic Light Emitting Diode; OLED) 표시 장치 등과 같은 평판 표시 장치가 주로 이용된다.

[0004] 터치 스크린 기술로는 센싱 원리에 따라 저항막 방식, 정전 용량 방식, 적외선 방식, 초음파 방식, 전자기 방식 등이 존재한다. 이들 중 저항막 방식과 정전 용량 방식은 제조 비용면에서 유리하여 널리 이용되고 있다.

[0005] 저항막 방식 터치 스크린은 터치압에 의해 상하부 저항막(투명 도전막)이 선택하여 발생하는 전압 변화를 감지하여 터치를 인식한다. 그러나, 저항막 방식 터치 스크린은 터치압으로 인하여 터치 스크린이나 표시 장치가 쉽게 손상되고, 저항막 사이 공기층의 광 산란 효과로 투과율이 낮은 단점이 있다.

[0006] 저항막 방식의 단점을 보완할 수 있는 정전 용량 방식의 터치 스크린은 인체나 스타일러스와 같은 도전체가 터치할 때 소량의 전하가 터치점으로 이동하여 발생하는 정전 용량 변화를 감지하여 터치를 인식한다. 정전 용량 방식 터치 스크린은 강화 유리를 사용할 수 있어 내구성이 강하고, 투과율이 높을 뿐만 아니라 터치 센싱 능력이 우수하며 멀티 터치가 가능하여 주목받고 있다.

[0007] 일반적으로, 터치 스크린은 패널 형태로 제작되어서 표시 장치의 상부에 부착되어 터치 입력 기능을 수행한다. 그러나, 터치 패널이 부착된 표시 장치는 터치 패널을 표시 장치와 별도로 제작하여 표시 장치에 부착해야 하므로, 제조 비용이 높아짐과 아울러 시스템 전체의 두께 및 무게가 증가하여 이동성이 떨어지거나, 디자인상 제약이 따르는 문제점이 있다.

## 발명의 내용

### 해결하려는 과제

[0008] 본원 발명은 전술한 종래 기술의 문제점을 해결하기 위하여 안출된 것으로, 본원 발명이 해결하려는 과제는 터치 센서를 내장하여 박형 경량화가 가능한 액정 표시 장치 및 그 구동 방법을 제공하는 것이다.

[0009] 본원 발명이 해결하려는 다른 과제는 정전 용량 방식 터치 센서의 구조를 단순화시켜서 내장함과 아울러 멀티 터치 감지가 가능한 액정 표시 장치 및 그 구동 방법을 제공하는 것이다.

[0010] 본원 발명의 해결하려는 또 다른 과제는 액정 표시 장치의 제조 공정을 그대로 사용하여 터치 센서를 내장할 수 있는 액정 표시 장치 및 그 구동 방법을 제공하는 것이다.

### 과제의 해결 수단

- [0011] 상기 과제를 해결하기 위하여, 본원 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치는 상하부 기관 사이의 액정층과; 상기 하부 기관의 각 화소 영역에, 액정층에 수평 전계를 인가하는 화소 전극 및 공통 전극과, 게이트 라인 및 데이터 라인과 접속되어 상기 화소 전극을 구동하는 화소 박막 트랜지스터와, 상기 게이트 라인과 공통 라인에 접속되어 상기 공통 전극을 구동하는 공통 박막 트랜지스터를 구비하는 화소와; 상기 상부 기관을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터를 형성하여 터치를 감지하여 센싱 신호를 출력하는 터치 센서와; 상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고; 상기 터치 센서는 다수의 화소 단위로 형성된 상기 공통 전극과; 상기 게이트 라인과 나란한 센서 게이트 라인과; 상기 센서 게이트 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 상기 공통 라인과 상기 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비한다.
- [0012] 터치 센싱 기간에서, 상기 공통 전극은 플로팅되고 상기 센서 게이트 라인의 게이트 전압에 응답하여 상기 제1 및 제2 커패시터의 커플링으로 상기 센서 박막 트랜지스터가 구동되고, 상기 터치 커패시터가 형성되면 상기 센서 박막 트랜지스터의 게이트 전압이 가변하여 상기 리드아웃 라인으로 출력되는 센싱 신호가 가변한다.
- [0013] 상기 리드아웃 라인은 상기 터치 센서를 사이에 두고 상기 데이터 라인과 나란하며, 수직 방향으로 배열된 다수의 터치 센서와 공통으로 접속되고; 상기 센서 게이트 라인은 수평 방향으로 배열된 다수의 터치 센서와 공통으로 접속된다.
- [0014] 상기 화소 박막 트랜지스터는 상기 게이트 라인과 접속된 게이트 전극과, 상기 데이터 라인과 접속된 소스 전극과, 상기 화소 전극과 접속된 드레인 전극을 구비하고; 상기 공통 박막 트랜지스터는 상기 화소 박막 트랜지스터와 동일한 게이트 라인과 접속된 게이트 전극과, 상기 공통 라인에 접속된 소스 전극과, 상기 공통 전극과 접속된 드레인 전극을 구비하고; 상기 센서 박막 트랜지스터는 상기 제2 커패시터와 접속된 게이트 전극과, 상기 리드아웃 라인에 접속된 소스 전극과, 상기 공통 라인에 접속된 드레인 전극을 구비하고; 상기 저항체는 상기 센서 게이트 라인에 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 다이오드를 구비하고, 상기 다이오드는 상기 센서 박막 트랜지스터의 게이트 전극과 접속된 게이트 전극과, 상기 센서 게이트 라인에 접속된 소스 전극과, 상기 다이오드의 게이트 전극과 접속된 드레인 전극을 구비한다.
- [0015] 상기 제1 커패시터는 상기 센서 게이트 라인에 상기 공통 전극이 절연되게 중첩되어 형성되고, 상기 제2 커패시터는 상기 센서 박막 트랜지스터의 게이트 전극과 상기 공통 전극이 절연되게 중첩되어 형성된다.
- [0016] 본 발명의 다른 실시예에 따른 터치 센서가 내장된 액정 표시 장치는 상하부 기관 사이의 액정층과; 상기 하부 기관의 각 화소 영역에, 액정층에 수평 전계를 인가하는 화소 전극 및 공통 전극과, 게이트 라인 및 데이터 라인과 접속되어 상기 화소 전극을 구동하는 화소 박막 트랜지스터와, 상기 게이트 라인에 스캐닝 공통 라인에 접속되어 상기 공통 전극을 구동하는 공통 박막 트랜지스터를 구비하는 화소와; 상기 상부 기관을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터를 형성하여 터치를 감지하여 센싱 신호를 출력하는 터치 센서와; 상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고; 상기 터치 센서는 다수의 화소 단위로 형성된 상기 공통 전극과; 이전단 스캐닝 공통 라인에 상기 공통 전극 사이에 접속된 제1 커패시터와; 이전단 게이트 라인에 상기 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 상기 센서 게이트 라인에 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비한다.
- [0017] 상기 센싱 공통 라인은 상기 화소 박막 트랜지스터가 데이터를 각 화소에 저장하는 데이터 기록 기간에서는 공통 전압을 공급하고, 터치 센싱을 위한 터치 센싱 기간에서는 상기 공통 전압보다 높은 센서 전압을 공급한다.
- [0018] 상기 화소 박막 트랜지스터는 상기 게이트 라인에 접속된 게이트 전극과, 상기 데이터 라인과 접속된 소스 전극과, 상기 화소 전극과 접속된 드레인 전극을 구비하고; 상기 공통 박막 트랜지스터는 상기 화소 박막 트랜지스터와 동일한 게이트 라인에 접속된 게이트 전극과, 상기 공통 라인에 접속된 소스 전극과, 상기 공통 전극과 접속된 드레인 전극을 구비하고; 상기 센서 박막 트랜지스터는 상기 제2 커패시터와 접속된 게이트 전극과, 상기 리드아웃 라인에 접속된 소스 전극과, 상기 스캐닝 공통 라인에 접속된 드레인 전극을 구비하고; 상기 저항체는 상기 이전단 게이트 라인에 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 다이오드를 구비하고, 상기 다이오드는 상기 센서 박막 트랜지스터의 게이트 전극과 접속된 게이트 전극과, 상기 이전단 게이트 라인에 접속된 소스 전극과, 상기 다이오드의 게이트 전극과 접속된 드레인 전극을 구비한다.

- [0019] 상기 제1 커패시터는 상기 스캐닝 공통 라인과 상기 공통 전극이 절연되게 중첩되어 형성되고, 상기 제2 커패시터는 상기 센서 박막 트랜지스터의 게이트 전극과 상기 공통 전극이 절연되게 중첩되어 형성된다.
- [0020] 터치 센싱 기간에서, 상기 공통 전극은 플로팅되고 상기 스캐닝 공통 라인의 센서 전압에 응답하여 상기 제1 및 제2 커패시터의 커플링으로 상기 센서 박막 트랜지스터가 구동되고, 상기 터치 커패시터가 형성되면 상기 센서 박막 트랜지스터의 게이트 전압이 가변하여 상기 리드아웃 라인으로 출력되는 센싱 신호가 가변한다.
- [0021] 상기 공통 전극은 상기 다수의 화소를 포함하는 상기 터치 센서 단위로 독립적으로 형성되고, 데이터 기록시에는 상기 액정층을 구동하는 공통 전극으로 이용되고, 터치 센싱시에는 상기 터치 커패시터를 형성하기 위한 센싱 전극으로 이용된다.
- [0022] 상기 각 화소에서 상기 공통 박막 트랜지스터는, 상기 화소 박막 트랜지스터와 동일 게이트 라인과 접속되고, 상기 데이터 기록시 상기 화소 박막 트랜지스터와 동시에 턴-온되어 상기 공통 라인으로부터의 공통 전압을 상기 공통 전극으로 공급한다.
- [0023] 그리고, 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치는 상기 게이트 라인을 구동하는 게이트 드라이버와; 상기 데이터 라인을 구동하는 데이터 드라이버와; 상기 리드아웃 라인으로부터 출력되는 상기 센싱 신호를 이용하여 상기 터치를 감지하고, 상기 리드아웃 라인 및 상기 센서 게이트 라인의 위치 정보에 근거하여 상기 터치의 위치를 감지하는 리드아웃 회로와; 상기 센서 게이트 라인을 구동하는 센서 게이트 드라이버를 추가로 구비하고; 상기 게이트 드라이버 및 데이터 드라이버는 데이터 기록 기간에서 상기 게이트 라인과 상기 데이터 라인을 각각 구동하고; 상기 센서 게이트 드라이버 및 리드아웃 회로는 터치 센싱 기간에서 상기 센서 게이트 라인과 상기 리드아웃 라인을 각각 구동한다.
- [0024] 본 발명의 다른 실시예에 따른 터치 센서가 내장된 액정 표시 장치는 상기 게이트 라인을 순차 구동하는 게이트 드라이버와; 상기 데이터 라인을 구동하는 데이터 드라이버와; 상기 리드아웃 라인으로부터 출력되는 상기 센싱 신호를 이용하여 상기 터치를 감지하고, 상기 리드아웃 라인 및 상기 센서 게이트 라인의 위치 정보에 근거하여 상기 터치의 위치를 감지하는 리드아웃 회로와; 상기 스캐닝 공통 라인을 순차 구동하는 스캐닝 공통 드라이버를 추가로 구비하고; 상기 게이트 드라이버 및 데이터 드라이버는 데이터 기록 기간에서 상기 게이트 라인과 상기 데이터 라인을 각각 구동하고; 상기 리드아웃 회로는 터치 센싱 기간에서 상기 리드아웃 라인을 구동하고; 상기 스캐닝 공통 드라이버는 상기 데이터 기록 기간에서는 공통 전압을, 상기 터치 센싱 기간에서는 센서 전압을 공급하여 상기 스캐닝 공통 라인을 구동한다.
- [0025] 한 프레임을 다수의 수평기간 단위로 분할하여 상기 데이터 기록 기간과 상기 터치 센싱 기간이 상기 다수의 수평기간마다 교번되도록 구동한다.
- [0026] 상기 액정층은 IPS 모드 또는 FFS 모드로 구동된다.
- [0027] 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 구동 방법은, 상기 터치 센서는 다수의 화소 단위로 형성된 공통 전극과; 센서 게이트 라인과; 센서 게이트 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 공통 라인과 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 상기 센서 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하고; 데이터 기록 기간에서, 게이트 라인 및 데이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소에서 화소 박막 트랜지스터와 접속된 화소 전극과 공통 박막 트랜지스터와 접속된 상기 공통 전극을 이용하여 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계와; 터치 센싱 기간에서, 다수의 화소 단위로 그 다수의 화소 내에 형성된 상기 공통 전극을 구동하여 상기 액정 표시 장치의 상부 기판을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터의 형성에 따라 터치를 감지하는 단계를 포함하고; 상기 터치 센서가 상기 터치를 감지하는 단계는 센서 게이트 라인을 구동하여 제1 및 제2 커패시터의 커플링으로 센서 박막 트랜지스터를 구동하고, 상기 센싱 커패시터가 형성되면 상기 센싱 박막 트랜지스터의 게이트 전압이 가변하여 리드아웃 라인으로 가변되는 센싱 신호를 출력하는 단계를 포함한다.
- [0028] 본 발명의 다른 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 구동 방법은, 터치 센서가 다수의 화소 단위로 형성된 공통 전극과; 이전단 스캐닝 공통 라인과 상기 공통 전극 사이에 접속된 제1 커패시터와; 상기 이전단 스캐닝 공통 라인과 리드아웃 라인 사이에 접속된 센서 박막 트랜지스터와; 상기 공통 전극과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 제2 커패시터와; 이전단 게이트 라인과 상기 센서 박막 트랜지스터의 게이트 전극 사이에 접속된 저항체를 구비하고; 데이터 기록 기간에서, 게이트 라인 및 데이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소에서 화소 박막 트랜지스터와 접속된 화소 전극과 공통 박막

트랜지스터와 접속된 상기 공통 전극을 이용하여 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계와; 터치 센싱 기간에서, 다수의 화소 단위로 그 다수의 화소 내에 형성된 상기 공통 전극을 구동하여 상기 액정 표시 장치의 상부 기판을 터치하는 터치 물체와 상기 공통 전극 사이에 센싱 커패시터의 형성에 따라 터치를 감지하는 단계를 포함하고; 상기 터치 센서가 상기 터치를 감지하는 단계는 상기 이전단 스캐닝 공통 라인을 구동하여 제1 및 제2 커패시터의 커플링으로 센서 박막 트랜지스터를 구동하고, 상기 센싱 커패시터가 형성되면 상기 센서 박막 트랜지스터의 게이트 전압이 가변하여 리드아웃 라인으로 가변되는 센싱 신호를 출력하는 단계를 포함한다.

### 발명의 효과

- [0029] 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판에 터치 센서를 내장함으로써 박형 경량화가 가능하고 제조 비용을 절감할 수 있다.
- [0030] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 터치 센서가 매트릭스 구조로 형성되므로 멀티 터치를 감지할 수 있다.
- [0031] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 IPS 모드 또는 FFS 모드와 같이 수평 전계를 이용하는 모드에서 공통 전극을 다수의 화소 단위로 패터닝하여 액정의 공통 전극과 함께 정전 용량 방식으로 터치를 감지하는 터치 센서의 전극으로 이용함으로써 터치 센서의 구조를 단순화시킴과 아울러 개구율을 향상시킬 수 있다.
- [0032] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판의 제조 공정을 그대로 이용하여 터치 센서를 형성함으로써 공정이 단순하여 제조 비용을 절감할 수 있다.
- [0033] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 데이터 기록 기간과 터치 센싱 기간을 서로 분할하여 구동하므로 터치 센서의 간섭으로 인한 화질 저하를 방지할 수 있다.

### 도면의 간단한 설명

- [0034] 도 1은 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 수직 다면 구조를 개략적으로 나타낸 도면.
- 도 2는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 등가 회로도.
- 도 3는 본 발명의 실시예에 따른 터치 센서가 내장된 IPS 모드 액정 표시 장치를 개략적으로 나타낸 블록도.
- 도 4는 도 3에 나타난 터치 센서가 내장된 액정 표시 장치의 구동 파형도.
- 도 5는 본 발명의 실시예에 따른 터치 센서가 내장된 IPS 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기판의 평면도.
- 도 6a 및 도 6b는 도 5에서 I-I' 및 II-II'의 절단선에 따른 박막 트랜지스터 기판의 절단면을 나타낸 단면도.
- 도 7은 본 발명의 다른 실시예에 따른 터치 센서가 내장된 FFS 모드 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기판의 평면도.
- 도 8a 및 도 8b는 도 7에서 III-III' 및 IV-IV'의 절단선에 따른 박막 트랜지스터 기판의 절단면을 나타낸 단면도.
- 도 9는 본 발명의 다른 실시예에 따른 터치 센서가 내장된 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 등가 회로도.
- 도 10은 도 9에 나타난 터치 센서가 내장된 IPS 모드 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기판의 평면도.
- 도 11은 도 9에 나타난 터치 센서가 내장된 FFS 모드 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기판의 평면도.
- 도 12는 본 발명에 따른 터치 센서가 내장된 액정 표시 장치에서 터치시 생성되는 터치 커패시턴스에 대한 터치

센서의 출력 전압을 나타낸 그래프.

### 발명을 실시하기 위한 구체적인 내용

- [0035] 도 1은 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 수직 단면 구조를 개략적으로 나타낸 도면이다.
- [0036] 도 1에 나타난 액정 표시 장치는 상부 기판(50) 및 하부 기판(60)과, 상하부 기판(50, 60) 사이에 형성된 액정층(70)을 구비한다.
- [0037] 하부 기판(60)에는 다수의 화소(PX)와, 다수의 터치 센서(TS)를 포함하는 박막 트랜지스터 어레이가 형성된다. 터치 센서(TS)는 다수의 화소 단위로 형성된다. 각 화소(PX)는 액정층(70)에 수평 전계를 인가함으로써 액정층(70)을 인 플레인 스위칭(In Plane Switching; IPS) 모드 또는 프린지 필드 스위칭(Fringe Field Switching) 모드로 구동한다. 이를 위하여, 각 화소는 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터를 통해 데이터 신호를 공급받는 화소 전극과, 공통 전압을 공급받고 상기 화소 전극과 함께 액정층(70)에 수평 전계를 인가하는 공통 전극을 구비한다. 특히, 공통 전극은 다수의 화소 단위로 패터닝되어서, 데이터 기록시 공통 전극으로 이용되고 터치 센싱시 터치 센서(TS)에서 정전 용량 방식으로 터치를 감지하는 센싱 전극으로 이용된다. 하부 기판(60)의 각 화소(PX)에서 액정층(70)에 수평 전계를 인가함으로써 상부 기판(50)에는 액정층(70)을 구동하기 위한 전극이 필요하지 않으므로, 하부 기판(60)에 형성된 공통 전극을 이용하여 정전 용량 방식으로 터치 센싱이 가능하다. 상부 기판(50)에는 상기 화소(PX)를 정의하는 블랙 매트릭스와, 각 화소(PX)에 각각 대응하는 적색, 녹색, 청색 컬러 필터를 포함하는 컬러 필터 어레이가 형성된다. 그리고, 액정 표시 장치는 상하부 기판(50, 60)의 외면에 부착되고 광축이 상호 직교하는 상하부 편광판과, 액정과 접촉하는 내면에 형성되어 액정의 프리틸트각을 설정하는 상하부 배향막을 더 구비한다.
- [0038] 사용자가 인체나 스타일러스와 같은 전도성 터치 물체로 상부 기판(50)의 표면을 터치하면, 터치 물체와 하부 기판(60)의 터치 센서(TS)는 상부 기판(50) 및 액정층(70)을 사이에 두고 센싱 커패시터(Cf)를 형성한다. 터치 센서(TS)는 센싱 커패시터(Cf)의 형성에 의한 정전 용량 변화를 감지하여 터치를 나타내는 센싱 신호를 출력한다.
- [0039] 도 2는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치에서 하나의 터치 센서(TS)가 형성된 일부 화소에 대한 등가 회로를 나타낸 도면이다.
- [0040] 도 2에 나타난 액정 표시 장치는 다수의 화소와, 다수의 화소 단위로 다수의 화소 내에 형성된 터치 센서(TS)를 구비한다. 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)이 교차 구조로 형성되고, 공통 라인(CL) 및 센서 게이트 라인(SGL)이 각 게이트 라인(GL)과 나란하게 형성되며, 리드아웃 라인(Readout Line; ROL)은 다수의 데이터 라인(DL)을 사이에 두고 데이터 라인(DL)과 나란하게 형성된다.
- [0041] 각 화소는 화소 박막 트랜지스터(Tpx) 및 공통 박막 트랜지스터(Tcom)와, 화소 박막 트랜지스터(Tpx)와 공통 전극(32) 사이에 병렬 접속된 액정 커패시터(Clc) 및 스토리지 커패시터(Cst)를 구비한다. 액정 커패시터(Clc)는 화소 박막 트랜지스터(Tpx)와 접속된 화소 전극(30)과, 공통 박막 트랜지스터(Tcom)와 접속된 공통 전극(32)과, 화소 전극(30)과 공통 전극(32) 사이의 액정층으로 구성된다. 스토리지 커패시터(Cst)는 화소 전극(30)과 공통 전극(32)이 절연층을 사이에 두고 중첩되어 형성된다. 화소 전극(30)은 각 화소 단위로 형성되는 반면에, 공통 전극(32)은 다수의 화소 단위로 형성된다. 공통 전극(32)은 데이터 기록시 액정의 공통 전극으로 이용되고 터치 센싱시 터치 센서(TS)의 센싱 전극으로 이용된다. 화소 박막 트랜지스터(Tpx)는 게이트 라인(GL)의 게이트 신호에 응답하여 데이터 라인(DL)으로부터의 데이터 신호를 화소 전극(30)에 공급한다. 이와 동시에, 공통 박막 트랜지스터(Tcom)는 화소 박막 트랜지스터(Tpx)와 동일한 게이트 라인(GL)의 게이트 신호에 응답하여 공통 라인(CL)으로부터의 공통 전압을 공통 전극(32)에 공급한다. 이에 따라, 데이터 기록시 액정 커패시터(Clc) 및 스토리지 커패시터(Cst)에는 공통 전압과 데이터 신호의 차전압이 충전되어서, 액정 커패시터(Clc)는 충전된 전압에 따라 액정을 구동하고, 스토리지 커패시터(Cst)는 액정 커패시터(Clc)의 충전 전압을 안정적으로 유지시킨다.
- [0042] 터치 센서(TS)는 다수의 데이터 라인(DL)을 사이에 두고 데이터 라인(DL)과 나란하게 형성된 리드아웃 라인(ROL)과, 다수의 화소에 공통으로 형성된 공통 전극(32)과, 센서 게이트 라인(SGL)과 공통 전극(32) 사이에 접속된 제1 커패시터(Cs)와, 공통 라인(CL) 및 라드아웃 라인(ROL)과 제1 노드(N1) 사이에 접속된 센서 박막 트랜지스터(Tss)와, 센서 게이트 라인(SGL)과 제1 노드(N1) 사이에 접속된 저항체(Rss)와, 공통 전극(32)과 제1 노드(N1) 사이에 직렬 접속된 제2 커패시터(Css)를 구비한다. 터치 센서(TS)는 터치점의 크기를 3~5mm 정도로 고려하여 다수의 화소 단위로 형성된다. 예를 들어, 터치점의 선폭이 4mm 정도인 경우 터치 센서(TS)는 50개 정도

의 화소 단위로 형성될 수 있다. 각 화소의 동일 크기를 유지하기 위하여 센서 박막 트랜지스터(Tss)가 형성된 화소에는 공통 박막 트랜지스터(Tcom)를 생략할 수 있다.

[0043] 센서 박막 트랜지스터(Tss)의 게이트 전극은 제2 커패시터(Css)와 접속된 제1 노드(N1)와 접속되고, 소스 전극은 리드아웃 라인(ROL)과 접속되며, 드레인 전극은 공통 라인(CL)과 접속된다. 소스 전극과 드레인 전극은 전류 방향에 따라 서로 바뀔 수 있다.

[0044] 센서 게이트 라인(SGL)과 센서 박막 트랜지스터(Tss)의 게이트 전극 사이에 접속되는 저항체(Rss)는 다이오드(Td) 구조로 형성된다. 센서 게이트 라인(SGL)과 센서 박막 트랜지스터(Tss) 사이의 다이오드(Td)는, 센서 게이트 라인(SGL)에 게이트 턴-온 전압이 인가시 센서 게이트 라인(SGL)에 역방향 구조로 접속되어서 센서 박막 트랜지스터(Tss)의 게이트 전극에 인가되는 전압을 안정적으로 유지시킨다.

[0045] 제1 커패시터(Cs)는 액정 커패시터(C1c) 및 스토리지 커패시터(Cst)와 병렬로 접속되고, 제2 커패시터(Css)와 직렬로 접속된다. 제1 커패시터(Cs)는 센서 게이트 라인(SGL)이 구동될 때마다, 즉 센서 게이트 라인(SGL)에 게이트 턴-온 전압이 인가될 때마다 제2 커패시터(Css)와 직렬로 커플링되어 센서 박막 트랜지스터(Tss)의 게이트 전극을 구동하여 센서 박막 트랜지스터(Tss)를 턴-온시킨다. 이때, 사용자의 터치에 의해 터치 커패시터(Cf)가 형성되면 제1 커패시터(Cs) 및 센싱 커패시터(Cf)와 제2 커패시터(Css)의 커플링으로 센서 박막 트랜지스터(Tss)의 게이트 전극에 접속되는 커패시턴스가 가변하여 센서 박막 트랜지스터(Tss)로부터 리드아웃 라인(ROL)으로 출력되는 전류(센싱 신호)를 가변시킴으로써 터치 유무를 나타낸다. 따라서, 다수의 화소 단위로 형성된 터치 센서(TS)는 센서 게이트 라인(SGL)이 구동될 때마다 커패시턴스 방식으로 터치를 감지하여 리드아웃 라인(ROL)을 통해 터치 유무를 나타내는 센싱 신호를 출력한다.

[0046] 구체적으로, 터치 센싱 기간에서 공통 전극(34)은 플로팅되고 센서 게이트 라인(SGL)의 게이트 턴-온 전압이 제1 및 제2 커패시터(Cs, Css)의 커플링을 통해 센서 박막 트랜지스터(Tss)에 전달되어 센서 박막 트랜지스터(Tss)가 턴-온된다. 이때, 사용자가 인체나 스타일러스와 같은 전도성 물체로 액정 표시 장치의 표면을 터치하면 터치 물체와 공통 전극(32) 사이에 센싱 커패시터(Cf)가 생성된다. 센싱 커패시터(Cf)가 형성되면 센서 박막 트랜지스터(Tss)의 게이트 전극에 접속되는 커패시턴스가 감소하여 센서 박막 트랜지스터(Tss)의 게이트 전극에 인가되는 전압이 감소함으로써, 센서 박막 트랜지스터(Tss)를 통해 리드아웃 라인(ROL)으로 출력되는 센싱 신호가 감소함으로써 터치를 나타낸다.

[0047] 도 2에 나타난 본원 발명의 터치 센서(TS)에서의 출력 전압(Vout)은 다음 수학식 1과 같이 나타낼 수 있다.

### 수학식 1

$$V_{out} = \frac{V_{on}Cs + V_{off}(Cf + Cpara)}{Cs + Cf + Cpara}$$

[0048]

[0049] 상기 수학식 1에서 Vout은 터치 센서(Ts)의 출력 전압을, Cs는 제1 커패시터(Cs)의 커패시턴스를, Cf는 터치 커패시터(Cf)의 커패시턴스를, Cpara는 제2 커패시터(Css)를 포함한 터치 센서(Ts)의 기생 커패시턴스를, Von은 센서 게이트 라인(SGL)의 게이트 온 전압, Voff는 센서 게이트 라인(SGL)의 게이트 오프 전압을 의미한다.

[0050] 도 3은 본 발명의 실시예에 따른 터치 센서가 내장된 IPS 모드 액정 표시 장치를 개략적으로 나타낸 블록도이다.

[0051] 도 3에 나타난 액정 표시 장치는 다수의 화소와 함께 다수의 터치 센서(TS)가 내장된 액정 패널(10)과, 액정 패널(10)의 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(12)와, 액정 패널(10)의 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(14)와, 액정 패널(10)의 센서 게이트 라인(SGL)을 구동하는 센서 게이트 드라이버(16)와, 액정 패널(10)의 리드아웃 라인(ROL)에 기준 전압(Vref)를 공급함과 아울러 리드아웃 라인(ROL)의 출력을 모니터링하여 터치를 감지하는 리드아웃 회로(18)를 구비한다.

[0052] 도 3에서 리드아웃 회로(18)는 표시 영역을 사이에 두고 데이터 드라이버(14)의 맞은 편에 위치하거나, 데이터 드라이버(14) 내에 내장될 수 있다. 센서 게이트 드라이버(16)도 표시 영역을 사이에 두고 게이트 드라이버(12)의 맞은 편에 위치하거나, 게이트 드라이버(12) 내에 내장될 수 있다.

- [0053] 액정 패널(10)은 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)이 교차하여 정의된 다수의 화소와, 다수의 화소 단위로 형성되어 다수의 화소에 형성된 터치 센서(TS)를 구비한다. 액정 패널(10)은 도 4에 나타난 데이터 기록 기간(DWM)과 터치 센싱 기간(TSM)으로 분할되어 구동된다.
- [0054] 각 화소는 수평 전계를 형성하는 화소 전극(30) 및 공통 전극(32)과, 게이트 라인(GL) 및 데이터 라인(DL)과 화소 전극(30) 사이에 접속된 화소 박막 트랜지스터(Tpx)와, 게이트 라인(GL) 및 공통 라인(CL)과 공통 전극(32) 사이에 접속된 공통 박막 트랜지스터(Tcom)를 구비한다. 화소 전극(30)은 각 화소 단위로 형성되는 반면, 공통 전극(32)은 다수의 화소 단위로 형성되어서, 데이터 기록 기간(DWM)에서 액정의 공통 전극으로 이용되고 터치 센싱 기간(TSM)에서 터치 센서(TS)의 센싱 전극으로 이용된다. 화소 박막 트랜지스터(Tpx)가 게이트 라인(GL)의 게이트 신호에 응답하여 데이터 라인(DL)으로부터의 데이터 신호를 화소 전극(30)에 공급함과 동시에, 공통 박막 트랜지스터(Tcom)는 화소 박막 트랜지스터(Tpx)와 동일한 게이트 라인(GL)의 게이트 신호에 응답하여 공통 라인(CL)으로부터의 공통 전압을 공통 전극(32)에 공급한다. 이에 따라, 데이터 기록 기간(DWM)에서 각 화소는 공통 전극(32)에 공급되는 공통 전압과 화소 전극(30)에 공급되는 데이터 신호와의 차전압에 의한 수평 전계로 액정을 구동하여 계조를 구현한다.
- [0055] 터치 센서(TS)는 게이트 라인(GL) 및 공통 라인(CL)과 나란하게 형성된 센서 게이트 라인(SGL)과, 다수의 데이터 라인(DL)을 사이에 두고 데이터 라인(DL)과 나란하게 형성된 리드아웃 라인(ROL)과, 다수의 화소에 공통으로 형성된 공통 전극(32)과, 공통 라인(CL) 및 리드아웃 라인(ROL) 사이에 접속된 센서 박막 트랜지스터와, 센서 게이트 라인(SGL)과 공통 전극(32) 사이에 접속된 제1 커패시터(Cs)와, 공통 전극(32)과 센서 박막 트랜지스터(Tss)의 게이트 전극 사이에 접속된 제2 커패시터(Css)와, 센서 게이트 라인(SGL) 라인과 센서 박막 트랜지스터(Tss)의 게이트 전극 사이에 접속된 저항체(Rss, 다이오드)를 구비한다.
- [0056] 터치 센싱 기간(TSM)에서 다수의 화소 단위로 형성된 터치 센서(TS)는 센서 게이트 라인(SGL)이 구동될 때마다 커패시턴스 방식으로 터치를 감지하여 리드아웃 라인(ROL)을 통해 터치 유무를 나타내는 센싱 신호를 출력한다. 터치 센싱 기간(TSM)에서 공통 전극(34)은 플로팅되고 센서 게이트 라인(SGL)의 게이트 턴-온 전압이 제1 및 제2 커패시터(Cs, Css)의 커플링을 통해 센서 박막 트랜지스터(Tss)에 전달되어 센서 박막 트랜지스터(Tss)가 턴-온된다. 이때, 사용자가 인체나 스타일러스와 같은 전도성 물체로 액정 표시 장치의 표면을 터치하면 터치 물체와 공통 전극(32) 사이에 센싱 커패시터(Cf)가 생성된다. 센싱 커패시터(Cf)가 형성되면 센서 박막 트랜지스터(Tss)의 게이트 전극에 접속되는 커패시턴스가 감소하여 센서 박막 트랜지스터(Tss)의 게이트 전극에 인가되는 전압이 감소함으로써, 센서 박막 트랜지스터(Tss)를 통해 리드아웃 라인(ROL)으로 출력되는 센싱 신호가 감소함으로써 터치를 나타낸다.
- [0057] 리드아웃 라인(ROL)은 수직 방향으로 배열된 다수의 터치 센서(TS)와 접속된다. 센서 게이트 라인(SGL)은 수평 방향으로 배열된 다수의 터치 센서(TS)와 접속된다. 각 센서 게이트 라인(SGL)은 독립적으로 구동되거나, 다수의 센서 게이트 라인(SGL)이 공통 접속되어서 다수의 센서 게이트 라인(SGL) 단위로 구동된다. 터치 센서(TS)가 매트릭스 형태로 배치되므로 멀티 터치도 동시에 감지할 수 있다.
- [0058] 도 3에 나타난 터치 센서를 내장한 액정 표시 장치는 도 4와 같이 화소에 데이터를 저장하는 데이터 기록 기간(DWM)과 터치 센서(TS)를 구동하는 터치 센싱 기간(TSM)으로 분할 구동된다. 한 프레임(1F)을 다수의 수평 기간(수평 라인) 단위로 분할하여 데이터 기록 기간(DWM)과 터치 센싱 기간(TSM)이 교번되게 구동된다. 예를 들면, 도 3과 같이 데이터 기록 기간(DWM)에서 8개의 게이트 라인(GL)을 순차 구동하여 8개의 수평 라인에 데이터를 기록한 다음, 터치 센싱 기간(TSM)에서 1개의 또는 공통 접속된 다수의 센서 게이트 라인(SGL)을 구동하여 터치 센서(TS)를 통해 터치 여부를 감지한다. 이러한 데이터 기록 기간(DWM)과 터치 센싱 기간(TSM)을 교번적으로 반복한다.
- [0059] 데이터 기록 기간(DWM)에서 게이트 드라이버(12)는 다수의 게이트 라인(GL)을 순차적으로 구동하고, 데이터 드라이버(14)는 게이트 라인(GL)이 구동될 때마다 데이터 신호를 다수의 데이터 라인(DL)으로 공급한다. 이때, 게이트 드라이버(12) 및 데이터 드라이버(14)는 통상의 주기보다 빠른 주기로 게이트 라인(GL) 및 데이터 라인(DL)을 구동하여 데이터를 각 화소에 기록하여, 한 프레임(1F)의 기간을 증가시키지 않고도 터치 센서(TS)가 구동되는 터치 센싱 기간(TSM)을 확보할 수 있다.
- [0060] 터치 센싱 기간(TSM)에서 센서 게이트 드라이버(16)는 센서 게이트 라인(SGL)을 순차적으로 구동하고, 리드아웃 회로(18)는 터치 센서(TS)로부터의 센싱 신호를 리드아웃 라인(ROL)을 통해 입력하여 터치 및 터치 위치를 감지한다. 리드아웃 회로(18)는 단위 시간당 리드아웃 라인(ROL)의 출력 전류를 적분하여 터치를 감지한다. 또한, 리드아웃 회로(18)는 리드아웃 라인(ROL)의 위치 정보(X 좌표)와, 구동되는 센서 게이트 라인(SGL)의 위치 정보

(Y 좌표)에 근거하여 터치 위치(XY 좌표)도 감지한다. 리드아웃 회로(18)는 서로 다른 지점에서 동시에 발생되는 멀티 터치도 터치 센서(TS) 및 리드아웃 라인(ROL)을 통해 감지할 수 있다.

[0061] 도 5는 도 3에 나타난 터치 센서가 내장된 IPS 모드의 액정 표시 장치에서 하나의 터치 센서가 형성된 다수의 화소에 대한 박막 트랜지스터 기관의 평면도이고, 도 6a 및 도 6b는 도 5에서 I-I' 및 II-II'의 절단선에 따른 단면도이다.

[0062] 도 5에서는 3개의 화소만을 나타냈지만, 화소의 길이가 3~5mm가 되도록 가운데 화소가 m개 정도로 동일하게 반복된다. 도 6a에 나타난 I-I'의 절단선에 따른 단면도는 화소 박막 트랜지스터(Tpx)로부터 공통 박막 트랜지스터(Tcom)까지의 단면을 나타내고, 도 6b에 나타난 II-II'의 절단선에 따른 단면도는 센서 박막 트랜지스터(Tss) 및 다이오드(Td)와 제2 커패시터(Css)의 단면을 나타낸다.

[0063] 도 5 내지 도 6b에 나타난 박막 트랜지스터 기관에서는 게이트 라인(GL), 공통 라인(CL), 센서 게이트 라인(SGL)은 박막트랜지스터(Tpx, Tcom, Tss, Td)의 게이트 전극(22, 52, 42, 72)과 함께 하부 기관(34) 상에 게이트 금속 패턴으로 나란하게 형성된다. 상기 게이트 금속 패턴과 교차하는 데이터 라인(DL), 리드아웃 라인(ROL)은 박막트랜지스터(Tpx, Tcom, Tss, Td)의 소스 전극(26, 56, 46, 76) 및 드레인 전극(28, 58, 48, 78)과 함께 게이트 절연층(36) 상에 데이터 금속 패턴으로 나란하게 형성된다. 화소 전극(30) 및 공통 전극(32)은 컨택 전극(60, 90, 92)과 함께 페시베이션층(38) 상에 투명 도전층으로 형성된다. 스토리지 커패시터(미도시) 형성을 위하여, 드레인 전극(28)이 연장되어 공통 전극(32)의 외곽부와 중첩되게 형성될 수 있다.

[0064] 화소 박막 트랜지스터(Tpx)는 게이트 라인(GL)으로부터 돌출된 게이트 전극(22)과, 게이트 절연층(36)을 사이에 두고 게이트 전극(22)과 중첩한 반도체층(24)과, 데이터 라인(DL)으로부터 돌출되고 반도체층(24)과 중첩한 소스 전극(26), 반도체층(24)과의 중첩부에서 소스 전극(26)과 마주하며 화소 전극(30)과 접속된 드레인 전극(28)을 구비한다. 반도체층(24)은 소스 전극(26)과 드레인 전극(28) 사이에 채널을 형성하는 활성층과, 소스 전극(26) 및 드레인 전극(28)과의 오믹 접촉을 위하여 활성층과 소스 전극(26) 및 드레인 전극(28)의 중첩부에 형성된 오믹 접촉층을 구비한다. 화소 전극(30)은 페시베이션층(38) 상에 다수의 핑거 형상으로 형성되고 페시베이션층(38)을 관통하는 컨택홀(29)을 통해 드레인 전극(28)과 접속된다.

[0065] 공통 박막 트랜지스터(Tcom)는 게이트 라인(GL)으로부터 돌출된 게이트 전극(52)과, 게이트 절연층(36)을 사이에 두고 게이트 전극(52)과 중첩한 반도체층(54)과, 공통 라인(CL)과 접속되고 반도체층(54)과 중첩한 소스 전극(56), 반도체층(54)과의 중첩부에서 소스 전극(56)과 마주하며 페시베이션층(38)의 컨택홀(59)을 통해 공통 전극(32)과 접속된 드레인 전극(58)을 구비한다. 공통 전극(32)은 페시베이션층(38) 상에 화소 전극(30)과 교번되는 다수의 핑거 형상으로 형성되고 페시베이션층(38)을 관통하는 컨택홀(59)을 통해 드레인 전극(58)과 접속된다. 반도체층(54) 및 게이트 절연층(36) 상에 형성된 소스 전극(56)은 게이트 라인(GL) 및 공통 라인(CL)과 중첩하도록 형성되고, 컨택홀(61) 및 컨택 전극(60)을 통해 공통 라인(CL)과 접속된다. 컨택홀(61)은 페시베이션층(38)을 관통하여 소스 전극(56)의 일측단을 노출시킴과 아울러 페시베이션층(38) 및 게이트 절연층(36)을 관통하여 소스 전극(56)과 인접한 공통 라인(CL)의 일부를 노출시킨다. 페시베이션층(38) 상에 형성되는 컨택 전극(60)은 컨택홀(61)을 경유하여 소스 전극(56)과 공통 라인(CL)을 접속시킨다. 화소 전극(30)은 각 화소 단위로 형성되는 반면에, 공통 전극(32)은 다수의 화소 단위로 형성된다.

[0066] 센서 박막 트랜지스터(Tss)는 게이트 전극(42)과, 게이트 절연층(36)을 사이에 두고 게이트 전극(42)과 중첩한 반도체층(44)과, 리드아웃 라인(ROL)로부터 돌출되고 반도체층(44)과 중첩한 소스 전극(46), 반도체층(44)과의 중첩부에서 소스 전극(46)과 마주하며 공통 라인(CL)과 접속된 드레인 전극(48)을 구비한다. 드레인 전극(48)은 컨택홀(51) 및 컨택 전극(50)을 통해 공통 라인(CL)과 접속된다. 이를 위하여, 드레인 전극(48)은 센서 게이트 라인(SGL)을 가로질러 공통 라인(CL)과 중첩되게 연장되고, 컨택홀(51)은 페시베이션층(38)을 관통하여 드레인 전극(48)의 일단을 노출시킴과 아울러 페시베이션층(38) 및 게이트 절연층(36)을 관통하여 드레인 전극(48)의 일단과 인접한 공통 라인(CL)의 일부를 노출시키며, 컨택 전극(50)은 컨택홀(91)을 통해 노출된 드레인 전극(48)과 공통 라인(CL)을 접속시킨다.

[0067] 다이오드(Td)는 센서 박막 트랜지스터(Tss)의 게이트 전극(42)과 일체화된 게이트 전극(72)과, 게이트 절연층(36)을 사이에 두고 게이트 전극(72)과 중첩한 반도체층(74)과, 센서 게이트 라인(SGL)과 접속되고 반도체층(74)과 중첩한 소스 전극(76), 반도체층(74)과의 중첩부에서 소스 전극(76)과 마주하며 게이트 전극(72)과 접속된 드레인 전극(78)을 구비한다. 소스 전극(76)은 컨택홀(91) 및 컨택 전극(90)을 통해 센서 게이트 라인(SGL)과 접속된다. 이를 위하여, 소스 전극(76)은 센서 게이트 라인(SGL)과 중첩되게 연장되고, 컨택홀(91)은 페시베이션층(38)을 관통하여 소스 전극(76)의 일단을 노출시킴과 아울러 페시베이션층(38) 및 게이트 절연층(36)을

관통하여 소스 전극(76)의 일단과 인접한 센서 게이트 라인(SGL)의 일부를 노출시키며, 콘택 전극(90)은 콘택홀(91)을 통해 노출된 소스 전극(76)과 센서 게이트 라인(SGL)을 접속시킨다. 드레인 전극(78)은 콘택홀(93) 및 콘택 전극(92)을 통해 게이트 전극(72)과 접속된다. 콘택홀(93)은 페시베이션층(38)을 관통하여 드레인 전극(78)의 일단을 노출시킴과 아울러 페시베이션층(38) 및 게이트 절연층(36)을 관통하여 드레인 전극(78)의 일단과 인접한 게이트 전극(72)의 일부를 노출시키며, 콘택 전극(92)은 콘택홀(93)을 통해 노출된 드레인 전극(78)과 게이트 전극(72)을 접속시킨다.

- [0068] 제1 커패시터(Cs)는 공통 전극(32)이 게이트 라인(SGL)과 페시베이션층(38) 및 게이트 절연층(36)을 사이에 두고 중첩되어 형성된다.
- [0069] 제2 커패시터(Css)는 공통 전극(32)이, 센서 박막 트랜지스터(Tss)의 게이트 전극(42)과 접속된 다이오드(Td)의 게이트 전극(72)의 연장부와, 페시베이션층(38)을 사이에 두고 중첩되어 형성된다..
- [0070] 도 5 내지 도 6b에 나타난 박막 트랜지스터 기관의 제조 방법은 다음과 같다.
- [0071] 기관(34) 상에 게이트 라인(GL), 공통 라인(CL), 센서 게이트 라인(SGL)은 화소 박막 트랜지스터(Tpx)의 게이트 전극(22), 공통 박막 트랜지스터(Tcom)의 게이트 전극(52), 센서 박막 트랜지스터 및 다이오드(Tss, Td)의 게이트 전극(42, 72)을 포함하는 게이트 금속 패턴이 형성된다.
- [0072] 상기 게이트 금속 패턴이 형성된 기관(34) 상에 게이트 절연층(36)이 형성된 다음, 그 게이트 절연층(36) 상에 화소 박막 트랜지스터(Tpx)의 반도체층(24), 공통 박막 트랜지스터(Tcom)의 반도체층(54), 센서 박막 트랜지스터 및 다이오드(Tss, Td)의 반도체층(44, 74)을 포함하는 반도체 패턴이 형성된다.
- [0073] 상기 반도체 패턴이 형성된 게이트 절연층(34) 상에 데이터 라인(DL), 리드아웃 라인(ROL), 화소 박막 트랜지스터(Tpx)의 소스 전극(26) 및 드레인 전극(28), 공통 박막 트랜지스터(Tcom)의 소스 전극(56) 및 드레인 전극(58), 센서 박막 트랜지스터(Tss)의 소스 전극(46) 및 드레인 전극(48), 다이오드(Td)의 소스 전극(76) 및 드레인 전극(78)을 포함하는 데이터 금속 패턴이 형성된다.
- [0074] 상기 데이터 금속 패턴이 형성된 게이트 절연층(36) 상에 페시베이션층(38)이 형성되고, 페시베이션층(38)을 관통하는 콘택홀(29, 59)과, 페시베이션층(38) 및 게이트 절연층(36)을 관통하는 콘택홀(51, 91, 93)이 형성된다. 콘택홀(51, 91, 93) 각각은 페시베이션층(38)을 관통하는 부분과, 페시베이션층(38) 및 게이트 절연층(36)을 관통하는 부분이 일체화되어 형성된다.
- [0075] 페시베이션층(38) 위에 화소 전극(30), 공통 전극(32), 콘택 전극(60, 50, 90, 92)을 포함하는 투명 도전 패턴이 형성된다.
- [0076] 도 7은 본 발명의 다른 실시예에 따른 터치 센서가 내장된 FFS 모드의 액정 표시 장치에서 하나의 터치 센서가 형성된 다수의 화소에 대한 박막 트랜지스터 기관의 평면도이고, 도 8a 및 도 8b는 도 7에서 III-III' 및 IV-IV'의 절단선에 따른 단면도이다.
- [0077] 도 7 내지 도 8b에 나타난 FFS 모드의 박막 트랜지스터 기관은, 도 5 내지 도 6b에 도시된 IPS 모드의 박막 트랜지스터 기관과 대비하여 화소 전극(130) 및 공통 전극(132) 부분만 차이가 있고 동일한 구성 요소들을 구비하므로, 중복된 구성 요소들에 대한 구체적인 설명은 생략하기로 한다. 도 8a에 나타난 III-III'의 절단선에 따른 단면도는 화소 박막 트랜지스터(Tpx)로부터 공통 박막 트랜지스터(Tcom)까지의 단면을 나타내고, 도 8b에 나타난 IV-IV'의 절단선에 따른 단면도는 센서 박막 트랜지스터(Tss) 및 다이오드(Td)와 제2 커패시터(Css)의 단면을 나타낸다.
- [0078] 도 7 내지 도 8b에 나타난 박막 트랜지스터 기관에서 게이트 라인(GL), 공통 라인(CL), 센서 게이트 라인(SGL)은 박막트랜지스터(Tpx, Tcom, Tss, Td)의 게이트 전극(22, 52, 42, 72)과 함께 하부 기관(34) 상에 게이트 금속 패턴으로 나란하게 형성된다. 상기 게이트 금속 패턴과 교차하는 데이터 라인(DL), 리드아웃 라인(ROL)은 박막 트랜지스터(Tpx, Tcom, Tss, Td)의 소스 전극(26, 56, 46, 76) 및 드레인 전극(28, 58, 48, 78)과 함께 게이트 절연층(36) 상에 데이터 금속 패턴으로 나란하게 형성된다. 화소 전극(130)은 데이터 금속 패턴이 형성된 게이트 절연층(36) 상에 투명 도전층으로 화소 단위로 형성되고, 공통 전극(132)은 콘택 전극(50, 90, 92)과 함께 페시베이션층(38) 상에 투명 도전층으로 다수의 화소 단위로 형성된다. 화소 전극(130)은 화소 박막 트랜지스터(Tpx)의 드레인 전극(28) 및 게이트 절연층(36) 상에 판형으로 형성되어서, 드레인 전극(28)과 직접 접속된다. 공통 전극(132)은 페시베이션층(38) 상에 화소 전극(130)과 중첩되게 형성되고, 상하로 대칭된 다수의 경사 슬릿(134)을 구비하여 화소 전극(130)과 함께 수평 전계를 형성하여 액정을 구동한다. 다수의 화소에 포함된 공

통 전극(132)은 연장부(132a)를 통해 인접 화소의 공통 전극(132)과 서로 접속되어서 다수의 화소 단위로 형성된다. 화소 전극(130)과 공통 전극(132)의 중첩으로 스토리지 커패시터(Cst)가 형성된다.

- [0079] 공통 박막 트랜지스터(Tcom)의 드레인 전극(58)은 페시베이션층(38)의 컨택홀(59)을 통해 공통 전극(132)과 접속된다. 제1 커패시터(Cs)는 공통 전극(132)과 센서 게이트 라인(SGL)이 페시베이션층(38) 및 게이트 절연층(36)을 사이에 두고 중첩되어 형성된다. 제2 커패시터(Css)는 공통 전극(132)과, 센서 박막 트랜지스터(Tss)의 게이트 전극(42)과 접속된 다이오드(Td)의 드레인 전극(78)의 연장부(78a)와 페시베이션층(38)을 사이에 두고 중첩되어 형성된다.
- [0080] 도 7 내지 도 8b에 나타난 박막 트랜지스터 기관의 제조 방법은 다음과 같다.
- [0081] 기관(60) 상에 게이트 라인(GL), 공통 라인(CL), 센서 게이트 라인(SGL)은 화소 박막 트랜지스터(Tpx)의 게이트 전극(22), 공통 박막 트랜지스터(Tcom)의 게이트 전극(52), 센서 박막 트랜지스터 및 다이오드(Tss, Ts)의 게이트 전극(42, 72)을 포함하는 게이트 금속 패턴이 형성된다.
- [0082] 상기 게이트 금속 패턴이 형성된 기관(34) 상에 게이트 절연층(36)이 형성된 다음, 그 게이트 절연층(36) 상에 화소 박막 트랜지스터(Tpx)의 반도체층(24), 공통 박막 트랜지스터(Tcom)의 반도체층(54), 센서 박막 트랜지스터 및 다이오드(Tss, Td)의 반도체층(44, 74)을 포함하는 반도체 패턴이 형성된다.
- [0083] 상기 반도체 패턴이 형성된 게이트 절연층(36) 상에 데이터 라인(DL), 리드아웃 라인(ROL), 화소 박막 트랜지스터(Tpx)의 소스 전극(26) 및 드레인 전극(28), 공통 박막 트랜지스터(Tcom)의 소스 전극(56) 및 드레인 전극(58), 센서 박막 트랜지스터(Ts1)의 소스 전극(46) 및 드레인 전극(48), 다이오드(Ts2)의 소스 전극(76) 및 드레인 전극(78)을 포함하는 데이터 금속 패턴이 형성된다.
- [0084] 상기 데이터 금속 패턴이 형성된 게이트 절연층(36) 상에 투명 도전층으로 화소 전극(130)이 형성된다.
- [0085] 상기 화소 전극(130)이 형성된 게이트 절연층(36) 상에 페시베이션층(38)이 형성되고, 페시베이션층(38)을 관통하는 컨택홀(49, 59)과, 페시베이션층(38) 및 게이트 절연층(36)을 관통하는 컨택홀(51, 91, 93)이 형성된다. 컨택홀(51, 91, 93) 각각은 페시베이션층(38)을 관통하는 부분과, 페시베이션층(38) 및 게이트 절연층(36)을 관통하는 부분이 일체화되어 형성된다.
- [0086] 페시베이션층(38) 위에 공통 전극(132), 컨택 전극(50, 90, 92)을 포함하는 투명 도전 패턴이 형성된다.
- [0087] 도 9는 본 발명의 다른 실시예에 따른 터치 센서가 내장된 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 등가 회로를 나타낸 도면이다.
- [0088] 도 9에 나타난 등가 회로는 도 2에 나타난 등가 회로와 대비하여, 도 4의 센서 게이트 라인(SGL)이 삭제되고, 직류 공통 전압(Vcom)이 공급되는 공통 라인(CL)이 교류 공통 전압이 공급되는 스캐닝 공통 라인(SCL)로 대체되며, 센서 박막 트랜지스터(Tss)의 드레인 전극이 도 2의 공통 라인(CL) 대신에 n-1번째 스캐닝 공통 라인(SCLn-1)과 접속되고, 저항체(Rss, 다이오드)가 도 2의 센서 게이트 라인(SGL) 대신에 n-1번째 게이트 라인(GLn-1)과 접속되고, 제1 커패시터(Cs)가 도 2의 센서 게이트 라인(SGL) 대신에 n-1번째 스캐닝 공통 라인(SCL)과 접속된다는 점에서만 차이가 있고, 나머지 구성은 동일하므로 중복된 구성 요소에 대한 설명은 생략하기로 한다. 도 9에 나타난 등가 회로는 도 2의 등가 회로보다 터치 센서(TS)의 구성이 단순하므로 화소 개구율을 향상시킬 수 있다.
- [0089] 스캐닝 전원 라인(SCLn-1, SCLn)은 로우 전압으로 공통 전압을 공급하고, 하이 전압으로 공통 전압(Vcom)보다 높은 센서 전압을 공급한다. 이를 위하여, 도 3에 나타난 센서 게이트 드라이버(16) 대신에 다수의 스캐닝 전원 라인(SCLn-1, SCLn)을 스캐닝하기 위한 스캐닝 전원 회로(미도시)를 구비할 수 있다. 스캐닝 전원 라인(SCLn-1, SCLn) 각각은 해당 터치 센싱 기간(TSM)에서는 센서 전압을 공급하여 제1 및 제2 커패시터(Cs, Css)의 커플링으로 센서 박막 트랜지스터(Tss)를 구동하고, 데이터 기록 기간(DWM)과 다른 스캐닝 전원 라인의 스캐닝 기간에서는 공통 전압을 공급한다.
- [0090] 도 10은 도 9에 나타난 터치 센서가 내장된 IPS 모드 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기관의 평면도이다.
- [0091] 도 10에 나타난 IPS형 박막 트랜지스터 기관은 도 5에 나타난 IPS형 박막 트랜지스터 기관과 대비하여, 도 5의 센서 게이트 라인(SGL)이 삭제되고, 센서 박막 트랜지스터(Tss)의 드레인 전극(48)이 도 5의 공통 라인(CL) 대신에 n-1번째 스캐닝 공통 라인(SCLn-1)과 접속되고, 도 5의 저항체(Rss), 즉 다이오드(Td)의 소스 전극(76)이

도 5의 센서 게이트 라인(SGL) 대신에 n-1번째 게이트 라인(GLn-1)과 접속되고, 제1 커패시터(Cs)의 공통 전극(34)이 도 5의 센서 게이트 라인(SGL) 대신에 n-1번째 스캐닝 공통 라인(SCL)과 중첩된다는 점에서만 차이가 있고, 나머지 구성은 동일하므로 중복된 구성 요소에 대한 설명은 생략하기로 한다. 도 10에 나타난 박막 트랜지스터 기판은 도 5의 박막 트랜지스터 기판보다 터치 센서(TS)의 구성이 단순하므로 화소 개구율을 향상시킬 수 있다.

[0092] 도 11은 도 9에 나타난 터치 센서가 내장된 FFS 모드 액정 표시 장치에서 하나의 터치 센서를 포함한 일부 화소에 대한 박막 트랜지스터 기판의 평면도이다.

[0093] 도 11에 나타난 FFS형 박막 트랜지스터 기판은 도 7에 나타난 FFS형 박막 트랜지스터 기판과 대비하여, 도 7의 센서 게이트 라인(SGL)이 삭제되고, 센서 박막 트랜지스터(Tss)의 드레인 전극(48)이 도 7의 공통 라인(CL) 대신에 n-1번째 스캐닝 공통 라인(SCLn-1)과 접속되고, 도 7의 저항체(Rss), 즉 다이오드(Td)의 소스 전극(76)이 도 7의 센서 게이트 라인(SGL) 대신에 n-1번째 게이트 라인(GLn-1)과 접속되고, 제1 커패시터(Cs)의 공통 전극(34)이 도 7의 센서 게이트 라인(SGL) 대신에 n-1번째 스캐닝 공통 라인(SCL)과 중첩된다는 점에서만 차이가 있고, 나머지 구성은 동일하므로 중복된 구성 요소에 대한 설명은 생략하기로 한다. 도 11에 나타난 박막 트랜지스터 기판은 도 7의 박막 트랜지스터 기판보다 터치 센서(TS)의 구성이 단순하므로 화소 개구율을 향상시킬 수 있다.

[0094] 도 12는 도 2에 나타난 터치 센서가 내장된 액정 표시 장치에서 터치시 생성되는 터치 커패시턴스에 대한 터치 센서의 출력 전압을 나타낸 그래프이다. 도 12를 참조하면, 터치시 생성되는 터치 커패시터(Cf)의 커패시턴스가 0.2pF 이상인 경우 리드아웃 회로에서 반전 증폭기를 통해 출력되는 전압은 100mV 이상의 출력 전압을 얻을 수 있으므로 본원 발명에 따른 커패시턴스 방식의 터치 센서(TS)를 이용하여 터치를 충분히 감지할 수 있음을 알 수 있다. 반전 증폭기는 통상 리드아웃 라인(ROL)과 반전 단자가 접속되고, 기준전압(Vref) 공급 라인과 비반전 단자가 접속되며, 반전 증폭기의 입출력 단자 사이에 기준 커패시터가 접속된 구조를 갖는다.

[0095] 이상 설명한 바와 같이, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판에 터치 센서를 내장함으로써 박형 경량화가 가능하고 제조 비용을 절감할 수 있다.

[0096] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 터치 센서가 매트릭스 구조로 형성되므로 멀티 터치를 감지할 수 있다.

[0097] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 IPS 모드 또는 FFS 모드와 같이 수평 전계를 이용하는 모드에서 공통 전극을 다수의 화소 단위로 패터닝하여 액정의 공통 전극과 함께 정전 용량 방식으로 터치를 감지하는 터치 센서의 전극으로 이용함으로써 터치 센서의 구조를 단순화시킴과 아울러 개구율을 향상시킬 수 있다.

[0098] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판의 제조 공정을 그대로 이용하여 터치 센서를 형성함으로써 공정이 단순하여 제조 비용을 절감할 수 있다.

[0099] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 데이터 기록 기간과 터치 센싱 기간을 서로 분할하여 구동하므로 터치 센서의 간섭으로 인한 화질 저하를 방지할 수 있다.

[0100] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

## 부호의 설명

|                        |                        |
|------------------------|------------------------|
| [0101] 5: 상부 기판        | 6, 34: 하부기판            |
| 7: 액정층                 | 10: 액정 패널              |
| 12: 게이트 드라이버           | 14: 데이터 드라이버           |
| 16: 센서 게이트 드라이버        | 18: 리드아웃 회로            |
| 22, 42, 52, 72: 게이트 전극 | 24, 44, 54, 74: 반도체층   |
| 26, 46, 56, 76: 소스 전극  | 28, 48, 58, 58: 드레인 전극 |

29, 51, 59, 79, 91, 93: 컨택홀

32, 132: 공통 전극

36: 게이트 절연층

50, 90, 92: 컨택 전극

PX: 화소

ROL: 리드아웃 라인

DL: 게이트 라인

CL: 공통 라인

Tpx: 화소 박막 트랜지스터

Tss: 센서 박막 트랜지스터

Rss: 저항체

DWM: 데이터 기록 기간

30, 130: 화소 전극

34: 하부 기판

38: 패시베이션층

134: 경사 슬릿

TS: 터치 센서

SGL: 센서 게이트 라인

GL: 게이트 라인

SCL: 스캐닝 공통 라인

Tcom: 공통 박막 트랜지스터

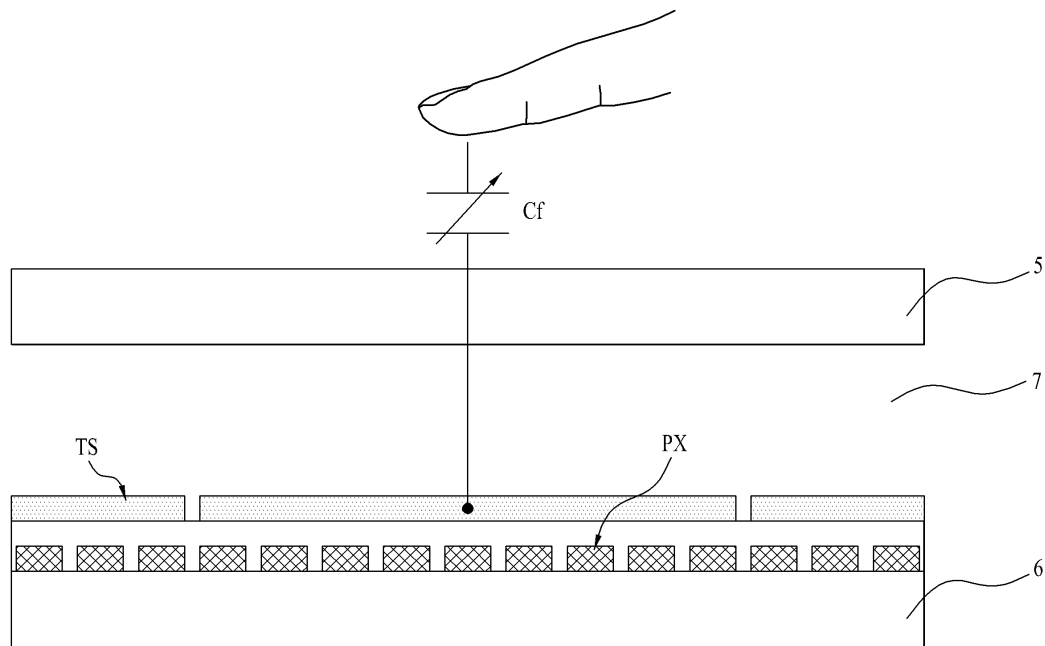
Td: 다이오드

Cf: 센싱 커패시터

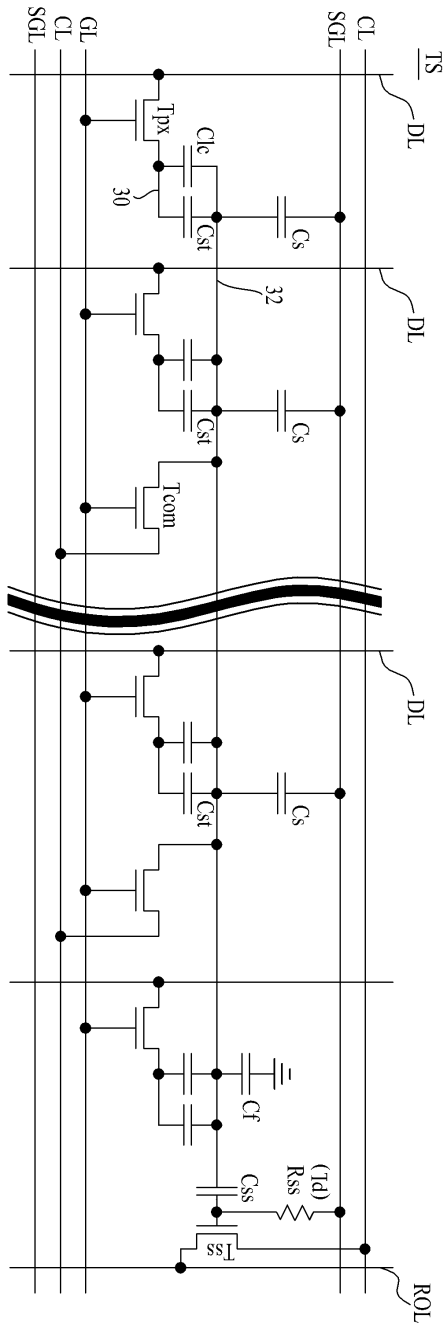
TSM: 터치 센싱 기간

## 도면

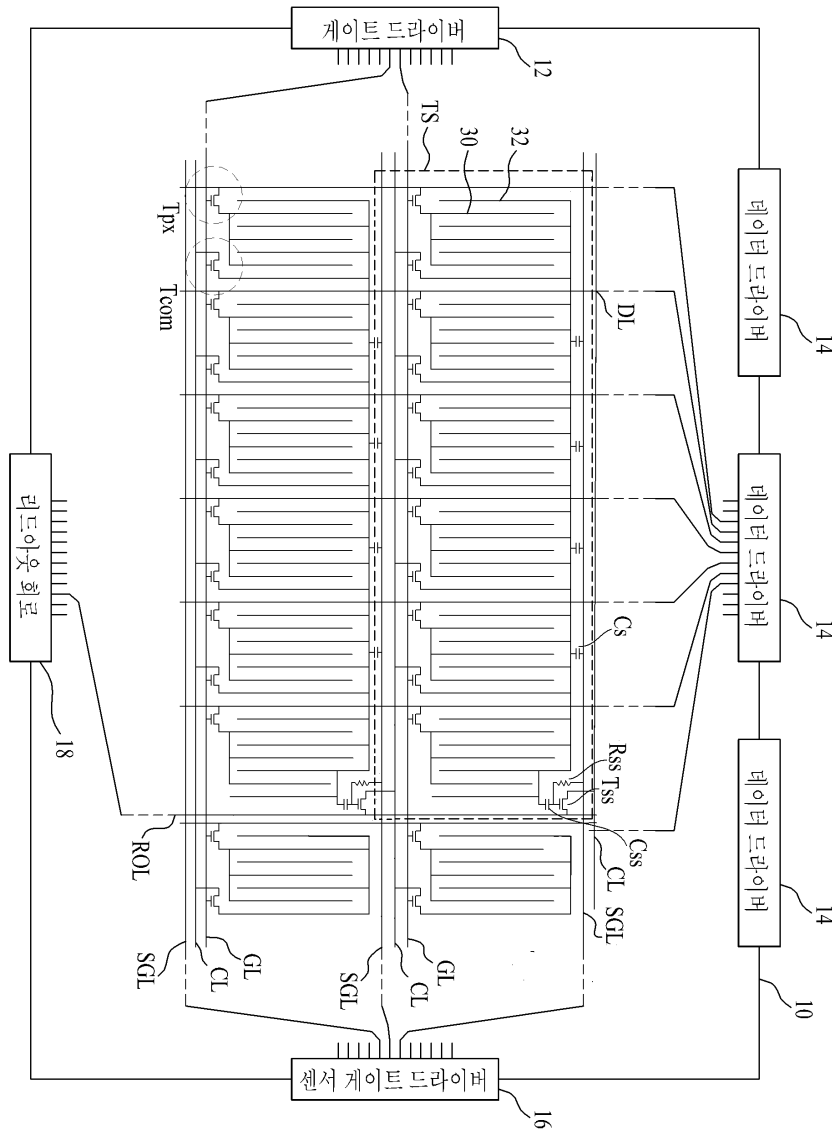
### 도면1



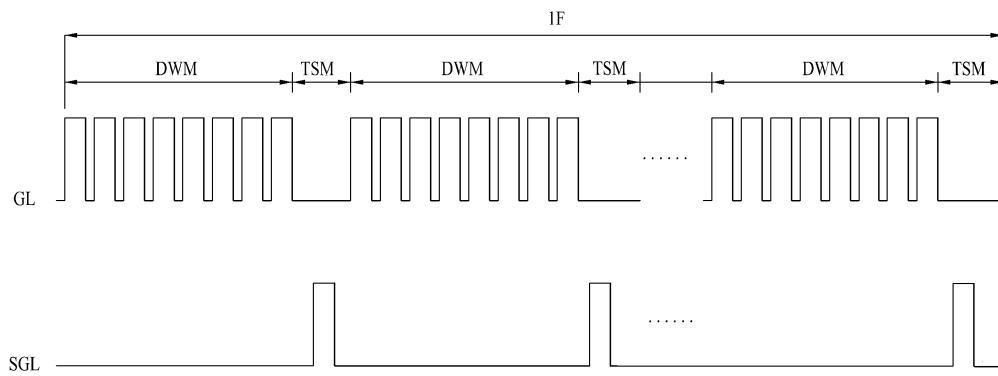
도면2



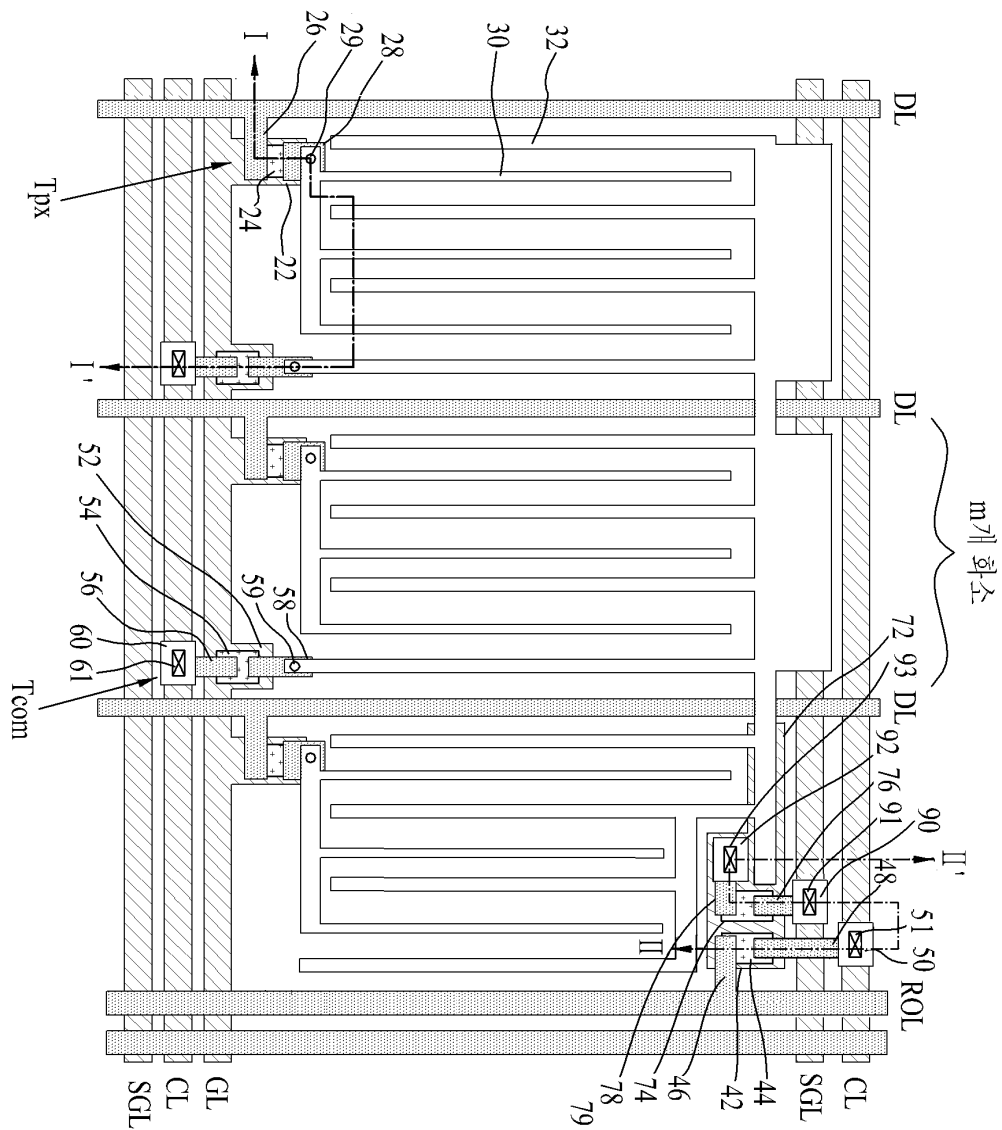
도면3



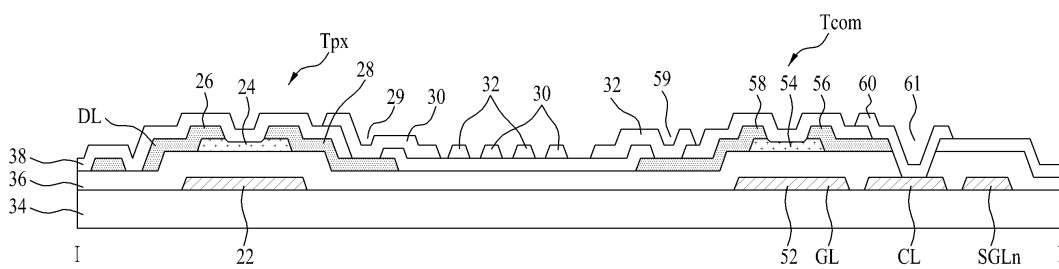
도면4



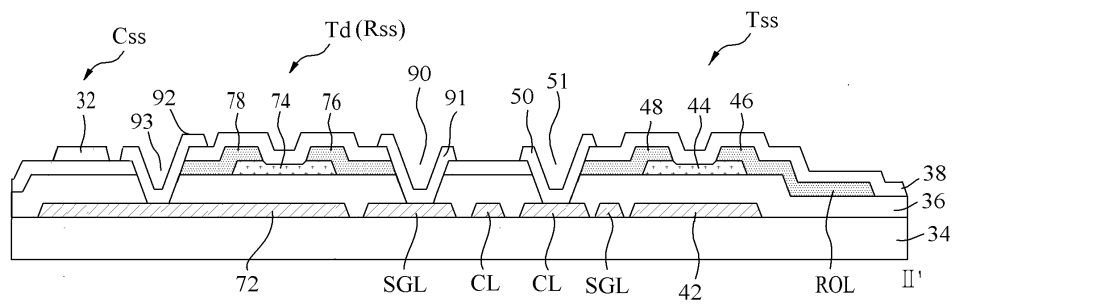
도면5



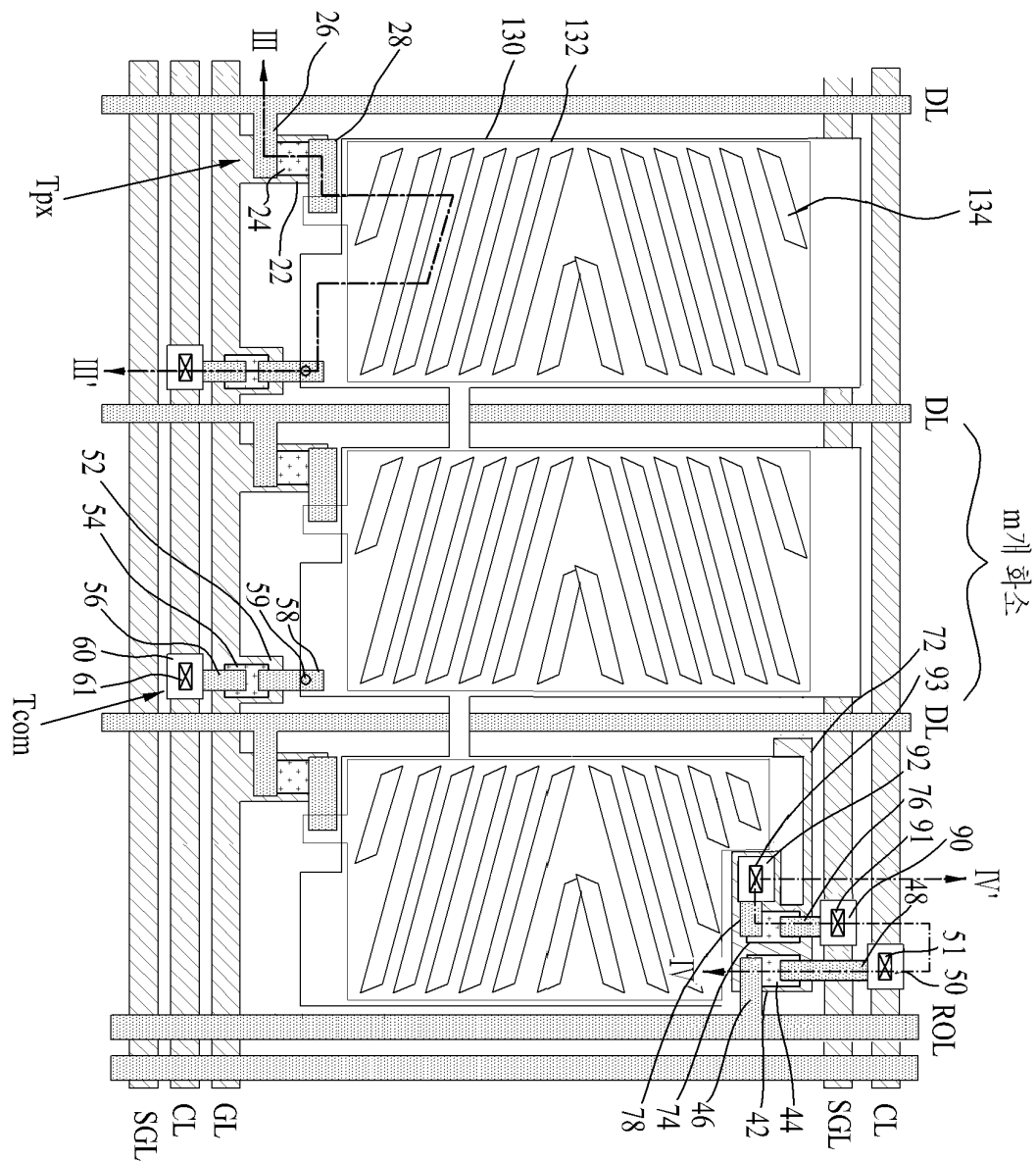
도면6a



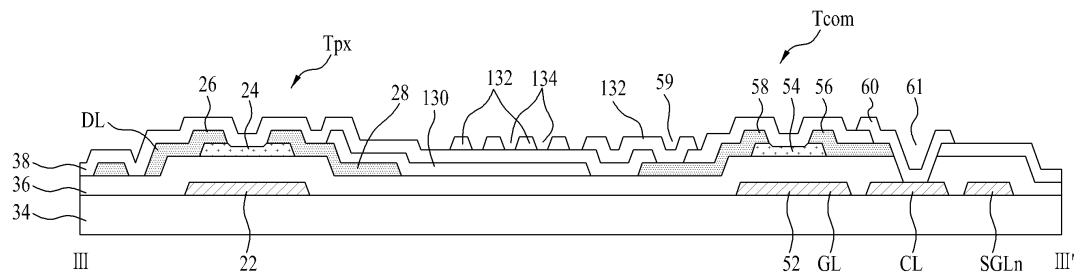
도면6b



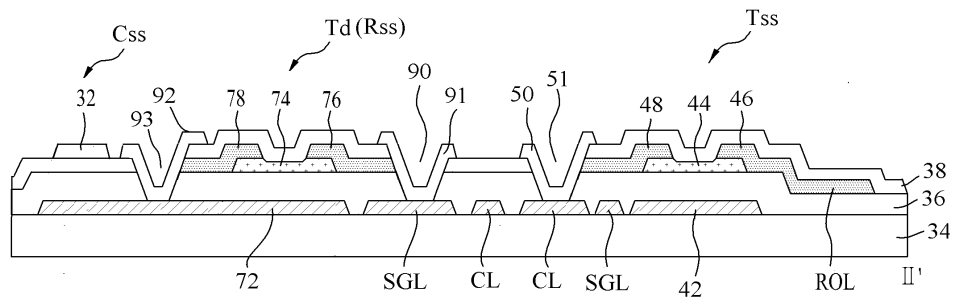
도면7



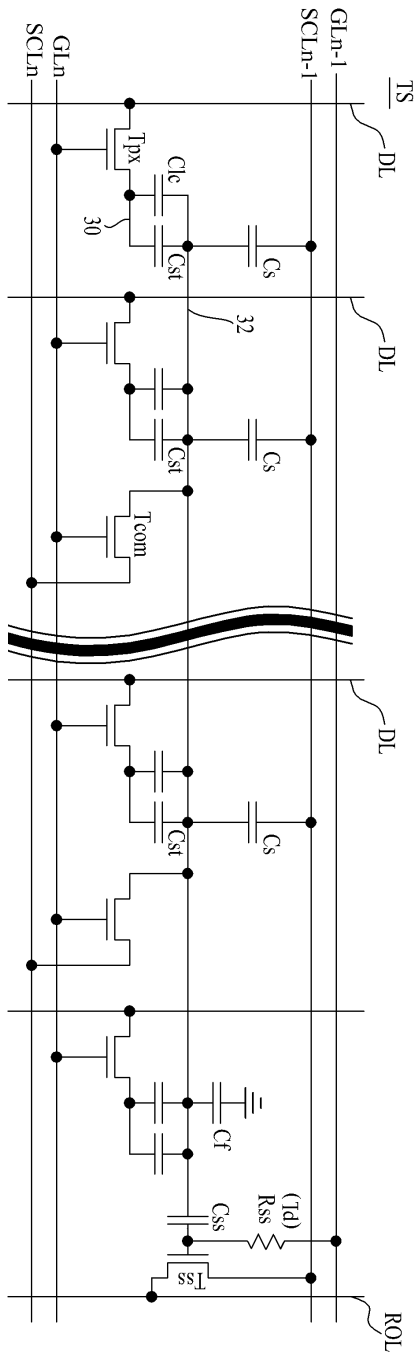
도면8a



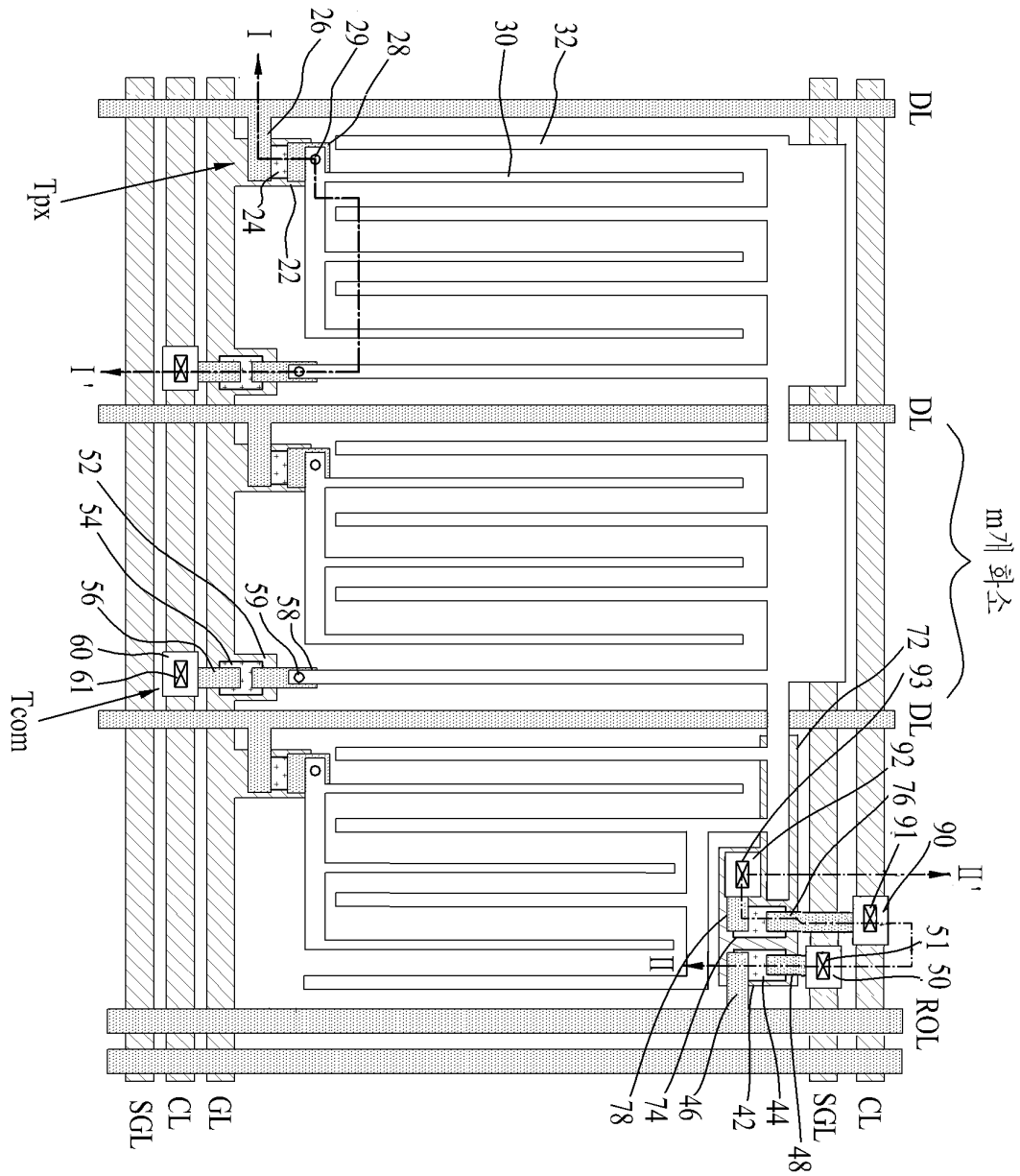
도면8b



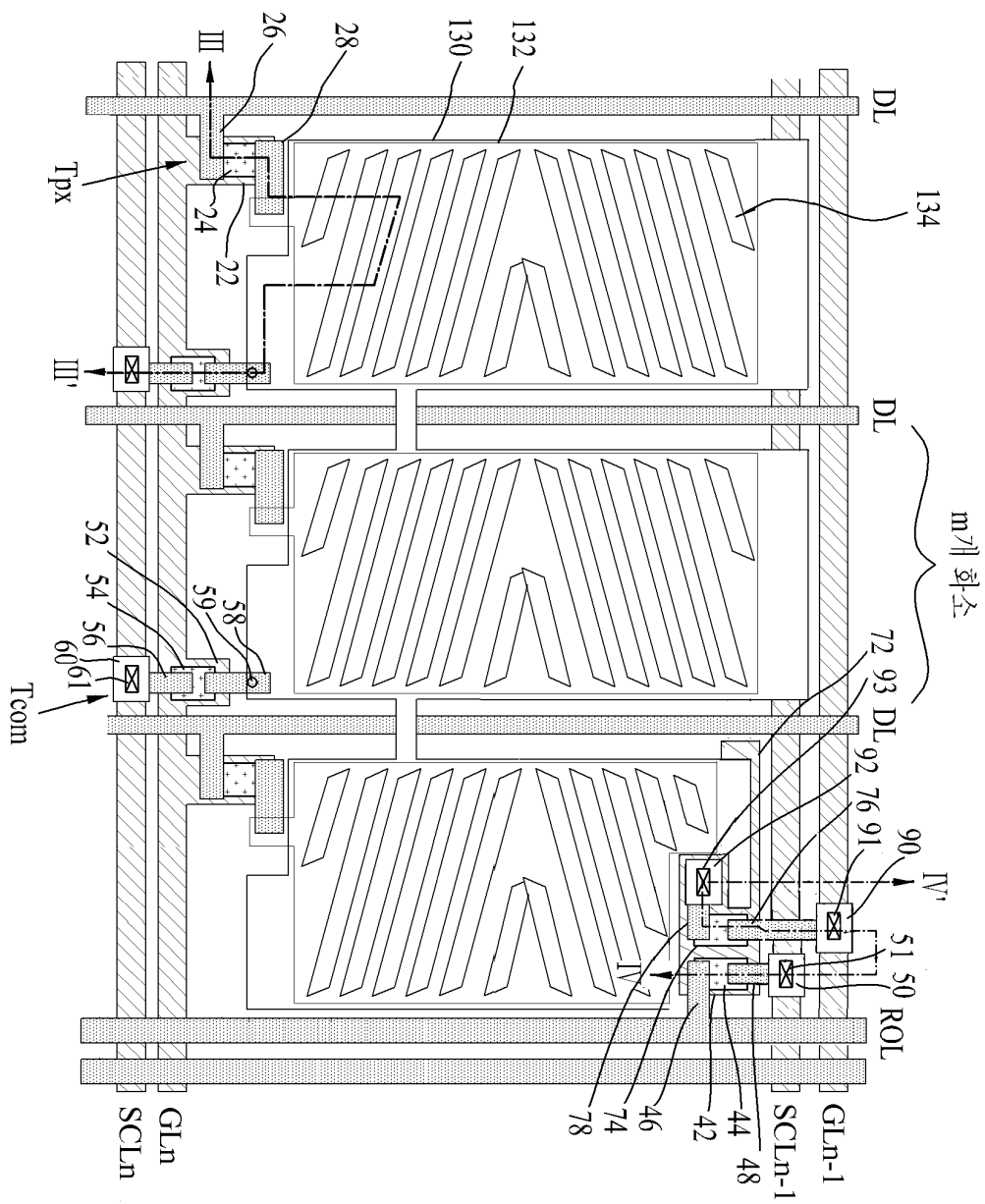
도면9



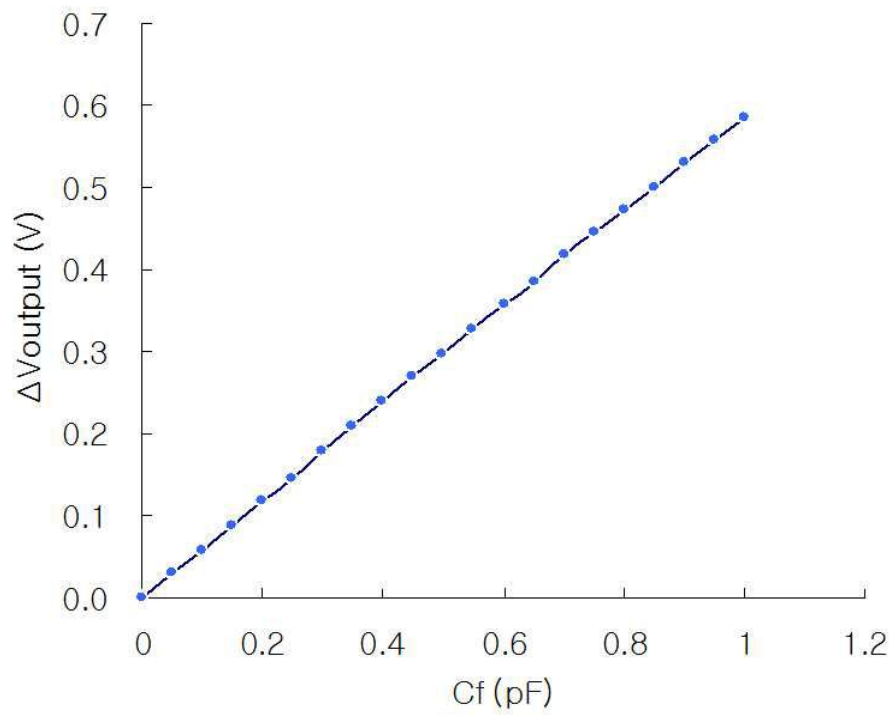
도면10



도면11



도면12



|                |                                                                  |         |            |
|----------------|------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：具有内置触摸传感器的液晶显示装置及其驱动方法                                        |         |            |
| 公开(公告)号        | <a href="#">KR1020120019077A</a>                                 | 公开(公告)日 | 2012-03-06 |
| 申请号            | KR1020100082202                                                  | 申请日     | 2010-08-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                         |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                        |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                        |         |            |
| [标]发明人         | KIM CHEOL SE<br>김철세<br>JUNG JI HYUN<br>정지현<br>LEE MIN JAE<br>이민재 |         |            |
| 发明人            | 김철세<br>정지현<br>이민재                                                |         |            |
| IPC分类号         | G02F1/1343 G06F3/041 G02F1/133                                   |         |            |
| CPC分类号         | G02F1/134309 G02F1/133 G06F3/0412 G06F3/044                      |         |            |
| 代理人(译)         | 金勇<br>年轻的小公园                                                     |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                        |         |            |

#### 摘要(译)

本发明涉及一种内置液晶显示器的触摸传感器。并且第二电容器连接在传感器薄膜晶体管之间，连接在触摸传感器之间，在像素之间形成感应电容器，触摸物体和公共电极接触上板并感测触摸并输出感测信号第一电容器，其包括输出来自触摸传感器的感测信号的读出线，并且其中触摸传感器连接在公共电极之间：，由多个图像元素的单元形成传感器栅极线：，其与栅极线对齐传感器栅极线和公共电极公共线和读出线传感器薄膜晶体管的公共电极和栅极电极，其包括用于驱动像素电极的像素 TFT，用于授权液晶层的每个像素区域中的横向电场：上部和下部基板与液晶层中的下板和像素电极连接公共电极栅极线和数据线连接到公共电极，栅极线和用于驱动公共电极的公共薄膜晶体管，它连接到公共线路连接在传感器薄膜的栅极电极之间的电阻体包括晶体管和传感器栅极线。图像的存在（专业参考）。

