



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0075411
(43) 공개일자 2011년07월06일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2009-0131858

(22) 출원일자 2009년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

신희선

서울특별시 광진구 자양동 더샵 스타시티 B동 2603호

이석우

경기도 부천시 원미구 상동 392 한아름아파트 1512-1203

황광식

서울 서초구 반포2동 한신3차아파트 26동 1202호

(74) 대리인

특허법인네이트

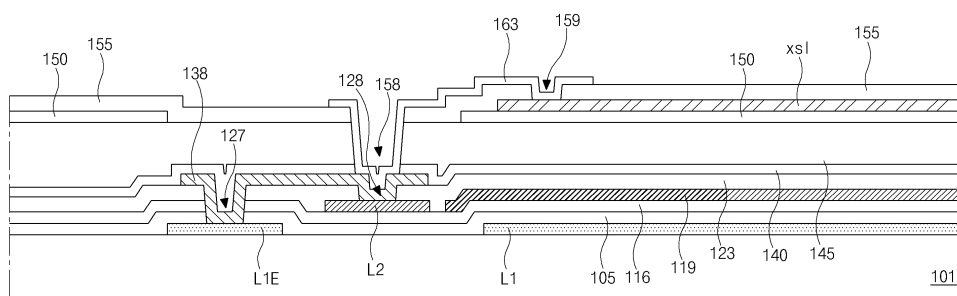
전체 청구항 수 : 총 20 항

(54) 터치센서 인셀 타입 액정표시장치용 어레이 기판 및 이의 제조방법

(57) 요약

본 발명은, 표시영역 내에 다수의 화소영역을 그룹으로 하는 다수의 터치블럭이 정의된 기판 상의 각 화소영역의 경계에 서로 교차하며 형성된 게이트 및 데이터 배선과; 각 화소영역 내에 상기 게이트 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 상기 박막트랜지스터 하부로 제 1 절연막을 개재하여 제 1 금속물질로 형성된 차광 패턴과 이와 연결되며 상기 게이트 배선과 하부로 이와 중첩하며 형성된 제 1 보조배선과; 상기 게이트 배선과 나란하게 상기 게이트 배선이 형성된 층에 이와 동일한 물질로 상기 각 터치블럭별로 형성된 제 2 보조배선과; 상기 제 1 보조배선과 상기 제 2 보조배선과 동시에 접촉하며 형성된 제 1 연결패턴과; 상기 박막트랜지스터와 상기 제 1 연결패턴 위로 형성된 제 1 보호층과; 상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하며 형성된 공통전극과; 상기 공통전극 위로 상기 게이트 배선과 중첩하도록 형성된 x센싱배선과, 상기 데이터 배선과 중첩하도록 형성된 y센싱배선과; 상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에 형성되며, 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 제 1 연결패턴 및 x센싱배선을 각각 노출시키는 제 1 및 제 2 콘택홀을 가지며 형성된 제 2 보호층과; 상기 제 2 보호층 위로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(BAR) 형태의 개구를 갖는 화소전극과; 상기 화소전극과 이격하며 상기 제 1 및 제 2 콘택홀을 통해 상기 제 1 연결패턴 및 x센싱배선과 접촉하며 형성된 제 2 연결패턴을 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판 및 이의 제조 방법을 제공한다.

대표도 - 도7



특허청구의 범위

청구항 1

표시영역 내에 다수의 화소영역을 그룹으로 하는 다수의 터치블럭이 정의된 기판 상의 각 화소영역의 경계에 서로 교차하며 형성된 게이트 및 데이터 배선과;

각 화소영역 내에 상기 게이트 및 데이터 배선과 연결되며 형성된 박막트랜지스터와;

상기 박막트랜지스터 하부로 제 1 절연막을 개재하여 제 1 금속물질로 형성된 차광패턴과 이와 연결되며 상기 게이트 배선과 하부로 이와 중첩하며 형성된 제 1 보조배선과;

상기 게이트 배선과 나란하게 상기 게이트 배선이 형성된 층에 이와 동일한 물질로 상기 각 터치블럭별로 형성된 제 2 보조배선과;

상기 제 1 보조배선과 상기 제 2 보조배선과 동시에 접촉하며 형성된 제 1 연결패턴과;

상기 박막트랜지스터와 상기 제 1 연결패턴 위로 형성된 제 1 보호층과;

상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하며 형성된 공통전극과;

상기 공통전극 위로 상기 게이트 배선과 중첩하도록 형성된 x센싱배선과, 상기 데이터 배선과 중첩하도록 형성된 y센싱배선과;

상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에 형성되며, 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 제 1 연결패턴 및 x센싱배선을 각각 노출시키는 제 1 및 제 2 콘택홀을 가지며 형성된 제 2 보호층과;

상기 제 2 보호층 위로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(BAR) 형태의 개구를 갖는 화소전극과;

상기 화소전극과 이격하며 상기 제 1 및 제 2 콘택홀을 통해 상기 제 1 연결패턴 및 x센싱배선과 접촉하며 형성된 제 2 연결패턴

을 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 터치블럭은 이와 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 이와 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며,

상기 공통전극은 상기 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 3

제 2 항에 있어서,

상기 터치블럭 내에서 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 및 제 2 영역의 경계, 상기 제 2 및 제 3 영역의 경계에서는 끊긴 형태로 이격하며 형성되며,

상기 제 1 및 제 2 영역의 경계와 상기 제 2 및 제 3 영역의 경계에서 각각 상기 x센싱배선의 끝단과 그 하부에 위치한 상기 제 1 보조배선 및 제 2 보조배선을 연결하는 상기 제 1 연결패턴과 접촉하도록 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 4

제 3 항에 있어서,

상기 터치블럭 중 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되며,

상기 터치블럭 중 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 5

제 4 항에 있어서,

상기 게이트 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 x센싱배선의 끝단에는 x방향 센싱회로가 구비되며,

상기 데이터 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 y센싱배선의 끝단에는 y방향 센싱회로가 구비된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 6

제 1 항에 있어서,

상기 제 1 보호층은 평탄한 표면을 갖도록 유기절연물질로 이루어지며, 상기 박막트랜지스터와 상기 제 1 보호층 사이에는 무기절연물질로 이루어진 제 3 보호층이 더욱 구비된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 7

제 1 항에 있어서,

상기 차광패턴과 상기 제 1 보조배선은 몰리브덴(Mo)으로 이루어진 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 보조배선은 화소영역 내부로 분기하는 형태의 연장부를 가지며,

상기 연장부에 대응하여 상기 제 1 절연막에는 제 3 콘택홀이 구비되며,

상기 제 3 콘택홀을 통해 상기 제 1 연결패턴과 상기 연장부가 접촉하는 구성을 갖는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 9

제 1 항에 있어서,

상기 박막트랜지스터는 상기 제 1 절연막 상에 순차 적층된 형태로 순수 폴리실리콘의 제 1 반도체영역과 이의 양측에 불순물이 도핑된 폴리실리콘의 제 2 반도체층으로 구성된 반도체층과, 게이트 절연막과, 상기 제 1 반도체영역에 대응하여 게이트 전극과, 상기 제 2 반도체영역을 노출시키는 층간절연막과, 서로 이격하는 사이 제 2 반도체영역과 각각 접촉하는 소스 및 드레인 전극으로 구성된 것이 특징인 터치센서 인셀 타입 액정

표시장치용 어레이 기판.

청구항 10

제 1 항에 있어서,

상기 공통전극은 상기 드레인 콘택홀 및 상기 제 1 콘택홀이 형성된 부분에 대응해서는 상기 드레인 콘택홀 및 제 1 콘택홀보다 더 큰 면적을 갖는 개구를 가져 상기 화소전극과 상기 제 2 연결전극이 상기 공통전극과 접촉하지 않도록 하는 것을 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 11

표시영역 내에 다수의 화소영역을 그룹으로 하는 다수의 터치블럭이 정의된 기판 상의 각 화소영역의 경계에 일방향으로 연장하는 제 1 보조배선과 각 화소영역 내에 차광패턴을 형성하는 단계와;

상기 제 1 보조배선과 상기 차광패턴 상부로 제 1 절연막을 형성하는 단계와;

상기 제 1 절연막 위로 상기 제 1 보조배선과 중첩하는 게이트 배선과, 상기 각 터치블럭별로 상기 게이트 배선과 이격하여 제 2 보조배선과, 상기 게이트 배선과 층간절연막을 개재하여 교차하는 데이터 배선을 형성하는 단계와;

상기 차광패턴 상부로 상기 게이트 및 데이터 배선과 연결된 박막트랜지스터를 형성하고, 상기 층간절연막 상에 상기 제 1 보조배선과 상기 제 2 보조배선과 동시에 접촉하는 제 1 연결패턴을 형성하는 단계와;

상기 박막트랜지스터와 상기 제 1 연결패턴 위로 제 1 보호층을 형성하는 단계와;

상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하는 공통전극을 형성하는 단계와;

상기 공통전극 위로 상기 게이트 배선과 중첩하며 상기 각 터치블럭 내부에서 이격하는 형태의 x센스배선과, 상기 데이터 배선과 중첩하도록 y센스배선을 형성하는 단계와;

상기 공통전극과 x센스배선 및 y센스배선 위로 전면에 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 제 1 연결패턴 및 x센스배선을 각각 노출시키는 제 1 및 제 2 콘택홀을 갖는 제 2 보호층을 형성하는 단계와;

상기 제 2 보호층 위로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(BAR) 형태의 개구를 갖는 화소전극, 상기 화소전극과 이격하며 상기 제 1 및 제 2 콘택홀을 통해 상기 제 1 연결패턴 및 x센스배선과 접촉하는 제 2 연결패턴을 형성하는 단계

를 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 12

제 11 항에 있어서,

상기 터치블럭은 이와 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센스배선에 의해 연결되며 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 이와 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센스배선에 의해 연결된 제 2 영역으로 구성되며,

상기 공통전극은 상기 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리되도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 x센싱배선은 상기 터치블럭 내에서 제 1 및 제 3 영역에 형성된 상기 제 1 및 제 2 영역의 경계, 상기 제 2 및 제 3 영역의 경계에서는 끊긴 형태로 이격하도록 형성하며, 상기 제 1 및 제 2 영역의 경계와 상기 제 2 및 제 3 영역의 경계에서 각각 상기 x센싱배선의 끝단과 그 하부에 위치한 상기 제 1 연결패턴과 접촉하도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 14

제 13 항에 있어서,

상기 터치블럭 중 게이트 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되도록,

상기 터치블럭 중 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 15

제 14 항에 있어서,

상기 게이트 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 x센싱배선의 끝단에는 x방향 센싱회로를 구비하며, 상기 데이터 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 y센싱배선의 끝단에는 y방향 센싱회로가 구비하는 단계를 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법..

청구항 16

제 15 항에 있어서,

상기 제 1 보호층은 유기절연물질을 도포하여 평탄한 표면을 갖도록 하며, 상기 박막트랜지스터를 형성한 후, 상기 제 1 보호층을 형성하기 전에 무기절연물질을 증착하여 제 3 보호층을 형성하는 단계를 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 17

제 11 항에 있어서,

상기 제 1 보조배선은 화소영역 내부로 분기하는 형태의 연장부를 갖도록 형성하며,

상기 제 1 보조배선의 연장부에 대응하여 상기 제 1 절연막에 제 3 콘택홀을 형성하며,

상기 제 3 콘택홀을 통해 상기 제 1 연결패턴과 상기 제 1 보조배선의 연장부가 접촉하도록 하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 18

제 11 항에 있어서,

상기 박막트랜지스터를 형성하는 단계는,

상기 제 1 절연막 상에 순수 비정질 실리콘층을 형성하는 단계와;

상기 순수 비정질 실리콘층을 폴리실리콘층으로 결정화하는 단계와;

상기 폴리실리콘층을 패터닝하여 폴리실리콘의 반도체층을 형성하는 단계와;

상기 폴리실리콘의 반도체층 위로 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 위로 상기 폴리실리콘의 반도체층의 중앙부에 상기 게이트 배선과 연결된 게이트 전극을 형성하는 단계와;

상기 게이트 전극을 도핑 마스크로 하여 불순물 도핑을 실시하여 상기 게이트 전극 외측으로 노출된 부분의 상기 반도체층을 불순물 폴리실리콘층으로 변경하는 단계와;

상기 게이트 전극 위로 상기 게이트 전극 양측으로 상기 불순물 폴리실리콘의 반도체층을 각각 노출시키는 반도체층 콘택홀을 갖는 층간절연막을 형성하는 단계와;

상기 층간절연막 위로 상기 반도체층 콘택홀을 통해 상기 불순물 폴리실리콘의 반도체층과 각각 접촉하는 소스 및 드레인 전극을 형성하는 단계

를 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 19

제 18 항에 있어서,

상기 층간절연막을 형성하는 단계는 상기 제 1 보조배선과 상기 제 2 보조배선을 각각 노출시키는 제 3 및 제 4 콘택홀을 형성하는 단계를 포함하며,

상기 제 1 연결패턴은 상기 제 3 및 제 4 콘택홀을 통해 상기 제 1 보조배선 및 상기 제 2 보조배선과 접촉하도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 20

제 11 항에 있어서,

상기 공통전극은 상기 드레인 콘택홀 및 상기 제 1 콘택홀이 형성된 부분에 대응해서는 상기 드레인 콘택홀 및 제 1 콘택홀보다 더 큰 면적을 갖는 개구를 가져 상기 화소전극과 상기 제 2 연결전극이 상기 공통전극과 접촉하지 않도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것이며, 특히 센싱배선의 저항을 감소시킬 수 있는 터치센서 인셀 타입 액정표시장치용 어레이 기판 및 이의 제조방법에 관한 것이다.

배경 기술

[0002] 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

[0003] 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on),오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목받고 있다.

[0004] 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두

기관 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.

- [0005] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 설명하면, 액정층(30)을 사이에 두고 어레이 기관(10)과 컬러필터 기관(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기관(10)은 투명한 기관(12)의 상면으로 중형 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.
- [0006] 또한, 상기 어레이 기관(10)과 마주보는 상부의 컬러필터 기관(20)은 투명기관(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(T) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적(R), 녹(G), 청(B)색의 컬러필터 패턴(26a, 26b, 26c)을 포함하는 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.
- [0007] 그리고, 도면상에 도시되지는 않았지만, 이들 두 기관(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제(sealant) 등으로 봉합된 상태에서 각 기관(10, 20)과 액정층(30)의 경계부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기관(10, 20)의 적어도 하나의 외측면에는 편광판이 구비되어 있다.
- [0008] 또한, 어레이 기관의 외측면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(T)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.
- [0009] 한편, 전술한 구성을 갖는 액정표시장치는 TV, 프로젝터, 휴대폰, PDA 등 다양한 응용제품에 이용되고 있으며, 이러한 응용제품들은 최근에 화면을 터치하여 동작할 수 있도록 터치 기능이 기본적으로 장착되고 있는 실정이다.
- [0010] 따라서, 액정표시장치에 있어 전술한 구성요소 일례로 게이트 및 데이터 배선 이외에 추가적으로 터치 시 이를 감지하는 다수의 터치 블록과 이와 연결된 센싱 배선의 구성이 요구되고 있다.
- [0011] 이에 부응하기 위해 상기 게이트 및 데이터 배선이 형성된 층과 다른 층에 저저항 금속물질을 이용하여 상기 센싱 배선을 형성하고 있는데, 이러한 센싱 배선은 터치센서에 의해 감지된 터치가 발생한 위치를 비표시영역에 각각 구성된 x, y 센싱회로부에 각각 전달해야하므로 x방향과 y방향으로 구분하여 설계되고 있다. 이 경우 상기 센싱배선은 동일한 층에 형성되므로 x방향으로 연장하는 센싱배선(이하 x 센싱배선이라 칭함)과 y방향으로 연장하는 센싱배선(y 센싱배선이라 칭함)이 교차하는 부분이 필연적으로 발생하고 있으며, 이러한 교차 부분 특히 터치블럭 내에서 x센싱배선과 y센싱배선 간의 쇼트가 발생되지 않도록 해야 한다.
- [0012] 따라서, 이러한 쇼트가 발생되지 않아야 하는 특정 x센싱배선과 y센싱배선의 교차부분에서는 상기 x센싱배선을 그 하부에 위치하는 게이트 배선과 동일한 물질로 이와 이격하며 이루어진 보조배선과 도통되도록 연결하여 동일한 층에 형성된 상기 y센싱배선을 우회하도록 하고 있다.
- [0013] 터치블럭은 사용자가 손가락 등을 이용하여 터치 시 발생하는 매우 작은 크기의 커패시터 용량 변화를 감지하고, 이를 전류 형태로 바꾸어 상기 센싱배선을 통해 x, y 센싱회로부로 전달해야 한다. 따라서 상기 센싱배선은 미세한 크기를 갖는 전류가 흐르며, 이러한 전류가 상기 센싱배선을 통해 상기 x, y 센싱회로부까지 도달하기 위해서는 상기 센싱배선은 단위 면적당 저항치가 작은 값을 갖도록 형성되어야 한다.
- [0014] 하지만, 게이트 배선과 동일한 층에 형성되는 상기 보조배선을 센싱배선 일부로 이용하기 위해서는 단위 면적당 저항치를 낮추기 위해 상기 보조배선의 폭 또는 두께를 증가시켜야 하는 상태이며, 상기 보조배선의 폭을 증가시키는 경우 개구율 저하가 발생하며, 상기 보조배선의 두께를 증가시키는 경우 이와 함께 형성되는 게이트 배선의 두께도 증가되며 이를 패터닝하기 위한 식각 공정 진행시 기관의 중앙부와 가장자리 부에서의 심한 식각률 차이를 보여 게이트 배선 패턴 불균일이 발생하고 있는 실정이다.

발명의 내용

해결 하고자하는 과제

[0015] 상기 문제점을 해결하기 위해서, 본 발명에서는 게이트 배선 및 보조배선의 폭과 두께의 변경없이 단위 면적당 저항치를 낮추어 센싱배선의 일부로 이용할 수 있도록 하는 터치센서 인셀 타입 액정표시장치 및 그 제조방법을 제공하는 것을 그 목적으로 하며, 나아가 게이트 배선의 패턴 시 식각 불균일을 억제하는 것을 또 다른 목적으로 한다.

과제 해결수단

[0016] 상기 목적을 달성하기 위한 본 발명에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판은, 표시영역 내에 다수의 화소영역을 그룹으로 하는 다수의 터치블럭이 정의된 기판 상의 각 화소영역의 경계에 서로 교차하며 형성된 게이트 및 데이터 배선과; 각 화소영역 내에 상기 게이트 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 상기 박막트랜지스터 하부로 제 1 절연막을 개재하여 제 1 금속물질로 형성된 차광패턴과 이와 연결되며 상기 게이트 배선과 하부로 이와 중첩하며 형성된 제 1 보조배선과; 상기 게이트 배선과 나란하게 상기 게이트 배선이 형성된 층에 이와 동일한 물질로 상기 각 터치블럭별로 형성된 제 2 보조배선과; 상기 제 1 보조배선과 상기 제 2 보조배선과 동시에 접촉하며 형성된 제 1 연결패턴과; 상기 박막트랜지스터와 상기 제 1 연결패턴 위로 형성된 제 1 보호층과; 상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하며 형성된 공통전극과; 상기 공통전극 위로 상기 게이트 배선과 중첩하도록 형성된 x센싱배선과, 상기 데이터 배선과 중첩하도록 형성된 y센싱배선과; 상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에 형성되며, 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 제 1 연결패턴 및 x센싱배선을 각각 노출시키는 제 1 및 제 2 콘택홀을 가지며 형성된 제 2 보호층과; 상기 제 2 보호층 위로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(BAR) 형태의 개구를 갖는 화소전극과; 상기 화소전극과 이격하며 상기 제 1 및 제 2 콘택홀을 통해 상기 제 1 연결패턴 및 x센싱배선과 접촉하며 형성된 제 2 연결패턴을 포함한다.

[0017] 이때, 상기 터치블럭은 이와 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 이와 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며, 상기 공통전극은 상기 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성된 것이 특징이며, 상기 터치블럭 내에서 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 및 제 2 영역의 경계, 상기 제 2 및 제 3 영역의 경계에서는 끊긴 형태로 이격하며 형성되며, 상기 제 1 및 제 2 영역의 경계와 상기 제 2 및 제 3 영역의 경계에서 각각 상기 x센싱배선의 끝단과 그 하부에 위치한 상기 제 1 보조배선 및 제 2 보조배선을 연결하는 상기 제 1 연결패턴과 접촉하도록 형성된 것이 특징이다.

[0018] 상기 터치블럭 중 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되며, 상기 터치블럭 중 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성된 것이 특징이며, 상기 게이트 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 x센싱배선의 끝단에는 x방향 센싱회로가 구비되며, 상기 데이터 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 y센싱배선의 끝단에는 y방향 센싱회로가 구비된 것이 특징이다.

[0019] 또한, 상기 제 1 보호층은 평탄한 표면을 갖도록 유기절연물질로 이루어지며, 상기 박막트랜지스터와 상기 제 1 보호층 사이에는 무기절연물질로 이루어진 제 3 보호층이 더욱 구비된 것이 특징이다.

[0020] 또한, 상기 차광패턴과 상기 제 1 보조배선은 몰리브덴(Mo)으로 이루어진 것이 바람직하다.

[0021] 또한, 상기 보조배선은 화소영역 내부로 분기하는 형태의 연장부를 가지며, 상기 연장부에 대응하여 상기 제 1 절연막에는 제 3 콘택홀이 구비되며, 상기 제 3 콘택홀을 통해 상기 제 1 연결패턴과 상기 연장부가 접촉하는 구성을 갖는 것이 특징이다.

[0022] 그리고, 상기 박막트랜지스터는 상기 제 1 절연막 상에 순차 적층된 형태로 순수 폴리실리콘의 제 1 반도체영역과 이의 양측에 불순물이 도핑된 폴리실리콘의 제 2 반도체층으로 구성된 반도체층과, 게이트 절연막과, 상기 제 1 반도체영역에 대응하여 게이트 전극과, 상기 제 2 반도체영역을 노출시키는 층간절연막과, 서로 이격하는 사이 제 2 반도체영역과 각각 접촉하는 소스 및 드레인 전극으로 구성된 것이 특징이다.

[0023] 또한, 상기 공통전극은 상기 드레인 콘택홀 및 상기 제 1 콘택홀이 형성된 부분에 대응해서는 상기 드레인 콘택홀 및 제 1 콘택홀보다 더 큰 면적을 갖는 개구를 가져 상기 화소전극과 상기 제 2 연결전극이 상기 공통전극과 접촉하지 않도록 하는 것을 특징이다.

[0024] 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법은, 표시영역 내에 다수의 화소영역을 그룹으로 하는 다수의 터치블럭이 정의된 기판 상의 각 화소영역의 경계에 일방향으로 연장하는 제 1 보조배선과 각 화소영역 내에 차광패턴을 형성하는 단계와; 상기 제 1 보조배선과 상기 차광패턴 상부로 제 1 절연막을 형성하는 단계와; 상기 제 1 절연막 위로 상기 제 1 보조배선과 중첩하는 게이트 배선과, 상기 각 터치블럭별로 상기 게이트 배선과 이격하여 제 2 보조배선과, 상기 게이트 배선과 중간절연막을 개재하여 교차하는 데이터 배선을 형성하는 단계와; 상기 차광패턴 상부로 상기 게이트 및 데이터 배선과 연결된 박막 트랜지스터를 형성하고, 상기 중간절연막 상에 상기 제 1 보조배선과 상기 제 2 보조배선과 동시에 접촉하는 제 1 연결패턴을 형성하는 단계와; 상기 박막트랜지스터와 상기 제 1 연결패턴 위로 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하는 공통전극을 형성하는 단계와; 상기 공통전극 위로 상기 게이트 배선과 중첩하며 상기 각 터치블럭 내부에서 이격하는 형태의 x센싱배선과, 상기 데이터 배선과 중첩하도록 y센싱배선을 형성하는 단계와; 상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 제 1 연결패턴 및 x센싱배선을 각각 노출시키는 제 1 및 제 2 콘택홀을 갖는 제 2 보호층을 형성하는 단계와; 상기 제 2 보호층 위로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(BAR) 형태의 개구를 갖는 화소전극, 상기 화소전극과 이격하며 상기 제 1 및 제 2 콘택홀을 통해 상기 제 1 연결패턴 및 x센싱배선과 접촉하는 제 2 연결패턴을 형성하는 단계를 포함한다.

[0025] 이때, 상기 터치블럭은 이와 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 이와 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며, 상기 공통전극은 상기 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리되도록 형성하는 것이 특징이다.

[0026] 또한, 상기 x센싱배선은 상기 터치블럭 내에서 제 1 및 제 3 영역에 형성된 상기 제 1 및 제 2 영역의 경계, 상기 제 2 및 제 3 영역의 경계에서는 끊긴 형태로 이격하도록 형성하며, 상기 제 1 및 제 2 영역의 경계와 상기 제 2 및 제 3 영역의 경계에서 각각 상기 x센싱배선의 끝단과 그 하부에 위치한 상기 제 1 연결패턴과 접촉하도록 형성하며, 이때, 상기 터치블럭 중 게이트 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되도록, 상기 터치블럭 중 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성하는 것이 특징이다.

[0027] 또한, 상기 게이트 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 x센싱배선의 끝단에는 x방향 센싱회로를 구비하며, 상기 데이터 배선의 연장방향으로 동일한 라인에 배치된 터치블럭을 전기적으로 연결하는 상기 y센싱배선의 끝단에는 y방향 센싱회로가 구비하는 단계를 포함하며, 이때, 상기 제 1 보호층은 유기절연물질을 도포하여 평탄한 표면을 갖도록 하며, 상기 박막트랜지스터를 형성한 후, 상기 제 1 보호층을 형성하기 전에 무기절연물질을 증착하여 제 3 보호층을 형성하는 단계를 포함한다.

[0028] 또한, 상기 제 1 보조배선은 화소영역 내부로 분기하는 형태의 연장부를 갖도록 형성하며, 상기 제 1 보조배선의 연장부에 대응하여 상기 제 1 절연막에 제 3 콘택홀을 형성하며, 상기 제 3 콘택홀을 통해 상기 제 1 연결패턴과 상기 제 1 보조배선의 연장부가 접촉하도록 하는 것이 특징이다.

[0029] 또한, 상기 박막트랜지스터를 형성하는 단계는, 상기 제 1 절연막 상에 순수 비정질 실리콘층을 형성하는 단계와; 상기 순수 비정질 실리콘층을 폴리실리콘층으로 결정화하는 단계와; 상기 폴리실리콘층을 패터닝하여 폴리실리콘의 반도체층을 형성하는 단계와; 상기 폴리실리콘의 반도체층 위로 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 위로 상기 폴리실리콘의 반도체층의 중앙부에 상기 게이트 배선과 연결된 게이트 전극을 형성하는 단계와; 상기 게이트 전극을 도핑 마스크로 하여 불순물 도핑을 실시하여 상기 게이트 전극 외측으로 노출된 부분의 상기 반도체층을 불순물 폴리실리콘층으로 변경하는 단계와; 상기 게이트 전극 위로 상기 게이트 전극 양측으로 상기 불순물 폴리실리콘의 반도체층을 각각 노출시키는 반도체층 콘택홀을 갖는 중간절연막을 형성하는 단계와; 상기 중간절연막 위로 상기 반도체층 콘택홀을 통해 상기 불순물 폴리실리콘의 반도체층

과 각각 접촉하는 소스 및 드레인 전극을 형성하는 단계를 포함한다.

[0030] 또한, 상기 증간절연막을 형성하는 단계는 상기 제 1 보조배선과 상기 제 2 보조배선을 각각 노출시키는 제 3 및 제 4 콘택홀을 형성하는 단계를 포함하며, 상기 제 1 연결패턴은 상기 제 3 및 제 4 콘택홀을 통해 상기 제 1 보조배선 및 상기 제 2 보조배선과 접촉하도록 형성하는 것이 특징이다.

[0031] 또한, 상기 공통전극은 상기 드레인 콘택홀 및 상기 제 1 콘택홀이 형성된 부분에 대응해서는 상기 드레인 콘택홀 및 제 1 콘택홀보다 더 큰 면적을 갖는 개구를 가져 상기 화소전극과 상기 제 2 연결전극이 상기 공통전극과 접촉하지 않도록 형성하는 것이 특징이다.

효 과

[0032] 본 발명에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판은 스위칭 소자인 박막트랜지스터로 입사되는 빛을 차단하기 위해 형성하는 차광층을 게이트 배선과 중첩하도록 배선 형태로 연장 형성하고 이와 게이트 배선과 동일한 층에 동일물질로 형성되는 보조배선과 도통시켜 이를 보조배선의 일부로 이용함으로써 상기 보조배선의 단위 면적당 저항치를 낮추어 센싱배선의 일부로 이용 가능하도록 하는 장점이 있다.

[0033] 또한, 상기 게이트 배선과 동일한 층에 동일물질로 형성되는 보조배선을 센싱배선으로 이용하면서도 종래대비 상기 보조배선과 게이트 배선 자체의 두께 증가를 발생시키지 않음으로써 게이트 배선 패터닝 시의 식각 불량을 억제하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0034] 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.

[0035] 도 2는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 표시영역 일부에 대한 평면도이며, 도 3은 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 하나의 터치블럭에 대한 평면도이며, 도 4는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 박막트랜지스터를 포함하는 하나의 화소영역에 대한 평면도이로서, 게이트 및 데이터 배선과 중첩하는 센싱배선은 생략하였다. 도 5는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 하나의 터치블럭 내의 제 1 및 제 2 영역의 경계에 구비된 x센싱배선과 보조배선 및 게이트 배선의 연결부를 도시한 평면도이다.

[0036] 도시한 바와 같이, 본 발명의 실시예에 따른 액정표시장치용 어레이 기판(101)에는 일방향으로 연장하는 다수의 게이트 배선(119)과, 상기 다수의 게이트 배선(119)과 교차하여 다수의 화소영역(P)을 정의하는 다수의 데이터 배선(130)이 형성되어 있다.

[0037] 또한, 상기 다수의 게이트 배선(119)과 데이터 배선(130)에 의해 둘러싸인 영역으로 정의되는 다수의 각 화소영역(P)에는 이를 정의하는 상기 게이트 및 데이터 배선(119, 130)과 연결된 박막트랜지스터(Tr)가 형성되어 있다. 이때 상기 박막트랜지스터(Tr)의 하부에는 이와 중첩하며 백라이트 유닛(미도시)으로부터 조사되는 빛이 상기 박막트랜지스터(Tr)의 반도체층(113)으로 입사되는 것을 방지하기 위해 차폐층(103)이 형성되어 있다.

[0038] 또한, 일부의 상기 게이트 배선(119)과 데이터 배선(130)과 중첩하는 형태로 센싱배선(xs1, ys1)이 형성되고 있다. 이때, 상기 일부의 게이트 배선(119)과는 x센싱배선(xs1)이 중첩하며 형성되고 있으며, 상기 일부 데이터 배선(130)과는 y센싱배선(ys1)이 중첩하며 형성되고 있다.

[0039] 또한, 상기 각 화소영역(P)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하며 다수의 바(bar) 형태의 개구(op)를 갖는 화소전극(160)이 형성되고 있으며, 상기 화소전극(160)을 구비한 다수의 화소영역(P)을 하나의 터치센서 단위로 하여 터치블럭(TB)이 구성되고 있다.

[0040] 이때, 상기 다수의 화소영역(P)으로 구성되는 각 터치블럭(TB)은 그 내부가 크게 3개의 영역(A1, A2, A3)으로 나뉘고 있는 것이 특징이다. 이때 각 터치블럭(TB) 내에 구비된 3개의 영역(A1, A2, A3)은 게이트 배선(119)이 연장하는 방향으로 순차적으로 제 1, 2, 3 영역(A1, A2, A3)으로 나뉘어지고 있으며, 제 2 영역(A2)은 이의 상하로 이웃하는 터치블럭(TB)과 y센싱배선(ys1)을 통해 연결되고 있으며, 상기 제 2 영역(A2)을 기준으로 그 좌측 및 우측에 위치하는 상기 제 1 영역(A1)과 제 3 영역(A3)은 각각 이의 좌우로 위치하는 터치블럭(TB)과 x센

싱배선(xs1)을 통해 연결되고 있는 것이 특징이다. 즉, 각 터치블럭(TB) 내의 제 1 영역은 이의 좌측에 위치하는 터치블럭(TB)의 제 3 영역(A3)과 x센싱배선(xs1)을 통해 연결되고 있으며, 제 3 영역(A3)은 이의 우측에 위치하는 터치블럭(TB)의 제 1 영역(A1)과 x센싱배선(xs1)을 통해 연결되고 있다.

[0041] 한편, 각 터치블럭(TB) 내에서 상기 제 2 영역(A2) 내에 구비된 x센싱배선(xs1)은 바(bar) 형태로 패터닝됨으로써 각각 이의 좌측 및 우측에 위치하는 제 1 및 제 3 영역(A1, A2)에 구비된 x센싱배선(xs1)과는 직접적으로 연결되고 있지 않은 것이 특징이다. 즉, 상기 x센싱배선(xs1)은 각 터치블럭(TB) 내의 제 1 영역(A1)과 제 2 영역(A2)의 경계, 제 3 영역(A3)과 제 2 영역(A2)의 경계에서 단선된 형태를 이루고 있는 것이 특징이다.

[0042] 이때, x센싱배선(xs1) 자체로는 각 터치블럭(TB) 내에서 각 영역(A1, A2, A3)의 경계에서 단선된 형태를 이루고 있지만, x센싱배선(xs1)은 전기적으로는 각 터치블럭(TB) 내에서 제 1 및 제 2 영역(A1, A2)간, 제 2 및 제 3 영역(A2, A3)간 연결되고 있는 것이 특징이다. 즉, 상기 제 1 영역(A1) 및 제 3 영역(A3) 내에 단선된 형태로 형성된 상기 x센싱배선(xs1)의 끝단은 절연층(제 1 절연막 및 게이트 절연막)을 개재하여 그 하부에 표시영역 전면에서 연장된 형태를 가지며 형성된 상기 게이트 배선(119)과 동일한 층에 동일한 물질로 상기 각 터치블럭(TB) 내에 나란하게 형성된 제 2 보조배선(L2)과 콘택홀을 통해 연결됨으로써 상기 제 2 영역(A2)에 형성된 상기 y센싱배선(ys1)과 쇼트되는 일 없이 각 터치블럭(TB) 내에서 전기적으로 연결되고 있는 것이 특징이다.

[0043] 이때, 본 발명의 또 다른 특징적인 부분으로서 상기 게이트 배선(119)과 나란하게 각 터치블럭(TB) 내에 형성된 상기 제 2 보조배선(L2)은 절연층을 개재하여 그 하부에 상기 박막트랜지스터(Tr)에 대응하여 형성된 차폐층(103)에서 연장하여 표시영역 전체에 대해 상기 게이트 배선(119)과 중첩하며 나란하게 형성된 제 1 보조배선(L1)과 콘택홀을 통해 접촉함으로써 전기적으로 연결되고 있다는 것이 특징이다. 이때, 상기 제 1 보조배선(L1)과 상기 제 2 보조배선(L2)은 각각 터치블럭(TB) 내의 제 1 및 제 3 영역(A1, A3) 내에서 제 1 및 제 2 콘택홀(127, 128)을 통해 노출되고 있으며, 상기 데이터 배선(130)이 형성된 동일한 층에 상기 데이터 배선(130)을 이루는 동일한 물질로 상기 제 1 및 제 2 콘택홀(127, 128)을 연결시키며 형성된 제 1 연결패턴(138)에 의해 전기적으로 연결되고 있다.

[0044] 따라서, 상기 제 1 보조배선(L1)과 상기 제 2 보조배선(L2)은 절연층(제 1 절연막 및 게이트 절연막)을 사이에 두고 전기적으로 연결되므로 상기 제 1 보조배선(L1)은 상기 제 2 보조배선(L2)의 역할을 하며, 이중층 구조를 이루는 보조배선(L1, L2)은 실질적으로 전하가 흐르는 단면적이 증가되므로 단위 면적당 저항치는 저하되며, 이러한 구성에 의해 상기 게이트 배선(119)과 동일한 층에 형성되는 상기 제 2 보조배선(L2) 자체의 두께를 두껍게 하여 형성하는 것과 동일한 효과를 갖게 되는 것이다.

[0045] 따라서, 이러한 구성을 갖는 상기 제 2 보조배선(L2)에 있어 그 일부가 상기 각 터치블럭(TB) 내의 제 1 및 제 2 영역(A1, A2)간 경계 및 제 2 및 제 3 영역(A2, A3)간 경계에서 x센싱배선(xs1)과 x센싱배선(xs1)을 전기적으로 연결시키는 역할을 하더라도 종래대비 단위 면적당 저항치가 저감되는 구조를 이루므로 문제되지 않는다.

[0046] 이때, 도면에 나타내지 않았지만, 각 게이트 및 데이터 배선(119, 130)의 연장방향으로 각각 동일한 라인에 배열되는 터치블럭(TB)의 끝단에는 각각 상기 x센싱배선(xs1)과 연결된 x방향 센싱회로(미도시)와, 상기 y센싱배선(ys1)과 연결된 y방향 센싱회로(미도시)가 실장되고 있다.

[0047] 따라서, 이러한 구성에 의해 표시영역 내의 어느 한 부분에 위치하는 터치블럭(TB)에 대해 터치가 발생하면 제 3 보호층(미도시)을 사이에 두고 서로 중첩 형성된 화소전극(165)과 공통전극(미도시)에 의해 발생한 커패시턴스의 변화를 이와 연결된 상기 x센싱배선(xs1)과 y센싱배선(ys1)을 통해 각각 상기 x방향 센싱회로(미도시)와, y방향 센싱회로(미도시)로 전달하게 됨으로써 표시영역 내에서의 터치가 발생된 부분을 인식하게 된다.

[0048] 전술한 바와 같은 평면 구성을 갖는 터치센서 인셀 타입 액정표시장치용 어레이 기관의 단면구조에 대해 설명한다.

[0049] 도 6은 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기관에 있어 스위칭 소자인 박막트랜지스터가 형성된 부분을 포함하여 하나의 화소영역에 대한 단면도이며, 도 7은 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도이다. 설명의 편의를 위해 각 화소영역(P) 내에 박막트랜지스터(Tr)가 형성되는 영역을 소자영역(TrA)이라 정의한다.

[0050] 투명한 기관 상에 상기 소자영역(TrA)에 대응하여 비교적 용융점이 높은 금속물질 예를들면 몰리브덴(Mo)으로서 이루어지며 백라이트 유닛(미도시)으로부터 나오는 빛의 투과를 방지하기 위한 차광패턴(103)이 형성되고 있다.

또한, 상기 차광패턴(103)을 이루는 동일한 금속물질로서 상기 게이트 배선(119)이 형성될 부분에 대응하여 제 1 보조배선(L1)이 일정간격 이격하며 형성되고 있다. 이때, 상기 제 1 보조배선(L1)은 각 터치블럭(TB) 내에서 제 1 콘택홀(127)이 형성되어야 할 부분에 대응해서는 상기 화소영역(P) 내측으로 볼록한 형태의 연장부를 갖도록 형성되고 있는 것이 특징이다. 이렇게 상기 제 1 보조배선(L1)이 상기 연장부를 갖도록 형성하는 것은 추후 형성되는 제 2 보조배선(L2)과 전기적으로 연결시키기 위함이다. 즉, 상기 게이트 배선(119) 외측으로 보조배선(L1)이 노출되는 부분을 갖도록 하여 이에 대해 상기 제 2 보조배선(L2)과 전기적 연결을 위한 수단인 제 1 콘택홀(127)을 형성하기 위함이다.

[0051] 다음, 상기 차광패턴(103)과 제 1 보조배선(L1) 위로는 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로 이루어진 제 1 절연층(105)이 형성되고 있다.

[0052] 다음, 상기 제 1 절연층(105) 상부로 각 화소영역(P) 내의 소자영역(TrA)에는 순수 폴리실리콘으로 이루어지며 그 중앙부는 채널을 이루는 제 1 반도체 영역(113a) 그리고 상기 제 1 반도체 영역(113a) 양측면으로 고농도의 불순물이 도핑된 제 2 반도체 영역(113b)으로 구성된 반도체층(113)이 형성되어 있다.

[0053] 또한, 상기 반도체층(113)을 덮으며 전면에 게이트 절연막(116)이 형성되어 있으며, 상기 게이트 절연막(116) 위로는 상기 반도체층(113)의 제 1 반도체 영역(113a)에 대응하여 게이트 전극(120)이 형성되어 있다.

[0054] 또한, 상기 게이트 절연막(116) 위로는 상기 게이트 전극(120)과 연결되며 일방향으로 연장하며 상기 제 1 보조배선(L1)과 중첩하며 게이트 배선(119)이 형성되어 있으며, 각 터치블럭(미도시)별로 상기 게이트 절연막(116) 위로는 상기 게이트 배선(119)과 이격하며 상기 게이트 배선(119)을 이루는 동일한 물질로 제 2 보조배선(L2)이 형성되어 있다. 이때 상기 제 2 보조배선(L2)은 상기 제 1 보조배선(L1)의 화소영역(P) 내측으로의 연장부(L1E)에 대해서는 중첩하지 않도록 형성되는 것이 특징이다.

[0055] 다음, 상기 게이트 전극(120)과 게이트 배선(미도시) 및 제 2 보조배선(L2) 위로 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로 이루어진 층간절연막(123)이 형성되어 있다. 이때, 상기 층간절연막(123)과 그 하부에 위치하는 상기 게이트 절연막(116)에는 상기 제 1 반도체영역(113a) 양측에 각각 위치하는 상기 제 2 반도체영역(113b) 각각을 노출시키는 반도체층 콘택홀(125)이 구비되고 있으며, 상기 제 1 보조배선(L1)의 연장부(L1E)에 대응하는 부분의 상기 층간절연막(123)과 게이트 절연막(116)과 제 1 절연막(105)에는 상기 제 1 보조배선(L1)의 연장부(L1E)를 노출시키는 제 1 콘택홀(127)이 구비되고 있으며, 상기 층간절연막(123)에는 각 터치블럭(TB) 내의 제 1 및 제 2 영역(도 3의 A1, A2) 내에 위치하는 상기 게이트 배선(119)을 각각 노출시키는 제 2 콘택홀(128)이 구비되고 있다.

[0056] 다음, 상기 반도체층 콘택홀(125)과 상기 제 1 및 2 콘택홀(127, 128)을 구비한 상기 층간절연막(123) 상부에는 상기 게이트 배선(119)과 교차하여 화소영역(P)을 정의하는 데이터 배선(130)이 형성되고 있다.

[0057] 또한, 상기 층간절연막(123) 위로 소자영역(TrA)에는 상기 반도체층 콘택홀(125)을 통해 노출된 상기 제 2 반도체영역(113b)과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극(133, 136)이 형성되어 있다. 이때, 상기 소자영역(TrA)에 순차 적층된 상기 반도체층(113)과 게이트 절연막(116)과 게이트 전극(120)과 층간절연막(123)과 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다. 이때, 상기 박막트랜지스터(Tr)는 상기 게이트 배선(119) 및 데이터 배선(130)과 전기적으로 연결되며 형성되어 있다.

[0058] 또한, 상기 층간절연막(123) 상에는 상기 제 1 콘택홀(127)을 통해 상기 제 1 보조배선(L1)의 연장부(L1E)가 접촉하며, 동시에 상기 제 2 콘택홀(128)을 통해 상기 제 2 보조배선(L2)과 접촉하는 제 1 연결패턴(138)이 형성되고 있다.

[0059] 다음, 상기 데이터 배선(130)과 소스 및 드레인 전극(133, 136)과 상기 제 1 연결패턴(138) 상부에는 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)로서 제 1 보호층(140)이 형성되고 있다. 이때, 상기 제 1 보호층(140)은 그 상부에 형성된 유기절연물질로 이루어진 제 2 보호층(145)과 상기 금속물질로 이루어진 상기 데이터 배선(130)과 소스 및 드레인 전극(133, 136)과 상기 제 1 연결패턴(138) 간의 접합특성을 향상시키기 위함이다. 금속물질과 유기절연물질간의 접합력은 금속물질과 무기절연물질간 및 무기절연물질과 유기절연물질간의 접합력보다 상대적으로 약하므로 이를 개선시키기 위해 무기절연물질로 이루어진 상기 제 1 보호층(140)을 형성하는 것이다. 이러한 접합력 향상의 역할을 하는 상기 제 1 보호층(140)은 생략될 수도 있다.

[0060] 다음, 상기 제 1 보호층(140) 위로는 유기절연물질 예를들면 포토아크릴(photo acryl) 또는 벤조사이클로부텐(BCB)으로서 이루어진 제 2 보호층(145)이 형성되고 있다. 이때, 상기 제 2 보호층(145)은 하부에 위치하는 구

성요소간의 단차 등이 극복될 수 있도록 2 μ m 내지 4 μ m 정도의 두꺼운 두께를 가져 평탄한 표면 상태를 이루는 것이 특징이다.

[0061] 다음, 상기 제 2 보호층(145) 위에는 투명도전성 물질로서 각 터치블럭(도 3의 TB) 별로 패터닝 된 형태로 공통전극(150)이 형성되어 있다. 이때 공통전극은 더욱 정확히는 터치블럭(도 3의 TB) 내부에서 또 다시 제 1, 2 및 3 영역(A1, A2, A3)별로 분리 형성되고 있는 것이 특징이다.

[0062] 또한, 터치블럭(도 3의 TB) 별로 패터닝되어 형성된 상기 공통전극(150) 위로 상기 게이트 배선(119)과 중첩하며 x센싱배선(xsl)이 형성되고 있으며, 상기 데이터 배선(130)과 중첩하며 y센싱배선(ysl)이 형성되고 있다. 이때 상기 x센싱배선(xsl)과 상기 y센싱배선(ysl)은 각 터치블럭(도 3의 TB) 내의 제 1, 2 및 3 영역(도 3의 A1, A2, A3)역 상에서는 쇼트가 발생된 형태로 형성되지만, 각 터치블럭(도 3의 TB) 내에서는 제 1 및 제 3 영역(도 3의 A1, A3)만이 전기적으로 연결되고, 제 2 영역(도 3의 TB)은 전기적으로 분리된 형태가 되며, 제 2 영역(도 3의 A2)은 데이터 배선(130)의 연장방향으로 이웃한 터치블럭(도 3의 TB) 내의 제 2 영역(도 3의 A2)간에만 전기적으로 연결된 구성을 갖게 되므로 각 영역(도 3의 A1, A2, A3) 내에서 상기 x센싱배선(xsl)과 y센싱배선(ysl)이 쇼트된 구성을 갖는다 하여도 문제되지 않는다. 이러한 상기 x센싱배선(xsl)과 y센싱배선(ysl)의 형태에 대해서는 평면도를 통해 이미 설명했으므로 그 설명은 생략한다.

[0063] 다음, 상기 공통전극(150)과 x,y센싱배선(xsl, ysl) 상부로 표시영역 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로서 제 3 보호층(155)이 형성되고 있다.

[0064] 이때, 각 소자영역(TrA) 내의 드레인 전극(136)과 상기 화소영역(P) 내의 제 1 연결패턴(138)에 대응하는 부분의 상기 제 1, 2, 3 보호층(140, 145, 155)은 각각 패터닝됨으로서 드레인 콘택홀(157) 및 제 3 콘택홀(158)이 구비되고 있으며, 상기 각 터치블럭(TB) 내의 제 1 및 제 3 영역(도 3의 A1, A3)에 구비된 상기 x센싱배선(xsl)에 대응하는 부분의 제 3 보호층(155)은 패터닝되어 제 4 콘택홀(159)이 구비되고 있다. 이때, 상기 제 1 연결패턴(138)을 노출시키는 상기 제 3 콘택홀(158)은 상기 제 2 콘택홀(127)과 중첩하도록 형성되고 있는 것이 특징이다.

[0065] 다음, 상기 제 3 보호층(155) 위로는 각 화소영역(P) 내에 상기 드레인 콘택홀(157)을 통해 상기 드레인 전극(136)과 접촉하는 화소전극(160)이 형성되고 있다. 이때, 상기 화소전극(160)에는 다수의 바(bar) 형태의 개구(op)가 구비됨으로서 구동전압 인가 시 상기 공통전극(150)과 더불어 프린지 필드를 발생시키게 된다.

[0066] 또한, 상기 제 3 보호층(155) 위로 상기 화소전극(160)과 이격하며 상기 제 3 및 제 4 콘택홀(158, 159)을 통해 상기 제 1 연결패턴(138) 및 상기 x센싱배선(xsl)과 동시에 접촉하는 제 2 연결전극(163)이 형성됨으로서 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판(101)을 완성하고 있다.

[0067] 이때, 상기 각 화소영역(P)에 구비된 상기 화소전극(160)과 상기 공통전극(150)은 상기 제 3 보호층(155)을 개재하여 중첩하도록 형성되고 있으며, 중첩하는 상기 공통전극(150)과 제 3 보호층(155)과 화소전극(160)은 스토리지 커패시터를 이룬다.

[0068] 이후에는 전술한 구성을 갖는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법에 대해 도 3, 4, 5, 6, 7을 참조하여 간단히 설명한다.

[0069] 투명한 기판(101) 상에 상기 소자영역(TrA)에 대응하여 차광력이 우수하고 비교적 용융점이 높은 금속물질 예를들면 몰리브덴(Mo)을 증착하여 제 1 금속층(미도시)을 형성하고, 이에 대해 포토레지스트 도포, 노광 마스크를 이용한 노광, 노광된 포토레지스트의 현상, 제 1 금속층(미도시)의 식각 및 포토레지스트의 스트립(strip)을 포함하는 마스크 공정을 실시하여 상기 제 1 금속층(미도시)을 패터닝함으로써 각 소자영역(TrA)에는 차광패턴(103)을 형성하고, 동시에 각 화소영역(P)의 경계 중 추후 게이트 배선(119)이 형성될 부분에 대응하여 제 1 보조배선(L1)을 형성 한다. 이때 상기 제 1 보조배선(L1)은 터치블럭(TB) 내의 일부 화소영역(P) 대응하여 화소영역(P) 내측으로 돌출되어 연장부(L1E)를 갖도록 형성하는 것이 특징이다.

[0070] 다음, 상기 차광패턴(103)과 상기 제 1 보조배선(L1) 상부로 무기절연물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 제 1 절연막(105)을 형성 한다.

[0071] 다음, 상기 제 1 절연막(105) 위로 순수 비정질 실리콘을 증착하여 순수 비정질 실리콘층(미도시)을 형성하고, 이에 대해 레이저 빔을 조사하거나 또는 열처리를 실시하여 상기 비정질 실리콘층(미도시)을 폴리실리콘층(미도시)으로 결정화시킨다.

- [0072] 이후, 마스크 공정을 실시하여 상기 폴리실리콘층(미도시)을 패터닝함으로써 상기 각 화소영역(P) 소자영역(TrA)에 순수 폴리실리콘 상태의 반도체층(113)을 형성한다.
- [0073] 다음, 상기 순수 폴리실리콘의 반도체층(113) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 게이트 절연막(116)을 형성한다.
- [0074] 다음, 상기 게이트 절연막(116) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 및 크롬(Cr) 중 하나를 증착하여 제 2 금속층(미도시)을 형성하고, 이를 패터닝함으로써 상기 각 반도체층(113)의 중앙부에 대응하여 게이트 전극(120)을 각각 형성하고, 동시에 상기 게이트 절연막(116) 위로 상기 화소영역(P)의 경계에 상기 소자영역(TrA)에 형성된 게이트 전극(120)과 연결되며 일 방향으로 연장하는 게이트 배선(119)과 각 터치블럭(TB) 별로 상기 게이트 배선(119)과 나란하게 이격하며 제 2 보조배선(L2)을 형성한다.
- [0075] 다음, 상기 각 게이트 전극(120)을 블록킹 마스크로 이용하여 상기 기판(110) 전면에 불순물을 도핑함으로써 상기 반도체층(113) 중 상기 게이트 전극(120) 외측에 위치한 부분에 상기 불순물이 도핑된 제 2 반도체영역(113b)을 이루도록 하고, 블록킹됨으로써 상기 불순물의 도핑이 방지된 게이트 전극(120)에 대응하는 부분은 순수 폴리실리콘의 제 1 반도체영역(113a)을 이루도록 한다.
- [0076] 다음, 제 1 및 제 2 반도체영역(113a, 113b)으로 나뉘어진 반도체층(113)이 형성된 기판(110) 전면에 무기절연물질 예를들면 질화실리콘(SiNx) 또는 산화실리콘(SiO_2)을 증착하여 전면에 층간절연막(123)을 형성 한다.
- [0077] 이후, 상기 층간절연막(123)과 하부의 게이트 절연막(116) 및 제 1 절연막(105)을 패터닝함으로써 상기 제 1 보조배선 연장부(L1E)를 노출시키는 제 1 콘택홀(127)과 상기 각 반도체층(113)의 제 2 반도체영역(113b)을 각각 노출시키는 반도체층 콘택홀(125)과 상기 제 2 보조배선(L2)을 노출시키는 제 2 콘택홀(128)을 형성한다.
- [0078] 다음, 상기 반도체 콘택홀(125)과 제 1 및 제 2 콘택홀(127, 128) 을 갖는 상기 층간절연막(123) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 크롬(Cr) 및 몰리브덴(Mo) 중 하나를 증착하여 제 3 금속층(미도시)을 형성하고, 이를 패터닝함으로써 상기 소자영역(TrA)에 상기 반도체층 콘택홀(125)을 통해 상기 제 2 영역(113b)과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극(133, 136)을 형성 한다.
- [0079] 동시에 상기 층간절연막(123) 위로 상기 화소영역(P)의 경계에 상기 소자영역(TrA)에 형성된 소스 전극(133)과 연결되며 상기 게이트 배선(119)과 교차하는 데이터 배선(130)을 형성하고, 상기 제 1 및 제 2 콘택홀(127, 128)을 통해 상기 제 1 보조배선 연장부(L1E)와 제 2 보조배선(L2)과 접촉하는 제 1 연결패턴(138)을 형성 한다.
- [0080] 한편, 상기 각 화소영역(P) 내의 소자영역(TrA)에 구비된 상기 반도체층(113)과 게이트 절연막(116)과 게이트 전극(120)과 층간절연막(123)과 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0081] 다음, 상기 박막트랜지스터(Tr)와 제 1 연결패턴(138) 위로 무기절연물질 예를 들면, 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 제 1 보호층(140)을 형성하고, 연속하여 상기 제 1 보호층(140) 상부로 유기절연물질 예를들면 포토아크릴(photo acryl) 또는 벤조사이클로부텐(BCB)을 도포하여 그 표면이 평탄한 형태를 갖는 제 2 보호층(145)을 형성 한다. 이때 상기 제 1 보호층(140)은 접합력 향상을 위해 형성한 것으로 생략할 수도 있다.
- [0082] 다음, 상기 제 2 보호층(145) 위로 투명 도전성 물질 예를 들면, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 전면 증착하고, 이를 패터닝함으로써 각 터치블럭(TB) 별로 이격하는 형태의 공통전극(150)을 형성 한다. 이때 상기 공통전극(150)은 각 소자영역(TrA) 내의 추후 드레인 콘택홀(157)이 형성될 부분과 상기 제 3 콘택홀(158)이 형성될 부분에 대응해서는 이들 콘택홀(157, 158) 보다 더 큰 면적을 갖는 개구를 갖도록 형성하는 것이 특징이다. 이는 이후 상기 드레인 콘택홀(157) 및 제 3 콘택홀(158)을 통해 각각 드레인 전극(136) 및 제 1 연결패턴(138)과 접촉하는 화소전극(160) 및 제 2 연결패턴(163)과 상기 공통전극(150) 간의 쇼트를 방지하기 위함이다.
- [0083] 다음, 상기 공통전극(150) 위로 저저항 금속물질 예를 들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 중 어느 하나를 증착하여 제 4 금속층(미도시)을 형성하고, 이를 패터닝함으로써 전술한 바와 같은 평면 형태를 가지며 각각 게이트 배선(119) 및 데이터 배선(130)과 중첩하는 x센싱배선(xs1) 및 y센싱배선(ys1)을 형성 한다.

- [0084] 다음, 상기 x센싱배선(xsl)과 y센싱배선(ysl) 위로 무기절연물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 제 3 보호층(155)을 형성하고, 상기 제 3 보호층(155)과 제 2 보호층(145) 및 제 1 보호층(140)을 패터닝함으로써 상기 드레인 전극(136)을 노출시키는 드레인 콘택홀(157)과, 상기 제 1 연결패턴(138)을 노출시키는 제 3 콘택홀(158) 및 각 터치블럭(TB) 내의 제 1 및 제 3 영역(A1, A3)에서 상기 x센싱배선(xsl)을 노출시키는 제 4 콘택홀(159)을 형성 한다.
- [0085] 다음, 상기 드레인 콘택홀(157)과 상기 제 4 콘택홀(159)을 갖는 상기 제 3 보호층(155) 위로 투명 도전성 물질 예를 들면, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 증착하고, 이를 패터닝함으로써 각 화소영역(P) 내에 상기 드레인 콘택홀(157)을 통해 상기 드레인 전극(136)과 접촉하는 화소전극(160)을 형성하고, 동시에 상기 제 3 콘택홀(158) 및 제 4 콘택홀(159)을 통해 상기 제 1 연결패턴(138) 및 상기 x센싱배선(xsl)과 접촉하는 제 2 연결패턴(163)을 형성함으로써 본 발명의 실시예에 따른 터치센서 인셀타입 액정표시장치용 어레이 기관(101)을 완성한다. 이때 상기 화소전극(160)은 그 하부에 위치한 공통전극(150)과 프란지 필드 형성을 위해 각 화소영역(P)내에 일정간격 이격하는 바(bar) 형태의 다수의 개구(op)를 갖도록 형성하는 것이 특징이다.
- [0086] 이렇게 완성된 본 발명의 실시예에 따른 터치센서 인셀타입 액정표시장치용 어레이 기관(101)에는 컬러필터 기관(미도시)과 액정층(미도시)을 구비하여 액정표시장치(미도시)를 이룬 후, 가로 및 세로방향으로 배열된 터치블럭(TB)의 끝단에 각각 x센싱배선(xsl)과 y센싱배선(ysl)과 각각 연결되도록 X방향 센싱회로(미도시)와 X방향 센싱회로(미도시)를 실장함으로써 표시영역 내에 터치가 발생되면 공통전극(150)과 화소전극(160) 사이에 발생된 커패시턴스 변화를 통해 터치 발생을 감지하고 이를 전압형태로 바꾸어 x센싱배선(xsl)과 y센싱배선(ysl)을 통해 상기 X방향 센싱회로(미도시)와 X방향센싱회로(미도시)로 각각 전달되고 이러한 구동에 의해 표시영역 내에 터치가 발생된 부분의 위치를 인식하게 되며, 터치가 발생된 부분에 연관된 동작을 실시하게 된다.

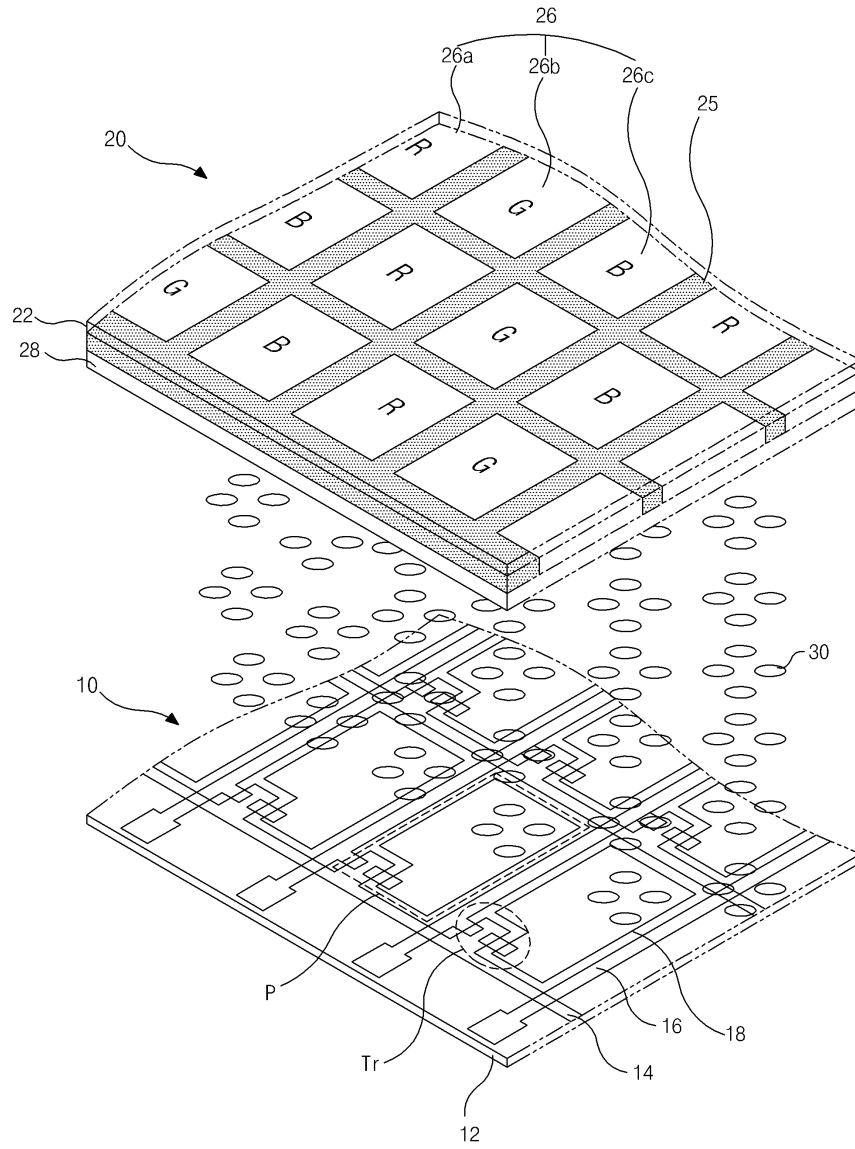
도면의 간단한 설명

- [0087] 도 1은 일반적인 액정표시장치의 분해사시도.
- [0088] 도 2는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관의 표시영역 일부에 대한 평면도.
- [0089] 도 3은 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관의 하나의 터치블럭에 대한 평면도.
- [0090] 도 4는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관의 게이트 및 데이터 배선과 박막트랜지스터를 포함하는 하나의 화소영역에 대한 평면도.
- [0091] 도 5는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관의 하나의 터치블럭 내의 제 1 및 제 2 영역의 경계에 구비된 x센싱배선과 보조배선 및 게이트 배선의 연결부를 도시한 평면도.
- [0092] 도 6은 도 4를 절단선 VI-VI를 따라 절단한 부분에 대한 단면도.
- [0093] 도 7은 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.
- [0094] < 도면의 주요 부분에 대한 부호의 설명 >
- | | |
|-----------------------|----------------|
| [0095] 101 : 기관 | 105 : 제 1 절연막 |
| [0096] 116 : 게이트 절연막 | 119 : 게이트 배선 |
| [0097] 123 : 층간절연막 | 127 : 제 1 콘택홀 |
| [0098] 128 : 제 2 콘택홀 | 138 : 제 1 연결패턴 |
| [0099] 140 : 제 1 보호층 | 145 : 제 2 보호층 |
| [0100] 150 : 공통전극 | 155 : 제 3 보호층 |
| [0101] 158 : 제 3 콘택홀 | 159 : 제 4 콘택홀 |
| [0102] 163 : 제 2 연결패턴 | L1 : 제 1 보조배선 |

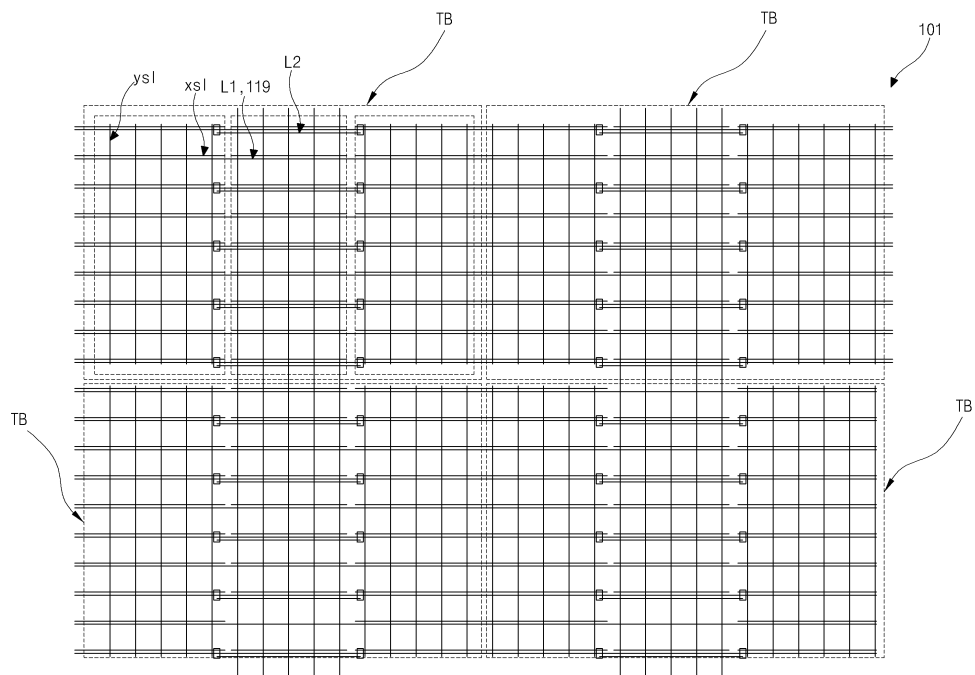
[0103] L1E : 제 1 보조배선 연장부 L2 : 제 2 보조배선
 [0104] xsl : x센싱배선

도면

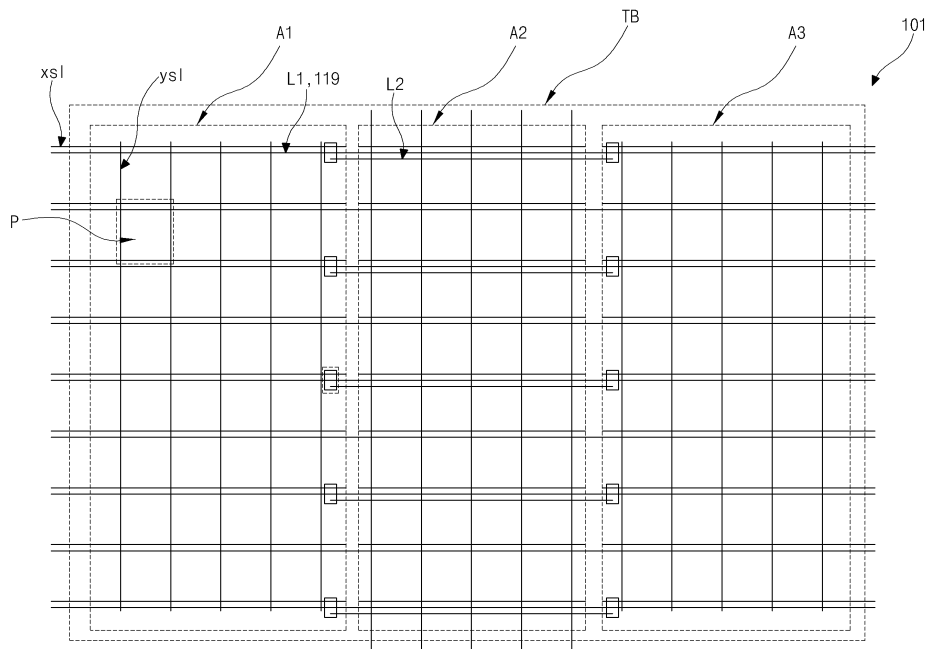
도면1



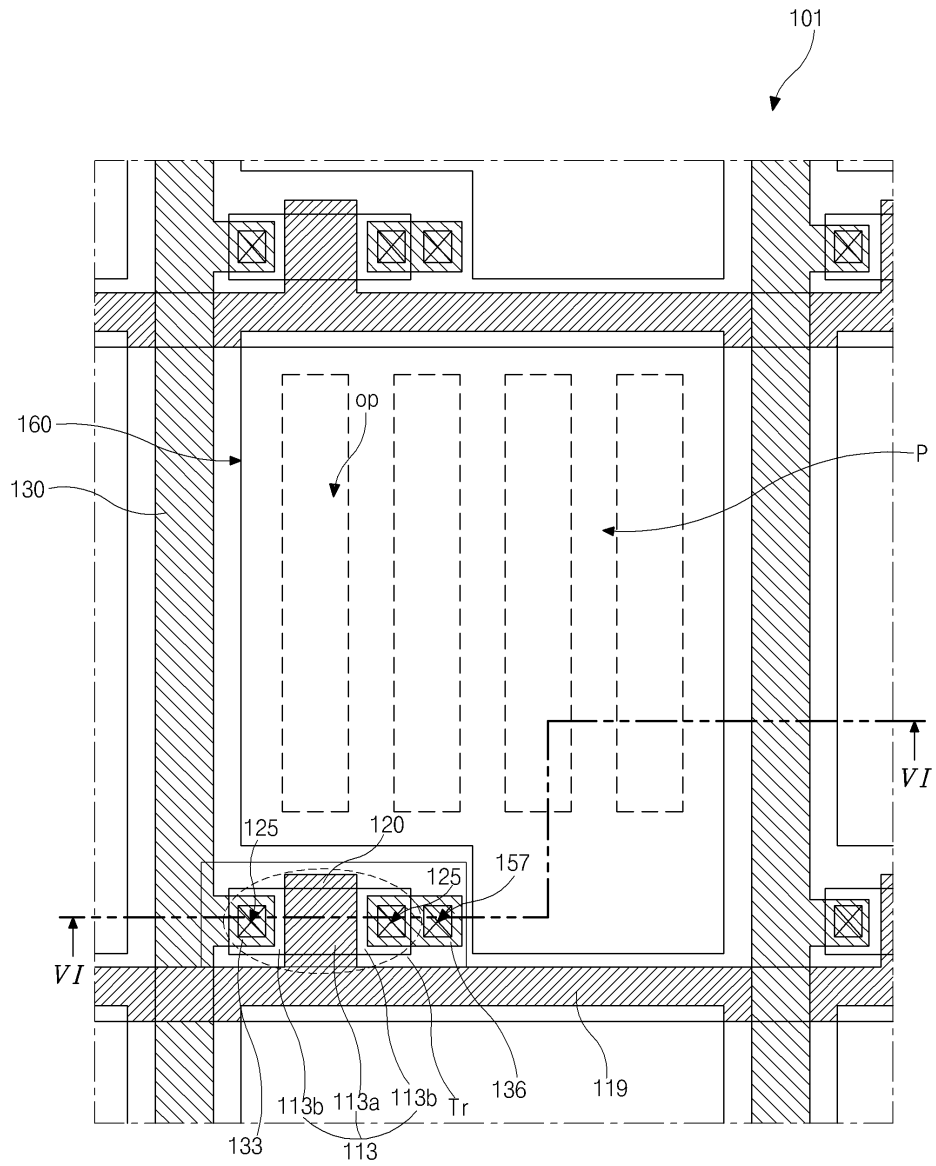
도면2



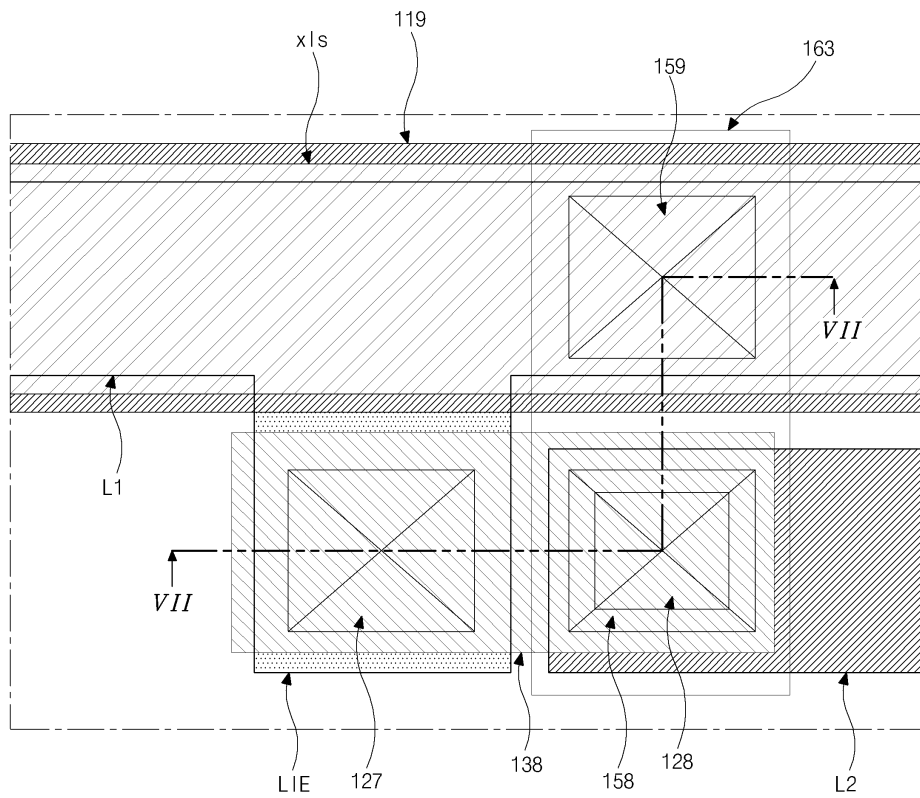
도면3



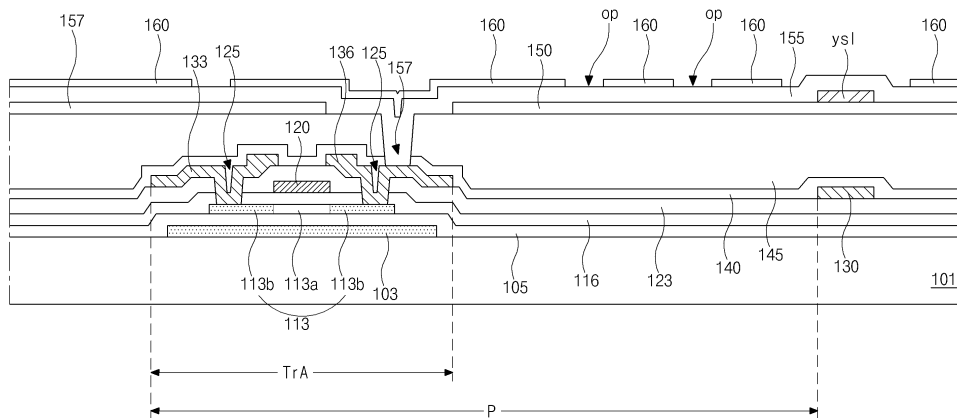
도면4



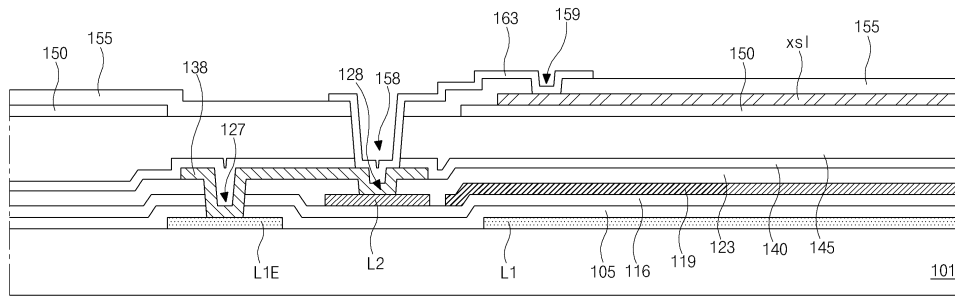
도면5



도면6



도면7



专利名称(译)	用于触摸传感器内嵌式液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020110075411A	公开(公告)日	2011-07-06
申请号	KR1020090131858	申请日	2009-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN HEE SUN 신희선 LEE SEOK WOO 이석우 HWANG KWANG SIK 황광식		
发明人	신희선 이석우 황광식		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/13338 G02F2001/13629 G06F3/0412 G06F3/0443 G06F3/0446		
其他公开文献	KR101290709B1		
外部链接	Espacenet		

摘要(译)

本发明是，相互交叉在多个多个一组触摸限定并形成在栅极线和数据布线，并在显示区域中的基板上的各像素区域块的像素区域的边界；薄膜晶体管，形成在每个像素区域中并连接到栅极和数据线；经由第一绝缘膜的薄膜以连接下晶体管和第一金属材料形成该遮光图案重叠在这样的栅极布线和所述下和第一辅助布线上形成和；第二辅助布线形成在与栅极布线相同的层中，并且以与第一辅助布线和第二辅助布线相同的方式形成在与栅极布线相同的层中，。形成在薄膜晶体管和第一连接图案上的第一钝化层；公共电极形成在第一保护层上并通过触摸块彼此间隔开；形成的x传感布线与公共电极上的栅极布线重叠；形成为与数据布线重叠的y传感布线；其被形成在上述共用电极上的整个表面上和x感测线和Y感测线，分别，露出暴露所述薄膜晶体管和所述第一连接图案的漏极电极的漏极接触孔和x感测布线的接触孔的第一mitje形成在第一保护层上的第二保护层；具有多个条形开口的像素电极，所述多个条形开口形成在每个像素区域中，通过第二钝化层上方的漏极接触孔与漏电极接触；从像素电极和所述第一和所述第一连接图案的第二接触孔间隔开，并且x感测线和接触，和第二触摸传感器INSEL型液晶显示装置的阵列基板和它们的制备方法，其包括通过连接图案的方法形成的它提供。

