



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0062619
(43) 공개일자 2011년06월10일

(51) Int. Cl.

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2009-0119398

(22) 출원일자 2009년12월03일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

남유성

경기 광명시 하안3동 하안주공13단지아파트
1305-602

박준호

경북 구미시 구평동 부영아파트 306동 104호

(뒷면에 계속)

(74) 대리인

특허법인로얄

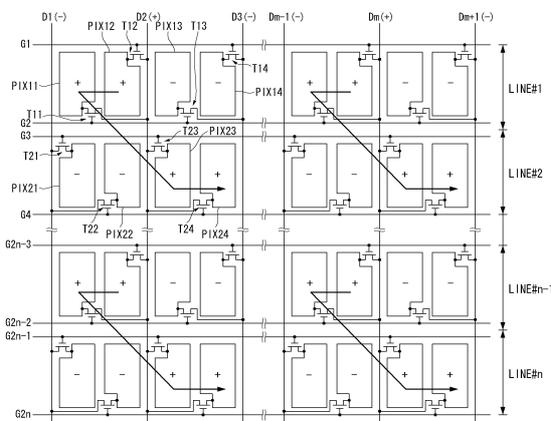
전체 청구항 수 : 총 30 항

(54) 액정표시장치

(57) 요약

본 발명은 액정표시장치에 관한 것으로, 다수의 데이터라인들, 상기 데이터라인들과 교차되는 다수의 게이트라인들, 매트릭스 형태로 배치된 액정셀들, 및 상기 데이터라인들과 상기 게이트라인들의 교차부에 형성되는 TFT들을 포함한 액정표시패널; 상기 데이터라인들에 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 공급하는 소스 드라이브 IC들; 및 상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 게이트 구동회로를 구비한다. 이웃하는 두 개의 데이터라인들 사이에 두 개의 액정셀들이 배치된다.

대표도 - 도2



(72) 발명자

허승호

경북 구미시 옥계동 대동아파트 104-610

윤세창

대구 달서구 월성동 500-13 월성우방 102동 401호

이창덕

충북 청주시 흥덕구 분평동 1255(78/3) 주은프레지
던트아파트 911/1302

오대석

경북 구미시 형곡2동 211-2번지 동광빌라 303호

특허청구의 범위

청구항 1

다수의 데이터라인들, 상기 데이터라인들과 교차되는 다수의 게이트라인들, 매트릭스 형태로 배치된 액정셀들, 및 상기 데이터라인들과 상기 게이트라인들의 교차부에 형성되는 TFT들을 포함한 액정표시패널;

상기 데이터라인들에 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 공급하는 소스 드라이브 IC들; 및

상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 게이트 구동회로를 구비하고,

이웃하는 두 개의 데이터라인들 사이에 두 개의 액정셀들이 배치되고,

기수 수평 표시라인에 존재하는 적어도 2 개의 액정셀들과, 우수 수평 표시라인에 존재하는 적어도 2 개의 액정셀들이 동일한 데이터라인으로부터 공급되는 동일 극성의 데이터전압들을 충전하며,

상기 액정표시패널의 액정셀들에 충전되는 데이터전압들의 극성은 도트 인버전 형태로 반전되는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 액정셀들은,

상기 액정표시패널의 기수 수평 표시라인들 각각에서 제 i (i 는 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들; 및

상기 액정표시패널의 우수 수평 표시라인들 각각에서 상기 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제1 및 제2 액정셀들을 포함하고,

상기 기수 수평 표시라인의 제1 및 제2 액정셀들은 제 $i+1$ 데이터라인으로부터 순차적으로 공급되는 제1 극성의 데이터전압을 충전하고,

상기 우수 수평 표시라인의 제1 및 제2 액정셀들은 상기 제 i 데이터라인으로부터 순차적으로 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제3 및 제4 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제3 및 제4 액정셀들은 상기 제 $i+2$ 데이터라인으로부터 순차적으로 공급되는 제2 극성의 데이터전압을 충전하고,

상기 우수 수평 표시라인의 제3 및 제4 액정셀들은 상기 제 $i+1$ 데이터라인으로부터 순차적으로 공급되는 제1 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 액정셀들은,

상기 액정표시패널의 기수 수평 표시라인들 각각에서 제 i (i 는 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들; 및

상기 액정표시패널의 우수 수평 표시라인들 각각에서 상기 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제1 및 제2 액정셀들을 포함하고,

상기 기수 수평 표시라인의 제1 및 제2 액정셀들은 상기 제 i 데이터라인으로부터 순차적으로 공급되는 제1 극성의 데이터전압을 충전하고,

상기 우수 수평 표시라인의 제1 및 제2 액정셀들은 상기 제 $i+1$ 데이터라인으로부터 순차적으로 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제3 및 제4 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제3 및 제4 액정셀들은 상기 제 $i+1$ 데이터라인으로부터 순차적으로 공급되는 제2 극성의 데이터전압을 충전하고,

상기 우수 수평 표시라인의 제3 및 제4 액정셀들은 상기 제 $i+2$ 데이터라인으로부터 순차적으로 공급되는 제1 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제i+2 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제i+2 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 6 항에 있어서,

상기 TFT들은,

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제i+2 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제i+2 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 6 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+2$ 데이터라인과 제 $i+3$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제5 및 제6 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+2$ 데이터라인과 제 $i+3$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제5 및 제6 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제5 및 제6 액정셀들은 상기 제 $i+2$ 데이터라인으로부터 순차적으로 공급되는 제1 극성의 데이터전압을 충전하고,

상기 우수 수평 표시라인의 제5 및 제6 액정셀들은 상기 제 $i+3$ 데이터라인으로부터 순차적으로 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 10

제 9 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 기수 수평라인의 제5 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 기수 수평라인의 제6 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 우수 수평라인의 제5 TFT; 및

상기 제3 게이트펄스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 우수 수평라인의 제6 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 1 항에 있어서,

상기 액정셀들은,

상기 액정표시패널의 기수 수평 표시라인들 각각에서 제 i (i 는 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들; 및

상기 액정표시패널의 우수 수평 표시라인들 각각에서 상기 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제1 및 제2 액정셀들을 포함하고,

상기 기수 수평 표시라인의 제1 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제2 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제1 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제2 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제3 및 제4 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제3 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제4 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제3 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제4 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 13

제 12 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제

3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제 4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 14

제 12 항에 있어서,

상기 TFT들은,

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제 3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제 4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제 3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제 4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 15

제 12 항에 있어서,

상기 TFT들은,

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제 2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제 4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수

수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제4 게이트필스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제3 게이트필스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트필스부터 상기 제4 게이트필스까지 상기 게이트필스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 16

제 12 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+2$ 데이터라인과 제 $i+3$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제5 및 제6 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+2$ 데이터라인과 제 $i+3$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제5 및 제6 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제5 액정셀은 상기 제 $i+3$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제6 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제5 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제6 액정셀은 상기 제 $i+3$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 17

제 16 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트필스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트필스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트필스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트필스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

상기 제1 게이트필스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 기수 수평라인의 제5 TFT;

상기 제2 게이트필스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 기수 수평라인의 제6 TFT;

제3 게이트라인으로부터의 제3 게이트필스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제4 게이트라인으로부터의 제4 게이트필스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트필스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 우수 수평라인의 제5 TFT; 및

상기 제3 게이트펄스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 우수 수평라인의 제6 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 18

제 16 항에 있어서,

상기 TFT들은,

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 기수 수평라인의 제5 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 기수 수평라인의 제6 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제4 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극에 공급하는 우수 수평라인의 제5 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제 $i+3$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극에 공급하는 우수 수평라인의 제6 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 19

제 1 항에 있어서,

상기 액정셀들은,

상기 액정표시패널의 기수 수평 표시라인들 각각에서 제 i (i 는 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들; 및

상기 액정표시패널의 우수 수평 표시라인들 각각에서 상기 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제1 및 제2 액정셀들을 포함하고,

상기 기수 수평 표시라인의 제1 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제2 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제1 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제2 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 20

제 19 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제3 및 제4 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제3 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제4 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제3 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제4 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 21

제 20 항에 있어서,

상기 TFT들은,

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제3 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제4 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제

4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 22

제 1 항에 있어서,

상기 액정셀들은,

상기 액정표시패널의 기수 수평 표시라인들 각각에서 제 i (i 는 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들; 및

상기 액정표시패널의 우수 수평 표시라인들 각각에서 상기 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제1 및 제2 액정셀들을 포함하고,

상기 기수 수평 표시라인의 제1 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제2 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제1 액정셀은 상기 제 i 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제2 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 23

제 22 항에 있어서,

상기 액정셀들은,

상기 기수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들; 및

상기 우수 수평 표시라인들 각각에서 상기 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평 표시라인의 제3 및 제4 액정셀들을 더 포함하고,

상기 기수 수평 표시라인의 제3 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 기수 수평 표시라인의 제4 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하며,

상기 우수 수평 표시라인의 제3 액정셀은 상기 제 $i+2$ 데이터라인으로부터 공급되는 제1 극성의 데이터전압을 충전하고, 상기 우수 수평 표시라인의 제4 액정셀은 상기 제 $i+1$ 데이터라인으로부터 공급되는 제2 극성의 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 24

제 23 항에 있어서,

상기 TFT들은,

제2 게이트라인으로부터의 제2 게이트펄스에 응답하여 상기 제 i 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 기수 수평라인의 제1 TFT;

제1 게이트라인으로부터의 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극에 공급하는 기수 수평라인의 제2 TFT;

상기 제2 게이트펄스에 응답하여 상기 제 $i+2$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 기수 수평라인의 제3 TFT;

상기 제1 게이트펄스에 응답하여 상기 제 $i+1$ 데이터라인으로부터의 데이터전압을 상기 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 기수 수평라인의 제4 TFT;

제4 게이트라인으로부터의 제4 게이트펄스에 응답하여 상기 제i 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극에 공급하는 우수 수평라인의 제1 TFT;

제3 게이트라인으로부터의 제3 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 상기 제2 액정셀에 형성된 제2 화소전극에 공급하는 우수 수평라인의 제2 TFT;

상기 제4 게이트펄스에 응답하여 상기 제i+2 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극에 공급하는 우수 수평라인의 제3 TFT; 및

상기 제3 게이트펄스에 응답하여 상기 제i+1 데이터라인으로부터의 데이터전압을 상기 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극에 공급하는 우수 수평라인의 제4 TFT를 구비하고,

상기 게이트 구동회로는 상기 제1 게이트펄스부터 상기 제4 게이트펄스까지 상기 게이트펄스들을 순차적으로 출력하는 것을 특징으로 하는 액정표시장치.

청구항 25

제 4 항, 제 7 항, 제 8 항, 제 10 항, 제 13 항, 제 14 항, 및 제 15 항 중 어느 한 항에 있어서,

상기 액정표시패널의 데이터 극성 패턴은 수평 2 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 극성 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 26

제 17 항 또는 제 18 항에 있어서,

상기 액정표시패널의 데이터 극성 패턴은 수평 2 도트 및 수직 1 도트 인버전과, 수평 1 도트 및 수직 1 도트 인버전이 혼재된 형태로 극성이 반전되는 극성 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 27

제 21 항에 있어서,

상기 액정표시패널의 데이터 극성 패턴은 수평 1 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 극성 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 28

제 24 항에 있어서,

상기 액정표시패널의 데이터 극성 패턴은 수평 1 도트 및 수직 2 도트 인버전 형태로 극성이 반전되는 극성 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 29

제 1 항에 있어서,

상기 액정표시패널의 1 수평 표시라인에 배치된 액정셀들의 개수는 $2m$ 개이고, 상기 데이터라인들의 개수는 $m + 1$ 개이며,

상기 액정표시패널의 일측 끝단에 배치된 제1 데이터라인과 상기 액정표시패널의 타측 끝단에 배치된 제 $m+1$ 데이터라인은 전기적으로 서로 연결되어 소스 드라이브 IC의 동일한 출력채널을 통해 데이터 전압을 공급받는 것을 특징으로 하는 액정표시장치.

청구항 30

제 1 항에 있어서,

상기 액정표시패널의 1 수평 표시라인에 배치된 액정셀들의 개수는 $2m$ 개이고, 상기 데이터라인들의 개수는 $m + 1$ 개이며,

상기 소스 드라이브 IC들은

상기 액정표시패널의 일측 끝단에 배치된 제1 데이터라인에 데이터전압을 공급하는 제1 소스 드라이브 IC; 및
 상기 액정표시패널의 타측 끝단에 배치된 제 $m+1$ 데이터라인에 데이터전압을 공급하는 제2 소스 드라이브 IC를
 구비하는 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 컬럼 인버전으로 극성이 반전되는 데이터전압을 출력하는 소스 드라이브 집적회로(Integrated Circuit, IC)를 이용하여 액정표시패널을 도트 인버전으로 구동하는 액정표시장치에 관한 것이다.

배경기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)를 이용하여 동영상을 표시하고 있다. 액정표시장치는 음극선관(Cathode Ray Tube, CRT)에 비하여 소형화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 음극선관을 빠르게 대체하고 있다.

[0003] 액정표시장치는 액정표시패널, 액정표시패널에 빛을 조사하는 백라이트 유닛, 액정표시패널의 데이터라인들에 데이터전압을 공급하기 위한 소스 드라이브 집적회로(Integrated Circuit, IC), 액정표시패널의 게이트라인들(또는 스캔라인들)에 게이트펄스(또는 스캔펄스)를 공급하기 위한 게이트 드라이브 IC, 및 상기 IC들을 제어하는 제어회로, 백라이트 유닛의 광원을 구동하기 위한 광원 구동회로 등을 구비한다.

[0004] 액정표시장치의 공정 기술과 구동 기술의 비약적인 발전에 힘입어, 액정표시장치의 제조비용은 낮아지고, 화질이 크게 향상되고 있다. 저소비전력과 저비용을 정보 단말기의 요구에 맞게, 액정표시장치의 소비전력, 화질, 및 제조비용을 더 개선할 필요가 있다.

발명의 내용

해결하고자하는 과제

[0005] 본 발명은 소비전력과 화질을 개선할 수 있는 액정표시장치를 제공한다.

과제 해결수단

[0006] 본 발명의 일 양상으로서 본 발명의 실시예에 따른 액정표시장치는 다수의 데이터라인들, 상기 데이터라인들과 교차되는 다수의 게이트라인들, 매트릭스 형태로 배치된 액정셀들, 및 상기 데이터라인들과 상기 게이트라인들의 교차부에 형성되는 TFT들을 포함한 액정표시패널; 상기 데이터라인들에 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 공급하는 소스 드라이브 IC들; 및 상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 게이트 구동회로를 구비한다.

[0007] 이웃하는 두 개의 데이터라인들 사이에는 두 개의 액정셀들이 배치된다.

[0008] 기수 수평 표시라인에 존재하는 적어도 2 개의 액정셀들과, 우수 수평 표시라인에 존재하는 적어도 2 개의 액정셀들이 동일한 데이터라인으로부터 공급되는 동일 극성의 데이터전압들을 충전한다.

[0009] 상기 액정표시패널의 액정셀들에 충전되는 데이터전압들의 극성은 도트 인버전 형태로 반전된다.

효 과

[0010] 본 발명은 하나의 데이터라인에 연결된 액정셀들에 충전되는 데이터전압들의 극성을 동일하게 제어하여 액정셀들의 데이터 충전량을 균일하게 할 수 있고 소스 드라이브 IC의 소비전력을 줄일 수 있다. 따라서, 본 발명은 기존의 인버전 방법에서 초래되는 데이터 충전량의 불균일로 인하여 초래되는 휘도 불균일, 색왜곡 등의 화질 저하를 방지할 수 있고, 데이터전압의 극성 반전 횟수를 줄여 소스 드라이브 IC의 소비전력을 줄일 수 있다. 또한, 본 발명은 좌우에 인접하는 액정셀들이 하나의 데이터라인을 공유하는 TFT 접속관계를 이용하여 데이터라인들의 개수와 소스 드라이브 IC들의 채널 수를 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

[0011] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0012] 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로서, 실제 제품의 명칭과는 상이할 수 있다.

[0013] 도 1을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 화소 어레이(10)가 형성된 액정표시패널, 소스 드라이브 IC(12), 및 타이밍 콘트롤러(11)를 구비한다. 액정표시패널의 아래에는 액정표시패널에 빛을 균일하게 조사하기 위한 백라이트 유닛이 배치될 수 있다.

[0014] 액정표시패널은 액정층을 사이에 두고 대향하는 상부 유리기판과 하부 유리기판을 포함한다. 액정표시패널에는 화소 어레이(10)가 형성된다. 화소 어레이(10)는 데이터라인들과 게이트라인들의 교차 구조에 의해 매트릭스 형태로 배열되는 액정셀들을 포함하여 비디오 데이터를 표시한다. 화소 어레이(10)의 하부 유리기판에는 데이터라인들, 게이트라인들, TFT(Thin Film Transistor)들, TFT에 접속된 액정셀의 화소전극, 및 액정셀의 화소전극에 접속된 스토리지 커패시터(Storage Capacitor, Cst) 등을 포함한다. 화소 어레이(10)의 액정셀들 각각은 TFT를 통해 데이터전압을 충전하는 화소전극과 공통전압이 인가되는 공통전극의 전압차에 의해 구동되어 빛의 투과량을 조정함으로써 비디오 데이터의 화상을 표시한다. 화소 어레이(10)의 구체적인 구조에 대하여는 도 2를 결부하여 상세히 설명하기로 한다.

[0015] 액정표시패널의 상부 유리기판 상에는 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식의 경우에 상부 유리기판 상에 형성되며, IPS(In-Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식의 경우에 화소전극과 함께 하부 유리기판 상에 형성된다.

[0016] 액정표시패널의 상부 유리기판과 하부 유리기판 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.

[0017] 본 발명의 액정표시장치는 TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 액정모드라도 구현될 수 있다. 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.

[0018] 소스 드라이브 IC들(12)은 TCP(Tape Carrier Package, 15) 상에 실장되어 TAB(Tape Automated Bonding) 공정에 의해 액정표시패널의 하부 유리기판에 접합되고, 소스 PCB(Printed Circuit Board)(14)에 접속된다. 소스 드라이브 IC들(12)은 COG(Chip On Glass) 공정에 의해 액정표시패널의 하부 유리기판 상에 접촉될 수도 있다. 소스 드라이브 IC들(12) 각각의 데이터 출력채널들은 화소 어레이(10)의 데이터라인들에 1:1로 접속된다. 소스 드라이브 IC들(12)의 출력 채널들의 총 개수는 데이터 라인들의 총 개수의 대략 1/2 이다.

[0019] 소스 드라이브 IC들(12) 각각은 타이밍 콘트롤러(11)로부터 디지털 비디오 데이터를 입력받는다. 소스 드라이브 IC들(12)은 타이밍 콘트롤러(11)로부터의 소스 타이밍 제어신호에 응답하여 디지털 비디오 데이터를 정극성/부극성 데이터전압으로 변환하여 출력채널들을 통해 화소 어레이(10)의 데이터라인들에 공급한다. 소스 드라이브

브 IC들(12)은 타이밍 콘트롤러(11)의 제어 하에 이웃한 데이터라인들에 서로 상반된 극성의 데이터전압들을 공급하고, 각각의 데이터라인들에 공급되는 데이터전압의 극성을 1 프레임기간 동안 동일하게 유지한다. 따라서, 소스 드라이브 IC들(12)은 도 4 및 도 6과 같이 극성이 컬럼 인버전 형태로 반전되는 데이터전압들을 출력한다.

[0020] 게이트 구동회로(13)는 타이밍 콘트롤러(11)로부터의 게이트 타이밍 제어신호에 응답하여 화소어레이의 게이트 라인들에 게이트펄스(또는 스캔펄스)를 순차적으로 공급한다. 게이트 구동회로(13)는 TCP 상에 실장되어 TAB 공정에 의해 액정표시패널의 하부 유리기판에 접합되거나, GIP(Gate In Panel) 공정에 의해 화소 어레이(10)와 동시에 하부 유리기판 상에 직접 형성될 수 있다. 게이트 구동회로(13)는 도 2와 같이 화소 어레이(10)의 양측에 배치되거나 화소 어레이(10)의 일측에 배치될 수 있다.

[0021] 타이밍 콘트롤러(11)는 외부의 시스템 보드로부터 입력되는 디지털 비디오 데이터를 소스 드라이브 IC들(12)에 공급한다. 그리고 타이밍 콘트롤러(11)는 소스 드라이브 IC들(12)의 동작 타이밍을 제어하기 위한 소스 타이밍 제어신호와 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호를 발생한다. 타이밍 콘트롤러(11)는 콘트롤 PCB(16) 상에 실장된다. 콘트롤 PCB(16)와 소스 PCB(14)는 FFC(flexible flat cable) 나 FPC(flexible printed circuit)와 같은 연성회로기판(17)을 통해 연결된다.

[0022] 도 2는 화소 어레이(10)의 제1 실시예를 보여 주는 회로도이다.

[0023] 도 2를 참조하면, 화소 어레이(10)는 $m+1$ 개의 데이터라인들($D1\sim D_{m+1}$), 데이터라인들($D1\sim D_{m+1}$)과 교차되는 게이트 라인들($G1\sim G_{2n}$), 및 게이트펄스에 응답하여 액정셀들의 화소전극들($PIX11\sim PIX14, PIX21\sim PIX24$)과 데이터라인들($D1\sim D_{m+1}$) 사이의 전류패스를 스위칭하기 위한 TFT들($T11\sim T14, T21\sim T24$)을 구비한다. 이 화소 어레이의 1 수평 표시라인에 배치된 액정셀들의 개수는 $2m$ 개이다.

[0024] 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 2의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다. 도 2에서 화살표는 액정셀들의 데이터전압 충전 순서를 나타낸다.

[0025] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들($D1\sim D_{m+1}$)로 출력한다. 게이트 구동회로(13)는 제1 내지 $2n$ 게이트라인들($G1\sim G_{2n}$)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인($G1$)에 제1 게이트펄스가 공급된 후에 제2 내지 제 $2n$ 게이트라인들($G1\sim G_{2n}$)에 순차적으로 제2 내지 제 $2n$ 게이트펄스가 공급된다.

[0026] 제 N (N 은 양의 정수) 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들($D1, D3\sim D_{m-1}, D_{m+1}$)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들($D2, D4\sim D_m$)에 정극성 데이터전압만을 공급한다. 제 $N+1$ 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들($D1, D3\sim D_{m-1}, D_{m+1}$)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들($D2, D4\sim D_m$)에 부극성 데이터전압만을 공급한다.

[0027] 기수 수평 표시라인들($LINE\#1, LINE\#3, \dots LINE\#n-1$) 각각에서 제 i (i 는 m 이하의 양의 정수) 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들은 제 N 프레임 기간 동안 제 $i+1$ 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제 $N+1$ 프레임 기간 동안 제 $i+1$ 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 2에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다. 또한, 우수 수평 표시라인들($LINE\#2, LINE\#4, \dots LINE\#n$) 각각에서 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 우수 수평라인의 제3 및 제4 액정셀들은 제 N 프레임 기간 동안 제 $i+1$ 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제 $N+1$ 프레임 기간 동안 제 $i+1$ 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 2에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 따라서, 기수 수평 표시라인의 제1 및 제2 액정셀들과, 우수 수평라인의 제3 및 제4 액정셀들은 제 $i+1$ 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.

[0028] 기수 수평 표시라인들($LINE\#1, LINE\#3, \dots LINE\#n-1$) 각각에서 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들은 제 N 프레임 기간 동안 제 $i+2$ 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제 $N+1$ 프레임 기간 동안 제 $i+2$ 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 2에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 또한, 우수 수평 표시라인들

(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에 존재하는 우수 수평라인의 제5 및 제6 액정셀들은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 2에서 우수 수평 표시라인의 제5 및 제6 액정셀들은 생략되었으며, 그 구조는 우수 수평라인의 제1 및 제2 액정셀들과 실질적으로 동일하다. 따라서, 기수 수평 표시라인의 제3 및 제4 액정셀들과, 우수 수평라인의 제5 및 제6 액정셀들은 제i+2 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 한편, 우수 수평 표시라인의 제1 및 제2 액정셀들은 제1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.

[0029] 도 2에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0030] 제1 수평 표시라인(LINE#1)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0031] 제1 수평 표시라인(LINE#1)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제3 데이터라인(D3)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0032] 제2 수평 표시라인(LINE#2)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제1 데이터라인(D1)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제1 TFT(T21)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0033] 제2 수평 표시라인(LINE#2)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2

데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

- [0034] 본 발명의 액정표시장치는 하나의 데이터라인에 연결된 액정셀들에 충전되는 데이터전압들의 극성이 동일하므로 소스 드라이브 IC의 소비전력을 줄일 수 있음은 물론, 액정셀들 각각의 데이터 충전량을 균일하게 할 수 있다. 따라서, 본 발명은 기존의 인버전 방법에서 초래되는 데이터 충전량의 불균일로 인하여 초래되는 휘도 불균일, 색왜곡 등의 화질 저하를 방지할 수 있다. 또한, 본 발명은 좌우에 인접하는 액정셀들이 하나의 데이터라인을 공유하는 TFT 접속관계를 이용하여 데이터라인들의 개수와 소스 드라이브 IC들의 채널 수를 줄일 수 있고 나아가, 액정표시장치의 제조 비용을 줄일 수 있다.
- [0035] 화소 어레이(10)는 도 2에 한정되지 않는다. 예컨대, 화소 어레이(10)는 도 7 내지 도 16과 같이 변형 가능하다. 도 7 내지 도 16의 실시예들에서도 데이터라인들에 개수는 대략 1/2로 줄어들고, 소스 드라이브 IC들(12)의 출력은 컬럼 인버전 데이터전압이며, 화소 어레이(10)의 액정셀들은 도트 인버전으로 구동된다.
- [0036] 화소 어레이(10)의 우측 끝단에 배치된 제 $m+1$ 데이터라인(D $m+1$)은 도 3과 같이 화소 어레이(10)의 좌측 끝단에 배치된 제1 데이터라인(D1)과 연결될 수 있다. 도 4는 도 3과 같은 액정표시장치에서 데이터라인들(D1~D $m+1$)에 공급되는 데이터전압들의 파형을 보여 주는 파형도이다.
- [0037] 도 3 및 도 4를 참조하면, 액정표시장치는 TCP(15)와 소스 PCB(14)를 경유하는 연결라인(111)을 더 구비한다.
- [0038] 연결라인(111)의 일측 끝단은 제1 데이터라인(D1)에 연결되고, 연결라인(111)의 타측 끝단은 제 $m+1$ 데이터라인(D $m+1$)에 연결된다. 소스 드라이브 IC들(12) 중에서 화소 어레이의 좌측 상단에 배치된 제1 소스 드라이브 IC(12)의 출력채널은 제1 데이터라인(D1)과 제 m 데이터라인(D $m+1$)에 데이터전압을 공급한다.
- [0039] 화소 어레이(10)의 우측 끝단에 배치된 제 $m+1$ 데이터라인(D $m+1$)은 도 5와 같이 제1 데이터라인(D1)에 연결되지 않고 소스 드라이브 IC(12)의 출력 채널에 접속될 수 있다. 도 6은 도 5와 같은 액정표시장치에서 데이터라인들에 공급되는 데이터전압들의 파형을 보여 주는 파형도이다.
- [0040] 도 5 및 도 6을 참조하면, 액정표시패널의 상단 우측에 배치되는 소스 드라이브 IC(12)는 제 $m+1$ 데이터라인(D $m+1$)에 연결되는 출력채널을 더 포함한다. 따라서, 제 $m+1$ 데이터라인(D $m+1$)은 소스 드라이브 IC들(12) 중에서 화소 어레이(10)의 우측 상단에 배치된 마지막 소스 드라이브 IC(12)로부터 직접 데이터전압을 공급받는다.
- [0041] 도 7은 화소 어레이(10)의 제2 실시예를 보여 주는 회로도이다.
- [0042] 도 7을 참조하면, 화소 어레이(10)는 데이터라인들(D1~D $m+1$), 데이터라인들(D1~D $m+1$)과 교차되는 게이트라인들(G1~G2 n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX14, PIX21~PIX24)과 데이터라인들(D1~D $m+1$) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T14, T21~T24)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 7의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.
- [0043] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~D $m+1$)로 출력한다. 게이트 구동회로(13)는 제1 내지 2 n 게이트라인들(G1~G2 n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2 n 게이트라인들(G1~G2 n)에 순차적으로 제2 내지 제2 n 게이트펄스가 공급된다.
- [0044] 제 N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... D $m-1$, D $m+1$)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... D m)에 부극성 데이터전압만을 공급한다. 제 $N+1$ 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... D $m-1$, D $m+1$)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... D m)에 정극성 데이터전압만을 공급한다.
- [0045] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE# $n-1$) 각각에서 제 i 데이터라인과 제 $i+1$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들은 제 N 프레임 기간 동안 제 i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제 $N+1$ 프레임 기간 동안 제 i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 7에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0046] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE# $n-1$) 각각에서 제 $i+1$ 데이터라인과 제 $i+2$ 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들은 제 N 프레임 기간 동안 제 $i+1$ 데이터라인으로부터 공급되

는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 7에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에 존재하는 우수 수평라인의 제1 및 제2 액정셀들은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 7에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다. 따라서, 기수 수평 표시라인의 제3 및 제4 액정셀들과, 우수 수평라인의 제1 및 제2 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.

[0047] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에 존재하는 우수 수평라인의 제3 및 제4 액정셀들은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 7에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0048] 도 7에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0049] 제1 수평 표시라인(LINE#1)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제1 데이터라인(D1)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0050] 제1 수평 표시라인(LINE#1)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0051] 제2 수평 표시라인(LINE#2)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제2 TFT(T22)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0052] 제2 수평 표시라인(LINE#2)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제3 데이터라인(D3)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3

TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0053] 도 8은 화소 어레이(10)의 제3 실시예를 보여 주는 회로도이다.

[0054] 도 8을 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX14, PIX21~PIX24)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T14, T21~T24)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 8의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.

[0055] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스가 공급된다.

[0056] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0057] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 8에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0058] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 8에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에 존재하는 우수 수평라인의 제1 및 제2 액정셀들은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 8에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다. 따라서, 기수 수평 표시라인의 제3 및 제4 액정셀들과, 우수 수평라인의 제1 및 제2 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.

[0059] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에 존재하는 우수 수평라인의 제3 및 제4 액정셀들은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 8에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0060] 도 8에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0061] 제1 수평 표시라인(LINE#1)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제1 데이터라인(D1)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1

TFT(T11)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제2 TFT(T12)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0062] 제1 수평 표시라인(LINE#1)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0063] 제2 수평 표시라인(LINE#2)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제2 TFT(T22)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0064] 제2 수평 표시라인(LINE#2)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제3 데이터라인(D3)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0065] 도 9는 화소 어레이(10)의 제4 실시예를 보여 주는 회로도이다.

[0066] 도 9를 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 9의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.

[0067] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스가 공급된다.

- [0068] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.
- [0069] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에 존재하는 기수 수평 표시라인의 제1 및 제2 액정셀들은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0070] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에 존재하는 기수 수평 표시라인의 제3 및 제4 액정셀들은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에 존재하는 우수 수평라인의 제1 및 제2 액정셀들은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다. 따라서, 기수 수평 표시라인의 제3 및 제4 액정셀들과, 우수 수평라인의 제1 및 제2 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.
- [0071] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에 존재하는 기수 수평 표시라인의 제5 및 제6 액정셀들은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX15'는 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX16'은 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다. 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에 존재하는 우수 수평라인의 제3 및 제4 액정셀들은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다. 따라서, 기수 수평 표시라인의 제5 및 제6 액정셀들과, 우수 수평라인의 제3 및 제4 액정셀들은 제i+2 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다.
- [0072] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에 존재하는 우수 수평라인의 제5 및 제6 액정셀들은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 9에서 도면 부호 'PIX25'는 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX26'은 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.
- [0073] 도 9에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제6 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제6 액정셀들을 예로 들어 설명하기로 한다.
- [0074] 제1 수평 표시라인(LINE#1)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제1 데이터라인(D1)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0075] 제1 수평 표시라인(LINE#1)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0076] 제1 수평 표시라인(LINE#1)에서 제3 데이터라인(D3)과 제4 데이터라인(D4) 사이에 존재하는 제5 및 제6 액정셀들은 제3 데이터라인(D3)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제5 TFT(T15)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제5 화소전극(PIX15)에 공급한다. 제5 화소전극(PIX15)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T15)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제5 TFT(T15)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제5 화소전극(PIX15)에 접속된다. 제1 수평 표시라인의 제6 TFT(T16)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제6 화소전극(PIX16)에 공급한다. 제6 화소전극(PIX16)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T16)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제6 TFT(T16)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제6 화소전극(PIX16)에 접속된다.

[0077] 제2 수평 표시라인(LINE#2)에서 제1 데이터라인(D1)과 제2 데이터라인(D2) 사이에 존재하는 제1 및 제2 액정셀들은 제2 데이터라인(D2)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제2 TFT(T22)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0078] 제2 수평 표시라인(LINE#2)에서 제2 데이터라인(D2)과 제3 데이터라인(D3) 사이에 존재하는 제3 및 제4 액정셀들은 제3 데이터라인(D3)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0079] 제2 수평 표시라인(LINE#2)에서 제3 데이터라인(D3)과 제4 데이터라인(D4) 사이에 존재하는 제5 및 제6 액정셀들은 제4 데이터라인(D4)으로부터 순차적으로 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제5 TFT(T25)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제5 화소전극(PIX25)에 공급한다. 제5 화소전극(PIX25)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T25)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제5 TFT(T25)의 드레인전극은 제4 데이터라인(D4)에 접속되고, 그 소스전극은 제5 화소전극(PIX25)에 접속된다. 제2 수평 표시라인의 제6 TFT(T26)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제6 화소전극(PIX26)에 공급한다. 제6 화소전극(PIX26)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T26)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제6 TFT(T26)의 드레인전극은 제4

데이터라인(D4)에 접속되고, 그 소스전극은 제6 화소전극(PIX26)에 접속된다.

- [0080] 도 10은 화소 어레이(10)의 제5 실시예를 보여 주는 회로도이다.
- [0081] 도 10을 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX14, PIX21~PIX24)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T14, T21~T24)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 10의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.
- [0082] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스가 공급된다.
- [0083] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.
- [0084] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 10에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0085] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 10에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.
- [0086] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 10에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0087] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 10에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.
- [0088] 도 10에서 알 수 있는 바와 같이, 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 기수 수평 표시라인

의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들에 충전되는 데이터전압들의 극성은 기수 수평 표시라인의 제1 및 제4 액정셀들과, 우수 수평라인의 제2 및 제3 액정셀들에 충전되는 데이터전압들의 극성과는 상반된다.

[0089] 도 10에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0090] 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0091] 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0092] 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0093] 제2 수평 표시라인(LINE#2)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0094] 도 11은 화소 어레이(10)의 제6 실시예를 보여 주는 회로도이다.

[0095] 도 11을 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX14, PIX21~PIX24)과 데이터라인들

(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T14, T21~T24)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 11의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.

- [0096] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스(G1~G2n)가 공급된다.
- [0097] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.
- [0098] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 11에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0099] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 11에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.
- [0100] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 11에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.
- [0101] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 11에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.
- [0102] 도 11에서 알 수 있는 바와 같이, 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들에 충전되는 데이터전압들의 극성은 기수 수평 표시라인의 제1 및 제4 액정셀들과, 우수 수평라인의 제2 및 제3 액정셀들에 충전되는 데이터전압들의 극성과는 상반된다.
- [0103] 도 11에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의

제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0104] 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0105] 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0106] 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0107] 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0108] 도 12는 화소 어레이(10)의 제7 실시예를 보여 주는 회로도이다.

[0109] 도 12를 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 12의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다.

[0110] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력

한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스(G1~G2n)가 공급된다.

[0111] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0112] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 12에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0113] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 12에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0114] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 12에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0115] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 12에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0116] 도 12에서 알 수 있는 바와 같이, 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들에 충전되는 데이터전압들의 극성은 기수 수평 표시라인의 제1 및 제4 액정셀들과, 우수 수평라인의 제2 및 제3 액정셀들에 충전되는 데이터전압들의 극성과는 상반된다.

[0117] 도 12에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0118] 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이와 동시에, 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1

데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0119] 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이와 동시에, 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0120] 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0121] 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0122] 도 13은 화소 어레이(10)의 제8 실시예를 보여 주는 회로도이다.

[0123] 도 13을 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 13의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다. 또한, 도 13의 화소 어레이(10)의 일부 액정셀들에 충전되는 데이터 전압들은 수평 1 도트 및 수직 1 도트 인버전으로 반전된다. 따라서, 도 13의 화소 어레이에는 수평 2 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 액정셀들과, 수평 1 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 액정셀들이 혼재된다.

[0124] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1

게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1-G2n)에 순차적으로 제2 내지 제2n 게이트펄스(G1~G2n)가 공급된다.

[0125] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0126] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0127] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0128] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 기수 수평 표시라인의 제5 및 제6 액정셀들이 존재한다. 기수 수평 표시라인의 제5 액정셀은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제6 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX15'는 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX16'은 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0129] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0130] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0131] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 우수 수평라인의 제5 및 제6 액정셀들이 존재한다. 우수 수평라인의 제5 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제6 액정셀은 제N 프레임 기간 동안 제i+3 데

이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 13에서 도면 부호 'PIX25'는 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX26'은 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0132] 도 13에서 알 수 있는 바와 같이, 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들에 충전되는 데이터전압들의 극성은 기수 수평 표시라인의 제1 및 제4 액정셀들과, 우수 수평라인의 제2 및 제3 액정셀들에 충전되는 데이터전압들의 극성과는 상반된다. 따라서, 기수 수평 표시라인의 제1 내지 제4 액정셀들과, 우수 수평라인의 제1 내지 제4 액정셀들에 충전되는 데이터전압들의 극성은 수평 2 도트 및 수직 1 도트 인버전으로 반전된다. 이에 비하여, 기수 수평 표시라인의 제3 내지 제6 액정셀들과, 우수 수평라인의 제3 내지 제6 액정셀들에 충전되는 데이터 전압들의 극성은 수평 1 도트 및 수직 1 도트 인버전으로 반전된다.

[0133] 도 13에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제6 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제6 액정셀들을 예로 들어 설명하기로 한다.

[0134] 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0135] 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0136] 제1 수평 표시라인(LINE#1)의 제5 액정셀은 제4 데이터라인(D4)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제6 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제5 TFT(T15)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제5 화소전극(PIX15)에 공급한다. 제5 화소전극(PIX15)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T15)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제5 TFT(T15)의 드레인전극은 제4 데이터라인(D4)에 접속되고, 그 소스전극은 제5 화소전극(PIX15)에 접속된다. 제1 수평 표시라인의 제6 TFT(T16)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제6 화소전극(PIX16)에 공급한다. 제6 화소전극(PIX16)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T16)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제6 TFT(T16)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제6 화소전극(PIX16)에 접속된다.

[0137] 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제1

TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0138] 제2 수평 표시라인(LINE#2)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0139] 제2 수평 표시라인(LINE#2)의 제6 액정셀은 제4 데이터라인(D4)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제5 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제5 TFT(T25)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제5 화소전극(PIX25)에 공급한다. 제5 화소전극(PIX25)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T25)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제5 TFT(T25)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제5 화소전극(PIX25)에 접속된다. 제2 수평 표시라인의 제6 TFT(T26)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제6 화소전극(PIX26)에 공급한다. 제6 화소전극(PIX26)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T26)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제6 TFT(T26)의 드레인전극은 제6 데이터라인(D6)에 접속되고, 그 소스전극은 제6 화소전극(PIX26)에 접속된다.

[0140] 도 14는 화소 어레이(10)의 제9 실시예를 보여 주는 회로도이다.

[0141] 도 14를 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 14의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 2 도트 및 수직 1 도트 인버전으로 반전된다. 또한, 도 14의 화소 어레이(10)의 일부 액정셀들에 충전되는 데이터 전압들은 수평 1 도트 및 수직 1 도트 인버전으로 반전된다. 따라서, 도 14의 화소 어레이에는 수평 2 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 액정셀들과, 수평 1 도트 및 수직 1 도트 인버전 형태로 극성이 반전되는 액정셀들이 혼재된다.

[0142] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 2n 게이트펄스(G1~G2n)가 공급된다.

[0143] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0144] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX11'은 기수 수평 표시라인

인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0145] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0146] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 기수 수평 표시라인의 제5 및 제6 액정셀들이 존재한다. 기수 수평 표시라인의 제5 액정셀은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제6 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX15'는 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX16'은 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0147] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0148] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0149] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 우수 수평라인의 제5 및 제6 액정셀들이 존재한다. 우수 수평라인의 제5 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제6 액정셀은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 14에서 도면 부호 'PIX25'는 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX26'은 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0150] 도 14에서 알 수 있는 바와 같이, 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들은 제i+1 데이터라인으로부터 공급되는 동일한 극성의 데이터전압들을 충전한다. 기수 수평 표시라인의 제2 및 제3 액정셀들과, 우수 수평라인의 제1 및 제4 액정셀들에 충전되는 데이터전압들의 극성은 기수 수평 표시라인의 제1 및 제4 액정셀들과, 우수 수평라인의 제2 및 제3 액정셀들에 충전되는 데이터전압들의 극성과는 상반된다. 따라서, 기수 수평 표시라인의 제1 내지 제4 액정셀들과, 우수 수평라인의 제1 내지 제4 액정셀들에 충전되는 데이터전압들의 극성은 수평 2 도트 및 수직 1 도트 인버전으로 반전된다. 이에 비하여, 기수 수평 표시라인의 제3 내지 제6 액정셀들과, 우수 수평라인의 제3 내지 제6 액정셀들에 충전되는 데이터 전압들의 극성은 수평 1 도트 및 수직 1 도트 인버전으로 반전된다.

[0151] 도 14에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의

제1 내지 제6 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제6 액정셀들을 예로 들어 설명하기로 한다.

[0152] 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0153] 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제4 TFT(T14)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0154] 제1 수평 표시라인(LINE#1)의 제6 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제5 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제5 TFT(T15)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제5 화소전극(PIX15)에 공급한다. 제5 화소전극(PIX15)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T15)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제5 TFT(T15)의 드레인전극은 제4 데이터라인(D4)에 접속되고, 그 소스전극은 제5 화소전극(PIX15)에 접속된다. 제1 수평 표시라인의 제6 TFT(T16)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제6 화소전극(PIX16)에 공급한다. 제6 화소전극(PIX16)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T16)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제6 TFT(T16)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제6 화소전극(PIX16)에 접속된다.

[0155] 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1 TFT(T21)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제2 TFT(T22)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0156] 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동

안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0157] 제2 수평 표시라인(LINE#2)의 제5 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제6 액정셀은 제4 데이터라인(D4)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제5 TFT(T25)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제5 화소전극(PIX25)에 공급한다. 제5 화소전극(PIX25)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제5 TFT(T25)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제5 TFT(T25)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제5 화소전극(PIX25)에 접속된다. 제2 수평 표시라인의 제6 TFT(T26)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제4 데이터라인(D4)으로부터의 데이터전압을 제6 화소전극(PIX26)에 공급한다. 제6 화소전극(PIX26)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제6 TFT(T26)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제6 TFT(T26)의 드레인전극은 제6 데이터라인(D6)에 접속되고, 그 소스전극은 제6 화소전극(PIX26)에 접속된다.

[0158] 도 15는 화소 어레이(10)의 제10 실시예를 보여 주는 회로도이다.

[0159] 도 15를 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 15의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 1 도트 및 수직 1 도트 인버전으로 반전된다.

[0160] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스(G1~G2n)가 공급된다.

[0161] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0162] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0163] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0164] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 기수 수평 표시라인의 제5 및 제6 액정셀들이 존재한다. 기수 수평 표시라인의 제5 액정셀은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 기수 수평 표시라인의 제6 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2

데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX15'는 기수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX16'은 기수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0165] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0166] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0167] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+2 데이터라인과 제i+3 데이터라인 사이에는 우수 수평라인의 제5 및 제6 액정셀들이 존재한다. 우수 수평라인의 제5 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제6 액정셀은 제N 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+3 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 15에서 도면 부호 'PIX25'는 우수 수평 표시라인의 제5 액정셀에 형성된 제5 화소전극이며, 'PIX26'은 우수 수평 표시라인의 제6 액정셀에 형성된 제6 화소전극이다.

[0168] 도 15에서 알 수 있는 바와 같이, 상하로 이웃하는 액정셀들과 좌우로 이웃하는 액정셀들은 서로 상반된 극성의 데이터전압들을 충전한다. 따라서, 도 15의 화소 어레이의 액정셀들은 수평 1 도트 및 수직 1 도트 인버전 형태로 반전되는 데이터전압들을 충전한다.

[0169] 도 15에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

[0170] 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제1 TFT(T11)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제2 TFT(T12)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0171] 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드

라인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

[0172] 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1 TFT(T21)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX21)에 접속된다. 제2 수평 표시라인의 제2 TFT(T22)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX22)에 공급한다. 제2 화소전극(PIX22)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T22)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제2 TFT(T22)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX22)에 접속된다.

[0173] 제2 수평 표시라인(LINE#2)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제3 TFT(T23)는 제3 게이트라인(G3)으로부터의 제3 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX23)에 공급한다. 제3 화소전극(PIX23)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T23)의 게이트전극은 제3 게이트라인(G3)에 접속된다. 제3 TFT(T23)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX23)에 접속된다. 제2 수평 표시라인의 제4 TFT(T24)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX24)에 공급한다. 제4 화소전극(PIX24)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T24)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제4 TFT(T24)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX24)에 접속된다.

[0174] 도 16은 화소 어레이(10)의 제11 실시예를 보여 주는 회로도이다.

[0175] 도 16을 참조하면, 화소 어레이(10)는 데이터라인들(D1~Dm+1), 데이터라인들(D1~Dm+1)과 교차되는 게이트라인들(G1~G2n), 및 게이트펄스에 응답하여 액정셀들의 화소전극들(PIX11~PIX16, PIX21~PIX26)과 데이터라인들(D1~Dm+1) 사이의 전류패스를 스위칭하기 위한 TFT들(T11~T16, T21~T26)을 구비한다. 컬럼 인버전 방식으로 극성이 반전되는 데이터 전압과, 도 16의 화소 어레이 구조로 인하여 액정셀들에 충전되는 데이터전압들은 그 극성이 수평 1 도트 및 수직 2 도트 인버전으로 반전된다.

[0176] 소스 드라이브 IC들(12)은 컬럼 인버전 형태로 극성이 반전되는 데이터전압들을 데이터라인들(D1~Dm+1)로 출력한다. 게이트 구동회로(13)는 제1 내지 2n 게이트라인들(G1~G2n)에 게이트펄스를 순차적으로 공급한다. 제1 게이트라인(G1)에 제1 게이트펄스가 공급된 후에 제2 내지 제2n 게이트라인들(G1~G2n)에 순차적으로 제2 내지 제2n 게이트펄스(G1~G2n)가 공급된다.

[0177] 제N 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 정극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 부극성 데이터전압만을 공급한다. 제N+1 프레임 기간 동안, 소스 드라이브 IC들(12)은 기수 데이터라인들(D1, D3... Dm-1, Dm+1)에 부극성 데이터전압만을 공급하고, 우수 데이터라인들(D2, D4... Dm)에 정극성 데이터전압만을 공급한다.

[0178] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 기수 수평 표시라인의 제1 및 제2 액정셀들이 존재한다. 기수 수평 표시라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 16에서 도면 부호 'PIX11'은 기수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX12'는 기수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0179] 기수 수평 표시라인들(LINE#1, LINE#3, ... LINE#n-1) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 기수 수평 표시라인의 제3 및 제4 액정셀들이 존재한다. 기수 수평 표시라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 기수 수평 표시라인의 제4 액정셀은 제N 프레임 기

간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 16에서 도면 부호 'PIX13'은 기수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX14'는 기수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0180] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i 데이터라인과 제i+1 데이터라인 사이에는 우수 수평라인의 제1 및 제2 액정셀들이 존재한다. 우수 수평라인의 제1 액정셀은 제N 프레임 기간 동안 제i 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제2 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 16에서 도면 부호 'PIX21'은 우수 수평 표시라인의 제1 액정셀에 형성된 제1 화소전극이며, 'PIX22'는 우수 수평 표시라인의 제2 액정셀에 형성된 제2 화소전극이다.

[0181] 우수 수평 표시라인들(LINE#2, LINE#4, ... LINE#n) 각각에서 제i+1 데이터라인과 제i+2 데이터라인 사이에는 우수 수평라인의 제3 및 제4 액정셀들이 존재한다. 우수 수평라인의 제3 액정셀은 제N 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+2 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한다. 우수 수평라인의 제4 액정셀은 제N 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 부극성 데이터전압을 충전한 후에, 제N+1 프레임 기간 동안 제i+1 데이터라인으로부터 공급되는 정극성 데이터전압을 충전한다. 도 16에서 도면 부호 'PIX23'은 우수 수평 표시라인의 제3 액정셀에 형성된 제3 화소전극이며, 'PIX24'는 우수 수평 표시라인의 제4 액정셀에 형성된 제4 화소전극이다.

[0182] 도 16에서 알 수 있는 바와 같이, 상하로 이웃하는 액정셀들의 데이터 극성은 2 도트(또는 액정셀) 단위로 반전되며, 좌우로 이웃하는 액정셀들의 데이터 극성은 1 도트 단위로 반전된다. 따라서, 도 16의 화소 어레이의 액정셀들은 수평 1 도트 및 수직 2 도트 인버전 형태로 반전되는 데이터전압들을 충전한다.

[0183] 도 16에 도시된 화소 어레이(10)에서 TFT, 화소전극 및 데이터라인의 연결 관계를 제1 수평 표시라인(LINE#1)의 제1 내지 제4 액정셀들과, 제2 수평 표시라인(LINE#2)의 제1 내지 제4 액정셀들을 예로 들어 설명하기로 한다.

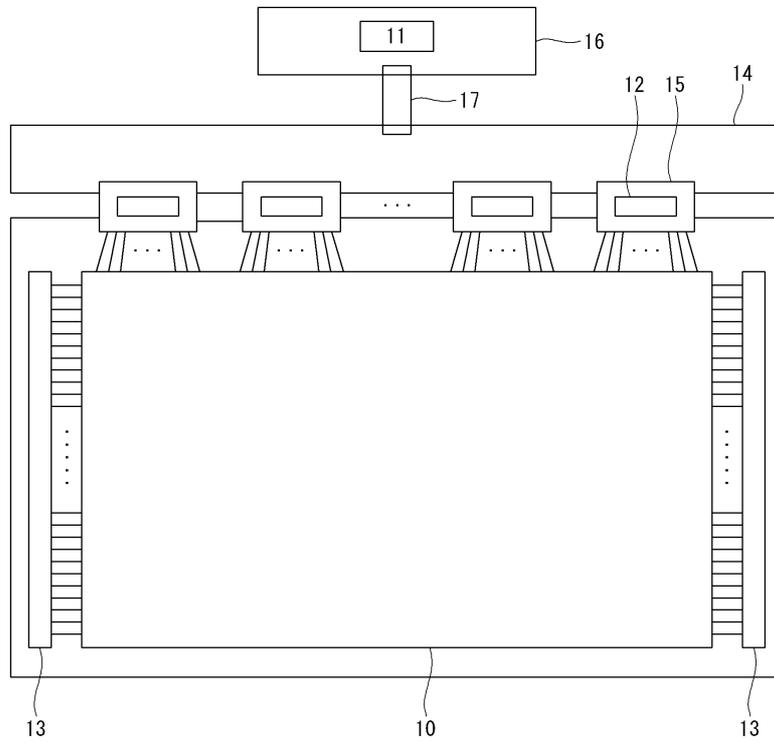
[0184] 제1 수평 표시라인(LINE#1)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제1 TFT(T11)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX11)에 공급한다. 제1 화소전극(PIX11)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T11)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제1 TFT(T11)의 드레인전극은 제1 데이터라인(D1)에 접속되고, 그 소스전극은 제1 화소전극(PIX11)에 접속된다. 제1 수평 표시라인의 제2 TFT(T12)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제2 화소전극(PIX12)에 공급한다. 제2 화소전극(PIX12)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제2 TFT(T12)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제2 TFT(T12)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제2 화소전극(PIX12)에 접속된다.

[0185] 제1 수평 표시라인(LINE#1)의 제4 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제1 수평 표시라인(LINE#1)의 제3 액정셀은 제3 데이터라인(D3)으로부터 공급되는 데이터전압을 충전한다. 제1 수평 표시라인의 제3 TFT(T13)는 제2 게이트라인(G2)으로부터의 제2 게이트펄스에 응답하여 제3 데이터라인(D3)으로부터의 데이터전압을 제3 화소전극(PIX13)에 공급한다. 제3 화소전극(PIX13)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제3 TFT(T13)의 게이트전극은 제2 게이트라인(G2)에 접속된다. 제3 TFT(T13)의 드레인전극은 제3 데이터라인(D3)에 접속되고, 그 소스전극은 제3 화소전극(PIX13)에 접속된다. 제1 수평 표시라인의 제4 TFT(T14)는 제1 게이트라인(G1)으로부터의 제1 게이트펄스에 응답하여 제2 데이터라인(D2)으로부터의 데이터전압을 제4 화소전극(PIX14)에 공급한다. 제4 화소전극(PIX14)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제4 TFT(T14)의 게이트전극은 제1 게이트라인(G1)에 접속된다. 제4 TFT(T14)의 드레인전극은 제2 데이터라인(D2)에 접속되고, 그 소스전극은 제4 화소전극(PIX14)에 접속된다.

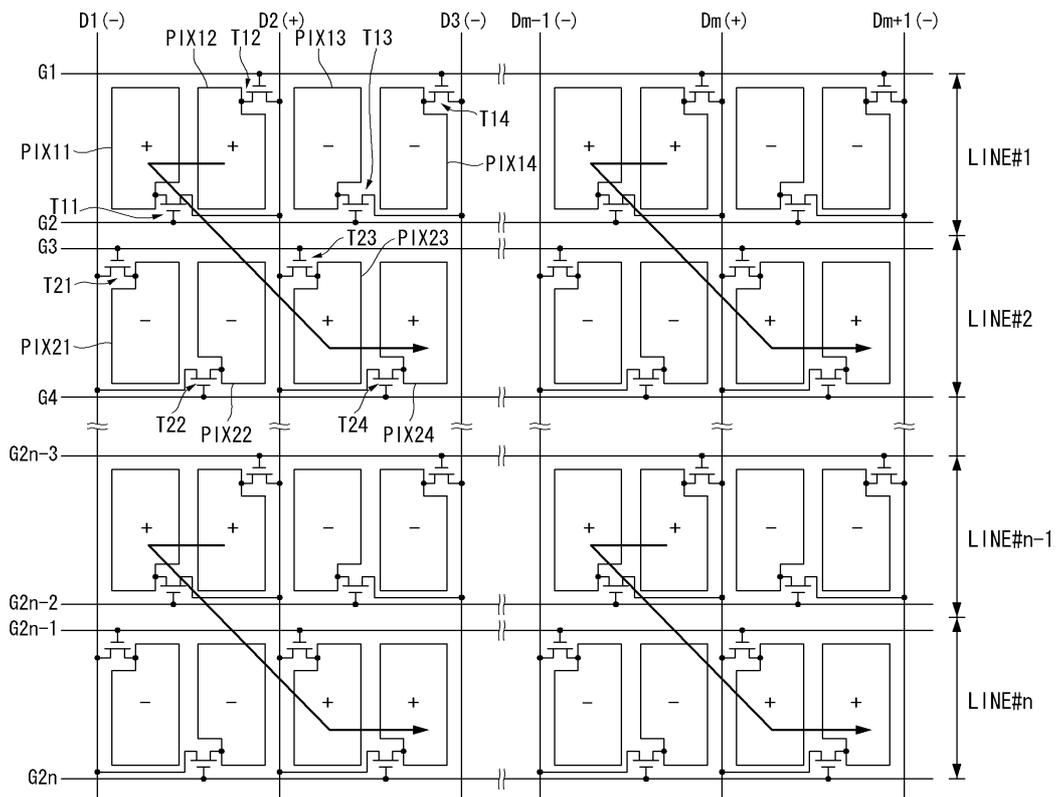
[0186] 제2 수평 표시라인(LINE#2)의 제2 액정셀은 제2 데이터라인(D2)으로부터 공급되는 데이터전압을 충전한다. 이어서, 제2 수평 표시라인(LINE#2)의 제1 액정셀은 제1 데이터라인(D1)으로부터 공급되는 데이터전압을 충전한다. 제2 수평 표시라인의 제1 TFT(T21)는 제4 게이트라인(G4)으로부터의 제4 게이트펄스에 응답하여 제1 데이터라인(D1)으로부터의 데이터전압을 제1 화소전극(PIX21)에 공급한다. 제1 화소전극(PIX21)은 대략 1/2 수평기간 동안 데이터전압을 충전한다. 제1 TFT(T21)의 게이트전극은 제4 게이트라인(G4)에 접속된다. 제1

도면

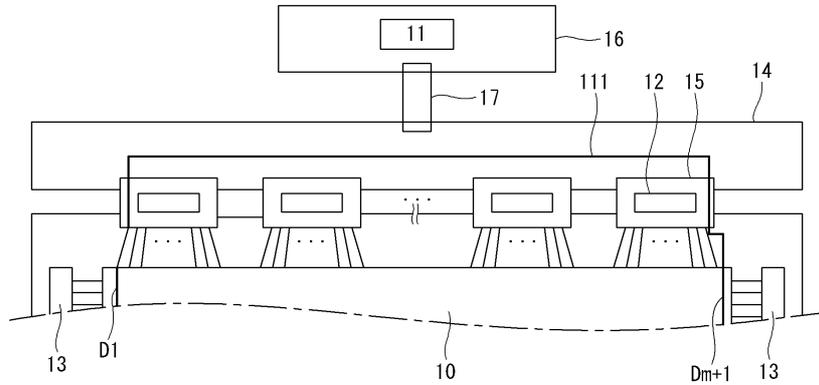
도면1



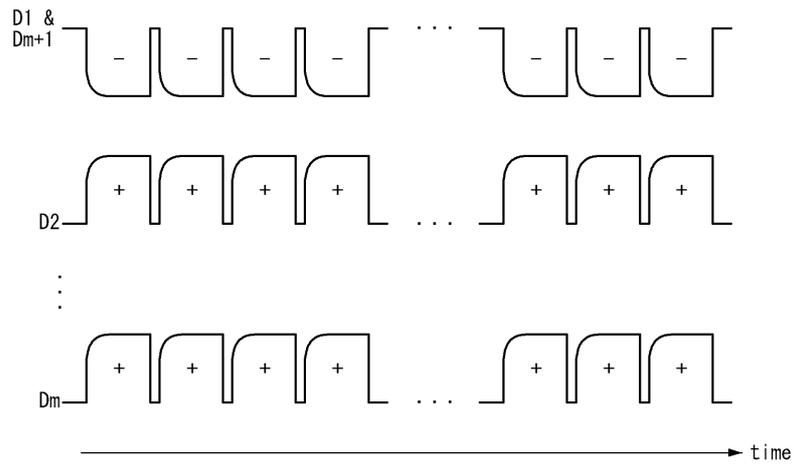
도면2



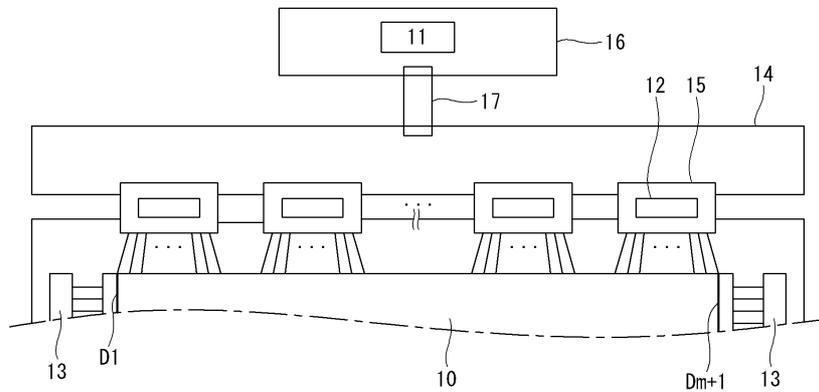
도면3



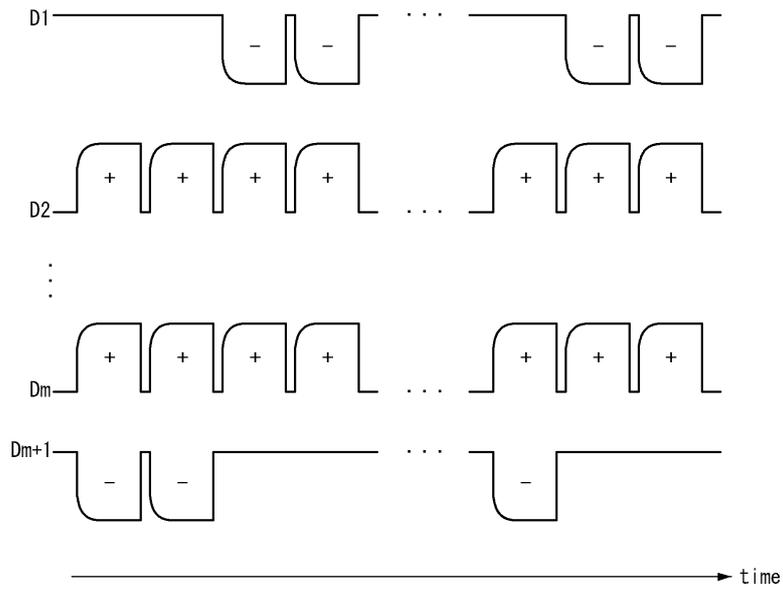
도면4



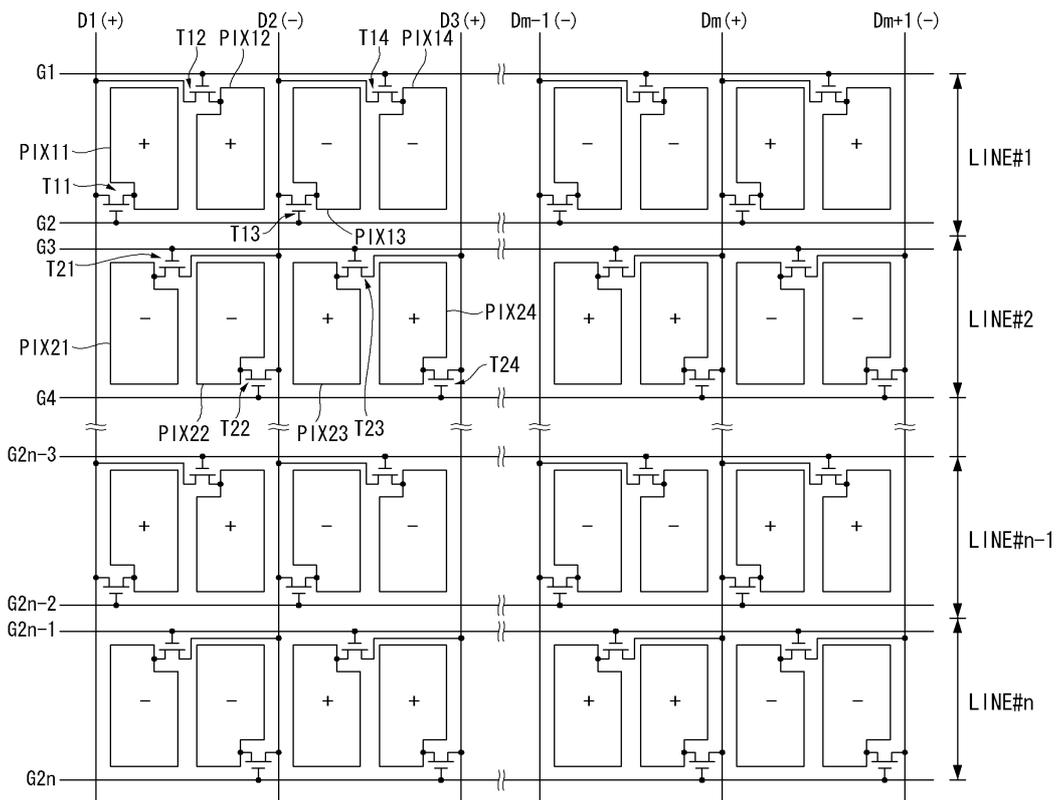
도면5



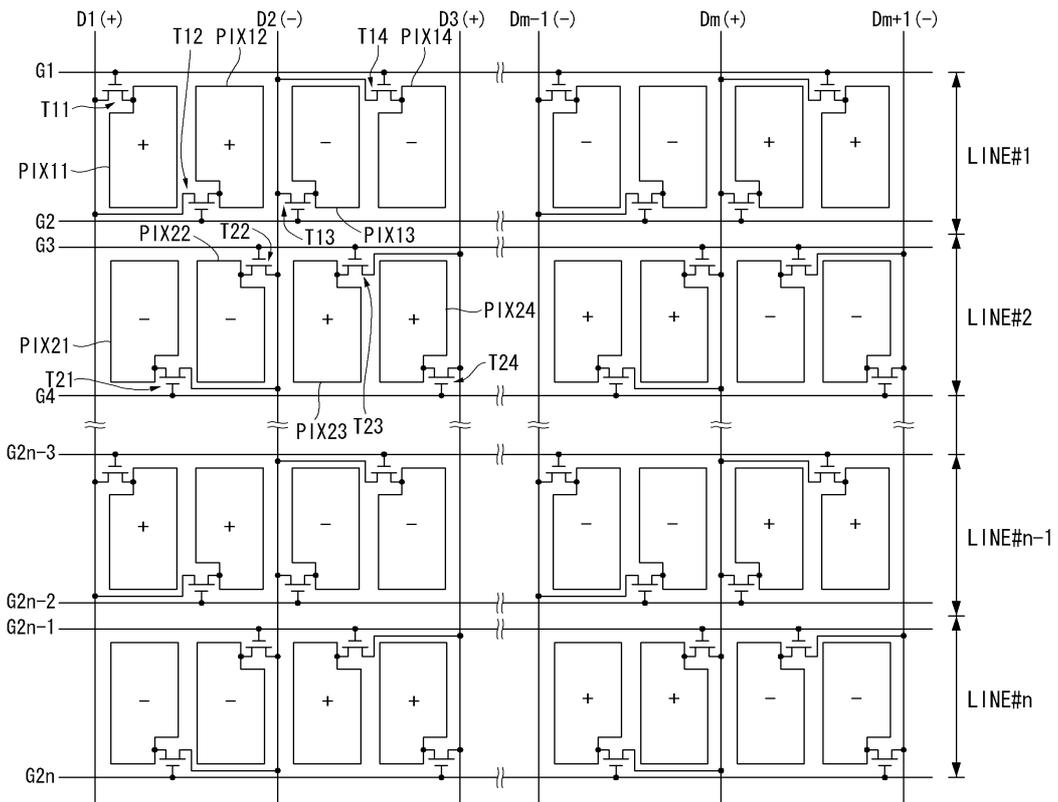
도면6



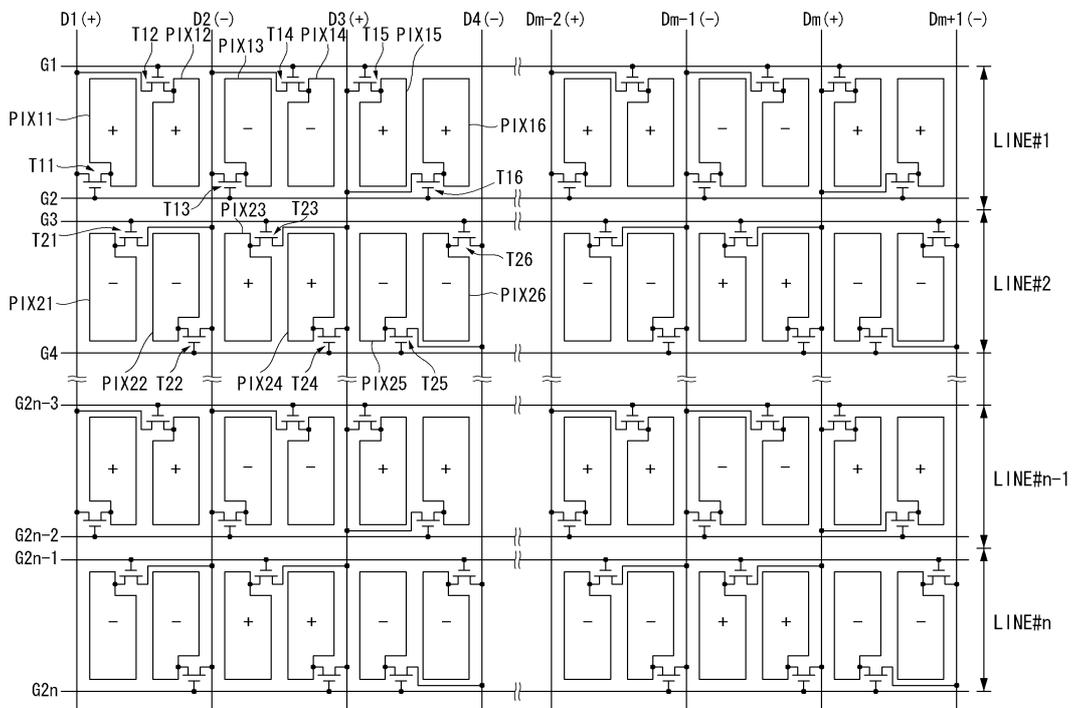
도면7



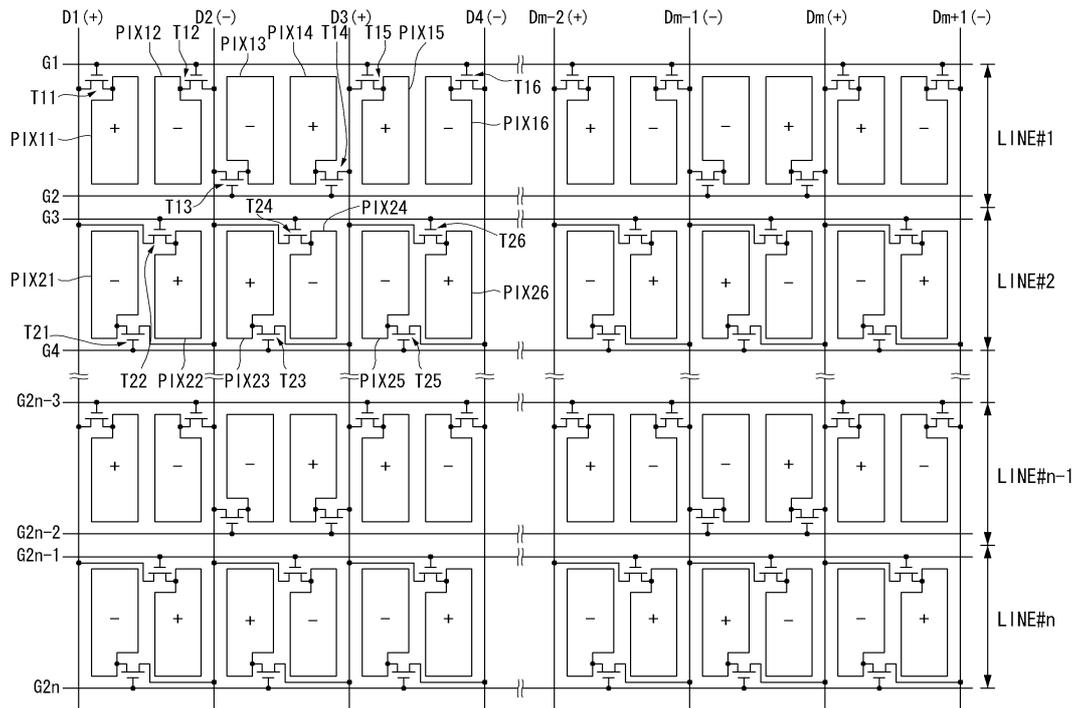
도면8



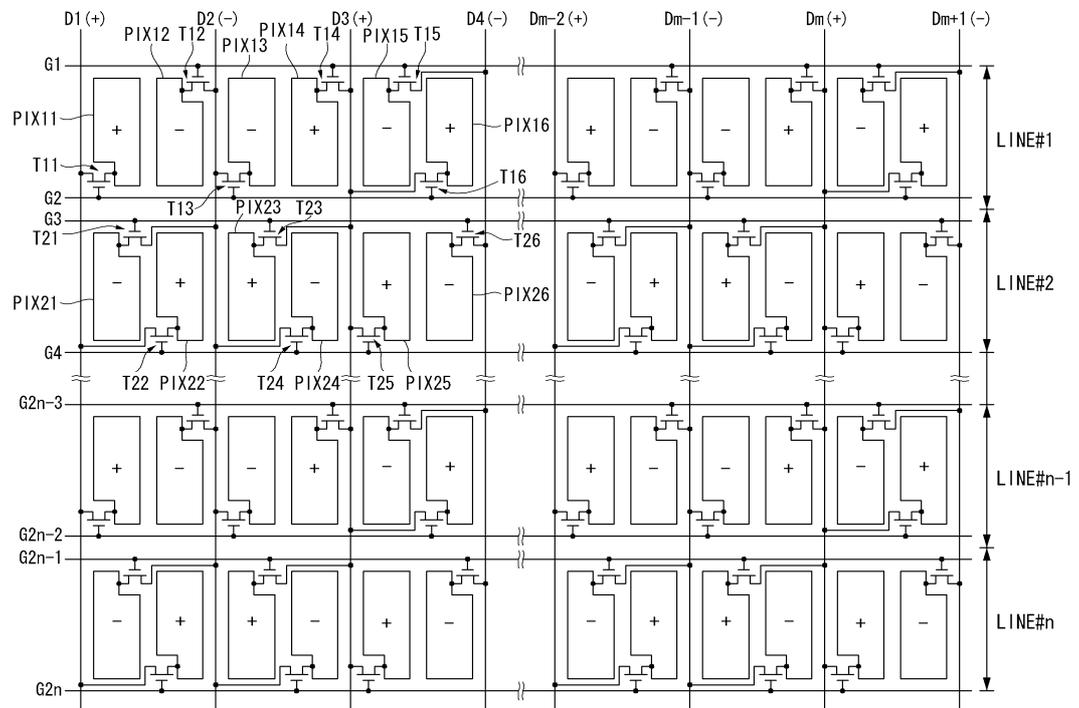
도면9



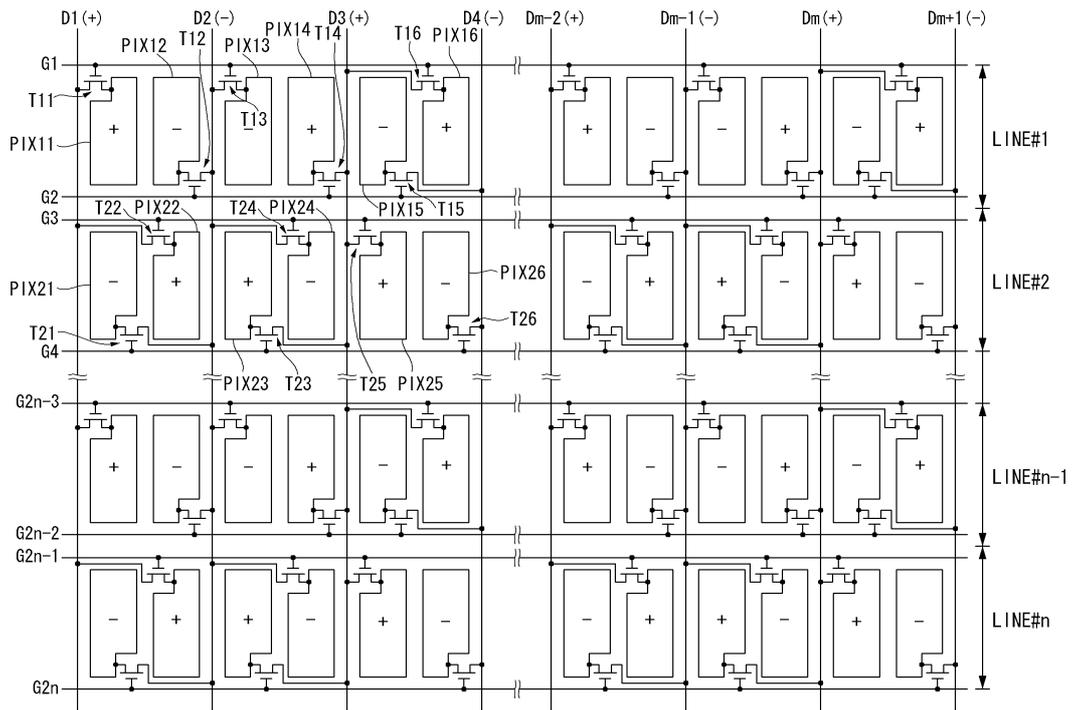
도면12



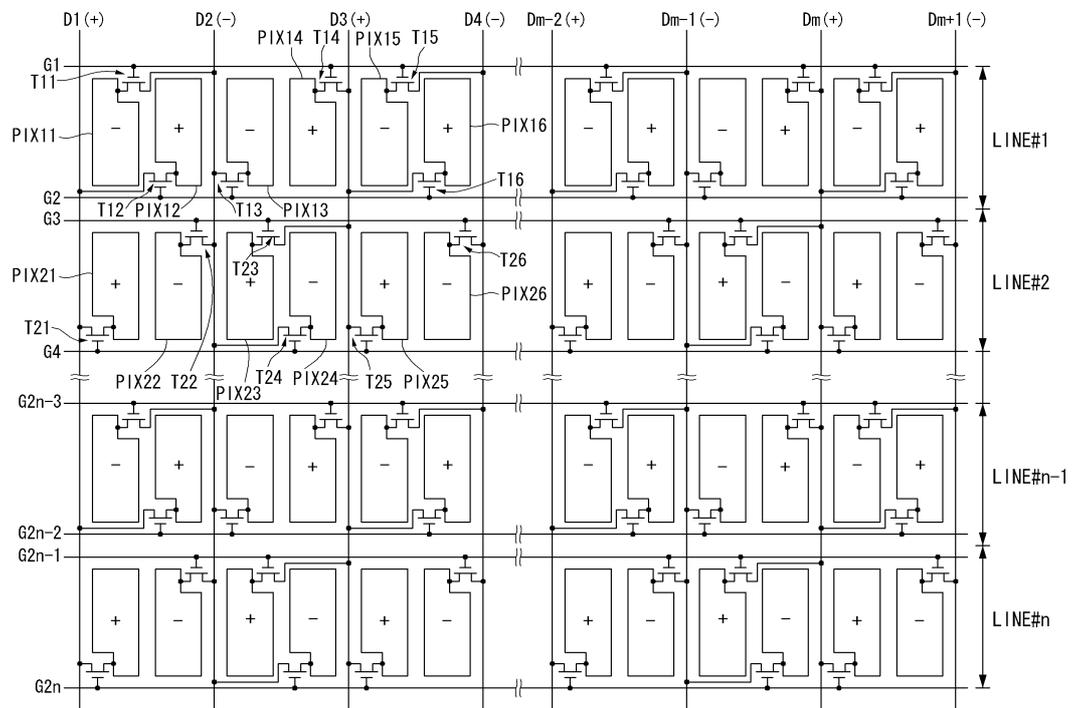
도면13



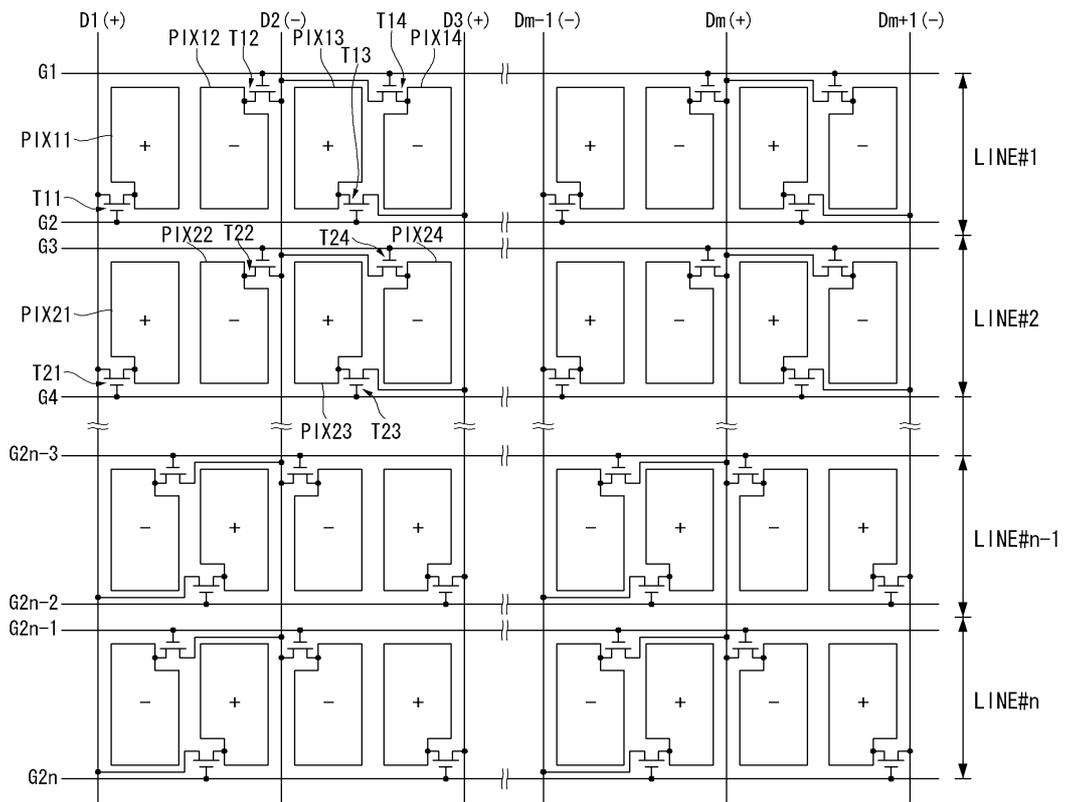
도면14



도면15



도면16



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110062619A	公开(公告)日	2011-06-10
申请号	KR1020090119398	申请日	2009-12-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NAM YOU SUNG 남유성 PARK JUNE HO 박준호 HEO SEUNG HO 허승호 YUN SAI CHANG 윤세창 LEE CHANG DEOK 이창덕 OH DAE SEOK 오대석		
发明人	남유성 박준호 허승호 윤세창 이창덕 오대석		
IPC分类号	G02F1/133 G09G3/36 G02F1/1345		
CPC分类号	G09G3/3607 G09G3/3614 G09G2300/0426 G09G3/3648		
其他公开文献	KR101604140B1		
外部链接	Espacenet		

摘要(译)

用途：提供液晶显示器以提高图像质量和功耗，并通过使用源驱动IC驱动液晶显示面板作为点反转。组成：液晶显示设备包括液晶显示面板，源驱动IC和栅极驱动电路。液晶显示面板包括多条数据线（D1~Dm + 1），与数据线交叉的多条栅极线（G1~G2n），以矩阵形式排列的液晶单元，TFT（T11）~T14，T21~T24），其形成在数据线和栅极线的交叉单元上。源极驱动器在数据线中提供以列反转形式反转极性的数据电压。栅极驱动电路用于连续地向栅极线提供栅极脉冲。

