



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0035125
(43) 공개일자 2010년04월02일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2009-0090645

(22) 출원일자 2009년09월24일

심사청구일자 2009년09월24일

(30) 우선권주장

200810222791.7 2008년09월25일 중국(CN)

(71) 출원인

베이징 보에 오토일렉트로닉스 테크놀로지 컴퍼니 리미티드

중국, 베이징 100176, 비디에이, 지하우안중루 8호

(72) 발명자

한 승우

중국 베이징 100176 비디에이 지하우안중루 8호

(74) 대리인

리엔특특허법인

전체 청구항 수 : 총 9 항

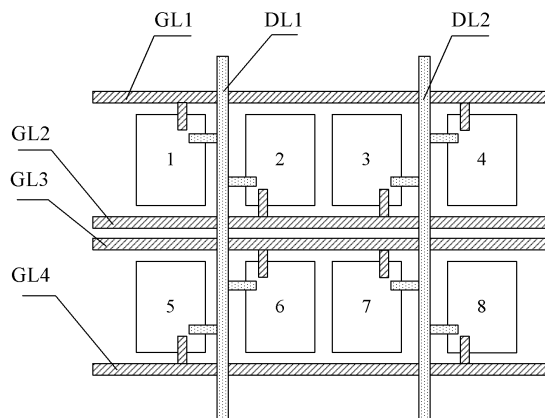
(54) 어레이 기판, 액정 패널 및 액정 디스플레이 장치

(57) 요약

어레이 기판, 액정 패널 및 액정 디스플레이 장치에 관한 것이다.

상기 어레이 기판의 화소 배열 방법에 대해서 DLS방법이 채용되고 점반전의 구동 방법으로 구동할 때, 화소와 게이트 라인, 데이터 라인과의 연결 관계를 변경함으로써 종래기술에 의해 발생하는 열반전이라는 문제점이 해결되어 해당 어레이 기판을 사용한 액정 디스플레이 장치의 표시 질이 향상된다.

대표도 - 도3



특허청구의 범위

청구항 1

구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 갖는 어레이 기판으로서,

가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인,

세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고,

상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고,

상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고,

상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,

상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고,

상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,

상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하는 것을 특징으로 하는 어레이 기판.

청구항 2

제1항에서, 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속하는 것을 특징으로 하는 어레이 기판.

청구항 3

제2항에서, 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속하는 것을 특징으로 하는 어레이 기판.

청구항 4

컬러 필터 기판과 어레이 기판 및 상기 컬러 필터 기판과 상기 어레이 기판 사이에 위치하는 액정을 구비하는 액정 패널로서,

상기 어레이 기판은 구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 가지고,

가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인과,

세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고,

상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고,

상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고,

상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,

상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고,

상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고,
 상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고,
 상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,
 상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 측면과 전기적으로 접속하고,
 상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하는 것을 특징으로 하는 액정 패널.

청구항 5

제4항에서, 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속하는 것을 특징으로 하는 액정 패널.

청구항 6

제5항에서, 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속하는 것을 특징으로 하는 액정 패널.

청구항 7

백라이트와, 액정 패널과, 상기 액정 패널에 제어 신호를 제공하기 위한 집적 회로 기판을 구비하는 액정 디스플레이 장치로서, 상기 액정 패널은 컬러 필터 기판과 어레이 기판 및 상기 컬러 필터 기판과 상기 어레이 기판 사이에 위치하는 액정을 가지고,

상기 어레이 기판은 구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 가지고,

가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인과,
 세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고,

상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고,
 상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고,

상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 측면과 전기적으로 접속하고,
 상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,
 상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고,
 상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고,
 상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고,
 상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고,
 상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고,
 상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 8

제7항에서, 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 9

제8항에서, 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트

라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속하는 것을 특징으로 하는 액정 디스플레이 장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 디스플레이 장치의 분야에 관한 것으로서, 특히 데이터 라인을 공유하는 방안을 채용한 어레이 기판에서 점반전(dot inversion)의 구동 방법을 실현할 수 있는 화소 배열에 관한 것이다.

배경기술

[0002] 액정 디스플레이 장치는, 패널 안에 위치하는 화소 전극과 공공 전극 사이에 형성된 전계에 의해 액정 분자의 배열을 제어하고, 또 광에 대한 액정 분자의 굴절율을 제어함으로써 화면을 표시하는 판디스플레이 장치이다. 액정 디스플레이 장치의 패널은 어레이 기판(array substrate)과 컬러 필터 기판(color filter substrate)으로 이루어지고, 상기 어레이 기판은 가로 방향으로 배열된 게이트 라인과, 세로 방향으로 배열된 데이터 라인으로 이루어지고, 각 화소를 제어하도록 게이트 라인과 데이터 라인의 교차점마다 스위치가 마련되어 있다.

[0003] 어레이 기판의 설계에서 게이트 라인과 데이터 라인에 관한 설계 방안이 많고, 그 중 데이터 라인을 반으로 줄일 수 있는 화소의 배열 방법이 있는데, 즉 데이터 라인 공유(Data line sharing, DLS로 약칭) 방법이다.

[0004] 도 1은 종래의 DLS방법을 채용한 어레이 기판 구조의 개략도이다. 도 1에 도시한 바와 같이, 어레이 기판에 가로 방향으로 배열된 제1 게이트 라인(GL1)과 제2 게이트 라인(GL2)과 제3 게이트 라인(GL3)과 제4 게이트 라인(GL4)이 설치되고, 상기 제1 게이트 라인(GL1)은 각각 제1 화소(1)와 제3 화소(3)와 전기적으로 접속하고, 제2 게이트 라인(GL2)은 각각 제2 화소(2)와 제4 화소(4)와 전기적으로 접속하고, 제3 게이트 라인(GL3)은 각각 제5 화소(5)와 제7 화소(7)와 전기적으로 접속하고, 제4 게이트 라인(GL4)은 각각 제6 화소(6)와 제8 화소(8)와 전기적으로 접속한다.

[0005] 어레이 기판에 세로 방향으로 배열된 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)이 설치되어, 상기 제1 데이터 라인(DL1)의 한쪽은 각각 제1 화소(1)와 제5 화소(5)와 전기적으로 접속하고, 제1 데이터 라인(DL1)의 다른 쪽은 각각 제2 화소(2)와 제6 화소(6)와 전기적으로 접속하고, 제2 데이터 라인(DL2)의 한쪽은 각각 제3 화소(3)와 제7 화소(7)와 전기적으로 접속하고, 제2 데이터 라인(DL2)의 다른쪽은 각각 제4 화소(4)와 제8 화소(8)와 전기적으로 접속한다.

[0006] 통상의 구동 방법에서는, 상기 구조를 가진 어레이 기판에 아무런 문제도 없다. 그러나 통상의 구동 방법은 액정 분자의 제어에 불리하다. 따라서 통상 현재의 액정 디스플레이 장치에 점반전(dot inversion)의 구동 방법이 채용되어, 즉 전계를 형성하는 과정에서 먼저 정방향 전계를 형성하고 다음으로 역방향 전계를 형성한다.

[0007] 도 2는 종래의 어레이 기판에 점반전의 구동 방법이 채용될 때의 화소 극성의 개략도이다. 도 2에 도시한 바와 같이, 제1 게이트 라인(GL1)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 양극 신호를 제공하고 제2 데이터 라인(DL2)은 음극 신호를 제공하는데, 이 때, 제1 화소(1)는 정방향 전계를 형성하고 제3 화소(3)는 역방향 전계를 형성한다.

[0008] 제2 게이트 라인(GL2)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 음극 신호를 제공하고 제2 데이터 라인(DL2)은 양극 신호를 제공하는데, 이 때, 제2 화소(2)는 역방향 전계를 형성하고 제4 화소(4)는 정방향 전계를 형성한다.

[0009] 제3 게이트 라인(GL3)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 양극 신호를 제공하고 제2 데이터 라인(DL2)은 음극 신호를 제공하는데, 이 때, 제5 화소(5)는 정방향 전계를 형성하고 제7 화소(7)는 역방향 전계를 형성한다.

[0010] 제4 게이트 라인(GL4)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 음극 신호를 제공하고 제2 데이터 라인(DL2)은 양극 신호를 제공하는데, 이 때, 제6 화소(6)는 역방향 전계를 형성하고 제8 화소(8)는 정방향 전계를 형성한다.

[0011] 이상으로서 알 수 있듯이, 상기 구조를 가진 종래의 어레이 기관에서 데이터 라인에 종래의 점반전 신호를 입력할 때, 어레이 기관에 1+2 열반전(column inversion)이 형성되어, 즉 액정 패널의 일부 영역에 극성이 비대칭인 현상이 나타나 화질의 저하가 초래된다.

발명의 내용

해결 하고자하는 과제

[0012] 본 발명의 목적은, 어레이 기관, 액정 패널 및 액정 디스플레이 장치를 제공하고, 종래의 DLS방법을 채용한 어레이 기관이 점반전의 구동 방법(dot inversion driving mode)에서 나타나는 문제점을 해결하여 점반전의 구동 방법으로 DLS방법을 채용한 어레이 기관의 표시점의 반전을 실현한다.

과제 해결수단

[0013] 상기 목적을 실현하기 위해 본 발명은 어레이 기관을 제공하였다. 해당 어레이 기관은, 구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 가지고, 가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인과, 세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고, 상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고, 상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고, 상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속한다.

[0014] 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다.

[0015] 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속한다.

[0016] 상기 목적을 실현하기 위해 본 발명은 액정 패널을 더 제공하였다. 해당 액정 패널은, 컬러 필터 기관과 어레이 기관 및 상기 컬러 필터 기관과 상기 어레이 기관 사이에 위치하는 액정을 구비하고, 상기 어레이 기관은 구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 가지고, 가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인과, 세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고, 상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고, 상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고, 상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속한다.

[0017] 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다.

[0018] 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상

기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속한다.

[0019] 상기 목적을 실현하기 위해, 본 발명은 액정 디스플레이 장치를 더 제공하였다. 해당 액정 디스플레이 장치는 백라이트와, 액정 패널과, 액정 패널에 제어 신호를 제공하기 위한 집적 회로 기판을 구비하고, 상기 액정 패널은 컬러 필터 기판과 어레이 기판 및 상기 컬러 필터 기판과 상기 어레이 기판 사이에 위치하는 액정을 가지고, 상기 어레이 기판은 구동 신호를 제공하는 게이트 라인과, 연속적으로 반전된 극성을 갖는 전압 신호를 제공하는 데이터 라인을 가지고, 가로 방향으로 배열된 제1 게이트 라인과 제2 게이트 라인과 제3 게이트 라인과 제4 게이트 라인과, 세로 방향으로 배열된 제1 데이터 라인과 제2 데이터 라인을 구비하고, 상기 제1 게이트 라인과 상기 제2 게이트 라인 사이에 제1 화소와 제2 화소와 제3 화소와 제4 화소가 마련되고, 상기 제3 게이트 라인과 상기 제4 게이트 라인 사이에 제5 화소와 제6 화소와 제7 화소와 제8 화소가 마련되고, 상기 제1 화소는 각각 상기 제1 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제2 화소는 각각 상기 제2 게이트 라인과 상기 제1 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제3 화소는 각각 상기 제2 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제4 화소는 각각 상기 제1 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제5 화소는 각각 상기 제4 게이트 라인과 상기 제1 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제6 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속하고, 상기 제7 화소는 각각 상기 제3 게이트 라인과 상기 제2 데이터 라인의 한쪽과 전기적으로 접속하고, 상기 제8 화소는 각각 상기 제4 게이트 라인과 상기 제2 데이터 라인의 다른 쪽과 전기적으로 접속한다.

[0020] 상기 각 화소는 스위치에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다.

[0021] 상기 스위치는 박막 트랜지스터로서, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소전극과 전기적으로 접속한다.

효 과

[0022] DLS방법을 채용한 종래의 어레이 기판의 데이터 라인에 종래의 점반전 신호를 입력할 때 생기는 1+2 열반전이라는 문제점을 해결하기 위해, 본 발명은 DLS방법을 채용한 어레이 기판에서 각 화소의 접속 방법을 변경하였다. 그로 인해 어레이 기판의 데이터 라인에 종래의 점반전 신호를 입력하더라도 정상적인 점반전 방법으로 표시할 수 있어 화면의 질이 향상된다.

발명의 실시를 위한 구체적인 내용

[0023] 다음은 도면과 실시예에 기초하여 본 발명의 기술안에 대해 더 상세하게 설명하기로 한다.

[0024] 도 3은 본 발명의 DLS방법을 채용한 어레이 기판의 개략도이다. 도 3에 도시한 바와 같이, 어레이 기판은 적어도 구동 신호를 제공하는 게이트 라인(GL)과, 극성 연속 반전의 전압 신호를 제공하는 데이터 라인(DL)을 가진다. 구체적으로는,

[0025] 가로 방향으로 배열된 제1 게이트 라인(GL1)과 제2 게이트 라인(GL2)과 제3 게이트 라인(GL3)과 제4 게이트 라인(GL4)과,

[0026] 세로 방향으로 배열된 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)을 구비하고,

[0027] 상기 제1 게이트 라인(GL1)과 상기 제2 게이트 라인(GL2) 사이에 제1 화소(1)와 제2 화소(2)와 제3 화소(3)와 제4 화소(4)가 순차적으로 설치되고,

[0028] 상기 제3 게이트 라인(GL3)과 상기 제4 게이트 라인(GL4) 사이에 제5 화소(5)와 제6 화소(6)와 제7 화소(7)와 제8 화소(8)가 순차적으로 설치되고,

[0029] 상기 제1 화소(1)는 각각 상기 제1 게이트 라인(GL1)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,

[0030] 상기 제2 화소(2)는 각각 상기 제2 게이트 라인(GL2)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속하고,

[0031] 상기 제3 화소(3)는 각각 상기 제2 게이트 라인(GL2)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하

고,

- [0032] 상기 제4 화소(4)는 각각 상기 제1 게이트 라인(GL1)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속하고,
- [0033] 상기 제5 화소(5)는 각각 상기 제4 게이트 라인(GL4)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,
- [0034] 상기 제6 화소(6)는 각각 상기 제3 게이트 라인(GL3)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속하고,
- [0035] 상기 제7 화소(7)는 각각 상기 제3 게이트 라인(GL3)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하고,
- [0036] 상기 제8 화소(8)는 각각 상기 제4 게이트 라인(GL4)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속한다.
- [0037] 각 화소는 스위치(미도시)에 의해 각각 대응하는 게이트 라인(GL)과, 대응하는 데이터 라인(DL)과 전기적으로 접속한다.
- [0038] 도 4는 본 발명의 어레이 기관에 점반전의 구동 방법이 채용될 때의 화소 극성의 개략도이다. 도 4에 도시한 바와 같이,
- [0039] 제1 게이트 라인(GL1)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 양극 신호를 제공하고 제2 데이터 라인(DL2)은 음극 신호를 제공하고, 이 때 제1 화소(1)는 정방향 전계를 형성하고 제4 화소(4)는 역방향 전계를 형성한다.
- [0040] 제2 게이트 라인(GL2)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 음극 신호를 제공하고 제2 데이터 라인(DL2)은 양극 신호를 제공하는데, 이 때 제2 화소(2)는 역방향 전계를 형성하고 제3 화소(3)는 정방향 전계를 형성한다.
- [0041] 제3 게이트 라인(GL3)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 양극 신호를 제공하고 제2 데이터 라인(DL2)은 음극 신호를 제공하는데, 이 때 제5 화소(5)는 역방향 전계를 형성하고 제8 화소(8)는 정방향 전계를 형성한다.
- [0042] 제4 게이트 라인(GL4)이 구동 신호를 제공할 때, 제1 데이터 라인(DL1)은 음극 신호를 제공하고 제2 데이터 라인(DL2)은 양극 신호를 제공하는데, 이 때 제6 화소(6)는 정방향 전계를 형성하고 제7 화소(7)는 역방향 전계를 형성한다.
- [0043] DLS방법을 채용한 종래의 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력할 때 생기는 1+2 열반전이라는 문제점을 해결하기 위해 본 실시예는 DLS방법을 채용한 어레이 기관에서 각 화소의 접속 방법을 변경하였다. 그로 인해 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력하더라도 정상적인 점반전 방법으로 표시할 수 있어 화면의 질이 향상된다.
- [0044] 본 실시예에서, 각 화소는 박막 트랜지스터에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다. 구체적으로는 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 그 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 그 드레인 전극은 대응하는 상기 화소의 화소 전극과 전기적으로 접속한다.
- [0045] 도 5는 본 발명의 액정 패널 구조의 개략도이다. 도 5에 도시한 바와 같이, 액정 패널은 컬러 필터 기관(CS)과 어레이 기관(AS) 및 상기 컬러 필터 기관(CS)과 상기 어레이 기관(AS) 사이에 위치하는 액정을 구비하고,
- [0046] 상기 어레이 기관(AS)은 구동 신호를 제공하는 게이트 라인과, 극성 연속 반전의 전압 신호를 제공하는 데이터 라인을 가지고,
- [0047] 서로 방향으로 배열된 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)을 구비하고,
- [0048] 상기 제1 게이트 라인(GL1)과 상기 제2 게이트 라인(GL2) 사이에 제1 화소(1)와 제2 화소(2)와 제3 화소(3)와 제4 화소(4)가 순차적으로 설치되고,
- [0049] 상기 제3 게이트 라인(GL3)과 상기 제4 게이트 라인(GL4) 사이에 제5 화소(5)와 제6 화소(6)와 제7 화소(7)와

제8 화소(8)가 순차적으로 설치되고,

- [0050] 상기 제1 화소(1)는 각각 상기 제1 게이트 라인(GL1)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,
- [0051] 상기 제2 화소(2)는 각각 상기 제2 게이트 라인(GL2)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속하고,
- [0052] 상기 제3 화소(3)는 각각 상기 제2 게이트 라인(GL2)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하고,
- [0053] 상기 제4 화소(4)는 각각 상기 제1 게이트 라인(GL1)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속하고,
- [0054] 상기 제5 화소(5)는 각각 상기 제4 게이트 라인(GL4)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,
- [0055] 상기 제6 화소(6)는 각각 상기 제3 게이트 라인(GL3)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속하고,
- [0056] 상기 제7 화소(7)는 각각 상기 제3 게이트 라인(GL3)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하고,
- [0057] 상기 제8 화소(8)는 각각 상기 제4 게이트 라인(GL4)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속한다.
- [0058] 각 화소는 스위치(미도시)에 의해 각각 대응하는 게이트 라인(GL)과, 대응하는 데이터 라인(DL)과 전기적으로 접속한다.
- [0059] 본 실시예의 액정 패널의 구동 원리와 상기 실시예의 어레이 기관의 구동 원리는 동일하기 때문에 그 설명을 생략한다.
- [0060] DLS방법을 채용한 종래의 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력할 때 생기는 1+2 열반전이라는 문제점을 해결하기 위해, 본 실시예는 DLS방법을 채용한 어레이 기관에서 각 화소의 접속 방법을 변경하였다. 그로 인해 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력하더라도 정상적인 점반전 방법으로 표시할 수 있어 화면의 질이 향상된다.
- [0061] 본 실시예에서, 각 화소는 박막 트랜지스터에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다. 구체적으로는, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소의 화소 전극과 전기적으로 접속한다.
- [0062] 도 6은 본 발명의 액정 디스플레이 장치 구조의 개략도이다. 도 7은 도 6의 A-A1의 단면도이다. 도 6,7에 도시한 바와 같이, 액정 디스플레이 장치는 백라이트(BLU)와, 액정 패널과, 액정 패널에 제어 신호를 제공하기 위한 집적 회로 기관(ICB: Integrate Circuit Board)을 구비하고, 상기 액정 패널은 컬러 필터 기관(CS)과 어레이 기관(AS) 및 상기 컬러 필터 기관(CS)과 상기 어레이 기관(AS) 사이에 위치하는 액정을 가지고,
- [0063] 상기 어레이 기관(AS)은 구동 신호를 제공하는 게이트 라인과, 극성 연속 반전의 전압 신호를 제공하는 데이터 라인을 가지고,
- [0064] 세로 방향으로 배열된 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)을 구비하고,
- [0065] 상기 제1 게이트 라인(GL1)과 상기 제2 게이트 라인(GL2) 사이에 제1 화소(1)와 제2 화소(2)와 제3 화소(3)와 제4 화소(4)가 순차적으로 설치되고,
- [0066] 상기 제3 게이트 라인(GL3)과 상기 제4 게이트 라인(GL4) 사이에 제5 화소(5)와 제6 화소(6)와 제7 화소(7)와 제8 화소(8)가 순차적으로 설치되고,
- [0067] 상기 제1 화소(1)는 각각 상기 제1 게이트 라인(GL1)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,
- [0068] 상기 제2 화소(2)는 각각 상기 제2 게이트 라인(GL2)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속

속하고,

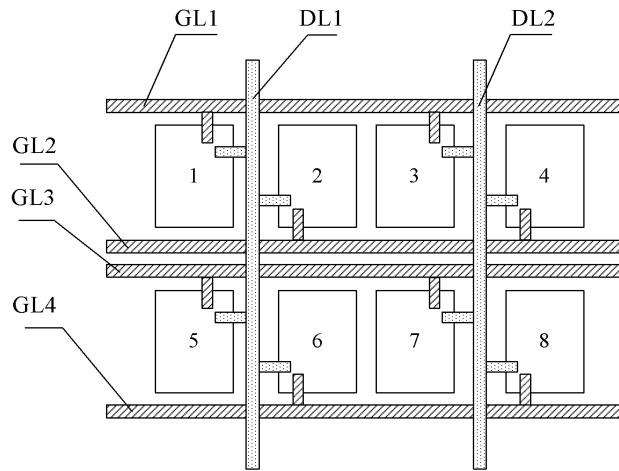
- [0069] 상기 제3 화소(3)는 각각 상기 제2 게이트 라인(GL2)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하고,
- [0070] 상기 제4 화소(4)는 각각 상기 제1 게이트 라인(GL1)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속하고,
- [0071] 상기 제5 화소(5)는 각각 상기 제4 게이트 라인(GL4)과 상기 제1 데이터 라인(DL1)의 한쪽과 전기적으로 접속하고,
- [0072] 상기 제6 화소(6)는 각각 상기 제3 게이트 라인(GL3)과 상기 제1 데이터 라인(DL1)의 다른 쪽과 전기적으로 접속하고,
- [0073] 상기 제7 화소(7)는 각각 상기 제3 게이트 라인(GL3)과 상기 제2 데이터 라인(DL2)의 한쪽과 전기적으로 접속하고,
- [0074] 상기 제8 화소(8)는 각각 상기 제4 게이트 라인(GL4)과 상기 제2 데이터 라인(DL2)의 다른 쪽과 전기적으로 접속한다.
- [0075] 각 화소는 스위치(미도시)에 의해 각각 대응하는 게이트 라인(GL)과, 대응하는 데이터 라인(DL)과 전기적으로 접속한다.
- [0076] 본 실시예의 액정 패널의 구동 원리와 상기 실시예의 어레이 기관의 구동 원리는 같기 때문에 그 설명을 생략한다.
- [0077] DLS방법을 채용한 종래의 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력할 때 생기는 1+2 열반전이라는 문제점을 해결하기 위해, 본 실시예는 DLS방법을 채용한 어레이 기관에서 각 화소의 접속 방법을 변경하였다. 그로 인해 어레이 기관의 데이터 라인에 종래의 점반전 신호를 입력하더라도 정상적인 점반전 방법으로 표시할 수 있어 화면의 질이 향상된다.
- [0078] 본 실시예에서, 각 화소는 박막 트랜지스터에 의해 각각 대응하는 상기 게이트 라인과, 대응하는 상기 데이터 라인과 전기적으로 접속한다. 구체적으로는, 상기 박막 트랜지스터의 게이트 전극은 대응하는 상기 게이트 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 소스 전극은 대응하는 상기 데이터 라인과 전기적으로 접속하고, 상기 박막 트랜지스터의 드레인 전극은 대응하는 상기 화소 전극과 전기적으로 접속한다.
- [0079] 상기 실시예는 모두 본 발명의 구체적인 실시형태로서, 본 발명의 기술적 범위를 한정하지는 않는다. 최량의 실시형태를 참조하여 본 발명을 상세히 설명하였으나, 당업자라면 필요에 따라 다른 재료나 설비 등으로 본 발명을 실현할 수 있다. 즉, 그 정신을 벗어나지 않는 범위내에서 다양한 형태로 실시할 수 있는 것이다.

도면의 간단한 설명

- [0080] 도 1은, 종래의 DLS방법을 채용한 어레이 기관 구조의 개략도이다.
- [0081] 도 2는, 종래의 어레이 기관에 점반전의 구동 방법이 채용될 때의 화소 극성의 개략도이다.
- [0082] 도 3은, 본 발명의 DLS방법을 채용한 어레이 기관의 개략도이다.
- [0083] 도 4는, 본 발명의 어레이 기관에 점반전의 구동 방법이 채용될 때의 화소 극성의 개략도이다.
- [0084] 도 5는, 본 발명의 액정 패널 구조의 개략도이다.
- [0085] 도 6은, 본 발명의 액정 디스플레이 장치 구조의 개략도이다.
- [0086] 도 7은, 도 6의 A-A1의 단면도이다.

도면

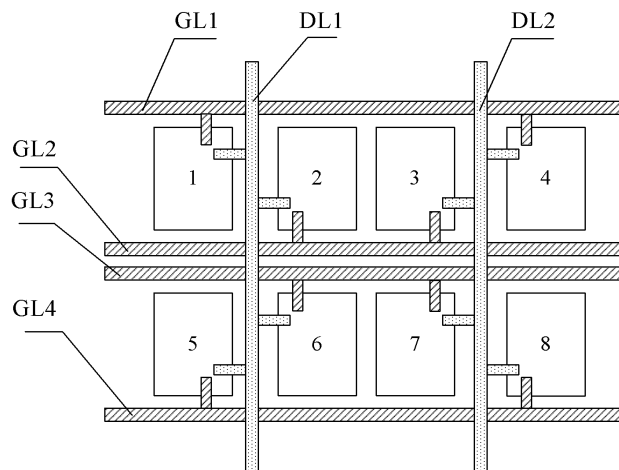
도면1



도면2

+	-	-	+
1	2	3	4
+	-	-	+
5	6	7	8

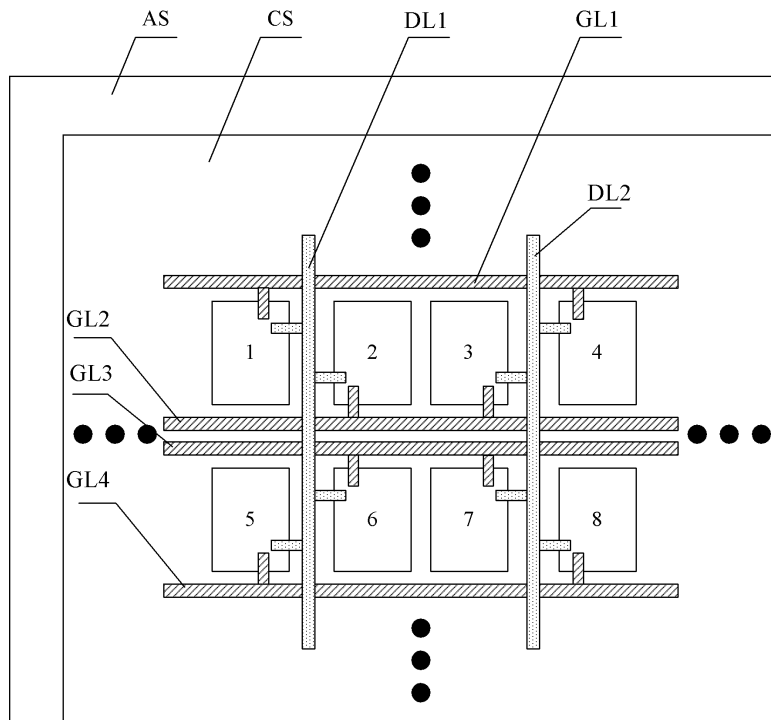
도면3



도면4

+	-	+	-
1	2	3	4
-	+	-	+
5	6	7	8

도면5



도면6

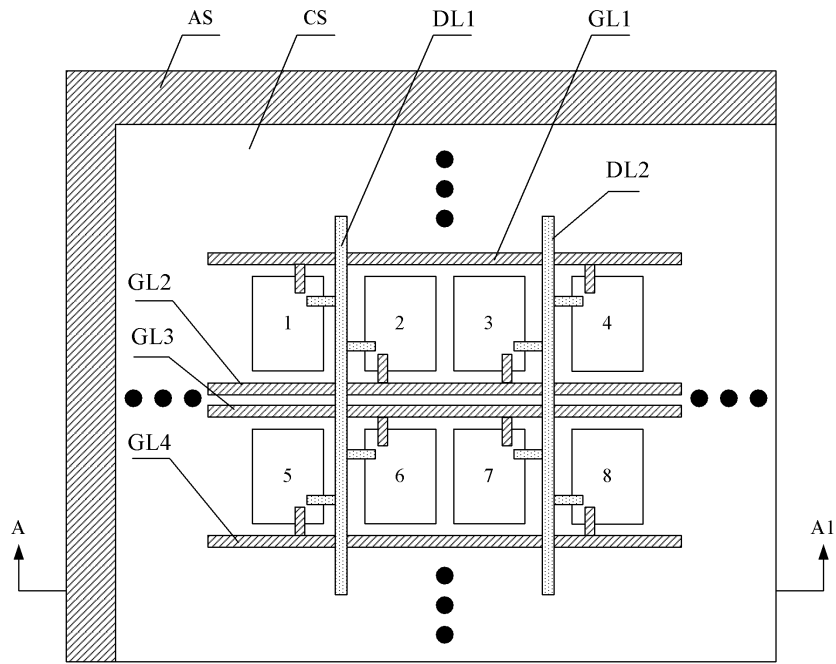
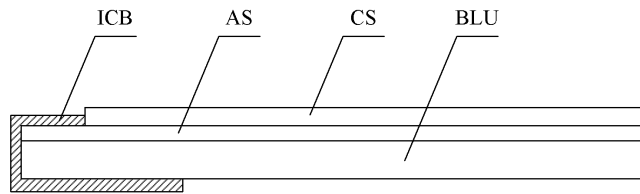


图 6

도면7



专利名称(译)	阵列基板，液晶面板和液晶显示装置		
公开(公告)号	KR1020100035125A	公开(公告)日	2010-04-02
申请号	KR1020090090645	申请日	2009-09-24
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	HAN SEUNG WOO		
发明人	HAN, SEUNG WOO		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G09G2320/0233 G09G2320/0209 G02F1/136286 G09G3/3677 G09G3/3614 G09G2310/0297 G09G3/3648 G09G2300/0426		
优先权	200810222791.7 2008-09-25 CN		
外部链接	Espacenet		

摘要(译)

用途：提供阵列面板，液晶面板和包括其的液晶显示器，以通过点反转方法显示点反转信号，同时通过改变每个像素的连接方法输入阵列面板的数据线。组成：阵列面板包括：使用TFT（薄膜晶体管）电连接到相应的数据线（DL1，DL2）和相应的栅极线（GL1，GL2，GL3，GL4）的像素；TFT的栅极电极与栅极线电连接；TFT的源极电连接到数据线；TFT的漏电极与对应的像素电极电连接。

