



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0109431
(43) 공개일자 2009년10월20일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/1335 (2006.01)

(21) 출원번호 10-2008-0034876

(22) 출원일자 2008년04월15일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김장수

경기 용인시 기흥구 서천동 현대홈타운 104동 2003호

윤재형

서울 서초구 반포1동 717-8호 302호

강수형

경기도 부천시 원미구 중2동 한신아파트 1316동 802호

(74) 대리인

팬코리아특허법인

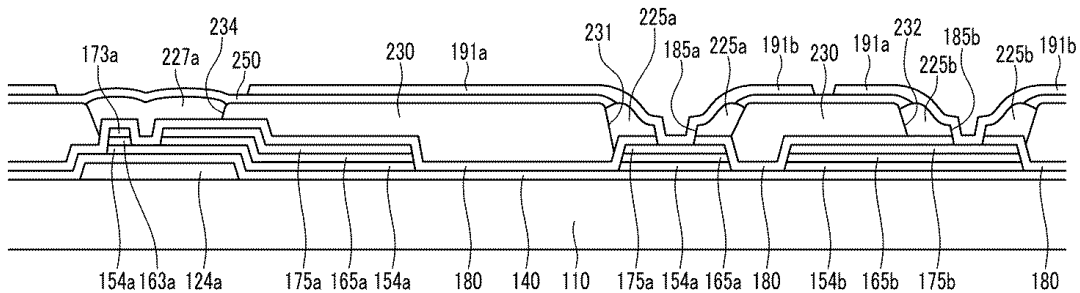
전체 청구항 수 : 총 18 항

(54) 박막 트랜지스터 표시판 및 그 제조 방법

(57) 요약

기관 위에 형성되어 있으며 상기 게이트선과 절연되어 교차하며 제2 방향으로 뻗어있는 데이터선, 제어 단자, 입력 단자 및 출력 단자를 가지며, 게이트선과 상기 데이터선에 각각 제어 단자와 입력 단자가 연결되어 있는 박막 트랜지스터, 박막 트랜지스터 위에 형성되어 있고, 박막 트랜지스터의 출력 단자를 노출하는 개구부를 가지는 복수의 색필터, 색필터가 가지는 개구부 내에 형성되어 있고, 박막 트랜지스터의 출력 단자의 제1 단부의 제1 영역을 노출하며 제1 영역 주변을 둘러싸는 출력 단자 차광부를 포함하는 차광 부재, 차광 부재와 색필터 위에 형성되어 있으며, 출력 단자의 제1 영역과 접촉하는 화소 전극을 포함하는 박막 트랜지스터 표시판을 마련한다.

대표도



특허청구의 범위

청구항 1

기관,

상기 기관 위에 제1 방향으로 뻗어있는 게이트선,

상기 기관 위에 형성되어 있으며 상기 게이트선과 절연되어 교차하며 제2 방향으로 뻗어있는 데이터선,

제어 단자, 입력 단자 및 출력 단자를 가지며, 상기 게이트선과 상기 데이터선에 각각 상기 제어 단자와 상기 입력 단자가 연결되어 있는 박막 트랜지스터,

상기 박막 트랜지스터 위에 형성되어 있고, 상기 박막 트랜지스터의 출력 단자를 노출하는 개구부를 가지는 복수의 색필터,

상기 색필터가 가지는 개구부 내에 형성되어 있고, 상기 박막 트랜지스터의 출력 단자의 제1 단부의 제1 영역을 노출하며 상기 제1 영역 주변을 둘러싸는 출력 단자 차광부를 포함하는 차광 부재,

상기 차광 부재와 상기 색필터 위에 형성되어 있으며, 상기 출력 단자의 상기 제1 영역과 접촉하는 화소 전극을 포함하는 박막 트랜지스터 표시판.

청구항 2

제1항에서,

상기 색필터 및 상기 차광 부재와 상기 화소 전극 사이에 무기 절연 물질로 형성되어 있는 덮개막을 더 포함하는 박막 트랜지스터 표시판.

청구항 3

제2항에서,

상기 색필터 및 상기 차광 부재와 상기 박막 트랜지스터의 사이에 무기 절연 물질로 형성되어 있는 보호막을 더 포함하는 박막 트랜지스터 표시판.

청구항 4

제3항에서,

상기 출력 단자 차광부는 상기 출력 단자의 상기 제1 단부의 경계선을 덮는 박막 트랜지스터 표시판.

청구항 5

제4항에서,

상기 제1 영역의 폭 또는 반지름은 5~25 μm 이고, 상기 출력 단자의 상기 제1 단부의 폭 또는 반지름은 5~35 μm 이며, 상기 출력 단자 차광부의 폭 또는 반지름은 15~60 μm 인 박막 트랜지스터 표시판.

청구항 6

제5항에서,

상기 차광 부재는 상기 데이터선을 따라 연장되어 있는 신호선부를 가지고 있고, 상기 색필터는 상기 신호선부에 의하여 나뉘는 두 영역에서 서로 다른 색깔을 가지는 박막 트랜지스터 표시판.

청구항 7

제6항에서,

상기 제1 방향으로 뻗어 있으며 유지 전극을 가지는 유지 전극선을 더 포함하고,

상기 차광 부재는 상기 신호선부와 함께 상기 유지 전극의 적어도 일부를 둘러싸는 유지 전극 차광부를 포함하는 박막 트랜지스터 표시판.

청구항 8

제7항에서,

상기 차광 부재는 상기 박막 트랜지스터를 덮는 박막 트랜지스터부를 가지는 박막 트랜지스터 표시판.

청구항 9

제1항에서,

상기 출력 단자 차광부는 상기 출력 단자의 상기 제1 단부의 경계선을 덮는 박막 트랜지스터 표시판.

청구항 10

제9항에서,

상기 제1 영역의 폭 또는 반지름은 5~25 μm 이고, 상기 출력 단자의 상기 제1 단부의 폭 또는 반지름은 5~35 μm 이며, 상기 출력 단자 차광부의 폭 또는 반지름은 15~60 μm 인 박막 트랜지스터 표시판.

청구항 11

제1항에서

상기 데이터선은 제1 데이터선과 제2 데이터선을 포함하고,

상기 박막 트랜지스터는 입력 단자가 상기 제1 데이터선과 연결되어 있는 제1 박막 트랜지스터와 입력 단자가 상기 제2 데이터선과 연결되어 있는 제2 박막 트랜지스터를 포함하며,

상기 화소 전극은 상기 제1 박막 트랜지스터의 출력 단자와 연결되어 있는 제1 부화소 전극과 상기 제2 박막 트랜지스터의 출력 단자와 연결되어 있는 제2 부화소 전극을 포함하는 박막 트랜지스터 표시판.

청구항 12

제11항에서

상기 차광 부재의 출력 단자 차광부는 상기 제1 박막 트랜지스터의 출력 단자를 둘러싸는 제1 출력 단자 차광부와 상기 제2 박막 트랜지스터의 출력 단자를 둘러싸는 제2 출력 단자 차광부를 포함하는 박막 트랜지스터 표시판.

청구항 13

제1 방향으로 뻗어 있는 게이트선을 형성하는 단계,

상기 게이트선 위에 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 반도체를 형성하는 단계,

상기 제1 방향과 교차하는 제2 방향으로 뻗어 있는 데이터선과 드레인 전극을 형성하는 단계,

상기 데이터선과 드레인 전극 위에 보호막을 형성하는 단계,

상기 보호막 위에 상기 드레인 전극의 제1 단부를 노출하는 개구부를 가지는 색필터를 형성하는 단계,

상기 색필터가 가지는 개구부 내에 상기 드레인 전극의 제1 단부의 제1 영역을 노출하며 상기 제1 영역의 주변을 둘러싸는 드레인 전극 차광부를 형성하는 단계,

상기 색필터와 상기 드레인 전극 차광부 위에 덮개막을 형성하는 단계,

상기 덮개막과 상기 보호막을 사진 식각하여 상기 드레인 전극의 제1 영역을 드러내는 접촉 구멍을 형성하는 단계,

상기 접촉 구멍을 통해서 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계

를 포함하는 박막 트랜지스터 표시판의 제조 방법.

청구항 14

제13항에서,

상기 덮개막과 상기 보호막을 사진 식각하여 상기 드레인 전극의 제1 영역을 드러내는 접촉 구멍을 형성하는 단계

상기 덮개막 위에 상기 제1 영역과 상기 드레인 전극 차광부 위의 상기 덮개막을 노출하는 감광막 패턴을 형성하는 단계,

상기 감광막 패턴을 식각 마스크로 하여 상기 덮개막을 식각함으로써 상기 드레인 전극 차광부와 상기 제1 영역 위의 상기 보호막을 노출하는 단계,

상기 감광막 패턴과 상기 드레인 전극 차광부를 식각 마스크로 하여 상기 제1 영역 위의 상기 보호막을 식각하는 단계

를 포함하는 박막 트랜지스터 표시판의 제조 방법.

청구항 15

제14항에서,

상기 게이트선을 형성하는 단계에서 유지 전극을 가지는 유지 전극선을 함께 형성하고,

상기 드레인 전극 차광부를 형성하는 단계에서 상기 유지 전극의 적어도 일부를 둘러싸는 유지 전극 차광부를 함께 형성하는 박막 트랜지스터 표시판의 제조 방법.

청구항 16

제14항에서,

상기 드레인 전극 차광부를 형성하는 단계에서 상기 데이터선을 따라 연장되어 있는 신호선 차광부와 상기 박막 트랜지스터를 덮는 박막 트랜지스터 차광부를 함께 형성하는 박막 트랜지스터 표시판의 제조 방법.

청구항 17

제13항에서,

상기 출력 단자 차광부는 상기 출력 단자의 상기 제1 단부의 경계선을 덮도록 형성되는 박막 트랜지스터 표시판의 제조 방법.

청구항 18

제17항에서,

상기 제1 영역의 폭 또는 반지름은 5~25um이고, 상기 출력 단자의 상기 제1 단부의 폭 또는 반지름은 5~35um이며, 상기 출력 단자 차광부의 폭 또는 반지름은 15~60um인 박막 트랜지스터 표시판의 제조 방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 박막 트랜지스터 표시판 및 그 제조 방법에 관한 것이다.

배경기술

<2> 액정 표시 장치(Liquid Crystal Display)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display) 중 하나로서, 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시

장치이다.

<3> 이 액정 표시 장치는 또한 액정층을 투과한 빛을 이용해서 색상을 표시하는 색필터를 포함하며, 이 색필터는 통상 공통 전극이 형성되는 표시판에 위치한다. 이러한 색필터는 통상 적색, 녹색, 청색을 포함하기 때문에, 두 표시판을 결합할 때에 각 화소에 대응하는 색상이 마주보도록 잘 정렬하여야 한다. 그러나, 두 표시판의 정렬 오차를 고려하여 화소 사이의 차광 부재를 넓게 형성해야 하므로 개구부가 좁아지고 이에 따라 개구율이 줄어드는 등의 문제점이 있다.

<4> 이러한 문제를 해소하기 위하여 색필터를 박막 트랜지스터 표시판에 형성하는 방법이 제시되었다. 그런데 색필터를 박막 트랜지스터 표시판에 형성할 경우 화소 전극과 박막 트랜지스터의 드레인 전극을 연결하는 접촉 구멍 부분에서 색필터가 제거되어야 하는데, 이 부분에서 색필터가 완전한 경사를 형성하고, 이 경사부에서 액정의 배향이 비정상적으로 되어 빛샘을 유발하게 된다. 이러한 빛샘을 차단하기 위하여 드레인 전극을 넓게 형성하는데, 이는 개구율을 저하를 가져오게 되다.

발명의 내용

해결 하고자하는 과제

<5> 본 발명은 이 같은 문제점을 해결하기 위해서 창안된 것으로, 색필터가 박막 트랜지스터 표시판에 형성된 구조에서 접촉 구멍 주위의 빛샘을 방지하고, 액정 표시 장치의 개구율을 향상하기 위한 것이다.

과제 해결수단

<6> 이 같은 목적을 달성하기 위해서, 본 발명의 일 실시예에서는 차광 부재가 접촉 구멍이 형성될 부분을 둘러싸도록 한다.

<7> 구체적으로는, 기판, 상기 기판 위에 제1 방향으로 뻗어있는 게이트선, 상기 기판 위에 형성되어 있으며 상기 게이트선과 절연되어 교차하며 제2 방향으로 뻗어있는 데이터선, 제어 단자, 입력 단자 및 출력 단자를 가지며, 상기 게이트선과 상기 데이터선에 각각 상기 제어 단자와 상기 입력 단자가 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터 위에 형성되어 있고, 상기 박막 트랜지스터의 출력 단자를 노출하는 개구부를 가지는 복수의 색필터, 상기 색필터가 가지는 개구부 내에 형성되어 있고, 상기 박막 트랜지스터의 출력 단자의 제1 단부의 제1 영역을 노출하며 상기 제1 영역 주변을 둘러싸는 출력 단자 차광부를 포함하는 차광 부재, 상기 차광 부재와 상기 색필터 위에 형성되어 있으며, 상기 출력 단자의 상기 제1 영역과 접촉하는 화소 전극을 포함하는 박막 트랜지스터 표시판을 마련한다.

<8> 상기 색필터 및 상기 차광 부재와 상기 화소 전극 사이에 무기 절연 물질로 형성되어 있는 덮개막을 더 포함하고, 상기 색필터 및 상기 차광 부재와 상기 박막 트랜지스터의 사이에 무기 절연 물질로 형성되어 있는 보호막을 더 포함할 수 있다.

<9> 상기 출력 단자 차광부는 상기 출력 단자의 상기 제1 단부의 경계선을 덮을 수 있고, 상기 제1 영역의 폭 또는 반지름은 5~25um이고, 상기 출력 단자의 상기 제1 단부의 폭 또는 반지름은 5~35um이며, 상기 출력 단자 차광부의 폭 또는 반지름은 15~60um일 수 있다.

<10> 상기 차광 부재는 상기 데이터선을 따라 연장되어 있는 신호선부를 가지고 있고, 상기 색필터는 상기 신호선부에 의하여 나뉘는 두 영역에서 서로 다른 색깔을 가질 수 있고, 상기 제1 방향으로 뻗어 있으며 유지 전극을 가지는 유지 전극선을 더 포함하고, 상기 차광 부재는 상기 신호선부와 함께 상기 유지 전극의 적어도 일부를 둘러싸는 유지 전극 차광부를 포함할 수 있으며, 상기 차광 부재는 상기 박막 트랜지스터를 덮는 박막 트랜지스터 부를 가질 수 있다.

<11> 상기 데이터선은 제1 데이터선과 제2 데이터선을 포함하고, 상기 박막 트랜지스터는 입력 단자가 상기 제1 데이터선과 연결되어 있는 제1 박막 트랜지스터와 입력 단자가 상기 제2 데이터선과 연결되어 있는 제2 박막 트랜지스터를 포함하며, 상기 화소 전극은 상기 제1 박막 트랜지스터의 출력 단자와 연결되어 있는 제1 부화소 전극과 상기 제2 박막 트랜지스터의 출력 단자와 연결되어 있는 제2 부화소 전극을 포함할 수 있고, 상기 차광 부재의 출력 단자 차광부는 상기 제1 박막 트랜지스터의 출력 단자를 둘러싸는 제1 출력 단자 차광부와 상기 제2 박막 트랜지스터의 출력 단자를 둘러싸는 제2 출력 단자 차광부를 포함할 수 있다.

<12> 이러한 박막 트랜지스터 표시판은 제1 방향으로 뻗어 있는 게이트선을 형성하는 단계, 상기 게이트선 위에 게

트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 반도체를 형성하는 단계, 상기 제1 방향과 교차하는 제2 방향으로 뻗어 있는 데이터선과 드레인 전극을 형성하는 단계, 상기 데이터선과 드레인 전극 위에 보호막을 형성하는 단계, 상기 보호막 위에 상기 드레인 전극의 제1 단부를 노출하는 개구부를 가지는 선크필터를 형성하는 단계, 상기 선크필터가 가지는 개구부 내에 상기 드레인 전극의 제1 단부의 제1 영역을 노출하며 상기 제1 영역의 주변을 둘러싸는 드레인 전극 차광부를 형성하는 단계, 상기 선크필터와 상기 드레인 전극 차광부 위에 덮개막을 형성하는 단계, 상기 덮개막과 상기 보호막을 사진 식각하여 상기 드레인 전극의 제1 영역을 드러내는 접촉 구멍을 형성하는 단계, 상기 접촉 구멍을 통해서 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 방법을 통하여 제조할 수 있다.

- <13> 상기 덮개막과 상기 보호막을 사진 식각하여 상기 드레인 전극의 제1 영역을 드러내는 접촉 구멍을 형성하는 단계는 상기 덮개막 위에 상기 제1 영역과 상기 드레인 전극 차광부 위의 상기 덮개막을 노출하는 감광막 패턴을 형성하는 단계, 상기 감광막 패턴을 식각 마스크로 하여 상기 덮개막을 식각함으로써 상기 드레인 전극 차광부와 상기 제1 영역 위의 상기 보호막을 노출하는 단계, 상기 감광막 패턴과 상기 드레인 전극 차광부를 식각 마스크로 하여 상기 제1 영역 위의 상기 보호막을 식각하는 단계를 포함할 수 있다.
- <14> 상기 게이트선을 형성하는 단계에서 유지 전극을 가지는 유지 전극선을 함께 형성하고, 상기 드레인 전극 차광부를 형성하는 단계에서 상기 유지 전극의 적어도 일부를 둘러싸는 유지 전극 차광부를 함께 형성할 수 있고, 상기 데이터선을 따라 연장되어 있는 신호선 차광부와 상기 박막 트랜지스터를 덮는 박막 트랜지스터 차광부를 함께 형성할 수 있다.
- <15> 상기 출력 단자 차광부는 상기 출력 단자의 상기 제1 단부의 경계선을 덮도록 형성될 수 있고, 상기 제1 영역의 폭 또는 반지름은 5~25um이고, 상기 출력 단자의 상기 제1 단부의 폭 또는 반지름은 5~35um이며, 상기 출력 단자 차광부의 폭 또는 반지름은 15~60um일 수 있다.

효 과

- <16> 본 발명의 실시예에 따르면, 접촉 구멍을 차광 부재가 둘러싸므로써 접촉 구멍 주위의 액정 셀갭이 불균일하게 되는 부분의 면적을 줄일 수 있고, 차광 부재가 접촉 구멍 주위에서 발생하는 빛샘을 차단하기 때문에 드레인 전극의 면적을 좁게 하여 개구율을 향상할 수 있다.
- <17> 또한, 본 발명의 실시예에 따르면, 충분한 유지 용량을 형성하기 위하여 유지 전극 상부에서 선크필터를 제거할 경우에도 유지 전극 주변에 차광 부재를 형성함으로써 액정 셀갭이 불균일하게 되는 부분의 면적을 줄일 수 있고, 차광 부재가 유지 전극 주위에서 발생하는 빛샘을 차단하기 때문에 유지 전극의 면적을 좁게 하여 개구율을 향상할 수 있다.

발명의 실시를 위한 구체적인 내용

- <18> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예에 대하여 첨부한 도면을 참고로 하여 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <19> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 “위에” 있다고 할 때, 이는 다른 부분 “바로 위에” 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 “바로 위에” 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <20> 이하, 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판에 대하여 상세하게 설명한다. 도 1은 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판을 도시한 배치도이고, 도 2 내지 도 4는 각각 도 1의 II-II선, III-III선 및 IV-IV선을 따라 절단한 단면도이다.
- <21> 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판은 투명한 유리 등으로 이루어진 절연 기판(110) 위에 게이트 트선(gate line)(121)과 유지 전극선(storage electrode lines)(131)이 형성되어 있다.
- <22> 게이트선(121)은 가로 방향으로 뻗어 있고, 게이트 신호를 전달한다. 게이트선(121)은 게이트 전극(gate electrode)(124a, 124b)을 이루는 복수의 돌출부와 다른 층 또는 외부 구동 회로와의 연결을 위한 면적이 넓은 끝 부분(129)을 포함한다. 그리고 유지 전극선(131)은 인접한 두 게이트선(121) 사이에 위치해서 게이트선(121)과 평행하게 가로 방향으로 뻗어 있고, 공통 전극에 인가되는 공통 전압(Vcom) 따위의 소정의 전압이 인가

된다. 유지 전극선(131)은 유지 전극(137)을 이루는 돌출부와, 유지 전극의 면적을 키우면서 빗샘을 방지해 주는 가지부(133a, 133b)를 포함한다.

- <23> 게이트선(121)과 유지 전극선(131)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어질 수 있다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 (합금) 상부막 및 알루미늄 (합금) 하부막과 몰리브덴 (합금) 상부막을 들 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 이외에도 다양한 금속과 도전체로 만들어질 수 있다.
- <24> 또한 게이트선(121) 및 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80° 인 것이 바람직하다.
- <25> 게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- <26> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 이루어진 복수의 선행 반도체(151l, 151r)가 형성되어 있다. 선행 반도체(151l, 151r)는 각각 왼쪽과 오른쪽에 위치하는 한 쌍으로 형성되어 있다. 선행 반도체(151l, 151r)는 주로 세로 방향으로 뻗으며, 각각 게이트 전극(124a, 124b)을 향하여 뻗어 나온 돌출부(154a, 154b)를 포함한다.
- <27> 선행 반도체(151l, 151r) 위에는 복수의 선행 및 선행 저항성 접촉 부재(ohmic contact)(161l, 161r, 165a, 165b)가 형성되어 있다. 저항성 접촉 부재(161l, 161r, 165a, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어 질 수 있다. 선행 저항성 접촉 부재(161l, 161r)는 각각 복수의 돌출부(163a, 163b)를 가지고 있으며, 이 돌출부(163a, 163b)와 선행 저항성 접촉 부재(165a, 165b)는 쌍을 이루어 선행 반도체(151l, 151r)의 돌출부(154a, 154b) 위에 배치되어 있다.
- <28> 반도체(151l, 151r)와 저항성 접촉 부재(161l, 161r, 165a, 165b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며, 경사각은 약 30-80° 인 것이 바람직하다.
- <29> 저항성 접촉 부재(161l, 161r, 165a, 165b) 위에는 좌측 및 우측 데이터선(data line)(171l, 171r)과 제1 및 제2 드레인 전극(drain electrode)(175a, 175b)이 형성되어 있다. 여기서, 좌측 데이터선(171l)과 우측 데이터선(171r)의 아래에는 각각 선행 저항성 접촉 부재(161l, 161r) 및 선행 반도체(151l, 151r)가 배치되어 있다.
- <30> 데이터선(171l, 171r)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차한다. 각 데이터선(171l, 171r)은 게이트 전극(124a, 124b)을 향하여 U자형으로 굽은 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(179l, 179r)을 포함한다.
- <31> 드레인 전극(175a, 175b)은 데이터선(171l, 171r)과 각각 분리되어 있으며, 게이트 전극(124a, 124b)을 중심으로 소스 전극(173a, 173b)과 마주한다. 드레인 전극(175a, 175b)은 부화소 전극(191a, 191b)과 연결되는 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 드레인 전극(175a, 175b)의 막대형 끝 부분은 각각 U자형으로 구부러진 소스 전극(173a, 173b)에 의하여 둘러싸여 있다.
- <32> 게이트 전극(124a, 124b), 소스 전극(173a, 173b) 및 드레인 전극(175a, 175b)은 반도체(154a, 154b)와 함께 박막 트랜지스터(thin film transistor)(Qa, Qb)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이의 반도체(154a, 154b)에 형성된다.
- <33> 데이터선(171l, 171r)과 드레인 전극(175a, 175b)은 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 하부막의 삼중막을 들 수 있다. 그러나 데이터선(171l, 171r)과 드레인 전극(175a, 175b)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

- <34> 데이터선(171l, 171r) 및 드레인 전극(175a, 175b)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.
- <35> 데이터선(171l, 171r) 및 드레인 전극(175a, 175b) 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화 규소나 산화 규소 등으로 만들어 질 수 있다.
- <36> 보호막(180) 위에는 색필터(230)가 형성되어 있다. 색필터(230)는 적색, 녹색 및 청색의 색상으로 형성될 수 있다. 색필터(230)는 두 데이터선(171l, 171r) 사이에 세로 방향으로 길게 동일한 색상으로 형성될 수 있고, 이 경우에는 전체적으로 색필터(230)가 녹색, 적색, 청색의 순서로 스트라이프 배열을 이룬다. 여기서 색필터(230)의 높이는 1~3 μ m 정도로 형성할 수 있다. 그러나 색필터(230)의 배치 방법은 각 화소 별로 다른 색상이 되도록 배치하는 방법 등 여러 다양한 방법이 있다.
- <37> 색필터(230)는 드레인 전극(175a, 175b)의 폭이 확장된 끝부분을 드러내는 개구부(231, 232), 유지 전극(137)을 드러내는 개구부(233), 박막 트랜지스터의 채널 주변을 드러내는 개구부(234) 및 좌우 데이터선(171l, 171r)을 드러내는 개구부(235)를 가진다. 여기서, 유지 전극(137)을 드러내는 개구부(233)는 유지 전극(137)과 화소 전극(190) 사이의 거리를 줄여, 유지 전극(137)의 면적을 좁게 하더라도 충분한 유지 용량을 확보할 수 있도록 하기 위하여 형성하는 것으로 때에 따라 형성하지 않을 수도 있다.
- <38> 보호막(180) 위에는 차광 부재(220)가 형성된다. 차광 부재(220)는 색필터(230)의 개구부(231, 232, 233, 234, 235) 내에 형성된다. 따라서, 도 5에 나타난 바와 같이, 차광 부재(220)는 데이터선(171l, 171r) 위에서 세로 방향으로 길게 뻗어 있는 제1 부분(221), 유지 전극선(131)의 상하에 형성되는 제2 부분(223a, 223b), 드레인 전극(175a, 175b)의 폭이 확장된 끝 부분 주위에 위치하는 제3 부분(225a, 225b) 및 박막 트랜지스터(Qa, Qb)의 채널부를 덮는 제4 부분(227a, 227b)을 포함한다.
- <39> 제1 부분(221)은 데이터선(171l, 171r)을 덮고 있으며 데이터선(171l, 171r)을 따라 세로 방향으로 길게 뻗어 있다. 전체로 볼 때, 제1 부분(221)은 스트라이프 모양으로 배치되어서 이웃하는 서로 다른 색상의 색필터(230) 사이를 구분하고 있다. 그리고 제2 부분(223a, 223b)은 유지 전극(137)의 상하에서 유지 전극(137)과 나란하게 가로 방향으로 형성되어서 제1 부분(221) 사이를 연결하고 있다. 제3 부분(225a, 225b)은 드레인 전극(175a, 175b)의 끝 부분 위에 배치되고, 평면에서 보았을 때 드레인 전극(175a, 175b)의 끝 부분을 둘러싸는 울타리 형상을 이루고 있다. 제3 부분(225a, 225b) 모양은 도 1에서와 같이 4각형 링으로 형성하거나 8각형 링, 원형 링 등 다양한 모양으로 형성할 수 있다.
- <40> 이처럼, 제1 부분(221)은 데이터선(171l, 171r)을 따라 세로 방향으로 뻗어 있기 때문에 데이터선(171l, 171r) 주변에서 발생하는 빛샘을 차단한다. 또, 유지 전극(137)에 이웃해서는 제2 부분(223a, 223b)이 형성되어 있어서, 유지 전극(137)을 드러내는 색필터(230)의 개구부(233)로 인해 그 주변에서 액정 셀갭이 불균일하게 되는 부분의 면적을 줄일 수 있고, 차광 부재가 유지 전극 주위에서 발생하는 빛샘을 차단하기 때문에 유지 전극의 면적을 좁게 할 수 있어서 개구율을 향상할 수 있다. 그리고 드레인 전극(175a, 175b)과 화소 전극이 연결되는 접촉 구멍(185a, 185b)이 배치되는 부분에는 제3 부분(225a, 225b)이 형성되어 있기 때문에 접촉 구멍 주위의 액정 셀갭이 불균일하게 되는 부분의 면적을 줄일 수 있고, 차광 부재가 접촉 구멍 주위에서 발생하는 빛샘을 차단하기 때문에 드레인 전극의 면적을 좁게 하여 개구율을 향상할 수 있다.
- <41> 차광 부재(220)는 박막 트랜지스터(Qa, Qb) 위에 배치되어 있는 제4 부분(227a, 227b)을 더 포함한다. 이 제4 부분(227a, 227b)은 빛이 박막 트랜지스터(Qa, Qb)의 채널에 입사되는 것을 방지한다. 도면에서는 제4 부분(227a, 227b)이 제1 부분(221)에서 떨어져 섬형으로 형성되는 것을 예시하고 있으나, 제1 부분(221)과 연결되어 있을 수도 있다.
- <42> 여기서 차광 부재(220)의 높이는 색필터(230)와 거의 동일한 높이로 형성하는 것이 바람직하나, 차광 부재(220)의 높이가 1.5 μ m 이하로 될 경우에는 빛을 차단하는 기능이 저하되어 차광 부재로써의 기능을 잃게 될 수 있으므로 그 이상으로 형성하는 것이 바람직하다. 차광 부재(220)의 폭은 필요에 따라 다양하게 변경 가능하나, 차광 부재(220)이 폭이 너무 좁으면 빛샘이 발생하고, 너무 넓으면 개구율이 저하되므로 적절한 폭으로 형성할 필요가 있다. 차광 부재(220), 특히 제3 부분(225a, 225b)의 폭에 대하여는 뒤에서, 도 6을 참고로 하여, 좀 더 상세하게 설명한다.
- <43> 차광 부재(220)와 색필터(230) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 제2 부분(223a, 223b) 사이의 유지 전극(137)을 덮고 있는 보호막(180) 위에도 형성되어 있다. 덮개막(250)은 차광 부재(220)의 제3 부분(225a, 225b) 위에서 제거되어 있어서, 제3 부분(225a, 225b) 드러나 있다. 따라서, 덮개

막(250)과 보호막(180)이 활성 영역 내에서 서로 접촉하는 것을 방지하고 있다. 덮개막(250)과 보호막(180)이 서로 접촉할 경우, 두 막 사이의 접촉 스트레스로 인해 덮개막(250)이 들뜰 수 있는데, 이를 방지하여 수율을 개선할 수 있다. 덮개막(250)은 산화 규소, 질화 규소 등의 무기 절연 물질 또는 유기 절연 물질로 만들어질 수 있다.

- <44> 덮개막(250)과 보호막(180)에는 데이터선(171l, 171r)의 끝 부분(179l, 179r)을 드러내는 접촉 구멍(contact hole)(182l, 182r)이 형성되어 있고, 보호막(180)에는 드레인 전극(175a, 175b)의 끝 부분을 드러내는 접촉 구멍(185a, 185b)이 형성되어 있다. 그리고, 덮개막(250), 보호막(180) 및 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 접촉 구멍(181)이 형성되어 있다. 접촉 구멍(185a, 185b)은 제3 부분(225a, 225b) 안쪽으로 형성이 되어 있으며, 덮개막(250)과 보호막(180)을 한 번의 사진 식각 공정으로 함께 식각해서 형성된 것이다.
- <45> 덮개막(250) 위에는 제1 및 제2 부화소 전극(subpixel electrode)(191a, 191b)과 접촉 보조 부재(81, 82l, 82r)가 형성되어 있다. 이들은 ITO 또는 IZO 따위의 투명 도전 물질로 형성할 수 있다.
- <46> 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 각각 접촉 구멍(185a, 185b)을 통하여 드레인 전극(175a, 175b)과 물리적, 전기적으로 연결되어 드레인 전극(175a, 175b)으로부터 데이터 전압을 인가 받는다.
- <47> 데이터 전압이 인가된 두 부화소 전극(191a, 191b)은 공통 전극과 함께 전기장을 생성함으로써 액정 분자들의 배열을 결정한다. 이때, 제1 부화소 전극(191a)은 좌측 데이터선(171l)로부터 데이터 전압을 인가받고, 제2 부화소 전극(191b)은 우측 데이터선(171r)로부터 데이터 전압을 인가받으므로 서로 다른 전압을 인가받을 수 있다. 이와 같이, 서로 다른 전압이 인가되면 해당 영역의 액정의 배열 상태도 서로 다르게 된다. 이를 적절히 조절하면 측면에서 보는 화상을 정면에서 보는 화상에 가깝게 만들 수 있다. 즉, 액정 표시 장치의 측면 시인성을 향상할 수 있다. 여기서, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 중 면적이 더 넓은 제1 부화소 전극(191a)에 인가되는 전압의 절대값이 제2 부화소 전극(191b)에 인가되는 전압의 절대값에 비하여 높은 값을 가지는 것이 시인성 향상에 바람직할 수 있다.
- <48> 제1 부화소 전극(191a)은 절개부를 가지며, 이 절개부와 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 간극(94)은 박막 트랜지스터 표시판과 대향하는 표시판(도시하지 않음)에 형성되어 있는 공통 전극(도시하지 않음)의 절개부나 공통 전극 위에 형성되어 있는 유기막 돌기(도시하지 않음)와 함께 전기장의 수평 성분을 유발하여 액정의 배향 동작을 제어하기 위한 수단으로써 사용된다.
- <49> 또한, 부화소 전극(191a, 191b)과 공통 전극은 액정 축전기를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다. 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 유지 축전기는 제1 및 제2 부화소 전극(191a, 191b)과 유지 전극선(131)의 중첩으로 만들어진다. 여기서 유지 전극(137)과 제1 및 제2 부화소 전극(191a, 191b)의 사이에는 색필터(230)가 존재하지 않으므로 유지 축전기의 용량이 증가한다. 만일, 유지 축전기의 용량이 작아도 되는 경우에는, 유지 전극(137) 위에 배치되어 있는 차광 부재(220)의 제2 부분(223a, 223b)은 필요치 않다. 이 경우에는 제1 및 제2 부화소 전극(191a, 191b)과 유지 전극(137)의 사이에도 색필터(230)가 존재하므로 유지 용량이 감소한다. 유지 용량 감소로 인하여 인하여 킥백 전압 증가 등의 문제가 발생할 수 있으나, 이는 박막 트랜지스터의 크기를 작게 하여 게이트 전극과 드레인 전극 사이의 기생 용량을 감소시키거나, 유전율이 큰 액정 물질을 사용하여 액정 용량을 증가시키는 등의 방법으로 해소할 수 있다.
- <50> 하나의 화소 전극(191)을 이루는 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)은 간극(gap)(94)을 사이에 두고 서로 맞물려 있다. 이 같은 화소 전극(191)은 여러 가지 다양한 형태로 형성될 수 있다.
- <51> 그러면, 도 6을 참고로 하여, 차광 부재의 제3 부분(225a, 225b)의 폭(또는 지름)과 드레인 전극 끝부분의 폭(또는 지름)을 접촉 구멍(185a, 185b)이 되는 차광 부재 제거 영역의 폭(또는 지름)과 관련하여 설명한다. 여기서, 지름은 차광 부재의 제3 부분(225a, 225b), 드레인 전극 끝부분 및 차광 부재 제거 영역 중의 적어도 어느 하나가, 도 6에서 점선으로 표시된 바와 같이, 원형으로 형성되는 경우에 적용된다.
- <52> 앞서 설명한 바와 같이, 본 발명의 실시예에 따르면 제3 부분(225a, 225b)을 드레인 전극(175a, 175b) 주변에 형성함으로써 드레인 전극(175a, 175b)의 면적을 줄일 수 있고, 이를 통해 개구율을 향상할 수 있다. 그런데 이러한 효과는 제3 부분(225a, 225b)을 형성하지 않는 경우에 노광 설비의 공정 능력을 고려하여 예비되어야 할 오차 마진과 개구부로 인해 형성되는 색필터 경사면을 고려하지 않아도 되기 때문에 얻어지는 것이다. 제3 부분(225a, 225b)을 형성하지 않는 경우에는 접촉 구멍과 색필터의 개구부 사이에 약 3 μ m 정도의 여유 폭을 두어야 하고, 색필터의 개구부로부터 드레인 전극 끝부분의 변 사이에도 약 6 μ m 정도의 여유 폭을 두어야 한다. 그

러나, 본 발명의 실시예와 같이, 드레인 전극(175a, 175b) 상부에 제3 부분(225a, 225b)을 형성함으로써 드레인 전극(175a, 175b)을 색필터의 개구부와 거의 동일하거나 더 작은 면적으로 형성할 수도 있다. 본 발명의 실시예에서는 노광 설비의 정렬 오차만 고려하여 접촉 구멍(185a, 185b)이 되는 BM 제거 영역의 폭(또는 지름)을 5~25um로 형성할 수 있고, 드레인 전극(175a, 175b)의 폭(또는 지름)은 5~35um로 형성할 수 있으며, 제3 부분(225a, 225b)의 폭(또는 지름)은 15~60um로 형성할 수 있다. 여기서, 차광 부재(220)의 제3 부분(225a, 225b)은 드레인 전극(175a, 175b)보다 조금 더 넓게 형성하여 BM 마진을 두으로써 차광 부재(220)의 제3 부분(225a, 225b)이 드레인 전극(175a, 175b)의 경계선을 덮는 것이 바람직하다.

- <53> 이하, 이처럼 구성되는 박막 트랜지스터 표시판을 제조하는 방법에 대하여 설명한다.
- <54> 도 7 및 도 8은 본 발명의 한 실시예에 따라 박막 트랜지스터 표시판을 제조하는 중간 단계를 보여주는 단면도이다.
- <55> 먼저, 도 7에 도시한 바와 같이, 절연기관(110) 위에 알루미늄-네오디뮴(AlNd), 몰리브덴(Mo) 등의 금속막을 증착하고, 사진 식각하여 게이트 전극(124a, 124b)과 끝 부분(129)을 포함하는 게이트선(121), 가지부(133a, 133b)와 유지 전극(137)을 포함하는 유지 전극선(131)을 형성한다.
- <56> 다음으로, 게이트선(121) 및 유지 전극선(131) 위에 게이트 절연막(140)을 형성한 후에 반도체층, 저항성 접촉층, 데이터용 금속층, 감광막을 차례로 적층하고, 감광막에 대하여 하프톤 마스크를 사용하여 사진 공정을 진행함으로써 위치에 따라 두께가 다른 감광막 패턴을 형성한다. 이때, 감광막 패턴은 데이터선(171l, 171r) 및 드레인 전극(175a, 175b)이 형성될 부분에 대응하는 부분은 그 두께가 두껍고, 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이에 대응하는 부분은 두께가 얇다. 이러한 감광막 패턴을 마스크로 하여 데이터용 금속층, 저항성 접촉층 및 반도체층을 식각하여 예비 데이터선, 예비 저항성 접촉 부재 및 반도체(151l, 151r)를 형성하고, 감광막 패턴을 애싱하여 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이에 대응하는 얇은 부분을 제거한다. 애싱된 감광막 패턴을 마스크로 하여 노출된 예비 데이터선과 예비 저항성 접촉 부재를 식각함으로써 데이터선(171l, 171r)과 드레인 전극(175a, 175b) 및 그 아래에 저항성 접촉 부재(161l, 161r, 165a, 165b)를 완성한다.
- <57> 다음, 데이터선(171l, 171r)과 드레인 전극(175a, 175b) 위에 보호막(180)을 형성한다.
- <58> 다음으로, 안료를 포함하는 감광제를 도포하고, 노광 및 현상하는 과정을 반복하여 개구부(231, 232, 233, 234, 235)를 가지는 색필터(230)를 형성한다.
- <59> 다음으로, 검은색 안료가 분산되어 있는 감광제를 도포, 노광 및 현상하여 색필터(230)의 개구부(231, 232, 233, 234, 235) 내에 제1 부분(221), 제2 부분(223a, 223b), 제3 부분(225a, 225b) 및 제4 부분(227a, 227b)을 포함하는 차광 부재(220)를 형성한다. 차광 부재(220)를 감광성이 없는 유기 물질로 형성하는 경우에는 사진 식각 방법을 사용하여 패턴닝한다.
- <60> 다음, 색필터(230)와 차광 부재(220) 위에 덮개막(250)을 형성한다.
- <61> 이어서 도 8에 도시한 것처럼, 덮개막(250) 위에 차광 부재(220)의 제3 부분(225a, 225b) 상부의 덮개막(250)을 노출하는 감광막 패턴(PR)을 형성하고, 덮개막(250)과 보호막(180)을 차례로 사진 식각해서 제3 부분(225a, 225b)이 둘러싸고 있는 부분에 접촉 구멍(185a, 185b)을 형성한다. 이 때, 제3 부분(225a, 225b) 위의 덮개막(250)도 제거되어 덮개막(250)과 보호막(180)이 접촉하는 것이 방지된다.
- <62> 다음, 덮개막(250) 위에 제1 및 제2 부화소 전극(191a, 191b)과 접촉 보조 부재(81, 82l, 82r)를 형성한다.
- <63> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

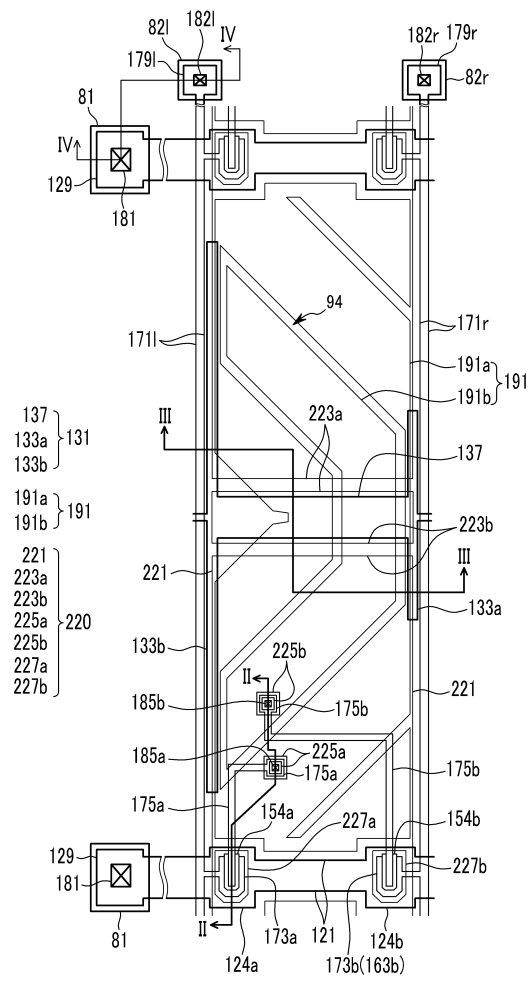
도면의 간단한 설명

- <64> 도 1은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 도시한 배치도이고,
- <65> 도 2는 도 1의 II-II선을 따라 절단한 단면도이고,
- <66> 도 3은 도 1의 III-III선을 따라 절단한 단면도이고,

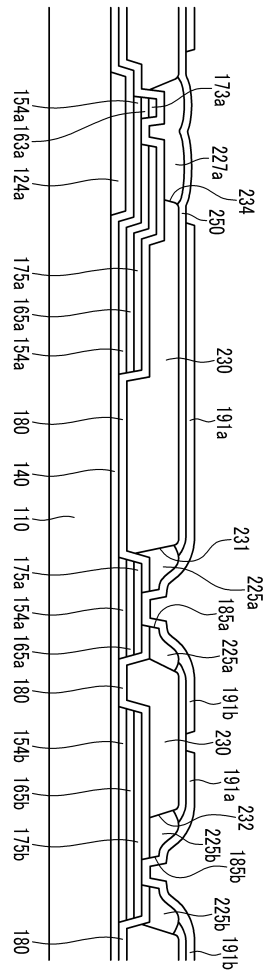
- <67> 도 4는 도 2의 IV-IV선 을 따라 절단한 단면도이고,
- <68> 도 5는 도 1의 박막 트랜지스터 표시판에서 차광 부재만을 나타낸 배치도이고,
- <69> 도 6은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판에서 드레인 전극의 한쪽 단부를 확대하여 나타낸 배치도이고,
- <70> 도 7 및 도 8은 본 발명의 한 실시예에 따라 박막 트랜지스터 표시판을 제조하는 중간 단계를 보여주는 단면도이다.
- <71> <도면 부호의 설명>
- | | | |
|------|--------------------|-----------------------------------|
| <72> | 94: 간극 | 110: 기판 |
| <73> | 121: 게이트선 | 124a, 124b: 게이트 전극 |
| <74> | 131: 유지 전극선 | 180: 보호막 |
| <75> | 137: 유지 전극 | 140: 게이트 절연막 |
| <76> | 154a, 154b: 반도체 | 163a, 165a, 163b, 165b: 저항성 접촉 부재 |
| <77> | 171l, 171r: 데이터선 | 173a, 173b: 소스 전극 |
| <78> | 175a, 175b: 드레인 전극 | 250: 덮개막 |
| <79> | 220: 차광 부재 | 230: 색필터 |

도면

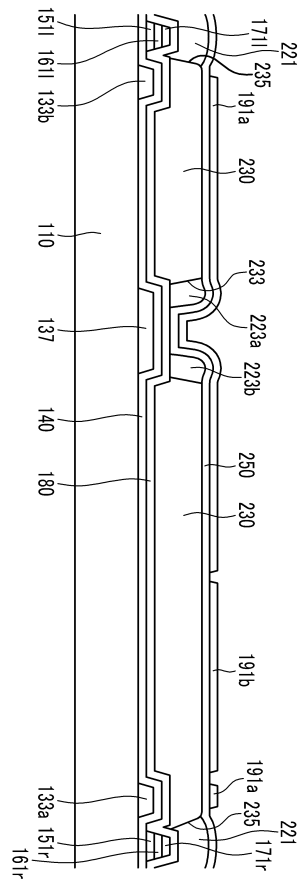
도면1



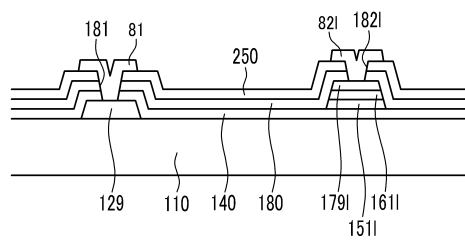
도면2



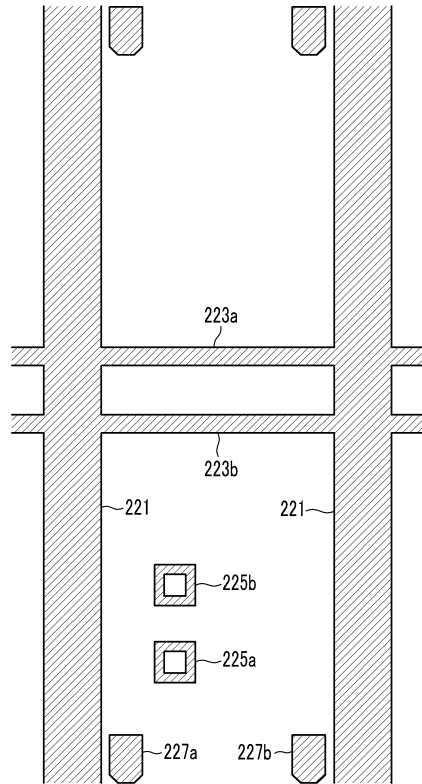
도면3



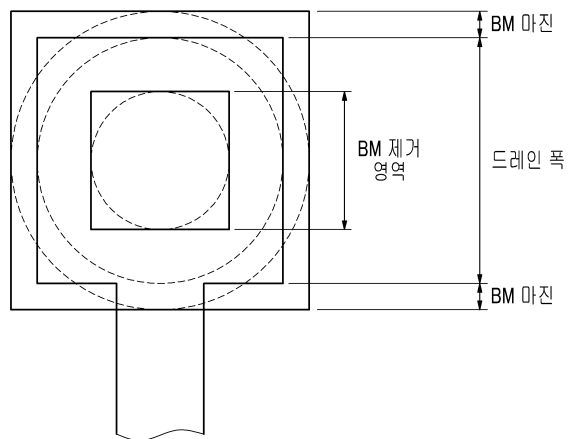
도면4



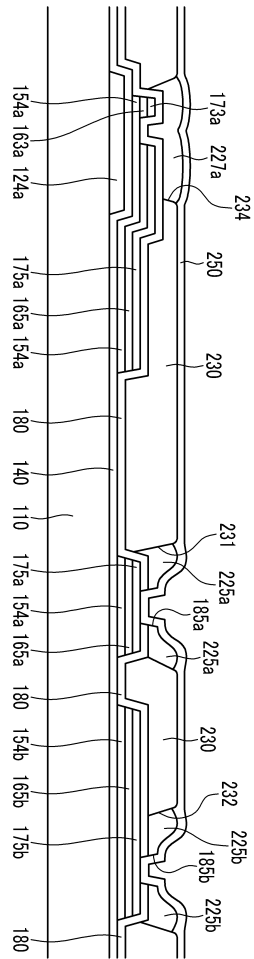
도면5



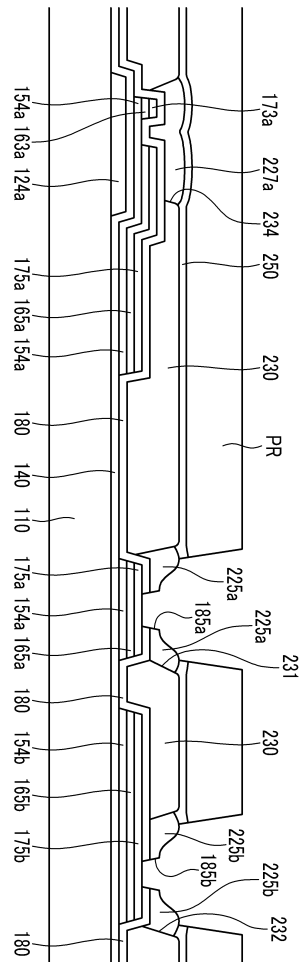
도면6



도면7



도면8



专利名称(译)	薄膜晶体管显示面板及其制造方法		
公开(公告)号	KR1020090109431A	公开(公告)日	2009-10-20
申请号	KR1020080034876	申请日	2008-04-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JANG SOO 김장수 YOUN JAE HYOUNG 윤재형 KANG SU HYOUNG 강수형		
发明人	김장수 윤재형 강수형		
IPC分类号	G02F1/136 G02F1/1335		
CPC分类号	H01L27/1214 G02F1/136209 H01L27/1248		
其他公开文献	KR101423970B1		
外部链接	Espacenet		

摘要(译)

一种薄膜晶体管，具有数据线，控制端子，输入端子和输出端子，形成在基板上并沿与栅极线交叉的第二方向延伸，同时彼此绝缘并具有连接到栅极线和数据线的控制端子和输入端子，多个滤色器，形成在薄膜晶体管上，具有暴露薄膜晶体管的输出端的开口；薄膜晶体管的输出端的第一端的第一区；一种光屏蔽构件，包括围绕第一区域的输出端子屏蔽部分，以及形成在光屏蔽构件和滤色器上并与输出端子的第一区域接触的像素电极。

