

(56) 선행기술조사문헌

KR1020110077645 A*

KR1020070117820 A*

KR1020080048721 A*

KR1020060088242 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관 상에 게이트 절연막을 사이에 두고 서로 교차하여 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과;

상기 게이트 배선과 나란하게 이격되어 형성된 공통배선과;

상기 각 화소영역에 상기 게이트 배선과 데이터 배선과 연결되며 형성된 박막트랜지스터(Tr)와;

상기 박막트랜지스터(Tr)와 상기 데이터 배선 위로 전면에 형성된 보호층과;

상기 보호층 상부로 상기 화소영역 내에 상기 박막트랜지스터(Tr)와 연결되며 상기 데이터 배선과 나란하게 서로 이격하며 형성된 다수의 화소전극과, 상기 다수의 화소전극과 서로 교대하며 나란하게 형성된 다수의 중앙부 공통전극을 포함하며,

상기 각 화소영역 내에 서로 이웃한 상기 화소전극과 중앙부 공통전극 사이의 이격영역에 대응하는 상기 보호층에는 상기 기관층으로 오목한 홈이 구비되고,

상기 홈은 상기 중앙부 공통전극과 상기 화소전극의 인접하는 가장자리로부터 상기 이격영역의 중앙부로 갈수록 깊이가 증가하는 형태를 가지며,

상기 박막트랜지스터를 덮는 보호층 상에는 상기 다수의 화소전극과 상기 다수의 중앙부 공통전극이 형성되지 않고, 상기 박막트랜지스터를 덮는 상기 보호층은 평탄한 표면을 갖는 것이 특징인 횡전계형 액정표시장치용 어레이 기관.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 홈은 그 단면 형태가 반원 또는 반타원 형태인 것이 특징인 횡전계형 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 보호층은 상기 홈이 형성된 부분을 제외한 부분은 평탄한 표면을 이루는 것이 특징인 횡전계형 액정표시장치용 어레이 기관.

청구항 5

제 1 항에 있어서,

상기 기관 상에는 상기 공통배선과 연결되며 상기 데이터 배선과 나란하게 상기 각 화소영역의 최외각에 형성된 최외각 공통전극이 구비되며,

상기 보호층 상부에는 각 화소영역 내에 상기 다수의 중앙부 공통전극의 일끝단을 연결시키는 보조공통패턴과, 상기 다수의 화소전극의 일끝단을 연결시키는 보조화소패턴이 형성된 것이 특징인 횡전계형 액정표시장치용 어

레이 기판.

청구항 6

제 5 항에 있어서,

상기 보호층 상부에는 상기 데이터 배선에 대응하여 상기 중앙부 공통전극을 이루는 동일한 물질로 이루어지며 상기 보조공통패턴과 연결된 도전패턴이 형성된 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 7

제 5 항에 있어서,

상기 데이터 배선과 상기 화소전극과 최외각 및 중앙부 공통전극은 각 화소영역의 중앙부를 기준으로 대칭적으로 꺾인 구조를 이룸으로써 각 화소영역이 이중 도메인을 이루는 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 8

제 5 항에 있어서,

상기 보호층에는 상기 박막트랜지스터(Tr)의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 최외각 공통전극의 일끝단을 노출시키는 공통 콘택홀이 구비되며,

상기 보조화소패턴은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 보조공통패턴은 상기 공통 콘택홀을 통해 상기 최외각 공통전극과 접촉하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 9

제 5 항에 있어서,

상기 공통배선과 상기 최외각 공통전극 및 상기 게이트 배선은 동일한 층에 동일한 금속 물질로 형성되며,

상기 다수의 중앙부 공통전극과 상기 다수의 화소전극과 상기 보조공통패턴과 상기 보조화소패턴은 동일한 층에 동일한 물질로 형성된 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 10

제 5 항에 있어서,

상기 각 화소영역에는 상기 기판상에 상기 최외각 공통전극과 연결된 제 1 스토리지 전극과, 상기 게이트 절연막 상에 상기 제 1 스토리지 전극과 중첩하며 형성된 제 2 스토리지 전극이 형성되며, 상기 중첩하는 상기 제 1, 2 스토리지 전극 및 이들 두 전극 사이에 개재된 상기 게이트 절연막은 스토리지 커패시터를 이루는 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 11

제 1 항에 있어서,

상기 보호층은 2 μ m 내지 3 μ m의 두께를 가지며,

상기 홈은 그 깊이가 $0.2\mu\text{m}$ 내지 $1\mu\text{m}$ 인 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 12

기판 상에 일방향으로 연장하며 서로 이격하는 게이트 배선 및 공통배선을 형성하는 단계와;

상기 게이트 배선 및 공통배선을 덮으며 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 위로 상기 게이트 배선과 교차하여 화소영역을 정의하는 데이터 배선을 형성하고, 동시에 상기 화소영역 내에 상기 게이트 배선과 상기 데이터 배선과 연결된 박막트랜지스터(Tr)를 형성하는 단계와;

상기 박막트랜지스터(Tr)와 데이터 배선 위로 평탄한 표면을 갖는 보호층을 형성하는 단계와;

상기 보호층 위로 상기 화소영역 내에 상기 박막트랜지스터(Tr)와 연결되며 상기 데이터 배선과 나란하게 서로 이격하며 다수의 화소전극과, 상기 다수의 화소전극과 서로 교대하며 나란하게 이격하는 다수의 중앙부 공통전극을 형성하는 단계를 포함하며,

상기 다수의 화소전극과 중앙부 공통전극을 형성하기 이전에 상기 평탄한 표면을 갖는 보호층을 패터닝함으로써 상기 각 화소영역 내에 서로 이웃한 상기 화소전극과 중앙부 공통전극 사이의 이격영역에 대응하여 상기 보호층 표면에 상기 기판측으로 오목한 홈을 형성하는 단계를 포함하고,

상기 홈은 상기 중앙부 공통전극과 상기 화소전극의 인접하는 가장자리로부터 상기 이격영역의 중앙부로 갈수록 깊이가 증가하는 형태를 가지며,

상기 박막트랜지스터를 덮는 보호층 상에는 상기 다수의 화소전극과 상기 다수의 중앙부 공통전극이 형성되지 않고, 상기 박막트랜지스터를 덮는 상기 보호층은 평탄한 표면을 갖는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 13

제 12 항에 있어서,

상기 공통배선과 게이트 배선을 형성하는 단계는, 상기 화소영역의 최외각부에 상기 공통배선과 연결되며 상기 데이터 배선과 나란하게 최외각 공통전극과, 상기 최외각 공통전극과 연결된 제 1 스토리지 전극을 형성하는 단계를 포함하며,

상기 데이터 배선과 박막트랜지스터(Tr)를 형성하는 단계는, 상기 게이트 절연막 상에 상기 제 1 스토리지 전극과 중첩하며 제 2 스토리지 전극을 형성하는 단계를 포함하며,

상기 중앙부 공통전극과 화소전극을 형성하는 단계는, 상기 보호층 위로 상기 각 화소영역 내에 상기 다수의 중앙부 공통전극의 일끝단을 연결시키는 보조공통패턴과, 상기 다수의 화소전극의 일끝단을 연결시키는 보조화소패턴을 형성하는 단계를 포함하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 14

제 13 항에 있어서,

상기 보조공통패턴과 보조화소패턴을 형성하는 단계는, 상기 보호층 상부에 상기 데이터 배선에 대응하여 상기 보조공통패턴과 연결된 도전패턴을 형성하는 단계를 포함하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 15

제 13 항에 있어서,

상기 데이터 배선과 상기 화소전극과 최외각 및 중앙부 공통전극은 각 화소영역의 중앙부를 기준으로 대칭적으로 꺾인 구조를 이루도록 형성하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 16

제 13 항에 있어서,

상기 홈을 형성하는 단계는, 상기 박막트랜지스터(Tr)의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 최외각 공통전극의 일끝단을 노출시키는 공통 콘택홀을 형성하는 단계를 포함하며,

상기 보조화소패턴은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 보조공통패턴은 상기 공통 콘택홀을 통해 상기 최외각 공통전극과 접촉하도록 형성하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 17

제 16 항에 있어서,

상기 홈을 형성하는 단계는,

상기 평탄한 보호층 위로 투과영역과 차단영역 및 다수의 슬릿을 포함하는 반투과영역을 갖는 노광 마스크를 위치시키고, 상기 보호층에 대해 노광을 실시하는 단계와;

상기 노광된 보호층을 현상하는 단계

를 포함하며, 상기 드레인 콘택홀과 공통콘택홀에 대응하여 상기 차단영역을 위치시키고, 상기 반투과영역은 상기 중앙부 공통전극과 화소전극의 이격영역에 위치시키며, 상기 반투과영역에 구비되는 다수의 슬릿은 상기 각 이격영역에 대응하여 상기 이격영역의 중앙부에서 상기 중앙부 공통전극과 화소전극이 위치하는 부분으로 갈수록 조밀한 구성을 갖도록 배치된 상태에서 상기 노광을 진행하는 것이 특징인 횡전계형 액정표시장치용 어레이 기판의 제조방법.

청구항 18

기판 상에 게이트 절연막을 사이에 두고 서로 교차하여 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과;

상기 게이트 배선과 나란하게 이격되어 형성된 공통배선과;

상기 각 화소영역에 상기 게이트 배선과 데이터 배선과 연결되며 형성된 박막트랜지스터(Tr)와;

상기 박막트랜지스터(Tr)가 구비된 상기 기판의 전면을 덮으며 상기 기판측으로 오목한 홈과 상기 홈 사이에 평탄부를 갖는 보호층과;

상기 박막트랜지스터(Tr)와 연결되며 상기 보호층의 평탄부 상에 위치하는 화소전극과;

상기 보호층의 평탄부 상에 위치하고 상기 화소전극과 교대로 배치된 공통전극을 포함하며,

상기 화소전극과 상기 공통전극은 상기 평탄부에만 형성되어 전체적으로 상기 기판으로부터 동일한 높이를 가지며,

상기 박막트랜지스터를 덮는 보호층 상에는 상기 다수의 화소전극과 상기 다수의 중앙부 공통전극이 형성되지 않고, 상기 박막트랜지스터를 덮는 상기 보호층은 평탄한 표면을 갖는 횡전계형 액정표시장치용 어레이 기판.

청구항 19

제 18 항에 있어서,

상기 홈은 상기 공통전극과 상기 화소전극의 인접하는 가장자리로부터 중앙으로 갈수록 깊이가 증가하는 형태를

갖는 횡전계형 액정표시장치용 어레이 기판.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치(liquid crystal display device)에 관한 것으로, 특히, 각 화소영역 내에서 이웃한 공통전극과 화소전극 사이에 발생하는 전계가 위치별로 균일한 전계 밀도를 가짐으로써 투과효율을 향상시킬 수 있는 횡전계형 액정표시장치용 어레이 기판 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

[0003] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 현재에는 박막트랜지스터(Tr)와 상기 박막트랜지스터(Tr)에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

[0005] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 상기 두 기판 사이에 개재된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상하로 걸리는 전기장에 의해 액정을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.

[0006] 그러나, 상하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다.

[0007] 따라서, 상기의 단점을 극복하기 위해 시야각 특성이 우수한 횡전계형 액정표시장치가 제안되었다.

[0008] 이하, 도 1을 참조하여 일반적인 횡전계형 액정표시장치에 관하여 상세히 설명한다.

[0009] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.

[0010] 도시한 바와 같이, 컬러필터 기판인 상부기판(9)과 어레이 기판인 하부기판(10)이 서로 이격되어 대향하고 있으며, 이 상부 및 하부기판(9, 10)사이에는 액정층(11)이 개재되어 있다.

[0011] 상기 하부기판(10)상에는 공통전극(17)과 화소전극(30)이 동일 평면상에 형성되어 있으며, 이때, 상기 액정층(11)은 상기 공통전극(17)과 화소전극(30)에 의한 수평전계(L)에 의해 작동된다.

[0012] 도 2a와 2b는 일반적인 횡전계형 액정표시장치의 온(on), 오프(off) 상태의 동작을 각각 도시한 단면도이다.

[0013] 우선, 전압이 인가된 온(on)상태에서의 액정의 배열상태를 도시한 도 2a를 참조하면, 상기 공통전극(17) 및 화소전극(30)과 대응하는 위치의 액정(11a)의 상변이는 없지만 공통전극(17)과 화소전극(30)사이 구간에 위치한 액정(11b)은 이 공통전극(17)과 화소전극(30)사이에서 전압이 인가됨으로써 형성되는 수평전계(L)에 의하여, 상기 수평전계(L)와 같은 방향으로 배열하게 된다. 즉, 상기 횡전계형 액정표시장치는 액정(11a, 11b)이 수평전계에 의해 동작하므로, 시야각이 넓어지는 특성을 띠게 된다.

[0014] 그러므로, 상기 횡전계형 액정표시장치를 정면에서 보았을 때, 상/하/좌/우방향으로 약 80~89도 방향에서도 반전현상 없이 가시할 수 있다.

[0015] 다음, 도 2b를 참조하면, 상기 액정표시장치에 전압이 인가되지 않은 오프(off)상태이므로 상기 공통전극(17)과 화소전극(30) 간에 수평전계가 형성되지 않으므로 액정(11a, 11b)의 배열 상태가 변하지 않는다.

[0016] 도 3은 종래의 일반적인 횡전계형 액정표시장치용 기판에 있어 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도이며, 도 4는 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 단면도이다.

[0017] 도시한 바와 같이, 종래의 일반적인 횡전계형 액정표시장치용 어레이 기판(40)은 소정간격 이격되어 평행하게 제 1 방향으로 연장하는 다수의 게이트 배선(43)과, 상기 다수의 각 게이트 배선(43)과 인접하여 이격하며 평행

하게 연장하는 공통배선(47)이 구비되고 있다. 이때, 상기 각 화소영역(P)에는 상기 공통배선(47)에서 분기하여 상기 데이터 배선(60)과 나란하게 연장하는 형태로서 다수의 공통전극(49a, 49b)이 일정간격 이격하며 구비되고 있다.

[0018] 또한, 상기 게이트 배선(43)과 공통배선(47) 및 공통전극(49a, 49b) 위로 전면에 게이트 절연막(50)이 구비되고 있으며, 상기 게이트 절연막(50) 위로 상기 게이트 배선(43)과 교차하여 다수의 화소영역(P)을 정의하며 다수의 데이터 배선(60)이 구성되어 있다.

[0019] 그리고, 상기 각 화소영역(P)에 있어 상기 게이트 배선(43)과 데이터 배선(60)의 교차지점에는 게이트 전극(45)과 반도체층(미도시)과 소스 및 드레인 전극(53, 55)으로 구성되는 박막트랜지스터(Tr)가 형성되어 있다. 이때, 상기 소스 전극(53)은 상기 데이터 배선(60)에서 분기하고 있으며, 상기 게이트 전극(45)은 상기 게이트 배선(43)의 일부분으로 이루어지고 있다.

[0020] 또한, 상기 박막트랜지스터(Tr)와 상기 데이터 배선(60) 위로 형성되며 상기 박막트랜지스터(Tr)의 드레인 전극(53)을 노출시키는 드레인 콘택홀(67)을 갖는 보호층(65)이 구비되고 있으며, 상기 보호층(68) 위로는 각 화소영역(P)에는 상기 드레인 콘택홀(67)을 통해 상기 드레인 전극(55)과 전기적으로 연결되며 상기 다수의 공통전극(49a, 49b)과 나란하게 이격하며 교대하는 다수의 화소전극(70a, 70b)이 형성되어 있다.

[0021] 하지만, 이러한 구성을 갖는 종래의 횡전계형 액정표시장치용 어레이 기판(40)은, 상기 공통전극(49a, 49b)과 화소전극(60a, 60b)이 게이트 절연막(50)과 보호층(65)을 사이에 두고 형성되어 있으므로 서로 이웃한 상기 공통전극(49a, 49b)과 화소전극(60a, 60b) 사이에 형성되는 횡전계는 상기 공통전극(49a, 49b)과 화소전극(60a, 60b)의 기판(40)면으로부터의 높이 차이와, 이들 각 전극에 게이트 절연막(50)과 보호층(65)의 형성 유무 차이에 의해 서로 이웃한 이들 두 전극 사이에 발생하는 횡전계는 위치별로 그 세기가 달라지며 특히 상기 게이트 절연막(50)과 보호층(65)에 의해 상기 화소전극(60a, 60b)과 공통전극(49a, 49b) 간에 발생하는 횡전계의 세기가 저하됨으로써 구동 전압을 높게 형성해야 하는 문제가 있다.

발명의 내용

해결하려는 과제

[0022] 본 발명은 이러한 종래의 횡전계형 액정표시장치의 문제점을 해결하기 위해 안출된 것으로, 서로 이웃한 공통전극과 화소전극에 의해 발생하는 횡전계의 세기를 증가시킴으로써 구동전압을 낮출 수 있으며, 나아가 서로 이웃한 공통전극과 화소전극 사이에 발생하는 횡전계가 위치별로 균일한 세기를 가짐으로써 투과율을 향상시킬 수 있는 횡전계형 액정표시장치용 어레이 기판을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

[0023] 진술한 바와 같은 목적을 달성하기 위한 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판은, 기판 상에 게이트 절연막을 사이에 두고 서로 교차하여 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선과 나란하게 이격되어 형성된 공통배선과; 상기 각 화소영역에 상기 게이트 배선과 데이터 배선과 연결되며 형성된 박막트랜지스터(Tr)와; 상기 박막트랜지스터(Tr)와 상기 데이터 배선 위로 전면에 형성된 보호층과; 상기 보호층 상부로 상기 화소영역 내에 상기 박막트랜지스터(Tr)와 연결되며 상기 데이터 배선과 나란하게 서로 이격하며 형성된 다수의 화소전극과, 상기 다수의 화소전극과 서로 교대하며 나란하게 형성된 다수의 중앙부 공통전극을 포함하며, 상기 각 화소영역 내에 서로 이웃한 상기 화소전극과 중앙부 공통전극 사이의 이격영역에 대응하는 상기 보호층에는 상기 기판측으로 오목한 홈이 구비된 것이 특징이다.

[0024] 이때, 상기 홈은 상기 중앙부 공통전극과 화소전극과 인접하는 가장자리로부터 상기 이격영역의 중앙부로 갈수록 점진적으로 깊이 깊어지는 형태를 이루며, 상기 홈은 그 단면 형태가 반원 또는 반타원 형태인 것이 특징이다.

[0025] 또한, 상기 보호층은 상기 홈이 형성된 부분을 제외한 부분은 평탄한 표면을 이루는 것이 특징이다.

[0026] 또한, 상기 기판 상에는 상기 공통배선과 연결되며 상기 데이터 배선과 나란하게 상기 각 화소영역의 최외각에 형성된 최외각 공통전극이 구비되며, 상기 보호층 상부에는 각 화소영역 내에 상기 다수의 중앙부 공통전극의

일끝단을 연결시키는 보조공통패턴과, 상기 다수의 화소전극의 일끝단을 연결시키는 보조화소패턴이 형성되며, 상기 보호층 상부에는 상기 데이터 배선에 대응하여 상기 중앙부 공통전극을 이루는 동일한 물질로 이루어지며 상기 보조공통패턴과 연결된 도전패턴이 형성된 것이 특징이다.

- [0027] 또한, 상기 데이터 배선과 상기 화소전극과 최외각 및 중앙부 공통전극은 각 화소영역의 중앙부를 기준으로 대칭적으로 꺾인 구조를 이룸으로써 각 화소영역이 이중 도메인을 이루는 것이 특징이다.
- [0028] 그리고, 상기 보호층에는 상기 박막트랜지스터(Tr)의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 최외각 공통전극의 일끝단을 노출시키는 공통 콘택홀이 구비되며, 상기 보조화소패턴은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 보조공통패턴은 상기 공통 콘택홀을 통해 상기 최외각 공통전극과 접촉하는 것이 특징이다.
- [0029] 또한, 상기 공통배선과 상기 최외각 공통전극 및 상기 게이트 배선은 동일한 층에 동일한 금속 물질로 형성되며, 상기 다수의 중앙부 공통전극과 상기 다수의 화소전극과 상기 보조공통패턴과 상기 보조화소패턴은 동일한 층에 동일한 물질로 형성된 것이 특징이다.
- [0030] 그리고, 상기 각 화소영역에는 상기 기판상에 상기 최외각 공통전극과 연결된 제 1 스토리지 전극과, 상기 게이트 절연막 상에 상기 제 1 스토리지 전극과 중첩하며 형성된 제 2 스토리지 전극이 형성되며, 상기 중첩하는 상기 제 1, 2 스토리지 전극 및 이들 두 전극 사이에 개재된 상기 게이트 절연막은 스토리지 커패시터를 이루는 것이 특징이다.
- [0031] 또한, 상기 보호층은 $2\mu\text{m}$ 내지 $3\mu\text{m}$ 의 두께를 가지며, 상기 홈은 그 깊이가 $0.2\mu\text{m}$ 내지 $1\mu\text{m}$ 인 것이 특징이다.
- [0032] 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판의 제조방법은, 기판 상에 일방향으로 연장하며 서로 이격하는 게이트 배선 및 공통배선을 형성하는 단계와; 상기 게이트 배선 및 공통배선을 덮으며 전면에서 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 위로 상기 게이트 배선과 교차하여 화소영역을 정의하는 데이터 배선을 형성하고, 동시에 상기 화소영역 내에 상기 게이트 배선과 상기 데이터 배선과 연결된 박막트랜지스터(Tr)를 형성하는 단계와; 상기 박막트랜지스터(Tr)와 데이터 배선 위로 평탄한 표면을 갖는 보호층을 형성하는 단계와; 상기 보호층 위로 상기 화소영역 내에 상기 박막트랜지스터(Tr)와 연결되며 상기 데이터 배선과 나란하게 서로 이격하며 다수의 화소전극과, 상기 다수의 화소전극과 서로 교대하며 나란하게 이격하는 다수의 중앙부 공통전극을 형성하는 단계를 포함하며, 상기 다수의 화소전극과 중앙부 공통전극을 형성하기 이전에 상기 평탄한 표면을 갖는 보호층을 패터닝함으로써 상기 각 화소영역 내에 서로 이웃한 상기 화소전극과 중앙부 공통전극 사이의 이격영역에 대응하여 상기 보호층 표면에 상기 기판측으로 오목한 홈을 형성하는 단계를 포함하는 것이 특징이다.
- [0033] 또한, 상기 공통배선과 게이트 배선을 형성하는 단계는, 상기 화소영역의 최외각부에 상기 공통배선과 연결되며 상기 데이터 배선과 나란하게 최외각 공통전극과, 상기 최외각 공통전극과 연결된 제 1 스토리지 전극을 형성하는 단계를 포함하며, 상기 데이터 배선과 박막트랜지스터(Tr)를 형성하는 단계는, 상기 게이트 절연막 상에 상기 제 1 스토리지 전극과 중첩하며 제 2 스토리지 전극을 형성하는 단계를 포함하며, 상기 중앙부 공통전극과 화소전극을 형성하는 단계는, 상기 보호층 위로 상기 각 화소영역 내에 상기 다수의 중앙부 공통전극의 일끝단을 연결시키는 보조공통패턴과, 상기 다수의 화소전극의 일끝단을 연결시키는 보조화소패턴을 형성하는 단계를 포함한다.
- [0034] 이때, 상기 보조공통패턴과 보조화소패턴을 형성하는 단계는, 상기 보호층 상부에 상기 데이터 배선에 대응하여 상기 보조공통패턴과 연결된 도전패턴을 형성하는 단계를 포함하는 것이 특징이다.
- [0035] 그리고, 상기 데이터 배선과 상기 화소전극과 최외각 및 중앙부 공통전극은 각 화소영역의 중앙부를 기준으로 대칭적으로 꺾인 구조를 이루도록 형성하는 것이 특징이다.
- [0036] 또한, 상기 홈을 형성하는 단계는, 상기 박막트랜지스터(Tr)의 드레인 전극을 노출시키는 드레인 콘택홀과, 상기 최외각 공통전극의 일끝단을 노출시키는 공통 콘택홀을 형성하는 단계를 포함하며, 상기 보조화소패턴은 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며, 상기 보조공통패턴은 상기 공통 콘택홀을 통해 상기 최외각 공통전극과 접촉하도록 형성하는 것이 특징이며, 이때, 상기 홈을 형성하는 단계는, 상기 평탄한 보호층 위로 투과영역과 차단영역 및 다수의 슬릿을 포함하는 반투과영역을 갖는 노광 마스크를 위치시키고, 상기 보호층에 대해 노광을 실시하는 단계와; 상기 노광된 보호층을 현상하는 단계를 포함하며, 상기 드레인 콘택홀과 공

통콘택홀에 대응하여 상기 차단영역을 위치시키고, 상기 반투과영역은 상기 중앙부 공통전극과 화소전극의 이격 영역에 위치시키며, 상기 반투과영역에 구비되는 다수의 슬릿은 상기 각 이격영역에 대응하여 상기 이격영역의 중앙부에서 상기 중앙부 공통전극과 화소전극이 위치하는 부분으로 갈수록 조밀한 구성을 갖도록 배치된 상태에서 상기 노광을 진행하는 것이 특징이다.

발명의 효과

[0037] 본 발명에 따른 횡전계형 액정표시장치용 어레이 기판은, 각 화소영역 내에서 평행하게 서로 교대하도록 구성되는 공통전극과 화소전극이 모두 보호층 상에 형성됨과 동시에 상기 서로 이격하는 공통전극과 화소전극 사이에 위치하는 보호층의 표면이 기판면 쪽으로 오목한 형태를 이루도록 하여 서로 이웃하는 공통전극과 화소전극 사이의 이격간격에 형성되는 횡전계가 균일한 세기를 갖도록 함으로써 완벽한 횡전계를 구현시킬 수 있으므로 액정분자의 제어력이 상승하여 표시품질을 향상시키는 효과가 있다.

[0038] 또한, 데이터 배선과 이와 나란하게 형성되는 공통전극과 화소전극이 각 화소영역 내에서 상하로 꺾여 선대칭 구조를 이루도록 형성되어 이중 도메인을 형성함으로써 시야각 변화에 따른 색차를 억제하는 효과가 있다.

도면의 간단한 설명

- [0039] 도 1은 일반적인 횡전계형 액정표시장치의 일부를 개략적으로 도시한 단면도.
- 도 2a, 2b는 일반적인 횡전계형 액정표시장치의 온(on), 오프(off) 상태의 동작을 각각 도시한 단면도.
- 도 3은 종래의 일반적인 횡전계형 액정표시장치용 어레이 기판에 있어, 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도.
- 도 4는 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 단면도.
- 도 5는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 기판에 있어, 박막트랜지스터(Tr)를 포함하는 하나의 화소영역을 도시한 평면도.
- 도 6은 도 5를 절단선 VI-VI를 따라 절단한 부분에 대한 단면도.
- 도 7은 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.
- 도 8은 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 하나의 화소영역 내의 서로 이웃한 중앙부 공통전극과 화소영역 사이의 이격영역을 통과한 빛의 투과율을 나타낸 그래프.
- 도 9는 비교예로서 홈이 구비되지 않은 평탄한 표면을 갖는 보호층을 구비한 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 하나의 화소영역 내의 서로 이웃한 중앙부 공통전극과 화소영역 사이의 이격영역을 통과한 빛의 투과율을 나타낸 그래프.
- 도 10a 내지 10e는 도 5를 절단선 VI-VI를 따라 절단한 부분에 대한 제조 단계별 공정 단면도.
- 도 11a 내지 11e는 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 제조 단계별 공정 단면도.

발명을 실시하기 위한 구체적인 내용

- [0040] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0041] 도 5는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 기판에 있어, 박막트랜지스터(Tr)를 포함하는 하나의 화소영역을 도시한 평면도이다.
- [0042] 우선, 도시한 바와같이, 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판은, 베이스를 이루는 투명한 기판(101) 상에 서로 중첩으로 연장되어 교차함으로서 다수의 화소영역(P)을 정의하는 다수의 데이터 배선(130)과 게이트 배선(103)이 형성되어 있다.
- [0043] 또한, 각 화소영역(P)을 관통하며 상기 게이트 배선(103)과 이격하며 공통배선(110)이 형성되어 있다.
- [0044] 또한, 상기 각 화소영역(P)에 있어 상기 게이트 배선(103)과 데이터 배선(130)의 교차하는 부근에는 이들 게이트

트 및 데이터 배선(103, 130)과 연결된 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있다. 이때, 상기 박막트랜지스터(Tr)는 게이트 전극(106), 게이트 절연막(미도시), 반도체층(미도시)과 서로 이격하는 소스 및 드레인 전극(133, 136)으로 구성되고 있다.

[0045] 그리고, 상기 박막트랜지스터(Tr)와 상기 데이터 배선(130) 위로 상기 박막트랜지스터(Tr)의 드레인 전극(136) 더욱 정확히는 상기 드레인 전극(136)과 연결된 제 2 스토리지 전극(139)을 노출시키는 드레인 콘택홀(149)과 상기 최외각 공통전극(116)을 노출시키는 공통 콘택홀(151)을 갖는 보호층(미도시)이 형성되고 있다.

[0046] 이때, 이러한 보호층(미도시)의 표면은 이의 상부에 구비된 중앙부 공통전극(165)과 화소전극(162) 사이에 위치하는 부분은 상기 기관(101) 면을 향하여 오목한 형태를 이루는 것이 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)에 있어 가장 큰 특징적인 구성 중 하나가 되고 있다. 이러한 구성은 단면 구성을 통해 더욱 잘 나타나므로 추후 단면 구성 통해 상세히 설명한다.

[0047] 한편, 상기 각 화소영역(P) 내부에는 상기 공통배선(110)이 형성된 층에 상기 공통배선(110)에서 분기한 형태로서 상기 데이터 배선(130)과 나란하게 최외각 공통전극(116)이 형성되고 있으며, 상기 보호층(미도시) 상부에는 상기 공통 콘택홀(151)을 통해 상기 최외각 공통전극(116)과 접촉하는 보조공통패턴(164)이 형성되어 있으며, 상기 보조공통패턴(164)에서 분기하여 상기 최외각 공통전극(116)과 나란하게 다수의 중앙부 공통전극(165)이 형성되어 있다.

[0048] 또한, 각 화소영역(P) 내부에는 상기 드레인 콘택홀(149)을 통해 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 연결되는 보조화소패턴(161)이 상기 공통배선(110)과 나란하게 형성되어 있으며, 상기 보조화소패턴(161)에서 분기하여 다수의 화소전극(162)이 형성되어 있다.

[0049] 이때, 도면에서는 상기 최외각 및 중앙부 공통전극(116, 165)과 화소전극(162)은 각 화소영역(P)의 중앙부에 위치한 상기 게이트 배선(103)과 나란한 가상의 기준선을 기준으로 대칭적으로 소정의 각도를 가지며 꺾여진 구성을 이룸을 일례로 보이고 있지만, 상기 공통전극(116, 165)과 화소전극(162)이 각 화소영역(P) 내에서 반드시 상하로 대칭적으로 꺾인 구성을 이룰 필요는 없으며, 이 경우 상기 다수의 화소전극(162)과 공통전극(116, 165)은 직선의 바(bar) 형태를 갖도록 형성될 수도 있다.

[0050] 한편, 상기 다수의 공통전극(116, 165)과 화소전극(162)이 각 화소영역(P)에서 상하로 대칭적으로 꺾인 구성을 이루는 경우, 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 각 화소영역(P)의 중앙부를 기준으로 이의 상부와 하부는 상기 공통전극(116, 165)과 화소전극(162)의 방향을 달리하게 됨으로써 각 화소영역(P) 내에 서로 다른 2개의 도메인 영역이 형성되는 것이 특징이다.

[0051] 횡전계형 액정표시장치용 어레이 기관의 특성상 화소영역(P)이 단일 도메인 영역으로 이루어지는 경우, 사용자의 시야각 변화에 따라 색차가 발생하는데, 이렇게 각 화소영역(P)에 이중 도메인 영역이 구성되는 경우, 각 도메인 영역이 상호 보상 작용을 하여 사용자의 시야각에 따른 색차를 저감시킬 수 있으므로 표시품질을 향상시키는 효과가 있다.

[0052] 한편, 이들 화소전극(162) 및 공통전극(116, 165)의 꺾인 구성을 가짐으로써 상기 데이터 배선(130) 또한 각 화소영역(P)의 중앙부를 기준으로 대칭적으로 꺾인 구성을 가지는 경우, 상기 데이터 배선(130)은 각 화소영역(P)별로 분리 형성된 것이 아니라 표시영역 전체에 대해 연결된 구성을 가지므로 데이터 배선(130)은 표시영역에 있어서는 각 화소영역(P)의 중앙부를 기준으로 꺾인 지그재그 형태를 이루는 것이 특징이다.

[0053] 또한, 각 화소영역(P) 내에서 상기 박막트랜지스터(Tr)가 형성된 부근에는 상기 공통배선(110)에서 분기한 최외각 공통전극(116)이 타영역대비 넓은 폭을 갖도록 형성됨으로써 제 1 스토리지 전극(117)을 이루고 있으며, 이의 상부로 상기 제 1 스토리지 전극(117)과 중첩하며 상기 드레인 전극(136)이 형성된 동일한 층 즉, 상기 게이트 절연막(미도시) 상에 상기 드레인 전극(136)에서 연장하여 제 2 스토리지 전극(139)이 형성되고 있다.

[0054] 이러한 구성에 의해 상기 게이트 절연막(미도시)을 사이에 두고 서로 중첩하는 제 1 및 제 2 스토리지 전극(117, 139)은 스토리지 커패시터(StgC)를 이룬다.

[0055] 한편, 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)의 변형예로서 상기 제 2 스토리지 전극은 상기 제 1 스토리지 전극(117)에 대응하여 상기 게이트 절연막(미도시) 위로 상기 드레인 전극(136)에서 분기한 형태가 아닌 독립적으로 분리되어 아일랜드 형태로 형성될 수도 있다.

[0056] 이 경우, 상기 변형예에 따른 횡전계형 액정표시장치용 어레이 기관의 경우, 상기 보호층에는 상기 드레인 전극을 노출시키는 드레인 콘택홀과 상기 제 2 스토리지 전극을 노출시키는 스토리지 콘택홀이 분리되어 각각 형성

되며, 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 드레인 콘택홀을 통해 접촉하는 상기 보조화소패턴(161)의 폭이 타영역 대비 큰 폭을 가짐으로써 상기 제 2 스토리지 전극과 중첩되며, 상기 보호층(미도시)에 구비된 상기 제 2 스토리지 전극을 노출시키는 상기 스토리지 콘택홀을 통해 상기 제 2 스토리지 전극과 접촉하는 구성을 이루는 것이 특징이다.

- [0057] 이후에는 전술한 평면 구성을 갖는 본 발명의 실시예에 따른 액정표시장치용 어레이 기판의 단면 구조에 대해 설명한다.
- [0058] 도 6은 도 5를 절단선 VI-VI를 따라 절단한 부분에 대한 단면도이며, 도 7은 도 5를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도이다. 설명의 편의를 위해 각 화소영역(P) 내에 스위칭 소자인 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA)이라 정의하며, 스토리지 커패시터(StgC)가 형성되는 영역을 스토리지 영역(StgA)이라 정의한다.
- [0059] 도시한 바와 같이, 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)은 베이스를 이루는 투명한 절연재질로 이루어진 기판(101) 상에 일방향으로 연장하는 게이트 배선(도 5의 103)이 형성되어 있으며, 상기 게이트 배선(도 5의 103)에서 이격하여 나란하게 공통배선(도 5의 110)이 형성되어 있다. 이때, 상기 스위칭 영역(TrA)에 있어서는 상기 기판(101) 상에 상기 게이트 배선(도 5의 103)에서 분기하거나 또는 게이트 배선(도 5의 103)의 일부 자체로 이루어진 게이트 전극(106)이 형성되고 있다.
- [0060] 또한, 상기 기판(101) 상의 각 화소영역(P) 내부에는 상기 공통배선(110)에서 분기하여 데이터 배선(130)과 인접하며 최외각 공통전극(116)이 형성되어 있다. 이때, 상기 최외각 공통전극(116) 중 상기 스위칭 영역(TrA)에 인접한 최외각 전극(116)은 타영역 대비 큰 폭을 가지며 형성됨으로써 제 1 스토리지 전극(117)을 이루고 있다.
- [0061] 다음, 상기 게이트 배선(도 5의 103)과 게이트 전극(106)과 상기 공통배선(도 5의 110)과 최외각 공통전극(116) 및 제 1 스토리지 전극(117) 위로 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로 이루어진 게이트 절연막(119)이 형성되어 있다.
- [0062] 또한, 상기 게이트 절연막(119) 위로 상기 스위칭 영역(TrA)에는 순수 비정질 실리콘으로 이루어진 액티브층(120a)과 불순물 비정질 실리콘으로 이루어진 오믹콘택층(120b)으로 구성된 반도체층(120)이 형성되어 있다.
- [0063] 그리고, 상기 게이트 절연막(119) 위로 상기 게이트 배선(도 5의 103)과 교차하여 화소영역(P)을 정의하는 데이터 배선(130)이 형성되어 있으며, 상기 스위칭 영역(TrA)에는 상기 반도체층(120) 위로 상기 데이터 배선(130)에서 분기한 소스 전극(133)이 형성되어 있으며 상기 소스 전극(133)과 이격하며 드레인 전극(136)이 형성되어 있다.
- [0064] 이때, 상기 스위칭 영역(TrA)에 순차 적층된 게이트 전극(106)과 게이트 절연막(119)과 반도체층(120) 및 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0065] 또한, 상기 스토리지 영역(StgA)에는 상기 게이트 절연막(119) 상부로 상기 제 1 스토리지 전극(117)에 대응하여 상기 드레인 전극(136)이 연장하여 구성됨으로써 제 2 스토리지 전극(139)을 이루고 있는 것이 특징이다. 이때, 상기 제 2 스토리지 전극(136)은 실시예의 경우 상기 드레인 전극(136)에서 분기하여 형성됨을 보이고 있지만, 변형예의 경우 상기 제 2 스토리지 전극(136)은 상기 드레인 전극(136)과 연결되지 않고 상기 스토리지 영역(StgC)에 아일랜드 형태로 형성될 수 있다.
- [0066] 한편, 상기 스토리지 영역(StgA)에 순차 적층된 상기 제 1 스토리지 전극(117)과 게이트 절연막(119)과 제 2 스토리지 전극(139)은 스토리지 커패시터(StgC)를 이룬다.
- [0067] 다음, 상기 데이터 배선(130)과 소스 및 드레인 전극(133, 136)과 제 2 스토리지 전극(139) 위로 유기절연물질 예를들면 포토아크릴(photo acryl) 또는 벤조사이클로부텐(BCB)로 이루어져 하부의 구성요소의 단차에 관계없이 평탄한 표면을 갖는 보호층(145)이 형성되어 있다.
- [0068] 이렇게 보호층(145)을 유기절연 물질로 무기절연물질 대비 두꺼운 두께를 갖도록 한 것은 상기 데이터 배선(130)과 이의 상부에 형성되는 도전성 물질로 이루어진 도전패턴(169)과의 중첩에 의해 발생하는 기생용량을 최소화하고, 상기 데이터 배선(130) 주변에 형성되는 상기 최외각 공통전극(116)의 영향을 최소화하기 위함이며, 나아가 본 발명의 특징 상, 상기 보호층(145) 표면을 식각하여 상기 기판(101) 측으로 오목한 홈(hm)이 구성된 형태를 이루어야 하는데 이러한 패턴링이 가능하도록 하기 위함이다.

- [0069] 이때, 상기 보호층(145)은 평탄한 표면을 갖는다고 언급하였지만, 실질적으로 보호층(145)은 하부에 위치하는 구성요소간에 발생하는 단차를 극복할 수 있도록 $2\mu\text{m}$ 내지 $3\mu\text{m}$ 정도의 두께를 갖도록 형성됨으로 평탄한 표면을 이룬 상태에서 각 화소영역(P) 내부에 대응되는 부분 중 상기 보호층(145) 상부에 구비되는 서로 이격하는 중앙부 공통전극(165)과 화소전극(162) 사이의 이격영역에 대응되는 부분을 회절 노광 마스크(미도시)를 이용하여 노광한 후 현상함으로써 상기 기판(101)면으로 오탁한 상태를 갖는 홈(hm)이 형성되고 있는 것이 특징이다.
- [0070] 이때, 각 화소영역(P) 내에 형성되는 다수의 각 홈(hm)은 상기 중앙부 공통전극(165) 및 화소전극(162)과 접촉하는 가장자리 부분으로부터 상기 중앙부 공통전극(165)과 화소전극(162)의 이격영역의 중앙부로 갈수록 점진적으로 그 깊이가 증가하는 형태 즉, 서로 이웃한 상기 중앙부 공통전극(165)과 화소전극(162)을 관통하도록 자른 단면 형태가 반원 또는 반타원 형태를 이루는 것이 특징이다.
- [0071] 그리고, 상기 홈(hm)은 그 깊이가 상기 보호층(145) 두께의 $1/2$ 이하가 되며, $0.2\mu\text{m}$ 내지 $1.5\mu\text{m}$ 정도의 범위에서 서로 이웃한 중앙부 공통전극(165)과 화소전극(162)간의 이격간격 크기에 따라 적절히 조절되는 것이 특징이다. 서로 이웃한 중앙부 공통전극(165)과 화소전극(162) 사이의 이격간격이 증가할수록 이들 두 전극(165, 162) 사이에 발생하는 횡전계가 이들 두 전극(165, 162)의 이격영역의 중앙부에서 약해지는 경향이 크므로 이를 반영하여 상기 홈(hm)의 깊이는 전술한 $0.2\mu\text{m}$ 내지 $1.5\mu\text{m}$ 정도의 범위에서 적절히 조절된다.
- [0072] 이러한 홈(hm)이 서로 이웃한 각 중앙부 공통전극(165)과 화소전극(162) 사이에 구비됨으로써 이들 서로 이웃한 중앙부 공통전극(165)과 화소전극(162) 사이에 발생하는 횡전계의 전계 밀도의 균일성을 높이고, 액정표시장치 구현 시 이러한 보호층(145) 상부에 구비되는 액정층(미도시)의 두께 차이가 발생되도록 함으로써 이러한 액정층(미도시)의 두께 즉 셀갭 차이에 의해 상기 액정층(미도시)을 통과한 빛의 리타데이션 값($\Delta n d$)이 각 화소영역(P) 내의 공통전극과 화소전극(162) 사이의 이격영역에서의 위치별로 소량 변경됨으로써 최종적인 투과율은 이들 두 전극(165, 162)의 이격영역에서 균일한 수준이 된다.
- [0073] 도 8은 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 하나의 화소영역 내의 서로 이웃한 중앙부 공통전극과 화소영역 사이의 이격영역을 통과한 빛의 투과율을 측정한 그래프이며, 도 9는 비교예로서 홈이 구비되지 않은 평탄한 표면을 갖는 보호층을 구비한 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 하나의 화소영역 내의 서로 이웃한 중앙부 공통전극과 화소영역 사이의 이격영역을 통과한 빛의 투과율을 측정한 그래프이다.
- [0074] 도시한 바와같이, 본 발명의 실시예에 따른 어레이 기판을 구비한 액정표시장치의 경우, 중앙부 공통전극과 화소전극 사이의 이격영역에 대응하여 균일한 투과율을 가짐을 알 수 있지만, 비교예의 경우, 중앙부 공통전극과 화소전극 사이의 이격영역 중 중앙부에 대해서는 투과율이 저감되고 있음을 알 수 있다.
- [0075] 따라서, 보호층의 표면에 서로 이격하는 중앙부 공통전극과 화소전극 사이에 상기 이격영역의 중앙부로 갈수록 점진적으로 깊어지는 홈을 구비한 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판이 횡전계의 밀도 세기 균일성 및 빛의 투과율 균일성 측면에서 비교예 대비 우수함을 알 수 있다.
- [0076] 한편, 도 6과 도 7을 참조하면, 각 화소영역(P)에 전술한 바와같은 다수의 홈(hm)이 구비된 상기 보호층(145)에는 상기 최외각 공통배선(110)의 일끝단을 노출시키는 공통 콘택홀(도 5의 151)과, 상기 드레인 전극(136)과 연결된 제 2 스토리지 전극(139)을 노출시키는 드레인 콘택홀(149)이 형성되고 있다.
- [0077] 이때, 본 발명의 실시예의 변형예의 경우, 상기 드레인 전극을 노출시키는 드레인 콘택홀과 최외각 공통전극을 노출시키는 공통 콘택홀 및 아일랜드 형상의 제 2 스토리지 전극을 노출시키는 스토리지 콘택홀이 구비된다.
- [0078] 다음, 상기 각 화소영역(P)에 대응하여 다수의 홈(hm)과 공통 콘택홀(도 5의 151)과 드레인 콘택홀(149)이 구비된 상기 보호층(145) 위로 투명한 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어지거나 또는 도전성 물질인 몰리브덴(Mo) 또는 몰리타타늄(MoTi)으로 이루어지며, 상기 공통 콘택홀(151)을 통해 상기 최외각 공통전극(116)과 접촉하며 상기 게이트 배선(도 5의 103)과 나란하게 보조공통패턴(도 5의 164)이 구비되고 있으며, 상기 보조공통패턴(도 5의 164)에서 분기하여 상기 데이터 배선(130)과 나란하게 서로 이격하며 다수의 중앙부 공통전극(165)이 형성되어 있다.
- [0079] 또한, 상기 각 화소영역(P)에 있어, 상기 보호층(145) 상부에는 상기 보조공통패턴(도 5의 164)을 이루는 동일한 물질로 이루어지며 상기 드레인 콘택홀(149)을 통해 상기 드레인 전극(136)과 접촉하는 보조화소패턴(161)이 상기 게이트 배선(도 5의 103)과 나란하게 연장하며 형성되고 있으며, 상기 보조화소패턴(161)에서 분기하여 상

기 다수의 중앙부 공통전극(165)과 나란하게 일정간격 이격하여 교대하며 다수의 화소전극(162)이 형성되어 있다.

[0080] 이때, 상기 다수의 중앙부 공통전극(165)과 화소전극(162)은 상기 보호층(145) 상에 평탄한 부분에 형성되고 있는 것이 특징이며, 서로 이웃하는 상기 중앙부 공통전극(165)과 화소전극(162) 사이에는 상기 보호층(145) 표면에 구비된 홈(hm)이 위치하고 있는 것이 특징이다.

[0081] 그리고, 상기 보호층(145) 상부에는 상기 중앙부 공통전극(165)과 동일한 물질로 이루어지며 상기 데이터 배선(130)과 중첩하며 상기 데이터 배선(130)의 주변에 위치하는 전극으로의 영향을 최소화하기 위한 도전패턴(169)이 형성됨으로써 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)이 완성되고 있다. 이때, 이러한 도전패턴(169)은 공통전압이 인가되도록 하기 위해 각 화소영역(P)에 구비된 상기 보조공통패턴(도 5의 164)과 연결되고 있는 것이 특징이다.

[0082] 이때, 각 화소영역(P) 내에 이중 도메인을 구성하기 위해, 더욱 정확히는 상기 화소영역(P) 내에 화소전압과 공통전압 인가 시 액정분자의 움직임 및 배열을 달리 형성되도록 하는 이중 도메인을 구성하도록 하기 위해 상기 데이터 배선(130)과, 상기 데이터 배선(130)과 나란하게 형성된 다수의 공통전극(116, 165)과 화소전극(162) 및 도전패턴(169)은 그 중앙부가 꺾여 상기 화소영역(P) 내에서 상하로 대칭을 이루도록 형성될 수도 있으며, 또는 직선의 바(bar) 형태를 갖도록 형성될 수도 있다.

[0083] 전술한 구조를 갖는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 화소영역(P) 내의 서로 교대하며 배치되는 중앙부 공통전극(165)과 화소전극(162)이 동일한 층에 형성됨과 동시에 이들 두 전극(165, 162)의 이격영역에 홈(hm)이 구비되는 구성을 이룸으로서 상기 이격영역에서 위치별 차이없이 균일한 전계 밀도를 갖는 횡전계를 구현시킬 수 있으며, 나아가 액정층(미도시)의 두께(셀갭) 차이를 발현시켜 투과율 균일성을 향상시킬 수 있다.

[0084] 따라서 이러한 것에 의해 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 화상 표시품질을 향상시키며 구동전압을 저감시키는 효과를 갖는다.

[0085] 이후에는 전술한 구성을 갖는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기관의 제조 방법에 대해 설명한다.

[0086] 도 10a 내지 10e는 도 5를 절단선 VI-VI를 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 11a 내지 11e는 도 5를 절단선 VII-VII 따라 절단한 부분에 대한 제조 단계별 공정 단면도이다. 설명의 편의를 위해 스위칭 소자인 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA)이라 정의하며, 스토리지 커패시터(StgC)가 형성되는 영역을 스토리지 영역(StgA)이라 정의한다.

[0087] 우선, 도 10a 및 도 11a에 도시한 바와같이, 투명한 절연기관(101) 상에 제 1 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 및 크롬(Cr) 중 어느 하나 또는 둘 이상의 물질을 증착함으로써 제 1 금속층(미도시)을 형성한다.

[0088] 이후, 상기 제 1 금속층(미도시)을 패터닝함으로써 일방향으로 연장하는 게이트 배선(미도시)과 이와 이격하여 나란하게 연장하는 공통배선(미도시)을 형성하고, 동시에 각 화소영역(P) 내에 상기 게이트 배선(미도시)과 연결되는 게이트 전극(105) 및 상기 공통배선(미도시)과 연결된 최외각 공통전극(116)을 형성한다. 이때 각 화소영역(P) 내의 스토리지 영역(StgA)에는 상기 최외각 공통전극(116)이 타영역 대비 두꺼운 폭을 갖도록 형성함으로써 제 1 스토리지 전극(117)이 형성되도록 한다.

[0089] 다음, 상기 게이트 배선(미도시)과 공통배선(미도시)과 게이트 전극(103)과 최외각 공통전극(116) 및 제 1 스토리지 전극(117) 위로 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)을 증착하여 게이트 절연막(119)을 전면에 형성한다.

[0090] 다음, 도 10b와 도 11b에 도시한 바와같이, 상기 게이트 절연막(119) 위로 순수 비정질 실리콘층(미도시)과 불순물 비정질 실리콘층(미도시)과 제 2 금속물질층(미도시)을 형성하고, 이들을 회절노광 또는 하프톤 노광을 포함하는 1회의 마스크 공정을 통해 동시에 패터닝하거나, 또는 2회의 마스크 공정을 실시하여 상기 제 2 금속층(미도시)과, 불순물 및 순수 비정질 실리콘층(미도시)을 각각 패터닝함으로써 상기 화소영역(P) 내에 상기 게이트

트 전극(105)에 대응하여 순수 비정질 실리콘 액티브층(120a)과 상기 액티브층(120a) 위로 서로 소정간격 이격하는 불순물 비정질 실리콘의 오믹콘택층(120b)으로 이루어진 반도체층(120)과, 상기 오믹콘택층(120b) 위로 서로 이격하는 소스 및 드레인 전극(133, 136)을 형성한다.

- [0091] 이때, 이 단계에서 각 화소영역(P) 내의 스위칭 영역(TrA)에 순차 적층된 상기 게이트 전극(110)과 게이트 절연막(119)과 반도체층(120)과 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0092] 그리고, 동시에 상기 게이트 절연막(119) 위로 상기 게이트 배선(미도시)과 교차하여 화소영역(P)을 정의하는 데이터 배선(130)을 형성한다.
- [0093] 이때, 상기 드레인 전극(136)은 상기 제 1 스토리지 전극(117)이 형성된 부분까지 연장 형성함으로써 제 2 스토리지 전극(139)을 이루도록 한다. 이 경우, 상기 스토리지 영역(StgA)에 서로 중첩하는 순차 적층된 상기 제 1 스토리지 전극(117)과 게이트 절연막(119)과 제 2 스토리지 전극(139)은 스토리지 커패시터(StgC)를 이룬다.
- [0094] 본 발명의 실시예의 경우, 상기 제 2 스토리지 전극(139)은 상기 드레인 전극(136)에서 분기하는 형태로 형성된 것을 보이고 있지만, 변형예의 경우 상기 제 2 스토리지 전극(139)은 상기 드레인 전극(136)과 분리되어 아일랜드 형태로 형성할 수도 있다.
- [0095] 한편, 본 발명의 실시예의 경우, 제 2 금속층(미도시)과, 불순물 및 순수 비정질 실리콘층(미도시)을 하프톤 노광 또는 회절노광을 포함하는 1회의 마스크 공정을 실시하여 형성한 것을 도시하였으며, 이러한 공정 특성 상 상기 데이터 배선(130) 하부에도 상기 액티브층(120a)과 오믹콘택층(120b)을 이루는 동일한 물질로 제 1 및 제 2 패턴(121a, 121b)으로 이루어진 반도체패턴(121)이 형성되고 있음을 보이고 있다.
- [0096] 하지만, 불순물 및 순수 비정질 실리콘층(미도시)에 대해 1회의 마스크 공정을 진행하여 우선적으로 패터닝하여 반도체층(120)을 형성하고, 이후 상기 반도체층(120) 상부에 제 2 금속층(미도시)을 형성한 후 2회의 마스크 공정을 진행하여 패터닝하는 경우 상기 데이터 배선(130) 하부에 형성된 상기 반도체 패턴(121)은 생략된다.
- [0097] 다음, 도 10c와 도 11c에 도시한 바와같이, 상기 데이터 배선(130)과 박막트랜지스터(Tr) 및 스토리지 커패시터(StgC) 위로 전면예 감광성 유기절연물질 예를들면 포토아크릴(photo acryl) 또는 벤조사이클로부텐(BCB)을 2 μ m 내지 3 μ m 정도의 두께를 갖도록 도포하여 전면예 하부에 위치하는 구성요소의 단차를 극복하여 평탄한 표면을 갖는 보호층(145)을 형성한다.
- [0098] 이후, 평탄한 표면을 갖는 상기 보호층(145) 위로 빛의 투과영역(TA)과 차단영역(BA) 및 반투과영역(HTA)을 갖는 회절노광 마스크(191)를 위치시킨다. 이때, 상기 보호층(145)이 네가티브 타입 감광성 특성을 갖는 경우, 상기 회절노광 마스크(191)에 있어 상기 반투과영역(HTA)은 추후 형성되는 화소전극(162)과 중앙부 공통전극(165) 사이의 이격영역에 대응하도록 위치시키고, 상기 차단영역(BA)은 상기 드레인 전극(136)과 연결된 제 2 스토리지 전극(139)과 최외각 공통전극(116)의 끝단에 각각 대응하도록 위치시키고, 상기 투과영역(TA)은 그 이외의 영역 즉 평탄한 상태의 보호층(145)이 제거되지 않고 남아있어야 할 영역에 대응하도록 위치시킨다.
- [0099] 이때, 상기 반투과영역(HTA)은 다수의 슬릿(192)이 구비되며 이러한 슬릿(192)은 각 이격영역의 중앙부에서 상기 중앙부 공통전극(165)과 화소전극(162)이 위치하는 가장자리부로 갈수록 조밀하게 형성된 구성을 이루는 것이 특징이다.
- [0100] 한편, 변형예의 경우, 아일랜드 형태로 이루어진 제 2 스토리지 전극(139) 이외에 상기 드레인 전극(136)에 대응해서도 상기 노광마스크(191)의 차단영역(BA)이 대응되도록 한다.
- [0101] 이러한 구성을 갖는 회절노광 마스크(191)를 전술한 바와같이 위치시킨 후, 상기 회절노광 마스크(191)를 통해 UV광을 상기 기판(101)에 대응하여 조사하는 노광 공정을 진행하고, 이후 상기 노광된 보호층(145)에 대해 현상 공정을 진행한다.
- [0102] 한편, 본 발명의 실시예에 있어서는 상기 보호층(145)이 빛(UV광)에 노출된 부분이 현상 시 남게되는 네가티브 타입 감광성 특성을 갖는 경우의 노광 마스크(191)의 배치를 일례로 나타내었지만, 상기 보호층(145)이 포지티브 감광성 특성을 갖는 경우, 상기 투과영역(TA)과 차단영역(BA)의 배치를 서로 반대로 하고, 반투과영역(HTA)의 슬릿 구조를 상기 이격영역의 가장자리부에서 중앙부로 갈수록 더 조밀한 구성을 갖는 노광 마스크를 이용하여 노광을 실시하는 경우 동일한 결과를 얻을 수 있다.
- [0103] 이러한 노광 및 현상 공정을 진행하게 되면, 도 10d와 도 11d에 도시한 바와같이, 상기 보호층(145)에 있어 상

기 회절노광 마스크(도 10c 및 도 11c의 191)의 차단영역(도 10c 및 도 11c의 BA)에 대응된 부분은 제거되어 각각 상기 드레인 전극(136)과 연결된 제 2 스토리지 전극(139)과 최외각 공통전극(116)을 각각 노출시키는 드레인 콘택홀(149) 및 공통 콘택홀(도 5의 151)이 구비되며, 상기 반투과영역(도 10c 및 도 11c의 HTA)에 대응된 부분은 그 단면구조가 반원 또는 반 타원 형태를 갖는 홈(hm)이 구비된다.

[0104] 변형예의 경우, 이러한 공정에 의해 상기 보호층(145)에는 상기 홈(hm)과 더불어 상기 드레인 전극(136)을 노출시키는 드레인 콘택홀(미도시)과 제 2 스토리지 전극(139)을 노출시키는 스토리지 콘택홀(미도시) 및 상기 최외각 공통전극(116)을 노출시키는 공통 콘택홀(도 5의 151)이 형성된다.

[0105] 다음, 도 10e와 도 11e에 도시한 바와같이, 상기 드레인 콘택홀(143)과 공통 콘택홀(미도시) 및 다수의 홈(hm)을 갖는 상기 보호층(145) 위로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO) 또는 불투명 도전성 물질 예를들면 몰리브덴(Mo) 또는 몰리비다늄(MoTi)을 증착함으로써 도전성 물질층을 형성하고, 이를 마스크 공정을 진행하여 패터닝함으로써 상기 각 화소영역(P) 내에 상기 공통 콘택홀(도 5의 151)을 통해 상기 최외각 공통전극(116)과 접촉하며 상기 게이트 배선(도 5의 103)과 나란한 형태를 갖는 보조 공통패턴(도 5의 164)과, 상기 보조공통패턴(도 5의 164)에서 분기하여 상기 데이터 배선(130)과 나란하게 서로 이격하며 다수의 중앙부 공통전극(165)을 형성한다. 도 10e에서 보여지는 바와 같이, 박막트랜지스터(Tr)를 덮는 보호층(145) 상에는 화소전극(162)과 중앙부 공통전극(165)이 형성되지 않고 노출되며 보호층(145)은 평탄한 표면을 갖는다.

[0106] 동시에 상기 각 화소영역(P)에 있어, 상기 보호층(145) 위로 상기 드레인 콘택홀(149)을 통해 상기 드레인 전극(136)과 연결된 상기 제 2 스토리지 전극(139)과 접촉하며 상기 게이트 배선(도 5의 103)과 나란한 보조화소패턴(161)과, 상기 보조화소패턴(161)에서 분기하여 상기 다수의 중앙부 공통전극(165)과 나란하게 일정간격 이격하여 교대하며 다수의 화소전극(162)을 형성하며, 나아가 상기 보호층(145) 위로 상기 데이터 배선(130)과 중첩하며 상기 데이터 배선(130)의 주변에 위치하는 전극으로의 영향을 최소화하기 위한 도전패턴(169)을 형성함으로써 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 완성한다.

[0107] 이때, 상기 다수의 중앙부 공통전극(165)과 화소전극(162)은 상기 보호층(145) 상에 평탄한 부분에 위치하며, 이들 두 전극(165, 162)의 이격영역에 상기 보호층(145) 내의 홈(hm)이 위치하도록 형성하는 것이 특징이다.

[0108] 한편, 상기 도전패턴(169)은 공통전압이 인가되도록 하기 위해 각 화소영역(P)에 구비된 상기 보조공통패턴(도 5의 164)과 연결되도록 형성하는 것이 특징이다.

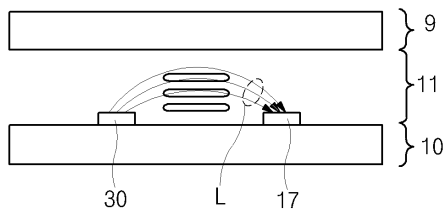
[0109] 이때, 상기 다수의 중앙부 공통전극(165)과 상기 화소전극(162)은 각 화소영역(P) 내의 중앙부에서 대칭적으로 쪼인 구성을 이루도록 형성하거나, 또는 직선의 바 형태를 이루도록 형성할 수 있다.

부호의 설명

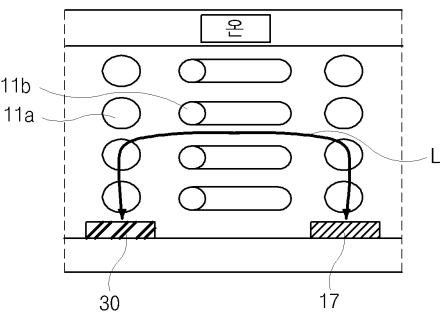
[0110] 101 : (어레이)기판	106 : 게이트 전극
117 : 제 1 스토리지 전극	133 : 소스 전극
136 : 드레인 전극	139 : 제 2 스토리지 전극
249 : 드레인 콘택홀	161 : 보조화소패턴
162 : 화소전극	165 : 중앙부 공통전극
P : 화소영역	StgC : 스토리지 커패시터
Tr : 박막트랜지스터	TrA : 스위칭 영역

도면

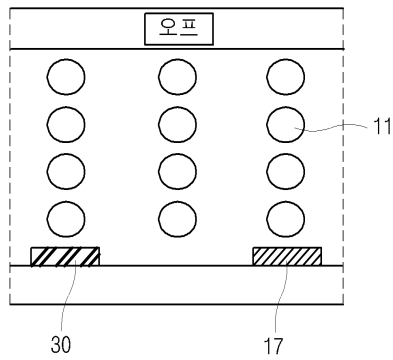
도면1



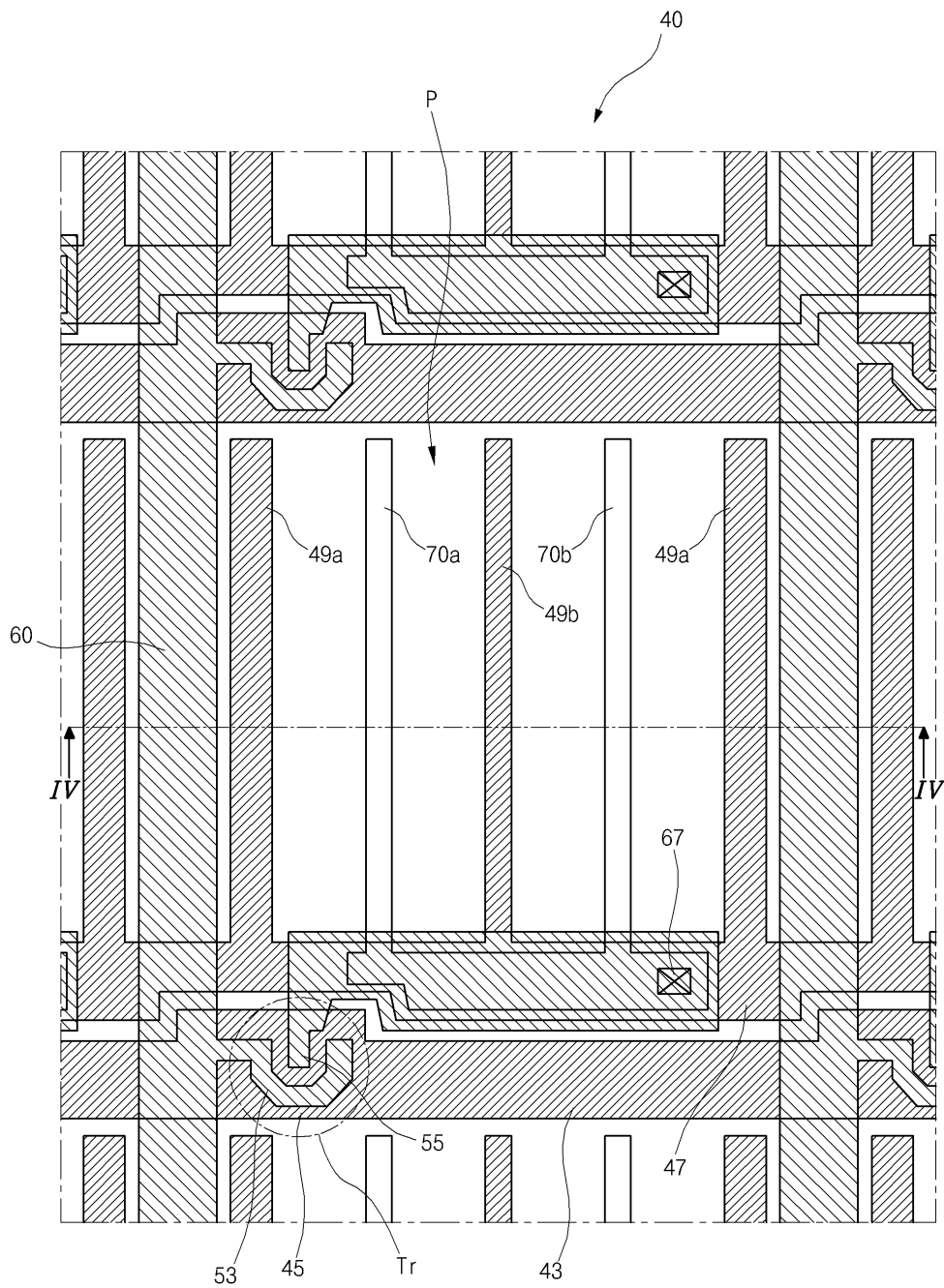
도면2a



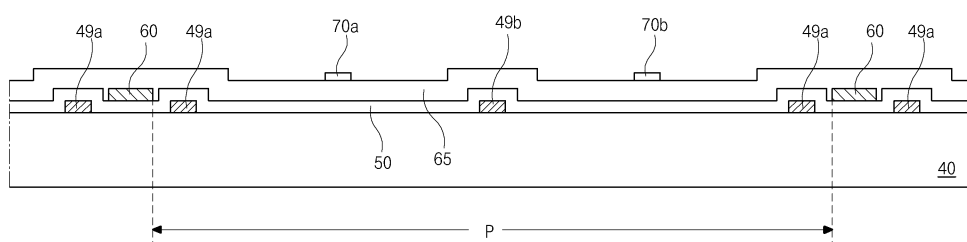
도면2b



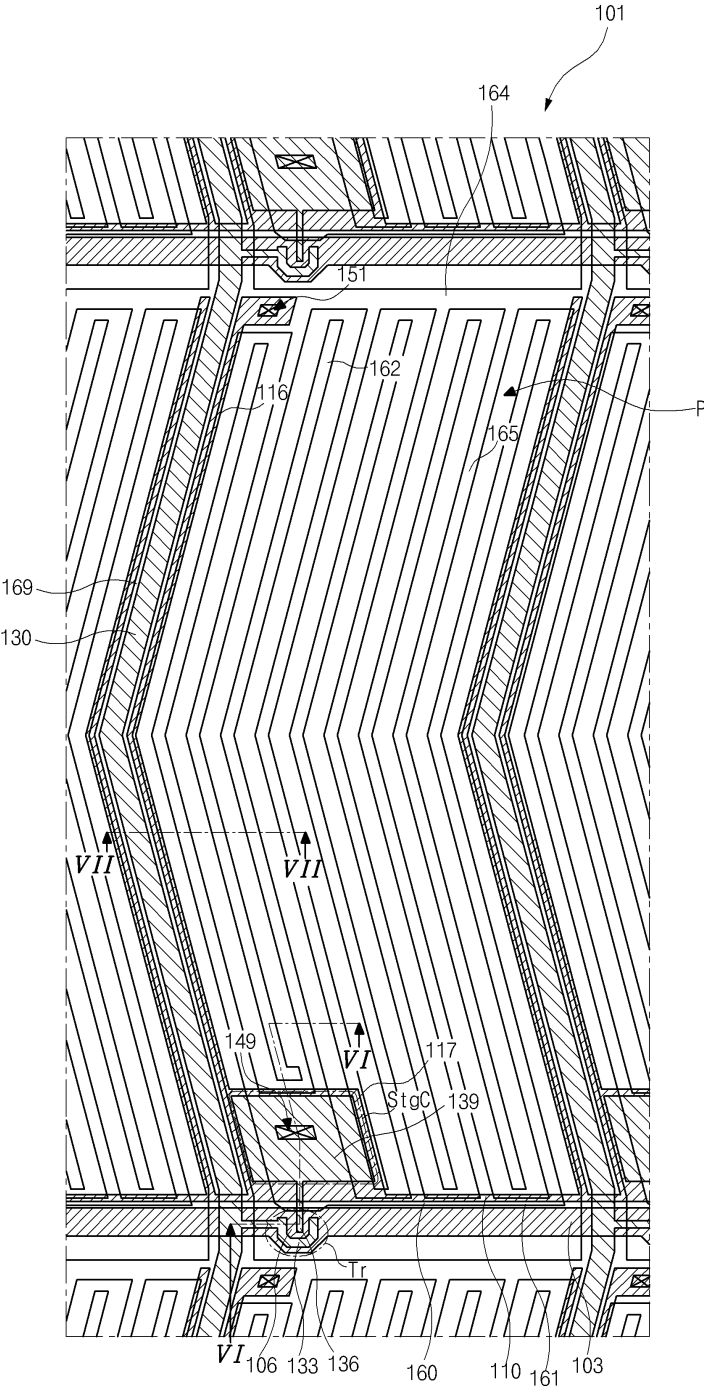
도면3



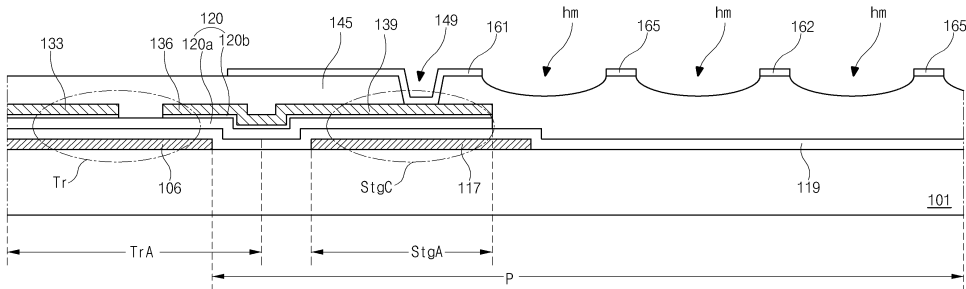
도면4



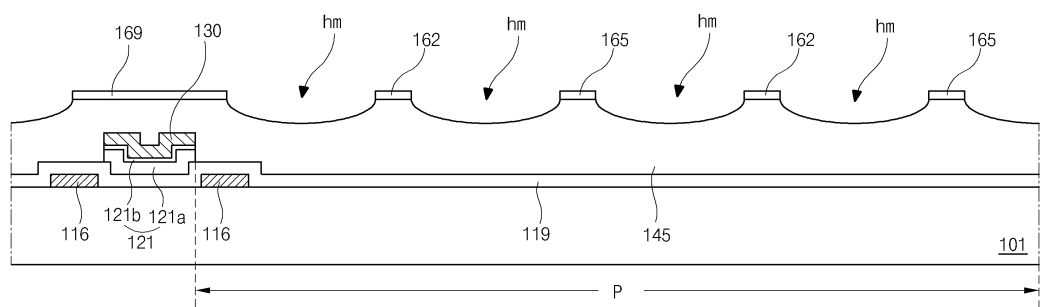
도면5



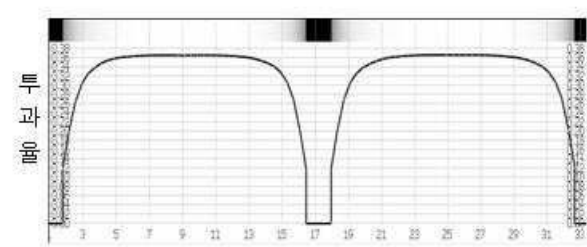
도면6



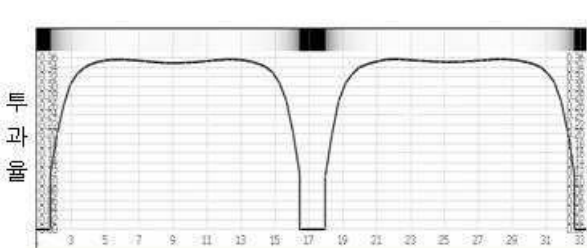
도면7



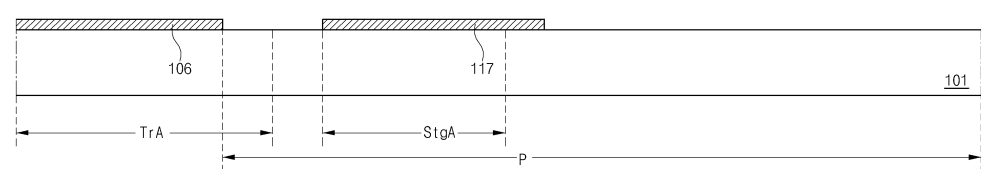
도면8



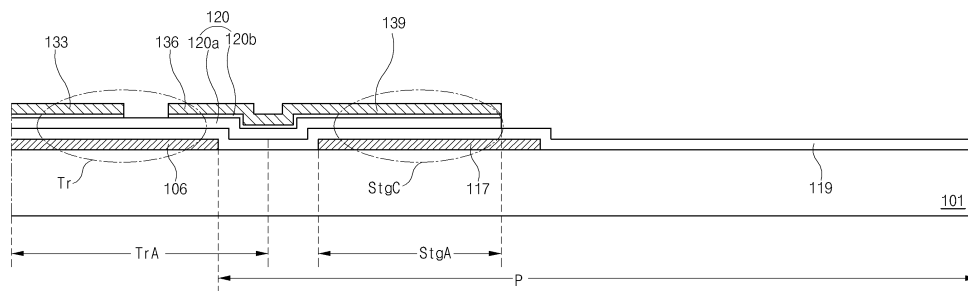
도면9



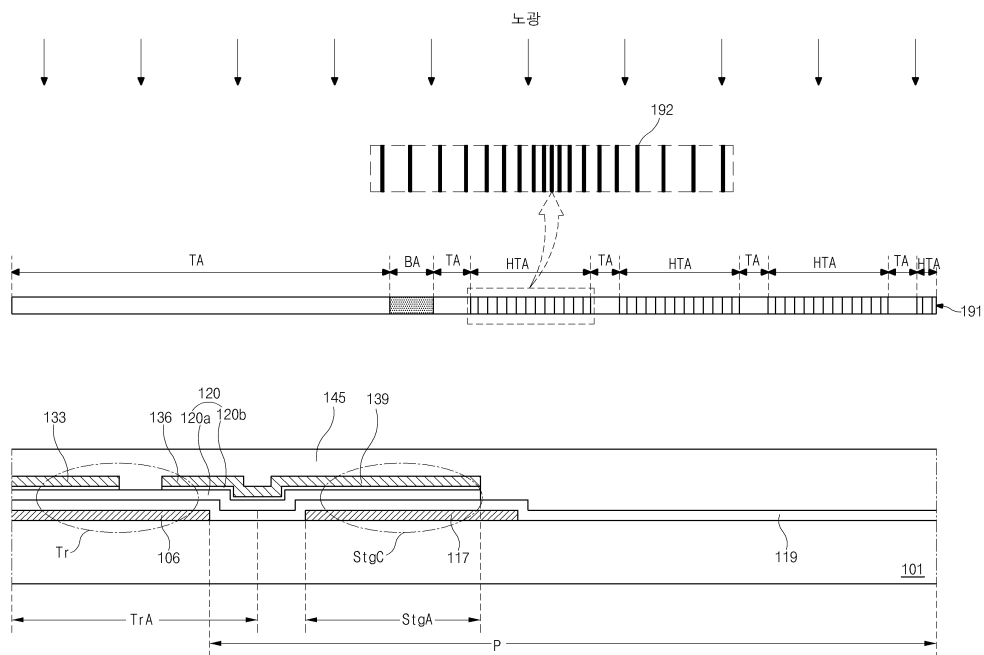
도면10a



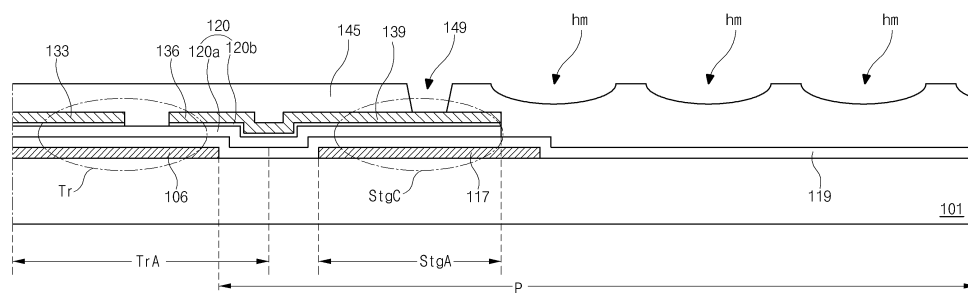
도면10b



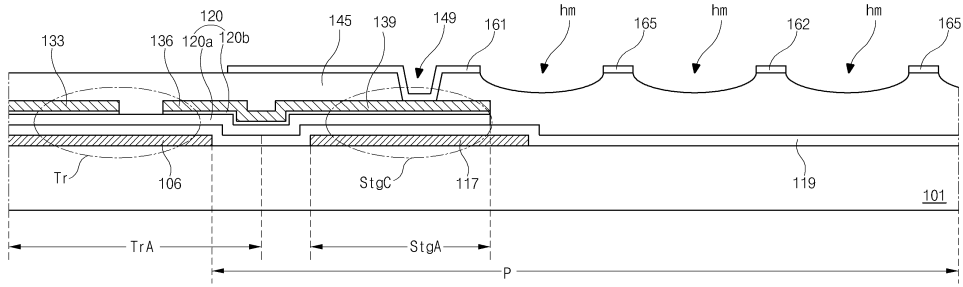
도면10c



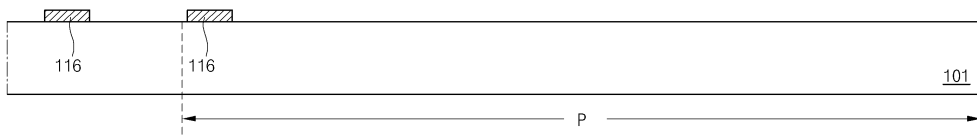
도면10d



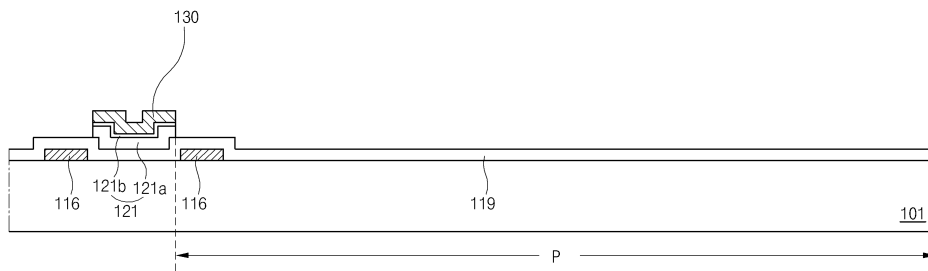
도면10e



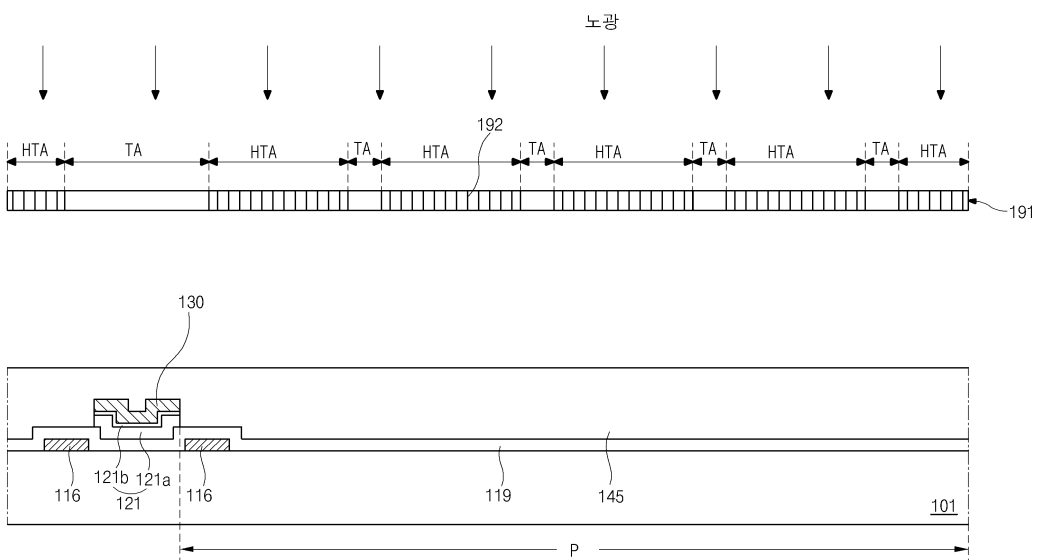
도면11a



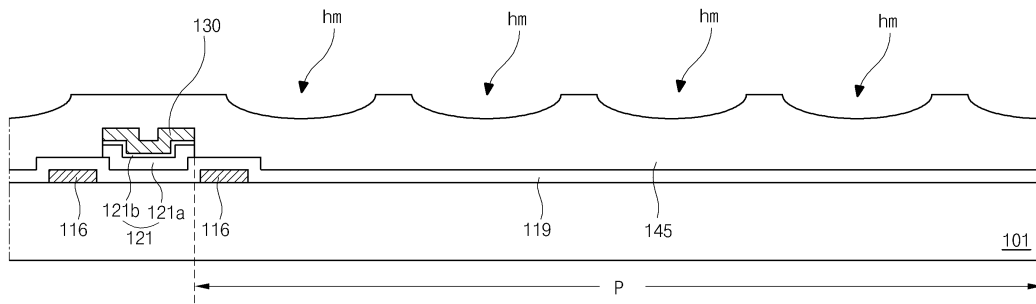
도면11b



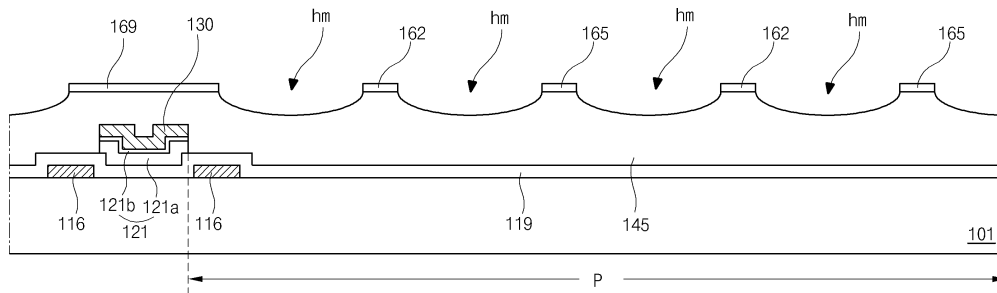
도면11c



도면11d



도면11e



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 19

【변경전】

상기 중앙

【변경후】

중앙

专利名称(译)	用于横向电场型液晶显示装置的阵列板及其制造方法		
公开(公告)号	KR101981584B1	公开(公告)日	2019-08-29
申请号	KR1020110119263	申请日	2011-11-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김태한 이원호		
发明人	김태한 이원호		
IPC分类号	G02F1/1343		
审查员(译)	朴贞根		
其他公开文献	KR1020130053697A		
外部链接	Espacenet		

摘要(译)

目的：提供一种用于面内LCD（液晶显示）装置的阵列基板及其制造方法，以通过在公共电极和像素电极之间均匀地形成间隙来改善液晶分子的控制。组成：一条公共线与一条栅极线分开。在保护层的像素区域内，多个像素电极（162）与薄膜晶体管（Tr）连接。多个像素电极与数据线分离。多个像素电极形成有多个中央公共电极（165）。在保护层上对应于像素电极和中央公共电极之间的间隙布置有凹槽。

도6

