



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년05월30일
(11) 등록번호 10-1735386
(24) 등록일자 2017년05월08일

- (51) 국제특허분류(Int. Cl.)
G02F 1/1333 (2006.01) *G02F 1/133* (2006.01)
G02F 1/1343 (2006.01) *G02F 1/1345* (2006.01)
G02F 1/1362 (2006.01) *G09G 3/36* (2006.01)
- (21) 출원번호 10-2010-0060844
(22) 출원일자 2010년06월25일
심사청구일자 2015년06월01일
(65) 공개번호 10-2012-0000467
(43) 공개일자 2012년01월02일
(56) 선행기술조사문헌
JP2009244958 A*
KR1020040077542 A*
KR1020070027051 A*

*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김철세
대구광역시 달서구 도원로 45, 강산타운아파트
409동 205호 (도원동)
정지현
경상북도 구미시 인동17길 36 101동 208호 (인의
동, 인의대동다숲아파트)
- (74) 대리인
박영복

전체 청구항 수 : 총 18 항

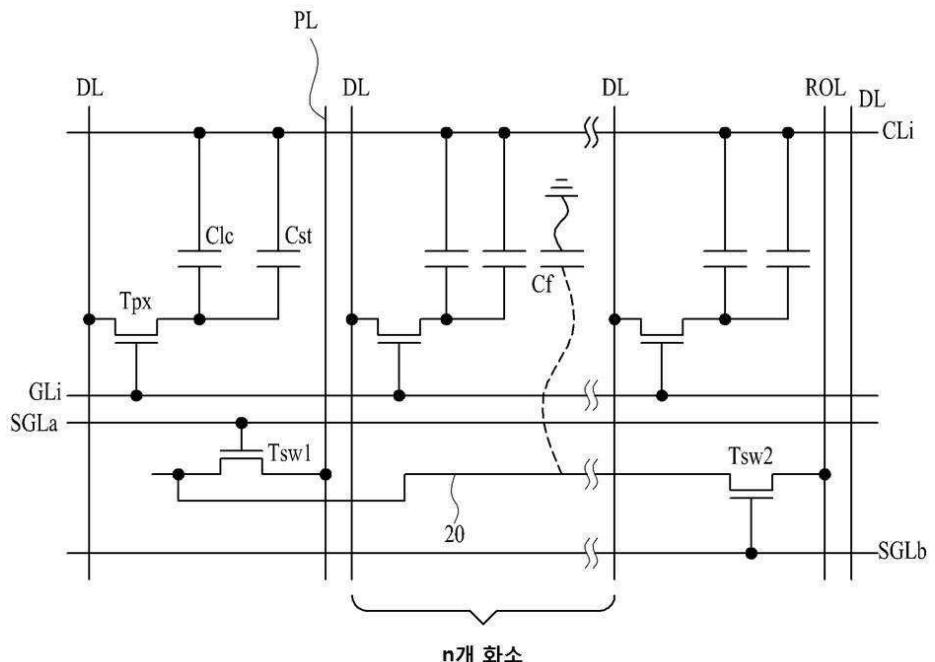
심사관 : 이수한

(54) 발명의 명칭 터치 센서가 내장된 액정 표시 장치 및 그 구동 방법과 그 제조 방법

(57) 요 약

본원 발명은 터치 센서를 내장하여 박형 경량화가 가능한 액정 표시 장치 및 그 구동 방법과 그 제조 방법을 개시한다. 본원 발명의 터치 센서가 내장된 액정 표시 장치는 상하부 기판 사이의 액정층과; 상기 하부 기판에 형성된 각 화소 영역에서, 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터를 통해 데이터 신호를 공급받는 (뒷면에 계속)

대 표 도 - 도4



화소 전극과, 공통 라인과 접속된 공통 전극에 의해 상기 화소 영역의 액정층에 수평 전계를 인가하는 화소와; 상기 하부 기판에 다수의 화소 사이마다 형성되고 상기 상부 기판을 터치하는 터치 물체와 정전 용량을 형성하여 터치를 감지하는 터치 센서와; 상기 터치 센서에 전원 전압을 공급하는 전원 라인과; 상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고; 상기 터치 센서는 상기 하부 기판 상에 형성되어 상기 터치 물체와 센싱 커패시터를 형성하기 위한 센싱 전극과; 제1 및 제2 센서 게이트 라인과; 상기 제1 센서 게이트 라인의 제어에 응답하여 상기 전원 라인으로부터의 전원 전압을 상기 센싱 전극으로 공급하는 제1 센서 박막 트랜지스터와; 상기 제2 센서 게이트 라인의 제어에 응답하여 상기 센싱 전극 상의 전하를 상기 센싱 신호로 공급하는 제2 센서 박막 트랜지스터를 구비한다.

명세서

청구범위

청구항 1

상기 하부 기판 사이의 액정층과;

상기 하부 기판에 형성된 각 화소 영역에서, 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터를 통해 데이터 신호를 공급받는 화소 전극과, 공통 라인과 접속된 공통 전극에 의해 상기 화소 영역의 액정층에 수평 전계를 인가하는 화소와;

상기 하부 기판에 다수의 화소 사이마다 형성되고 상기 상부 기판을 터치하는 터치 물체와 정전 용량을 형성하여 터치를 감지하는 터치 센서와;

상기 터치 센서에 전원 전압을 공급하는 전원 라인과;

상기 터치 센서로부터의 센싱 신호를 출력하는 리드아웃 라인을 구비하고;

상기 터치 센서는

상기 하부 기판 상에 형성되어 상기 터치 물체와 센싱 커패시터를 형성하기 위한 센싱 전극과;

순차 구동하는 제1 및 제2 센서 게이트 라인과;

상기 제1 센서 게이트 라인의 제어에 응답하여 상기 전원 라인으로부터의 전원 전압을 상기 센싱 전극으로 공급하는 제1 센서 박막 트랜지스터와;

상기 제2 센서 게이트 라인의 제어에 응답하여 상기 센싱 전극 상의 전하를 상기 센싱 신호로 공급하는 제2 센서 박막 트랜지스터를 구비하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 2

삭제

청구항 3

청구항 1에 있어서,

상기 센싱 신호의 크기는 상기 센싱 커패시터의 정전 용량(C_f)에 비례하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 4

청구항 1에 있어서,

상기 센싱 신호는

상기 센싱 커패시터의 정전 용량(C_f) 및 상기 센싱 전극의 기생 정전 용량(C_{para})의 합(C_f+C_{para})과, 상기 센싱 전극에 공급된 전원 전압(V_d)과 상기 리드아웃 라인에 공급된 기준 전압(V_{ref})의 차전압(V_d-V_{ref})의 곱에 의해 결정되는 전하량에 비례하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 5

청구항 1에 있어서,

상기 센싱 전극 및 상기 제1 및 제2 센서 게이트 라인은 상기 게이트 라인과 동일한 게이트 금속으로 형성된 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 6

청구항 1에 있어서,

상기 제1 센서 박막 트랜지스터는 상기 제1 센서 게이트 라인과 접속된 게이트 전극, 상기 전원 라인과 접속된 소스 전극, 상기 센싱 전극과 접속된 드레인 전극을 구비하고;

상기 제2 센서 박막 트랜지스터는 상기 제2 센서 게이트 라인과 접속된 게이트 전극, 상기 리드아웃 라인과 접속된 소스 전극, 상기 센싱 전극과 접속된 드레인 전극을 구비하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 7

청구항 1에 있어서,

상기 센싱 전극은 상기 터치 센서 단위로 독립적으로 형성되고;

상기 리드아웃 라인 및 전원 라인은 다수의 데이터 라인을 사이에 두고 상기 데이터 라인과 나란하며, 수직 방향으로 배열된 다수의 터치 센서와 접속되고;

상기 제1 및 제2 센서 게이트 라인은 상기 게이트 라인과 나란하며, 수평 방향으로 배열된 다수의 터치 센서와 접속되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 8

청구항 7에 있어서,

상기 제1 및 제2 센서 게이트 라인 각각은 적어도 하나의 다른 제1 및 제2 센서 게이트 라인 각각과 공통 접속되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 9

청구항 1에 있어서,

상기 게이트 라인을 구동하는 게이트 드라이버와;

상기 데이터 라인을 구동하는 데이터 드라이버와;

상기 리드아웃 라인으로부터 출력되는 상기 센싱 신호를 이용하여 상기 터치를 감지하고, 상기 리드아웃 라인 및 상기 제1 및 제2 센서 게이트 라인의 위치 정보에 근거하여 상기 터치의 위치를 감지하는 리드아웃 회로와;

상기 제1 및 제2 센서 게이트 라인을 구동하는 센서 게이트 드라이버를 추가로 구비하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 10

청구항 9에 있어서,

상기 리드아웃 회로는 상기 데이터 드라이버에 내장되거나, 상기 센서 게이트 드라이버는 상기 게이트 드라이버에 내장되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 11

청구항 9에 있어서,

상기 게이트 드라이버 및 데이터 드라이버는 데이터 기록 기간에서 상기 게이트 라인과 상기 데이터 라인을 구동하고;

상기 센서 게이트 드라이버는 터치 센싱 기간에서 상기 제1 및 제2 센서 게이트 라인을 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 12

청구항 11에 있어서,

한 프레임을 상기 데이터 기록 기간과 상기 터치 센싱 기간으로 분할 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 13

청구항 11에 있어서,

한 프레임을 다수의 수평기간 단위로 분할하여 상기 데이터 기록 기간과 상기 터치 센싱 기간이 상기 다수의 수평기간마다 교번되도록 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치.

청구항 14

터치 센서가 내장된 액정 표시 장치의 구동 방법에 있어서,

데이터 기록 기간에서, 게이트 라인 및 데이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소의 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계;

터치 센싱 기간에서, 다수의 화소 사이마다 형성된 터치 센서를 구동하여 상기 액정 표시 장치의 상부 기판을 터치하는 터치 물체와 상기 터치 센서 사이에 형성된 정전 용량에 따라 터치를 감지하는 단계를 포함하고;

상기 터치 센서가 상기 터치를 감지하는 단계는

제1 센서 박막 트랜지스터를 구동하여 상기 터치 센서의 센싱 전극에 전원 전압을 공급하는 단계와;

제2 센서 박막 트랜지스터를 구동하여 상기 센싱 전극에서 터치 감지로 발생된 상기 센싱 전극 상의 전하를 센싱 신호로 리드아웃 라인으로 출력하는 단계를 순차적으로 수행하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 구동 방법.

청구항 15

청구항 14에 있어서,

한 프레임을 상기 데이터 기록 기간과 상기 터치 센싱 기간으로 분할 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 구동 방법.

청구항 16

청구항 14에 있어서,

한 프레임을 다수의 수평기간 단위로 분할하여 상기 데이터 기록 기간과 상기 터치 센싱 기간이 상기 다수의 수평기간마다 교번되도록 구동하는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 구동 방법.

청구항 17

기판 상에 게이트 라인, 공통 라인, 센싱 전극, 제1 및 제2 센서 게이트 라인과 함께 화소 박막 트랜지스터, 제1 및 제2 센서 박막 트랜지스터 각각의 게이트 전극을 포함하는 게이트 금속 패턴을 형성하는 단계와;

상기 공통 라인과 접속된 공통 전극을 형성하는 단계와;

상기 게이트 금속 패턴 및 공통 전극이 형성된 상기 기판 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 상기 화소 박막 트랜지스터, 상기 제1 및 제2 센서 박막 트랜지스터 각각의 반도체층을 형성하는 단계와;

상기 반도체층이 형성된 게이트 절연막 상에 데이터 라인과, 전원 라인과, 리드아웃 라인과 함께 상기 화소 박막 트랜지스터, 상기 제1 및 제2 센서 박막 트랜지스터 각각의 소스 전극 및 드레인 전극을 포함하는 데이터 금속 패턴을 형성하는 단계와;

상기 데이터 금속 패턴을 덮는 페시베이션막을 형성하고, 다수의 컨택홀을 형성하는 단계와;

상기 페시베이션막 상에 상기 컨택홀을 통해 상기 화소 박막 트랜지스터의 드레인 전극과 접속되고 상기 공통 전극과 수평 전계를 형성하기 위한 화소 전극을 형성하는 단계를 포함하되,

상기 센싱 전극은 터치 물체와 센싱 커패시터를 형성하고, 센싱 전극이 센싱커패시터의 한 전극이고, 터치 물체는 센싱 커패시터의 다른 한 전극이 되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 제조 방법.

청구항 18

청구항 17에 있어서,

상기 제1 센서 박막 트랜지스터의 게이트 전극은 상기 제1 센서 게이트 라인과 접속되고, 소스 전극은 상기 전원 라인과 접속되며, 드레인 전극은 상기 센싱 전극의 일측단과 접속되고;

상기 제2 센서 박막 트랜지스터의 게이트 전극은 상기 제2 센서 게이트 라인과 접속되고, 소스 전극은 상기 리드아웃 라인과 접속되며, 드레인 전극은 상기 센싱 전극의 타측단과 접속되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 제조 방법.

청구항 19

청구항 17에 있어서,

상기 센싱 전극은 터치 센서별로 독립적으로 형성되고;

상기 리드아웃 라인과 상기 전원 라인은 다수의 데이터 라인을 사이에 두고 상기 데이터 라인과 나란하며, 수직 방향으로 배열된 다수의 터치 센서와 접속되고;

상기 제1 및 제2 센서 게이트 라인은 상기 게이트 라인과 나란하며, 수평 방향으로 배열된 다수의 터치 센서와 접속되는 것을 특징으로 하는 터치 센서가 내장된 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001]

본원 발명은 액정 표시 장치에 관한 것으로, 특히 터치 센서를 내장하여 박형 경량화가 가능한 액정 표시 장치 및 그 구동 방법과 그 제조 방법에 관한 것이다.

배경 기술

[0002]

오늘날 각종 표시 장치의 화면상에서 터치로 정보 입력이 가능한 터치 스크린이 컴퓨터 시스템의 정보 입력 장치로 널리 적용되고 있다. 터치 스크린은 사용자가 손가락 또는 스타일러스를 통해 화면을 단순히 터치하여 표시 정보를 이동시키거나 선택하므로, 남녀노소 누구나 쉽게 사용할 수 있다.

[0003]

터치 스크린은 표시 장치 화면상에서 발생된 터치 및 터치 위치를 감지하여 터치 정보를 출력하고, 컴퓨터 시스템은 터치 정보를 분석하여 명령을 수행한다. 표시 장치로는 액정 표시 장치(Liquid Crystal Display; LCD), 플라즈마 디스플레이 패널(Plasma Dispaly Panel; PDP), 유기 발광 다이오드(Organic Light Emitting Diode; OLED) 표시 장치 등과 같은 평판 표시 장치가 주로 이용된다.

[0004]

터치 스크린 기술로는 센싱 원리에 따라 저항막 방식, 정전 용량 방식, 적외선 방식, 초음파 방식, 전자기 방식 등이 존재한다. 이들 중 저항막 방식과 정전 용량 방식은 제조 비용면에서 유리하여 널리 이용되고 있다.

[0005]

저항막 방식 터치 스크린은 터치압에 의해 상하부 저항막(투명 도전막)이 컨택하여 발생되는 전압 변화를 감지하여 터치를 인식한다. 그러나, 저항막 방식 터치 스크린은 터치압으로 인하여 터치 스크린이나 표시 장치가 쉽게 손상되고, 저항막 사이 공기층의 광 산란 효과로 투과율이 낮은 단점이 있다.

[0006]

저항막 방식의 단점을 보완할 수 있는 정전 용량 방식의 터치 스크린은 인체나 스타일러스와 같은 도전체가 터치할 때 소량의 전하가 터치점으로 이동하여 발생되는 정전 용량 변화를 감지하여 터치를 인식한다. 정전 용량 방식 터치 스크린은 강화 유리를 사용할 수 있어 내구성이 강하고, 투과율이 높을 뿐만 아니라 터치 센싱 능력이 우수하며 멀티 터치가 가능하여 주목받고 있다.

[0007]

일반적으로, 터치 스크린은 패널 형태로 제작되어서 표시 장치의 상부에 부착되어 터치 입력 기능을 수행한다. 그러나, 터치 패널이 부착된 표시 장치는 터치 패널을 표시 장치와 별도로 제작하여 표시 장치에 부착해야 하므로, 제조 비용이 높아짐과 아울러 시스템 전체의 두께 및 무게가 증가하여 이동성이 떨어지거나, 디자인상 제약이 따르는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0008] 본원 발명은 전술한 종래 기술의 문제점을 해결하기 위하여 안출된 것으로, 본원 발명이 해결하려는 과제는 터치 센서를 내장하여 박형 경량화가 가능한 액정 표시 장치 및 그 구동 방법과 그 제조 방법을 제공하는 것이다.

[0009] 본원 발명이 해결하려는 다른 과제는 정전 용량 방식 터치 센서의 구조를 단순화시켜서 내장함과 아울러 멀티터치 감지가 가능한 액정 표시 장치 및 그 구동 방법과 그 제조 방법을 제공하는 것이다.

[0010] 본원 발명의 해결하려는 또 다른 과제는 액정 표시 장치의 제조 공정을 그대로 사용하여 터치 센서를 내장할 수 있는 액정 표시 장치 및 그 구동 방법과 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

이터 라인을 구동하여 다수의 화소에 데이터를 저장하고 각 화소의 액정층에 상기 데이터에 따른 수평 전계를 인가하는 단계와; 터치 센싱 기간에서, 다수의 화소 사이마다 형성된 터치 센서를 구동하여 상기 액정 표시 장치의 상부 기판을 터치하는 터치 물체와 상기 터치 센서 사이에 형성된 정전 용량에 따라 터치를 감지하는 단계를 포함하고; 상기 터치 센서가 상기 터치를 감지하는 단계는, 제1 센서 박막 트랜지스터를 구동하여 상기 터치 센서의 센싱 전극에 전원 전압을 공급하는 단계와; 제2 센서 박막 트랜지스터를 구동하여 상기 센싱 전극에서 터치 감지로 발생된 상기 센싱 전극 상의 전하를 상기 센싱 신호로 리드아웃 라인으로 출력하는 단계를 포함한다.

[0022] 본원 발명에 따른 액정 표시 장치의 제조 방법은 기판 상에 게이트 라인, 공통 라인, 센싱 전극, 제1 및 제2 센서 게이트 라인과 함께 화소 박막 트랜지스터, 제1 및 제2 센서 박막 트랜지스터 각각의 게이트 전극을 포함하는 게이트 금속 패턴을 형성하는 단계와; 상기 공통 라인과 접속된 공통 전극을 형성하는 단계와; 상기 게이트 금속 패턴 및 공통 전극이 형성된 상기 기판 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 상기 화소 박막 트랜지스터, 상기 제1 및 제2 센서 박막 트랜지스터 각각의 반도체층을 형성하는 단계와; 상기 반도체층이 형성된 게이트 절연막 상에 데이터 라인과, 전원 라인과, 리드아웃 라인과 함께 상기 화소 박막 트랜지스터, 상기 제1 및 제2 센서 박막 트랜지스터 각각의 소스 전극 및 드레인 전극을 포함하는 데이터 금속 패턴을 형성하는 단계와; 상기 데이터 금속 패턴을 덮는 페시베이션막을 형성하고, 다수의 컨택홀을 형성하는 단계와; 상기 페시베이션막 상에 상기 컨택홀을 통해 상기 화소 박막 트랜지스터의 드레인 전극과 접속되고 상기 공통 전극과 수평 전계를 형성하기 위한 화소 전극을 형성하는 단계를 포함한다.

발명의 효과

[0023] 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판에 터치 센서를 내장함으로써 박형 경량화가 가능하고 제조 비용을 절감할 수 있다.

[0024] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 터치 센서가 매트릭스 구조로 형성되므로 멀티 터치를 감지할 수 있다.

[0025] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 정전 용량 방식으로 터치를 감지하는 단순 구조의 터치 센서를 다수의 화소 사이마다 형성하여 개구율을 향상시킬 수 있다.

[0026] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판의 제조 공정을 그대로 이용하여 터치 센서를 형성함으로써 공정이 단순하므로 제조 비용을 절감할 수 있다.

[0027] 또한, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 데이터 기록 기간과 터치 센싱 기간을 서로 분할하여 구동하므로 터치 센서의 간섭으로 인한 화질 저하를 방지할 수 있다.

[0028] 또한, 터치를 감지한 센싱 전극으로부터 제2 센서 박막 트랜지스터를 통해 리드아웃 라인으로 출력되는 센싱 신호가, 센싱 커패시터의 정전 용량과, 기생 정전 용량(C_{para})의 합($C_f + C_{para}$)과, 센싱 전극 공급된 전원 전압과 리드아웃 라인에 공급된 기준 전압의 차전압($V_d - V_{ref}$)에 의해 결정되므로, 제2 센서 박막 트랜지스터 문턱 전압(V_{th})과 상관없이 정확한 센싱 신호를 출력할 수 있다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 수직 단면 구조를 개략적으로 나타낸 도면.

도 2는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치를 개략적으로 나타낸 블록도.

도 3은 본 발명의 실시예에 따른 액정 표시 장치의 한 프레임 구성도.

도 4는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 일부 화소에 대한 등가 회로도.

도 5는 도 4에 나타낸 등가 회로의 구동 파형도.

도 6은 도 4에 나타낸 액정 표시 장치의 등가 회로에 대한 박막 트랜지스터 기판의 평면도.

도 7은 도 6에서 I-I' 및 II-II'의 절단선에 따른 박막 트랜지스터 기판의 절단면을 나타낸 단면도.

발명을 실시하기 위한 구체적인 내용

- [0030] 도 1은 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 수직 단면 구조를 개략적으로 나타낸 도면이다.
- [0031] 도 1에 나타낸 액정 표시 장치는 상부 기판(50) 및 하부 기판(60)과, 상하부 기판(50, 60) 사이에 형성된 액정 층(70)을 구비한다.
- [0032] 하부 기판(60)에는 다수의 화소 영역(PX)과, 다수의 터치 센서(TS)를 포함하는 박막 트랜지스터 어레이가 형성된다. 터치 센서(TS)는 다수의 화소 영역(PX) 사이마다 형성된다. 즉, 인접한 2개의 터치 센서(TS) 사이에는 다수의 화소 영역(PX)이 위치한다. 각 화소 영역(PX)은 액정층(70)에 수평 전계를 인가함으로써 액정층(70)을 인플레이인 스위칭(In Plane Switching; IPS) 모드 또는 프린지 필드 스위칭(Fringe Field Switching) 모드로 구동한다. 이를 위하여, 각 화소 영역(PX)은 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터를 통해 데이터 신호를 공급받는 화소 전극과, 공통 전압을 공급받고 상기 화소 전극과 함께 액정층(70)에 수평 전계를 인가하는 공통 전극을 구비한다. 하부 기판(60)의 각 화소 영역(PX)에서 액정층(70)에 수평 전계를 인가하므로, 상부 기판(50)에는 액정층(70)을 구동하기 위한 전극이 필요하지 않다. 상부 기판(50)에는 상기 화소 영역(PX)을 정의하는 블랙 매트릭스와, 화소 영역(PX)에 각각 대응하는 적색, 녹색, 청색 컬러 필터를 포함하는 컬러 필터 어레이가 형성된다. 그리고, 액정 표시 장치는 상하부 기판(50, 60)의 외면에 부착되고 광축이 상호 직교하는 상하부 편광판과, 액정과 접촉하는 내면에 형성되어 액정의 프리틸트각을 설정하는 상하부 배향막을 더 구비한다.
- [0033] 사용자가 인체나 스타일러스와 같은 전도성 터치 물체로 상부 기판(50)의 표면을 터치하면, 터치 물체와 하부 기판(60)의 터치 센서(TS)는 상부 기판(50) 및 액정층(70)을 사이에 두고 정전 용량, 즉 센싱 커페시터(Cf)를 형성한다. 터치 센서(TS)는 센싱 커페시터(Cf)의 형성에 의한 정전 용량 변화를 감지하여 터치를 나타내는 센서 신호를 출력한다.
- [0034] 도 2는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치를 개략적으로 나타낸 블록도이다.
- [0035] 도 2에 나타낸 액정 표시 장치는 다수의 화소(PX)와 함께 다수의 터치 센서(TS)가 내장된 액정 패널(10)과, 액정 패널(10)의 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(12)와, 액정 패널(10)의 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(14)와, 액정 패널(10)의 센서 게이트 라인(SGL)을 구동하는 센서 게이트 드라이버(16)와, 액정 패널(10)의 리드아웃(Readout) 라인(ROL)의 출력을 모니터링하여 터치를 감지하는 리드아웃 회로(18)를 구비한다. 도 2에서 리드아웃 회로(18)는 데이터 드라이버(14)에 내장될 수 있고, 센서 게이트 드라이버(16)도 게이트 드라이버(12)에 내장될 수 있다.
- [0036] 액정 패널(10)은 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)이 교차하여 정의된 다수의 화소(PX)를 구비하고, 다수의 화소(PX) 사이마다 형성된 터치 센서(TS)가 형성된다. 터치 센서(TS)는 센서 게이트 라인 쌍(SGLa, SGLb)에 의해 구동되어서 정전 용량 방식으로 터치를 감지하여 리드아웃 라인(ROL)으로 센싱 신호를 출력한다. 센서 게이트 라인 쌍(SGLa, SGLb) 중 제1 센서 게이트 라인(SGLa)이 먼저 구동되어 터치 센서(TS)에 전원 전압(Vd)이 공급되는 기간을 결정하고, 다음에 순서에 구동되는 제2 센서 게이트 라인(SGLb)은 터치 센서(TS)로부터 센싱 신호가 리드아웃 라인(ROL)으로 출력되는 기간을 결정한다.
- [0037] 리드아웃 라인(ROL)은 다수의 데이터 라인(DL) 사이마다 데이터 라인(DL)과 나란하게 형성되고, 수직 방향으로 배열된 다수의 터치 센서(TS)와 접속된다. 센서 게이트 라인 쌍(SGLa, SGLb)은 다수의 게이트 라인(GL) 사이마다 게이트 라인(GL)과 나란하게 형성되고, 수평 방향으로 배열된 다수의 터치 센서(TS)와 접속되어서 게이트 신호로 구동 전원을 공급한다. 다수의 센서 게이트 라인(SGL)은 라인마다 독립적으로 구동되거나, 일정수 단위로 분할되고 일정수의 제1 센서 게이트 라인(SGLa)을 공통으로 구동하고, 일정수의 제2 센서 게이트 라인(SGLb)을 공통으로 구동할 수 있다. 터치 센서(TS)가 매트릭스 형태로 배치되므로 멀티 터치도 동시에 감지할 수 있다.
- [0038] 액정 패널(10)은 도 3과 같이 한 프레임(1F)을 화소(PX)에 데이터를 저장하는 데이터 기록 기간(DWM)과 터치 센서(TS)를 구동하는 터치 센싱 기간(TSW)으로 분할 구동된다. 예를 들면, 도 3(A)와 같이 한 프레임(1F)은 전반부에서 다수의 게이트 라인(GL)을 스캐닝하면서 데이터 신호를 다수의 화소(PX)에 저장하는 데이터 기록 기간(DWM)과, 후반부에서 다수의 센서 게이트 라인(SGLa, SGLb)을 스캐닝하면서 터치 센서(TS)를 구동하는 터치 센싱 기간(TSW)으로 분할될 수 있다. 한편, 도 3(B)와 같이 한 프레임(1F)을 다수의 수평기간(수평라인) 단위로 분할하여 데이터 기록 기간(DWM)과 터치 센싱 기간(TSW)이 교번되게 할 수 있다.
- [0039] 데이터 기록 기간(DWM)에서 게이트 드라이버(12)는 데이터 기록 기간(DWM)에서 다수의 게이트 라인(GL)을 순차적으로 구동하고, 데이터 드라이버(14)는 게이트 라인(GL)이 구동될 때마다 데이터 신호를 다수의 데이터 라인(DL)으로 공급한다.

- [0040] 터치 센싱 기간(TSW)에서 센서 게이트 드라이버(16)는 제1 및 제2 센서 게이트 라인(SGLa, SGLb)을 순차적으로 구동하고, 리드아웃 회로(18)는 터치를 감지한 터치 센서(TS)로부터의 센싱 신호를 리드아웃 라인(ROL)을 통해 입력하여 터치 및 터치 위치를 감지한다. 리드아웃 회로(18)는 단위 시간당 리드아웃 라인(ROL)의 출력 전류를 적분하여 터치를 감지한다. 또한, 리드아웃 회로(18)는 리드아웃 라인(ROL)의 위치 정보(X 좌표)와, 구동되는 센서 게이트 라인 쌍(SGLa, SGLb)의 위치 정보(Y 좌표)에 근거하여 터치 위치(XY 좌표)도 감지한다. 리드아웃 회로(18)는 서로 다른 지점에서 동시에 발생되는 멀티 터치도 터치 센서(TS) 및 리드아웃 라인(ROL)을 통해 감지할 수 있다.
- [0041] 도 4는 본 발명의 실시예에 따른 터치 센서가 내장된 액정 표시 장치의 일부 화소에 대한 등가 회로를 나타낸 도면이고, 도 5는 도 4에 나타낸 등가 회로의 구동 파형을 나타낸 도면이다.
- [0042] 도 4에 나타낸 액정 표시 장치는 다수의 화소(PX)와, 다수의 화소(PX) 사이마다 형성된 정전 용량 방식의 터치 센서(TS)를 구비한다.
- [0043] 각 화소(PX)는 게이트 라인(GLi)과 데이터 라인(DL)이 교차하여 정의된 각 화소 영역에 형성된 화소 박막 트랜지스터(Tpx)와, 화소 박막 트랜지스터(Tpx)와 공통 라인(CLi) 사이에 병렬 접속된 액정 커패시터(C1c) 및 스토리지 커패시터(Cst)를 구비한다. 게이트 라인(GLi)은 공통 라인(CLi)과 화소 영역(PX)을 사이에 두고 나란하게 형성된다. 액정 커패시터(C1c)는 박막 트랜지스터(Tpx)와 접속된 화소 전극과, 공통 라인(CLi)과 접속된 공통 전극과, 화소 전극과 공통 전극에 의해 수평 전계가 인가되는 액정층으로 구성된다. 스토리지 커패시터(Cst)는 화소 전극과 공통 전극이 절연층을 사이에 두고 중첩되어 형성된다.
- [0044] 화소 박막 트랜지스터(Tpx)는 도 5와 같이 데이터 기록 기간(DWM)에서 해당 게이트 라인(GLi)으로부터의 게이트 신호의 게이트 온 전압(Von)에 응답하여, 데이터 라인(DL)으로부터의 데이터 신호(DS)를 액정 커패시터(C1c) 및 스토리지 커패시터(Cst)에 저장되게 한다. 액정 커패시터(C1c)에 저장된 데이터 신호에 따라 액정이 구동되고, 스토리지 커패시터(Cst)는 액정 커패시터(C1c)가 데이터 신호를 안정적으로 유지하게 한다.
- [0045] 터치 센서(TS)는 게이트 라인(GLi)과 다음단 스토리지 라인(미도시) 사이의 공간에 형성된다. 터치 센서(TS)는 터치 물체와 센싱 커패시터(Cf)를 형성하기 위한 센싱 전극(20)과, 센서 게이트 라인 쌍(SGLa, SGLb)과, 제1 센서 게이트 라인(SGLa)의 제어에 응답하여 전원 라인(PL)과 센싱 전극(20) 일측단과의 전류 패스를 형성하는 제1 터치 박막 트랜지스터(Tsw1)와, 제2 센서 게이트 라인(SGLb)의 제어에 응답하여 리드아웃 라인(ROL)과 센싱 전극(20) 타측단과의 전류 패스를 형성하는 제2 터치 박막 트랜지스터(Tsw2)를 구비한다. 터치 센서(TS)는 터치점의 크기를 고려하여 다수(n개, n은 자연수)의 화소(PX) 사이마다 형성된다. 예를 들면, 터치점의 선폭이 4mm 정도인 경우 터치 센서(TS)는 50개 정도의 화소(PX)의 사이마다 형성될 수 있다.
- [0046] 센서 게이트 라인 쌍(SGLa, SGLb)은 게이트 라인(GLi)과 나란하게 형성되고, 센서 게이트 라인 쌍(SGLa, SGLb) 사이에 센싱 전극(20)이 터치 센서(TS) 단위로 분리되어 형성된다. 파워 라인(PL) 및 리드아웃 라인(ROL)은 다수의 데이터 라인(DL)을 사이에 두고 데이터 라인(DL)과 나란하게 형성된다.
- [0047] 제1 센서 박막 트랜지스터(Tsw1)의 게이트 전극은 제1 센서 게이트 라인(SGLa)과 접속되고, 소스 전극은 파워 라인(PL)과 접속되며, 드레인 전극은 센싱 전극(20)의 일측단과 접속된다. 소스 전극과 드레인 전극은 전류 방향에 따라 서로 바뀔 수 있다. 제1 센서 박막 트랜지스터(Tsw1)은 제1 센서 게이트 라인(SGLa)에 공급되는 게이트 신호에 응답하여 파워 라인(PL)으로부터의 전원 전압(Vd)을 센싱 전극(20)로 공급한다.
- [0048] 제2 센서 박막 트랜지스터(Tsw2)의 게이트 전극은 제2 센서 게이트 라인(SGLb)과 접속되고, 소스 전극은 리드아웃 라인(ROL)과 접속되며, 드레인 전극의 센싱 전극(20)의 타측단과 접속된다. 소스 전극과 드레인 전극은 전류 방향에 따라 서로 바뀔 수 있다. 제2 센서 박막 트랜지스터(Tsw2)는 터치 커패시터(Cf)가 형성되면 터치 커패시터(Cf)의 크기에 비례하는 센싱 신호를 리드아웃 라인(ROL)으로 출력한다.
- [0049] 구체적으로, 제1 센서 박막 트랜지스터(Tsw1)가 도 5에 나타낸 터치 센싱 기간(TSM)에서 제1 센서 게이트 라인(SGLa)에 게이트 온 전압(Von)에 의해 터-온되어서 전원 라인(PL)으로부터의 전원 전압(Vd)을 센싱 전극(20)에 공급한다. 센싱 전극(20)에 원 전압(Vd)이 공급되는 기간에 터치 물체가 액정 표시 장치의 표면을 터치하면 터치 물체와 센싱 전극(20) 사이에 센싱 커패시터(Cf)가 형성되고, 센싱 전극(20)에 공급되는 전하량(Q1)은 다음 수학식 1과 같이, 센싱 커패시터(Cf)의 정전 용량과, 센싱 전극(20)과 주변 배선 사이에 형성된 기생 정전 용량(Cpara)의 합(Cf+Cpara)과, 센싱 전극(20)에 공급된 전원 전압(Vd)의 곱(Cf+Cpara)×Vd)으로 결정된다.

수학식 1

$$[0050] Q1 = (Cf + Cpara)S Vd$$

[0051] 이어서, 제2 센서 박막 트랜지스터(Tsw2)가 도 5에 나타낸 터치 센싱 기간(TSM)에서 제2 센서 게이트 라인(SGLb)에 게이트 온 전압(Von)에 의해 터치되어서 센싱 전극(20)에서 상기 터치로 센싱 전극(20)에 유도된 전하량(Q1)에 대응하는 센싱 신호를 리드아웃 라인(ROL)으로 출력한다. 이때, 리드라웃 라인(ROL)에 리드아웃 회로로부터 기준 전압(Vref)이 공급되면 제2 센서 박막 트랜지스터(Tsw2)를 통해 센싱전극(20)으로부터 리드아웃 라인(ROL)으로 전달되는 전하량(Q2)은 다음 수학식 2와 같이, 센싱 커패시터(Cf)의 정전 용량과, 센싱 전극(20)과 주변 배선 사이에 형성된 기생 정전 용량(Cpara)의 합(Cf+Cpara)과, 센싱 전극(20)에 공급된 전원 전압(Vd)과 리드아웃 라인(ROL)에 공급된 기준 전압(Vref)의 차전압(Vd-Vref)과의 곱((Cf+Cpara)×(Vd-Vref))으로 결정된다.

수학식 2

$$[0052] Q2 = (Cf + Cpara)S(Vd - Vref)$$

[0053] 이에 따라, 제2 센서 박막 트랜지스터(Tsw2)로부터 리드아웃 라인(ROL)으로 출력되는 전하량(Q2)에 비례하는 센싱 신호(출력 전류)는 센싱 커패시터(Cf)의 정전 용량의 크기에 비례하여 결정된다. 리드아웃 회로는 리드아웃 라인(ROL)의 출력 전류를 적분하여 터치를 감지한다.

[0054] 이와 같이, 터치를 감지한 센싱 전극(20)으로부터 제2 센서 박막 트랜지스터(Tsw2)를 통해 리드아웃 라인(ROL)으로 출력되는 센싱 신호가, 센싱 커패시터(Cf)의 정전 용량과, 센싱 전극(20)과 주변 배선 사이에 형성된 기생 정전 용량(Cpara)의 합(Cf+Cpara)과, 센싱 전극(20) 공급된 전원 전압(Vd)과 리드아웃 라인(ROL)에 공급된 기준 전압(Vref)의 차전압(Vd-Vref)에 의해서만 결정되므로, 제2 센서 박막 트랜지스터(Tsw2) 문턱 전압(Vth)이 다르더라도 그 문턱 전압(Vth)과 상관없이 정확한 센싱 신호를 출력할 수 있다.

[0055] 도 6은 도 4에 나타낸 액정 표시 장치의 등가 회로에 대한 박막 트랜지스터 기판의 평면도이고, 도 7은 도 6에서 I-I' 및 II-II'의 절단선에 따른 절단면을 나타낸 단면도이다.

[0056] 도 6 및 도 7에 나타낸 박막 트랜지스터 기판에서는 공통 라인(CL_i, CL_j), 게이트 라인(GL_i), 센싱 전극(20), 센서 게이트 라인(SGL_j)은 하부 기판(60) 상에 게이트 금속 패턴으로 나란하게 형성된다. 상기 게이트 금속 패턴과 교차하는 데이터 라인(DL) 및 리드아웃 라인(ROL)은 게이트 절연막(62) 상에 데이터 금속 패턴으로 나란하게 형성된다.

[0057] 화소 박막 트랜지스터(Tpx)는 게이트 라인(GL)으로부터 돌출된 게이트 전극(22a)과, 게이트 절연막(62)을 사이에 두고 게이트 전극(22a)과 중첩한 반도체층(24a)과, 데이터 라인(DL)으로부터 돌출되고 반도체층(24a)과 중첩한 소스 전극(26a), 반도체층(24a)과의 중첩부에서 소스 전극(26a)과 마주하며 페시베이션막(64)의 컨택홀(40a)을 통해 화소 전극(32)과 접속된 드레인 전극(28a)을 구비한다. 반도체층(24a)은 소스 전극(26a)과 드레인 전극(28a) 사이에 채널을 형성하는 활성층과, 소스 전극(26a) 및 드레인 전극(28a)과의 오믹 접촉을 위하여 활성층과 소스 전극(26a) 및 드레인 전극(28a)의 중첩부에 형성된 오믹 접촉층을 구비한다.

[0058] 공통 라인(CL_i) 및 게이트 라인(GL_i)과 데이터 라인(DL)의 교차로 정의된 각 화소 영역에는 공통 라인(CL_i)과 접속된 투명한 공통 전극(30)이 형성된다. 투명한 공통 전극(30)은 게이트 절연막(62)이 형성되기 이전에 공통 라인(CL_i)이 형성된 기판(60) 상에 공통 라인(CL_i)과 일부 중첩되게 형성된다. 투명한 화소 전극(34)은 페시베이션막(64) 위에 공통 전극(30)과 중첩되게 형성되고, 상하로 대칭된 다수의 경사 슬릿(34)을 구비하여 공통 전극(30)과 함께 수평 전계를 형성하여 액정층을 구동한다. 화소 전극(34)과 공통 전극(30)의 중첩으로 스토리지 커패시터(Cst)가 형성된다.

[0059] 게이트 라인(GL_i)과 다음단 공통 라인(미도시) 사이의 공간에 제1 및 제2 센서 게이트 라인(SGL_a, SGL_b), 센싱 전극(20), 제1 및 제2 센서 박막 트랜지스터(Tsw1, Tsw2)를 포함하는 터치 센서가 형성된다.

- [0060] 제1 및 제2 센서 게이트 라인(SGLa, SGLb), 센싱 전극(20)은 상기 게이트 라인(GLi) 및 공통 라인(CLi)과 함께 게이트 금속으로 형성되고, 전원 라인(PL) 및 리드아웃 라인(ROL)은 테이터 라인(DL)과 함께 테이터 금속으로 형성된다.
- [0061] 제1 센서 박막 트랜지스터(Tsw1)는 제1 센서 게이트 라인(SGLa)으로부터 돌출된 게이트 전극(22d)과, 게이트 절연막(62)을 사이에 두고 게이트 전극(22d)과 중첩한 반도체층(24d)과, 전원 라인(PL)으로부터 돌출되고 반도체층(24d)과 중첩한 소스 전극(26d), 반도체층(24d)과의 중첩부에서 소스 전극(26d)과 마주하며 센싱 전극(20)과 접속된 드레인 전극(28d)을 구비한다. 드레인 전극(28d)은 센싱 전극(20)의 일측단과 중첩되고 페시베이션막(64) 및 게이트 절연막(62)을 관통하는 컨택홀(40f)과, 페시베이션막(64) 위에 형성되고 컨택홀(40f)을 경유하는 컨택 전극(38d)을 통해 센싱 전극(20)의 일측단과 접속된다.
- [0062] 제2 센서 박막 트랜지스터(Tsw2)는 제2 센서 게이트 라인(SGLb)으로부터 돌출된 게이트 전극(22b)과, 게이트 절연막(62)을 사이에 두고 게이트 전극(22b)과 중첩한 반도체층(24b)과, 리드아웃 라인(ROL)으로부터 돌출되고 반도체층(24b)과 중첩한 소스 전극(26b), 반도체층(24b)과의 중첩부에서 소스 전극(26b)과 마주하며 센싱 전극(20)과 접속된 드레인 전극(28b)을 구비한다. 드레인 전극(28b)은 센싱 전극(20)의 타측단과 중첩되고 페시베이션막(64) 및 게이트 절연막(62)을 관통하는 컨택홀(40g)과, 페시베이션막(64) 위에 형성되고 컨택홀(40g)을 경유하는 컨택 전극(38e)을 통해 센싱 전극(20)의 타측단과 접속된다.
- [0063] 도 6 및 도 7에 나타낸 박막 트랜지스터 기판의 제조 방법은 다음과 같다.
- [0064] 기판(60) 상에, 게이트 라인(GLi), 공통 라인(CLi), 센싱 전극(20), 제1 및 제2 센싱 게이트 라인(SGLa, SGLb), 화소 박막 트랜지스터(Tpx)의 게이트 전극(22a), 제1 및 제2 센서 박막 트랜지스터(Tsw1, Tsw2)의 게이트 전극(22d, 22b)을 포함하는 게이트 금속 패턴이 형성된다.
- [0065] 공통 라인(CLi)과 접속된 투명한 공통 전극(30)이 각 화소 영역에 형성된다.
- [0066] 공통 전극(30)이 형성된 기판(60) 상에 게이트 절연막(62)이 형성된 다음, 그 게이트 절연막(62) 상에 화소 박막 트랜지스터(Tpx)의 반도체층(24a), 제1 및 제2 센서 박막 트랜지스터(Tsw1, Tsw2)의 반도체층(24d, 24b)을 포함하는 반도체 패턴이 형성된다.
- [0067] 반도체 패턴이 형성된 게이트 절연막(62) 상에 테이터 라인(DL), 리드아웃 라인(ROL), 전원 라인(PL), 화소 박막 트랜지스터(Tpx)의 소스 전극(26a) 및 드레인 전극(28a), 제1 센서 박막 트랜지스터(Tsw1)의 소스 전극(26d) 및 드레인 전극(28d), 제2 센서 박막 트랜지스터(Tsw2)의 소스 전극(26b) 및 드레인 전극(28b)을 포함하는 데이터 금속 패턴이 형성된다.
- [0068] 테이터 금속 패턴이 형성된 게이트 절연막(62) 상에 페시베이션막(64)이 형성됨과 아울러, 페시베이션막(64)을 관통하는 컨택홀(40a)과, 페시베이션막(64) 및 게이트 절연막(62)을 관통하는 컨택홀(40f, 40g)이 형성된다.
- [0069] 페시베이션막(64) 위에 화소 전극(32), 컨택 전극(38d, 38e)을 포함하는 투명 도전 패턴이 형성된다.
- [0070] 이와 같이, 본 발명에 따른 액정 표시 장치는 박막 트랜지스터 기판의 제조 공정을 그대로 사용하여 터치 센서를 내장할 수 있다.
- [0071] 한편, 도 6 및 도 7에서는 투명한 공통 전극(30)과, 다수의 경사 슬릿(34)을 갖고 공통 전극(30)과 절연되게 중첩된 투명한 화소 전극(32)을 이용하여 수평 전계를 형성하는 경우만을 예로 들어 설명하였으나, 공통 전극과 화소 전극을 평거 형상으로 형성하여 공통 전극의 평거부와 화소 전극의 평거부의 교번 구조에 의해 수평 전계를 형성하는 화소 구조도 적용될 수 있다. 이 경우, 평거 형상의 공통 전극이나 화소 전극은 불투명 금속으로 형성될 수 있다.
- [0072] 이상 설명한 바와 같이, 본원 발명의 터치 센서가 내장된 액정 표시 장치는 박막 트랜지스터 기판에 터치 센서를 내장함으로써 박형 경량화가 가능하고 제조 비용을 절감할 수 있다. 또한, 터치 센서가 매트릭스 구조로 형성되므로 멀티 터치를 감지할 수 있다. 또한, 정전 용량 방식으로 터치를 감지하는 단순 구조의 터치 센서를 다수의 화소 사이마다 형성하여 개구율을 향상시킬 수 있다. 또한, 박막 트랜지스터 기판의 제조 공정을 그대로 이용하여 터치 센서를 형성함으로써 공정이 단순하므로 제조 비용을 더욱 절감할 수 있다. 또한, 데이터 기록 기간과 터치 센싱 기간을 서로 분할하여 구동하므로 터치 센서의 간섭으로 인한 화질 저하를 방지할 수 있다. 또한, 터치를 감지한 센싱 전극으로부터 제2 센서 박막 트랜지스터를 통해 리드아웃 라인으로 출력되는 센싱 신호가, 센싱 커페시터의 정전 용량과, 기생 정전 용량(Cpara)의 합(Cf+Cpara)과, 센싱 전극 공급된 전원 전압과 리드아웃 라인에 공급된 기준 전압의 차전압(Vd-Vref)에 의해서만 결정되므로, 제2 센서 박막 트랜지스터 문턱

전압(Vth)이 다르더라도 그 문턱 전압(Vth)과 상관없이 정확한 센싱 신호를 출력할 수 있다.

[0073]

이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

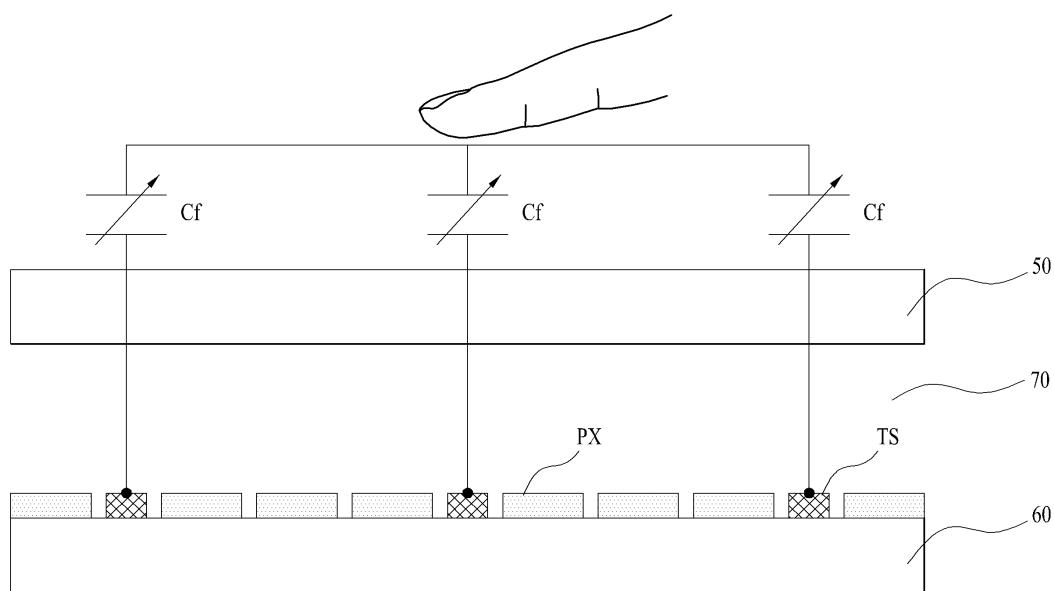
부호의 설명

[0074]

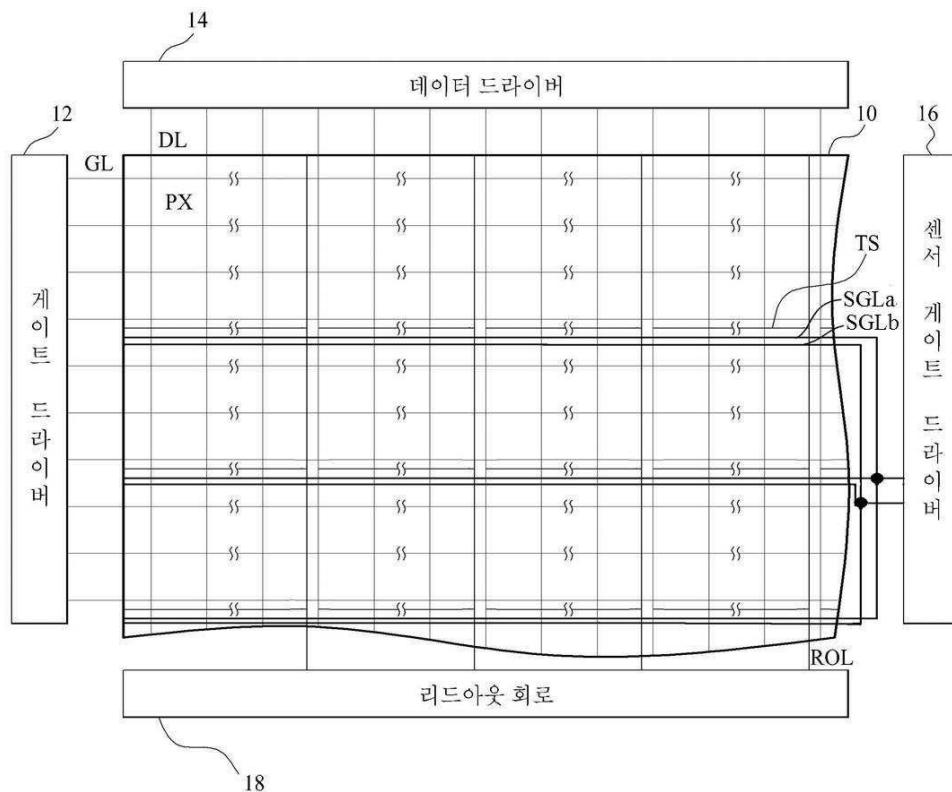
10: 액정 패널	12: 게이트 드라이버
14: 데이터 드라이버	16: 센서 게이트 드라이버
18: 리드아웃 회로	20: 센싱 전극
22a, 22b, 22d: 게이트 전극	24a, 24b, 24d: 반도체층
26a, 26b, 26d: 소스 전극	28a, 28b, 28d: 드레인 전극
30: 공통 전극	32: 화소 전극
34: 경사 슬릿	Cf: 센싱 커페시터
38a, 38d, 38e: 컨택 전극	40a, 40f, 40g: 컨택홀
50: 상부 기판	60: 하부 기판
62: 게이트 절연막	64: 패시베이션막
70: 액정층	GLi: 게이트 라인
DL: 데이터 라인	CLi: 공통 라인
SGLa, SGLb: 센서 게이트 라인	Tpx: 화소 박막 트랜지스터
Tsw1, Tsw2: 센서 박막 트랜지스터	

도면

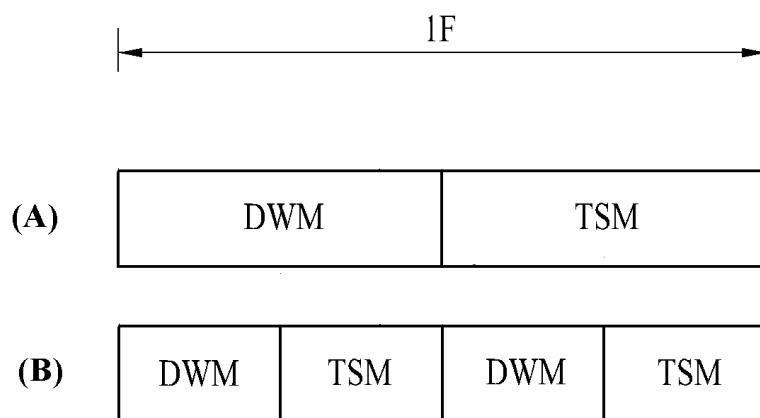
도면1



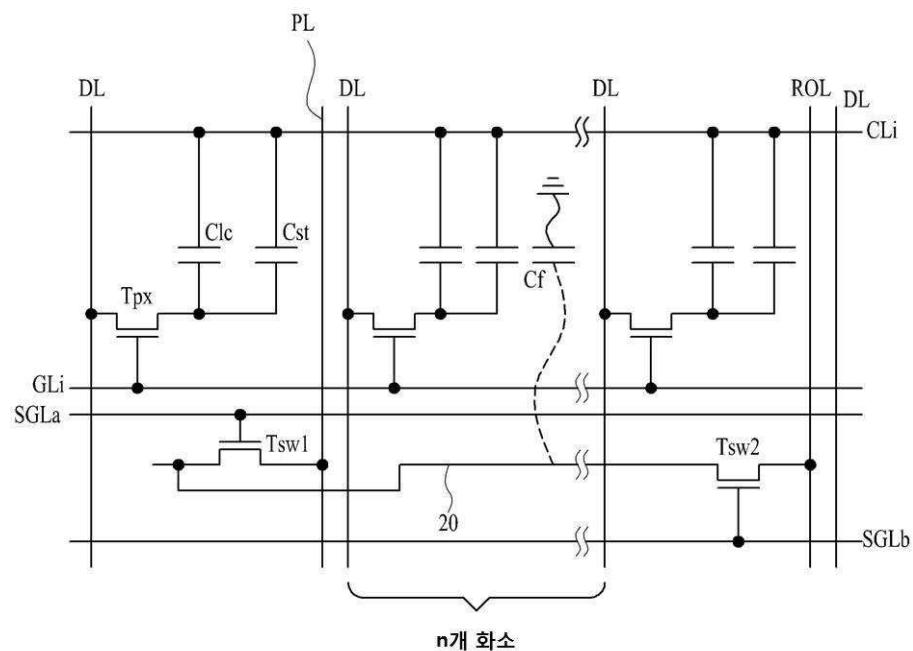
도면2



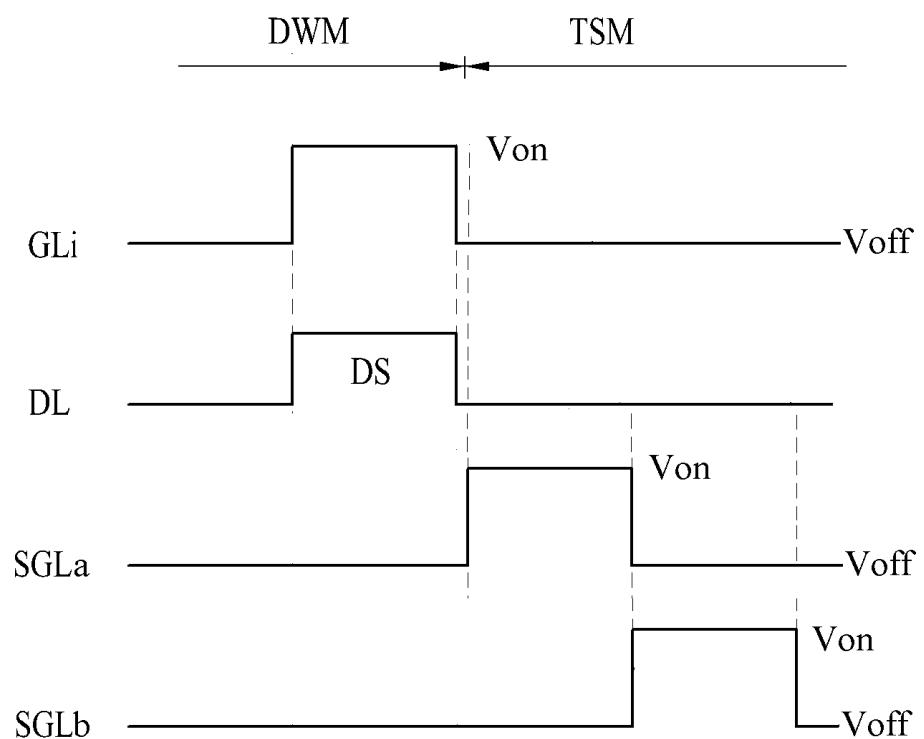
도면3



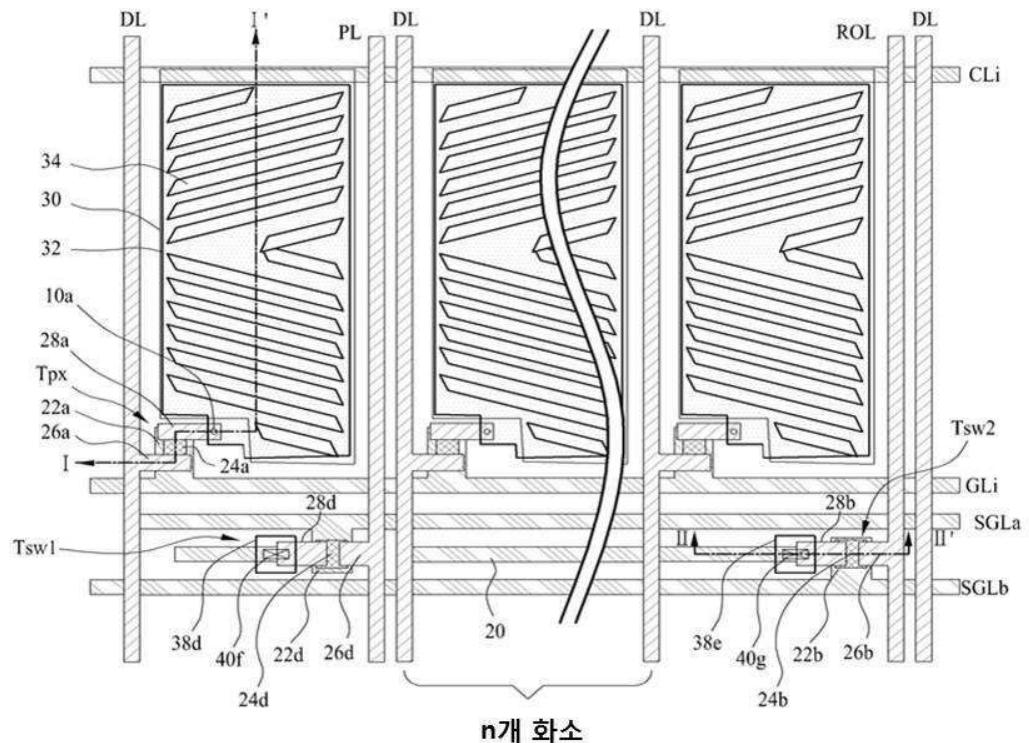
도면4



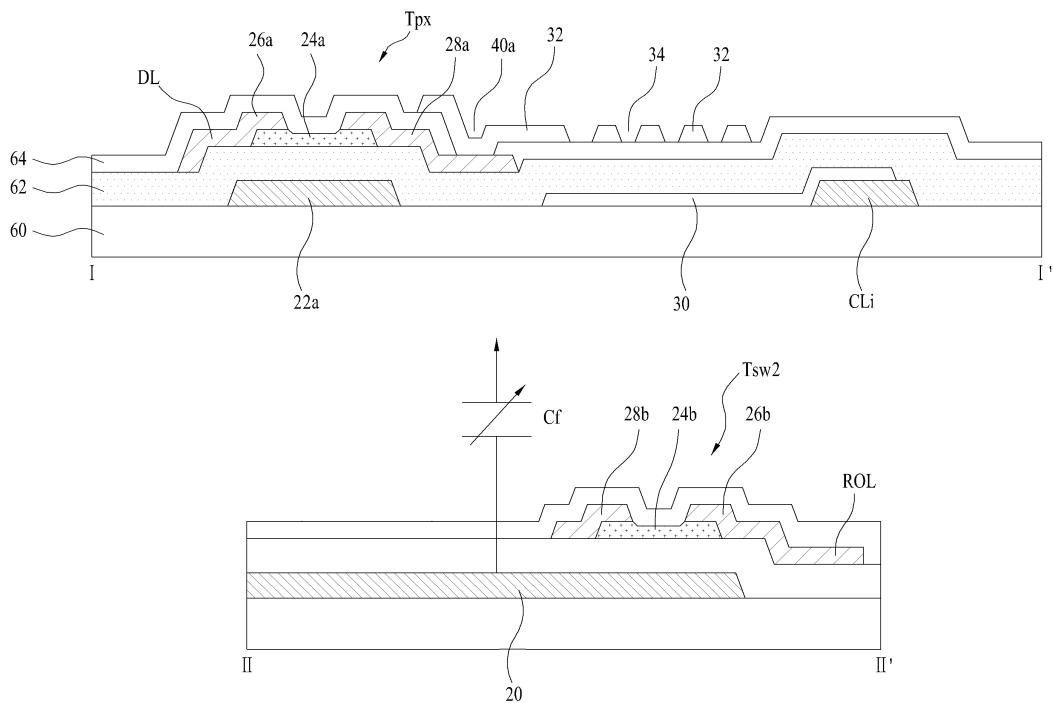
도면5



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제17항, 10, 11째 줄

【변경전】

상기 제1 및 제1 센서 박막 트랜지스터

【변경후】

상기 제1 및 제2 센서 박막 트랜지스터

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 제9항, 7째줄

【변경전】

상기 제1 및 제2 센서 전원 라인

【변경후】

상기 제1 및 제2 센서 게이트 라인

专利名称(译)	标题：具有内置触摸传感器的液晶显示装置，其驱动方法及其制造方法		
公开(公告)号	KR101735386B1	公开(公告)日	2017-05-30
申请号	KR1020100060844	申请日	2010-06-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM CHEOL SE 김철세 JUNG JI HYUN 정지현		
发明人	김철세 정지현		
IPC分类号	G02F1/1333 G02F1/1343 G02F1/1345 G02F1/1362 G09G3/36 G02F1/133		
CPC分类号	G02F1/13338 G02F1/134363 G02F1/136227 G02F1/136286 G02F1/1345 G09G3/3648 G02F1/13306 G06F3/0412 G06F3/0416 G06F3/0443 G09G2300/0426 G09G2300/0443 Y10T29/49117 G06F3/044		
代理人(译)	Bakyoungbok		
其他公开文献	KR1020120000467A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种通过结合触摸传感器而薄且重量轻的液晶显示装置，其驱动方法及其制造方法。包含本发明的触摸传感器的液晶显示装置包括在上基板和下基板之间的液晶层；像素电极通过薄膜晶体管接收数据信号，所述薄膜晶体管连接到形成在下基板上的每个像素区域中的栅极线和数据线以及连接到公共线的公共电极，一种触摸传感器，形成在下基板上的多个像素之间，并与触摸上基板的触摸物体形成电容以检测触摸；用于向触摸传感器提供电源电压的电源线；以及用于从触摸传感器输出感测信号的引出线；触摸传感器包括：感应电极，形成在下基板上以形成感应物体和感应电容器；第一和第二传感器栅极线；第一传感器薄膜晶体管，用于响应于第一传感器栅极线的控制，从电源线向感测电极提供电源电压；以及第二传感器薄膜晶体管，用于响应于第二传感器栅极线的控制，将感测电极上的电荷提供给感测信号。

