



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년12월02일
(11) 등록번호 10-1681923
(24) 등록일자 2016년11월28일

(51) 국제특허분류(Int. Cl.)
G02F 1/1339 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
(21) 출원번호 10-2010-0085523
(22) 출원일자 2010년09월01일
심사청구일자 2015년08월25일
(65) 공개번호 10-2012-0022210
(43) 공개일자 2012년03월12일
(56) 선행기술조사문헌
KR1020050070326 A
KR1020070109202 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정유호
경상북도 칠곡군 석적읍 석적로 955-19, 우방 신
천지 아파트 205동 1501호
이상용
경기도 용인시 기흥구 용구대로 1842, 313동 120
1호 (보라동, 현대모닝사이드2차아파트)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 7 항

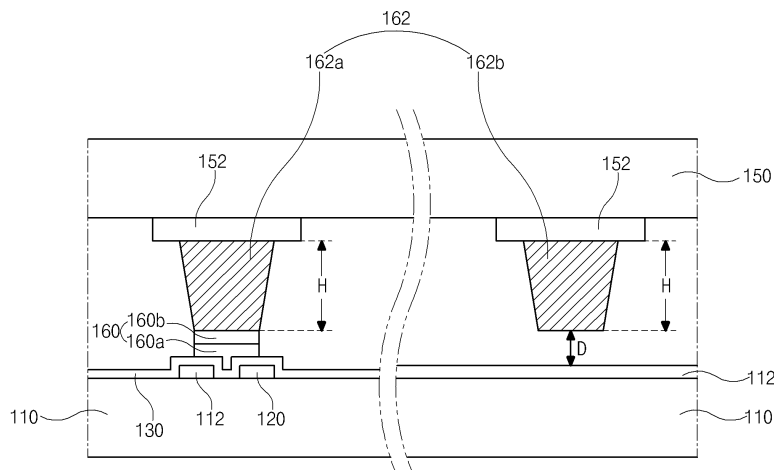
심사관 : 김민수

(54) 발명의 명칭 액정표시장치 및 그의 제조방법

(57) 요약

본 발명은 글라스의 평활도에 따른 화질불량을 개선한 액정표시장치 및 그의 제조방법에 관한 것으로, 액정표시장치는 어레이 기판과 컬러필터 기판 사이의 셀갭을 유지하기 위해 컬럼 스페이서를 포함하는 액정표시장치에 있어서, 상기 어레이 기판 상에 형성되는 게이트 배선; 상기 게이트 배선과 인접하고 상기 어레이 기판 상에 형성되는 공통배선; 상기 게이트 및 공통배선 상에 적층되는 지지부; 상기 컬러필터 기판 상에 형성되고, 상기 지지부와 접촉하는 지지 스페이서와 상기 게이트 배선 또는 상기 공통배선과 대응되고 상기 지지부의 두께만큼 상기 어레이 기판과 이격되는 터치 스페이서를 포함하는 컬럼 스페이서;를 포함하는 것을 특징으로 한다.

대표도 - 도6



명세서

청구범위

청구항 1

어레이 기관과 컬러필터 기관 사이의 셀갭을 유지하기 위해 컬럼 스페이서를 포함하는 액정표시장치에 있어서,

상기 어레이 기관 상에 형성되는 게이트 배선;

상기 게이트 배선과 인접하고 상기 어레이 기관 상에 형성되는 공통배선;

상기 게이트 및 공통배선 상에 적층되는 지지부;

상기 컬러필터 기관 상에 형성되고, 상기 지지부와 접촉하는 지지 스페이서와 상기 게이트 배선 또는 상기 공통 배선과 대응되고 상기 지지부의 두께만큼 상기 어레이 기관과 이격되는 터치 스페이서를 포함하는 상기 컬럼 스페이서를 포함하고,

상기 어레이 기관은, 상기 게이트 배선과 수직으로 교차하는 데이터 배선, 상기 게이트 배선과 상기 데이터 배선과 연결되어 스위칭 기능을 하고, 게이트 전극, 활성층 및 소스 및 드레인 전극을 포함하는 박막 트랜지스터, 상기 데이터 배선 및 상기 박막 트랜지스터 상에 형성되고, 드레인 콘택홀 및 공통 콘택홀을 가지는 층간 절연층, 상기 드레인 콘택홀을 통하여 상기 드레인 전극과 연결되는 화소전극, 및 상기 공통 콘택홀을 통하여 상기 공통배선과 연결되는 공통전극을 더욱 포함하고,

상기 지지부는 상기 드레인 콘택홀 및 상기 공통 콘택홀 사이의 상기 게이트 배선 및 상기 공통배선 상에 위치하는

액정표시장치.

청구항 2

제 1 항에 있어서,

상기 지지부의 면적은 상기 지지 스페이서의 면적의 0.8 내지 2 배이고, 상기 지지 스페이서가 상기 액정표시장치의 전체 화소면적에 접촉하는 총 접촉 면적의 비율로 정의되는 접촉 면적비는 100 내지 300 PPM인 것을 특징으로 하는 액정표시장치.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 지지부 상에 상기 층간 절연층이 적층되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 지지부는 상기 활성층과 동일물질로 구성되고 동일층에 위치하는 제 1 지지층과 상기 소스 및 드레인 전극과 동일물질로 구성되고 동일층에 위치하는 제 2 지지층을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

어레이 기판 및 컬러필터 기판을 준비하는 단계;

상기 어레이 기판 상에 게이트 배선과 상기 게이트 배선과 인접한 공통배선을 형성하는 단계;

상기 컬러필터 기판 상에 지지 스페이서와 터치 스페이서를 포함하는 컬럼 스페이서를 형성하는 단계;

상기 어레이 기판 및 상기 컬러필터 기판을 합착하고 액정을 주입하는 단계;

를 포함하는 액정표시장치의 제조방법에 있어서,

상기 게이트 배선 및 상기 공통배선 상에 지지부를 형성하는 단계를 형성하는 단계를 더욱 포함하고, 상기 지지 스페이서는 상기 지지부와 접촉하며, 상기 터치 스페이서는 상기 게이트 배선 또는 상기 공통배선과 대응되고 상기 지지부의 두께만큼 상기 어레이 기판과 이격되고,

상기 어레이 기판 상에는 상기 게이트 배선과 수직으로 교차하는 데이터 배선, 상기 게이트 배선과 상기 데이터 배선과 연결되어 스위칭 기능을 하고, 게이트 전극, 활성층 및 소스 및 드레인 전극을 포함하는 박막 트랜지스터, 상기 데이터 배선 및 상기 박막 트랜지스터 상에 형성되고, 드레인 콘택홀 및 공통 콘택홀을 가지는 층간 절연층, 상기 드레인 콘택홀을 통하여 상기 드레인 전극과 연결되는 화소전극, 및 상기 공통 콘택홀을 통하여 상기 공통배선과 연결되는 공통전극이 더욱 형성되고,

상기 지지부는 상기 드레인 콘택홀 및 상기 공통 콘택홀 사이의 상기 게이트 배선 및 상기 공통배선 상에 형성되는

액정표시장치의 제조방법.

청구항 7

삭제

청구항 8

제 6 항에 있어서,

상기 지지부는 상기 활성층과 동일물질이고 동시에 형성되는 제 1 지지층과 상기 소스 및 드레인 전극과 동일물질이고 동시에 형성되는 제 2 지지층을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9

제 6 항에 있어서,

상기 지지부의 면적은 상기 지지 스페이서의 면적의 0.8 내지 2 배이고, 상기 지지 스페이서가 상기 액정표시장치의 전체 화소면적에 접촉하는 총 접촉 면적의 비율로 정의되는 접촉 면적비는 100 내지 300 PPM인 것을 특징으로 하는 액정표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 글라스의 평활도에 따른 화질불량을 개선한 액정표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 구동시킨다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있어, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다. 따라서, 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성

에 의하여 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현한다.

[0003] 액정표시장치는 박막 트랜지스터가 형성되는 어레이 기판, 컬러필터가 형성되는 컬러필터 기판, 및 어레이 기판과 컬러필터 기판 사이에 충진된 액정층을 포함하여 구성된다. 보다 구체적으로 도면을 참조하여 액정표시장치를 설명하면 다음과 같다.

[0004] 도 1은 종래기술에 따른 액정표시장치의 어레이 기판에 대한 개략적인 평면도이다.

[0005] 도 1과 같이, 어레이 기판(10)은 다수의 게이트 배선(12), 다수의 데이터 배선(14), 다수의 게이트 배선(12) 및 데이터 배선(14)의 교차에 의해서 정의되는 다수의 화소영역(PA), 다수의 화소영역(PA)에 위치하고 다수의 게이트 및 데이터 배선(12, 14)과 연결되고 스위칭 기능을 하는 다수의 박막 트랜지스터(16), 다수의 화소영역(PA) 각각에 위치하고 다수의 박막 트랜지스터(16) 각각과 연결되는 다수의 화소전극(18)을 포함하여 구성된다.

[0006] 박막 트랜지스터(16)는, 게이트 배선(12)과 연결되는 게이트 전극(22), 게이트 전극(22) 상에 게이트 절연층(도시하지 않음)을 개재하여 형성되는 활성층(24), 및 활성층(24)의 일단 및 타단과 연결되는 소스 및 드레인 전극(26a, 26b)을 포함하여 구성된다. 소스 및 드레인 전극(26a, 26b) 사이와 대응되는 활성층(24)은 채널영역(28)으로 정의된다. 소스 및 드레인 전극(26a, 26b)은 서로 이격되어 형성되고, 소스전극(26a)은 데이터 배선(14) 및 활성층(24)의 일단과 연결되고, 드레인 전극(26b)은 콘택홀(CH)을 통하여 화소전극(18)과 연결된다.

[0007] 도면으로 도시하지 않았지만, 어레이 기판(10)과 대향하여 합착되는 컬러필터 기판에는 다수의 화소영역(PA)을 제외하는 부분의 빛을 차단하기 위한 블랙 매트릭스층, 다수의 화소영역(PA)에 대응되는 부분에 색상을 표현하기 위한 적색, 녹색 및 청색의 컬러필터층, 및 다수의 화소전극(PA)과 대응되어 화상을 구현하기 위한 전계를 발생시키는 공통전극이 형성된다.

[0008] 액정표시장치에 있어서, 화소전극과 공통전극 사이의 전계에 의해 어레이 기판과 컬러필터 기판 사이의 충진된 액정층의 배향각도에 따라 투과하는 빛의 양을 조절하여 화상을 표현한다. 상기과 같이 어레이 기판(10)에 다수의 화소전극(18)이 형성되고, 컬러필터 기판에 공통전극이 형성되는 액정표시장치를 TN(Twisted Nematic) 모드의 액정표시장치라고 한다. TN 모드의 액정표시장치는 시야각이 좁다는 단점을 가지고 있고, TN 모드의 단점을 극복하기 위한 횡전계(IPS: In-Plane Switching) 모드의 액정표시장치가 개발되었다. 횡전계(IPS) 모드의 액정표시장치는 어레이 기판의 화소영역에 화소전극과 공통전극을 서로 평행하게 이격시켜 횡전계를 발생하고, 횡전계에 의해 액정층이 배향되도록 한다.

[0009] TN 모드 및 횡전계 모드와 같은 액정표시장치는 어레이 기판(10)과 컬러필터 기판 사이에 액정층(도시하지 않음)의 간격을 일정하기 유지시키기 위한 스페이서(도시하지 않음)를 설치한다. 스페이서는 형상 및 배치방법에 따라 볼 스페이서 및 칼럼 스페이서로 구분된다. 볼 스페이서는 구 형상이며, 어레이 기판(10) 또는 컬러필터기판 상에 산포시켜 형성하는 것으로, 어레이 기판(10)과 컬러필터 기판의 합착 후에도 유동이 가능하고 어레이 기판(10)과 컬러필터 기판과의 접촉 면적이 작기 때문에, 어레이 및 컬러필터 기판 사이에 볼 스페이서를 균일하게 분포시키는 데 한계가 있다. 반면, 칼럼 스페이서는 어레이 기판(10) 또는 컬러필터 기판 상에 기둥형상으로 고정되는 것으로, 어레이 기판(10) 또는 컬러필터 기판과의 접촉면적이 볼 스페이서와 비교하여 상대적으로 크기 때문에, 볼 스페이서의 문제를 개선할 수 있다.

[0010] 칼럼 스페이서를 사용하는 경우, 칼럼 스페이서가 어레이 기판(10)과 접촉하는 면적이 크게 되면 셀갭을 유지하기 위한 지지력이 증가하는 반면, 컬러필터 기판과 어레이 기판(10)을 합착하고 액정을 주입할 때, 칼럼 스페이서가 액정의 유동을 방해하여 액정이 완전하게 충진되지 못하는 문제가 발생할 수 있고, 칼럼 스페이서가 어

레이 기판(10)과 접촉하는 면적이 작게 되면 셀갭을 유지하는 지지력이 감소되어 휘점(bright dot) 또는 빗살무늬와 같은 화상얼룩을 발생시킬 수 있고, 액정이 과다 충전되어 액정표시장치를 세웠을 때 액정표시장치의 하부가 불룩하게 보이는 중력불량을 발생할 수 있다. 따라서, 셀갭을 유지하고 액정주입 및 화상결합을 발생시키지 않으면서 최적화된 컬럼 스페이서를 설치하는 방법이 연구되고 있다.

[0011] 도 2는 종래기술의 제 1 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도이다.

[0012] 컬럼 스페이서(60)는 컬러필터 기판(50)의 컬러필터층(52) 상에 형성되고, 지지 스페이서(60a) 및 터치 스페이서(60b)로 구성된다. 지지 스페이서(60a)는 어레이 기판(10)과 컬러필터 기판(50) 사이의 셀갭을 유지하는 기능을 하고, 터치 스페이서(60b)는 어레이 기판(10)과 간격(D)로 이격되어 있어, 액정을 주입할 때 액정이 원활하게 충전될 수 있는 통로로서의 기능과 외부로부터 어레이 기판(10) 및 컬러필터 기판(50)에 압력이 가해졌을 때, 외부 압력을 견디는 기능을 수행한다.

[0013] 컬러필터 기판(50) 상에 컬럼 스페이스(60)의 지지 및 터치 스페이서(60a, 60b)는 동일한 높이로 형성되고, 어레이 기판(10)의 채널영역(28)과 게이트 배선(12)에 각각 대응된다. 지지 스페이서(60a)에 대응되는 어레이 기판(10)에는 게이트 전극(22), 게이트 절연막(30), 활성층(24), 소스 및 드레인 전극(26a, 26b)이 적층되고, 터치 스페이서(60b)에 대응되는 어레이 기판(10)에는 게이트 배선(12) 및 게이트 절연막(30)이 적층된다. 따라서, 터치 스페이서(60b)가 어레이 기판(10)과 이격되는 간격(D)은 활성층(24)과 소스 및 드레인 전극(26a, 26b)의 두께의 합과 같다.

[0014] 종래기술의 제 1 예에 따른 지지 스페이서(60a)는 박막 트랜지스터(16)의 채널영역(28)과 접촉하기 때문에, 박막 트랜지스터(16)의 동작에 영향을 줄 수 있다. 다시 말하면, 외부에서 인가되는 충격 또는 압력에 의해 지지 스페이서(60a)와 채널영역(28)의 마찰 또는 지지 스페이서(60a)가 채널영역(28)에 압력을 주어 박막 트랜지스터(16)의 오동작을 유발할 수 있고, 박막 트랜지스터(16)의 오동작에 따라 화소불량이 발생할 수 있다. 박막 트랜지스터(16)의 오동작은 TN 모드의 액정표시장치보다는 횡전계 모드의 액정표시장치에서 극심하게 발생한다.

[0015] 도 3은 종래기술의 제 2 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도이다.

[0016] 컬러필터 기판(50) 상에 컬럼 스페이스(60)의 지지 및 터치 스페이서(60a, 60b)는 동일한 높이로 형성되고, 어레이 기판(10)의 게이트 배선(12)에 각각 대응된다. 지지 스페이서(60a)에 대응되는 게이트 배선(12) 상에는 도 1의 활성층(24)과 소스 및 드레인 전극(26a, 26b)을 형성할 때 동시에 형성되는 제 1 돌기(34)가 형성하고, 터치 스페이서(60b)에 대응되는 게이트 배선(12) 상에는 제 1 돌기(34)가 형성되지 않는다. 따라서, 터치 스페이서(60b)가 어레이 기판(10)과 이격되는 간격(D)은 활성층(24)과 소스 및 드레인 전극(26a, 26b)의 두께의 합과 같다.

[0017] 제 1 돌기(34)는 게이트 배선(12) 상에 형성되어 면적이 제한된다. 다시 말하면, 제 1 돌기(34)의 면적은 지지 스페이서(60a)의 면적보다 매우 작기 때문에, 유기물질로 형성되는 지지 스페이서(60a)의 하면에 금속층 및 반도체층으로 구성되는 제 1 돌기(34)가 박힐 수 있다, 제 1 돌기(34)가 지지 스페이서(60a)의 하면에 박히는 현상이 발생하면, 어레이 기판(10)과 컬러필터 기판(50) 사이의 적절한 셀갭을 유지할 수 없는 문제가 발생할 수 있다. 다시 말하면, 위치에 따라 제 1 돌기(34)가 지지 스페이서(60a)에 박히는 정도가 상이하므로, 셀갭이 불균일하게 되는 문제가 발생한다.

- [0018] 도 4는 종래기술의 제 3 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도이다.
- [0019] 컬러필터 기관(50) 상에 컬럼 스페이스(60)의 지지 및 터치 스페이서(60a, 60b)를 서로 다른 높이로 형성한다. 컬러필터층(52)이 적층된 컬러필터 기관(50) 상에 고감도의 감광막(도시하지 않음)을 적층하고, 하프톤 마스크(도시하지 않음)를 이용하여 서로 다른 높이를 가지는 지지 및 터치 스페이서(60a, 60b)를 형성한다. 하프톤 마스크는 지지 및 터치 스페이서(60a, 60b)와 대응되는 감광막에 조사되는 노광량을 다르게 하여, 높이가 서로 다른 지지 및 터치 스페이서(60a, 60b)를 형성한다.
- [0020] 종래기술의 제 3 예에 따른 컬럼 스페이서(60)의 지지 및 터치 스페이서(60a, 60b)는 하프톤 마스크를 사용하여 형성하기 때문에 공정시간 및 제조비용이 상승한다. 또한, 지지 및 터치 스페이서(60a, 60b)가 어레이 기관(10)의 특정영역에 대응되도록 배열하지 않기 때문에, 지지 스페이서(60a)가 박막 트랜지스터(16)의 채널영역(28)과 접촉할 수 있어, 박막 트랜지스터(16)의 동작에 영향을 줄 수 있다. 따라서, 박막 트랜지스터(16)의 오동작에 따라 화소불량을 야기할 수 있다.
- [0021] 종래기술의 제 1 내지 제 3 예에 설명한 컬럼 스페이서(60)의 지지 스페이서(60a)는 액정의 과다 또는 미충진을 방지하기 위하여 어레이 기관(10)과 적정하게 접촉하는 적정 접촉 면적비를 가져야 한다. 컬럼 스페이서(60)의 지지 스페이서(60a)와 어레이 기관(10)의 접촉 면적비는 액정표시장치의 전체 화소면적에 접촉하는 지지 스페이서(60a)의 총 접촉 면적의 비율로 정의된다. 이를 수식으로 표현하면 접촉 면적비=(a*n)/(A*100)로 표시된다. 여기서, 접촉 면적비는 어레이 기관(10)과 접촉하는 지지 스페이서(60a)의 면적비율이고, a는 하나의 지지 스페이서(60a)가 어레이 기관(10)과 접촉하는 면적이고, n은 지지 스페이서(60a)의 개수이고, A는 액정표시장치의 전체 화소면적이다. 접촉 면적비는 통상적으로 백만분의 일단위인 PPM으로 표현한다.
- [0022] 종래기술의 제 1 내지 제 3 예에서, 어레이 및 컬러필터 기관(10, 50)으로 사용하는 글라스(glass)는 평활도가 균일한 고급제품으로 사용할 수 있지만, 생산원가의 절감을 위하여 어레이 및 컬러필터 기관(10, 50)으로 상대적으로 저가이고 미세한 굴곡을 가지고 있어 평활도가 균일하지 않은 글라스를 사용할 수 있다. 평활도가 확보되지 않은 글라스를 사용하는 경우, 어레이 및 컬러필터 기관(10, 50) 사이의 셀갭 균일도 저하에 의해 물결무늬와 같은 우네리 불량이라 칭하는 화상결함이 발생할 수 있다.
- [0023] 종래기술의 제 1 예 및 제 3 예는 접촉 면적비가 대략적으로 200PPM으로 60PPM 정도인 종래기술의 제 2 예와 비교하여 상대적으로 높기 때문에, 어레이 및 컬러필터 기관(10, 50)에 사용되는 글라스의 평활도에 따른 우네리 불량이 작게 나타나지만, 종래기술의 제 2 예는 지지 스페이서(60a)가 게이트 배선(12) 상에 위치하는 제 2 돌기(34)와 접촉하기 때문에 접촉 면적비가 상대적으로 낮다. 종래기술의 제 2 예에서, 어레이 기관과 지지 스페이서(60a)와의 접촉 면적비가 낮다는 것은, 지지 스페이서(60a)가 글라스의 평활도에 따른 미세한 굴곡을 극복하기 못하여 셀갭차이에 의한 우네리 불량을 야기시킬 수 있다는 것을 의미한다.

발명의 내용

해결하려는 과제

- [0024] 상기와 같은 문제를 해결하기 위해, 본 발명은 컬럼 스페이서를 지지하고, 컬럼 스페이서의 단면적에 근접 또는 초과한 면적을 가지는 지지부를 게이트 배선 및 공통배선 상에 설치하여, 셀갭을 안정적으로 유지하고 박막 트랜지스터의 동작에 영향을 주지 않는 액정표시장치 및 그의 제조방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0025] 상기와 같은 목적을 달성하기 위해 본 발명은 어레이 기판과 컬러필터 기판 사이의 셀갭을 유지하기 위해 컬럼 스페이서를 포함하는 액정표시장치에 있어서, 상기 어레이 기판 상에 형성되는 게이트 배선; 상기 게이트 배선과 인접하고 상기 어레이 기판 상에 형성되는 공통배선; 상기 게이트 및 공통배선 상에 적층되는 지지부; 및 상기 컬러필터 기판 상에 형성되고 상기 지지부와 접촉하는 지지 스페이서와 상기 게이트 배선 또는 상기 공통배선과 대응되고 상기 지지부의 두께만큼 상기 어레이 기판과 이격되는 터치 스페이서를 포함하는 상기 컬럼 스페이서;를 포함하는 액정표시장치를 제공한다.
- [0026] 상기 지지부의 면적은 상기 지지 스페이서의 면적의 0.8 내지 2 배이고, 상기 지지 스페이서가 상기 액정표시장치의 전체 화소면적에 접촉하는 총 접촉 면적의 비율로 정의되는 접촉 면적비는 100 내지 300 PPM인 것을 특징으로 하는 액정표시장치를 제공한다.
- [0027] 상기 어레이 기판은, 상기 게이트 배선과 수직으로 교차하는 데이터 배선, 상기 게이트 배선과 상기 데이터 배선과 연결되어 스위칭 기능을 하고, 게이트 전극, 활성층 및 소스 및 드레인 전극을 포함하는 박막 트랜지스터, 상기 데이터 배선 및 상기 박막 트랜지스터 상에 형성되고, 드레인 콘택홀 및 공통 콘택홀을 가지는 층간 절연층, 상기 드레인 콘택홀을 통하여 상기 드레인 전극과 연결되는 화소전극, 및 상기 공통 콘택홀을 통하여 상기 공통배선과 연결되는 공통전극을 더욱 포함하고, 상기 지지부는 상기 드레인 콘택홀 및 상기 공통 콘택홀 사이의 상기 게이트 배선 및 상기 공통배선 상에 위치하는 액정표시장치를 제공한다.
- [0028] 상기 지지부 상에 상기 층간 절연층이 적층되는 액정표시장치를 제공한다.
- [0029] 상기 지지부는 상기 활성층과 동일물질로 구성되고 동일층에 위치하는 제 1 지지층과 상기 소스 및 드레인 전극과 동일물질로 구성되고 동일층에 위치하는 제 2 지지층을 포함하는 액정표시장치를 제공한다.
- [0030] 상기와 같은 목적을 달성하기 위해 본 발명은 어레이 기판 및 컬러필터 기판을 준비하는 단계; 상기 어레이 기판 상에 게이트 배선과 상기 게이트 배선과 인접한 공통배선을 형성하는 단계; 상기 컬러필터 기판 상에 지지 스페이서와 터치 스페이서를 포함하는 컬럼 스페이서를 형성하는 단계; 및 상기 어레이 기판 및 상기 컬러필터 기판을 합착하고 액정을 주입하는 단계;를 포함하는 액정표시장치의 제조방법에 있어서, 상기 게이트 배선 및 상기 공통배선 상에 지지부를 형성하는 단계를 형성하는 단계를 더욱 포함하고, 상기 지지 스페이서는 상기 지지부와 접촉하며, 상기 터치 스페이서는 상기 게이트 배선 또는 상기 공통배선과 대응되고 상기 지지부의 두께만큼 상기 어레이 기판과 이격되는 액정표시장치의 제조방법을 제공한다.
- [0031] 상기 어레이 기판 상에는 상기 게이트 배선과 수직으로 교차하는 데이터 배선, 상기 게이트 배선과 상기 데이터 배선과 연결되어 스위칭 기능을 하고, 게이트 전극, 활성층 및 소스 및 드레인 전극을 포함하는 박막 트랜지스터, 상기 데이터 배선 및 상기 박막 트랜지스터 상에 형성되고, 드레인 콘택홀 및 공통 콘택홀을 가지는 층간 절연층, 상기 드레인 콘택홀을 통하여 상기 드레인 전극과 연결되는 화소전극, 및 상기 공통 콘택홀을 통하여 상기 공통배선과 연결되는 공통전극이 더욱 형성되고, 상기 지지부는 상기 드레인 콘택홀 및 상기 공통 콘택홀 사이의 상기 게이트 배선 및 상기 공통배선 상에 형성되는 액정표시장치의 제조방법을 제공한다.
- [0032] 상기 지지부는 상기 활성층과 동일물질이고 동시에 형성되는 제 1 지지층과 상기 소스 및 드레인 전극과 동일물질이고 동시에 형성되는 제 2 지지층을 포함하는 액정표시장치의 제조방법을 제공한다.
- [0033] 상기 지지부의 면적은 상기 지지 스페이서의 면적의 0.8 내지 2 배이고, 상기 지지 스페이서가 상기 액정표시장치의 전체 화소면적에 접촉하는 총 접촉 면적의 비율로 정의되는 접촉 면적비는 100 내지 300 PPM인 액정표시장치의 제조방법을 제공한다.
- [0034]

발명의 효과

- [0035] 본 발명은 컬럼 스페이서를 지지하고, 컬럼 스페이서의 단면적에 근접 또는 초과한 면적을 가지는 지지부를 게

이트 배선 및 공통배선 상에 설치하고, 지지 스페이서가 액정표시장치의 전체 화소면적에 접촉하는 총 접촉 면적의 비율로 정의되는 접촉 면적비를 100 내지 300 PPM으로 설정하여, 셀갭을 안정적으로 유지하고 박막 트랜지스터의 동작에 영향을 주지 않는 액정표시장치를 제공한다.

도면의 간단한 설명

- [0036] 도 1은 종래기술에 따른 액정표시장치의 어레이 기판에 대한 개략적인 평면도
- 도 2는 종래기술의 제 1 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도
- 도 3은 종래기술의 제 2 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도
- 도 4는 종래기술의 제 3 예에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도
- 도 5는 본 발명의 실시예에 따른 액정표시장치의 어레이 기판에 대한 평면도
- 도 6은 본 발명에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도
- 도 7a 및 도 7b는 접촉면적 및 글라스의 평화도에 따른 액정표시장치의 셀갭을 도시한 모식도
- 도 8a 내지 도 8d은 도 5를 II-II'로 절단한 본 발명에 따른 어레이 기판의 제조방법을 단계적으로 도시한 공정 단면도

발명을 실시하기 위한 구체적인 내용

- [0037] 이하에서는 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [0038] 도 5는 본 발명의 실시예에 따른 액정표시장치의 어레이 기판에 대한 평면도이다.
- [0039] 액정표시장치의 어레이 기판(110)은, 다수의 게이트 배선(112), 다수의 데이터 배선(114), 다수의 게이트 배선(112) 및 데이터 배선(114)의 교차에 의해서 정의되는 다수의 화소영역(PA), 다수의 화소영역(PA)에 위치하고 다수의 게이트 및 데이터 배선(112, 114)과 연결되고 스위칭 기능을 하는 다수의 박막 트랜지스터(116), 다수의 화소영역(PA) 각각에 위치하고 다수의 박막 트랜지스터(116) 각각과 연결되는 다수의 화소전극(118), 다수의 공통전극(158), 및 컬럼 스페이서(도시하지 않음)를 지지하기 위한 지지부(160)를 포함하여 구성된다.
- [0040] 도면으로 도시하지 않았지만, 어레이 기판(110)과 대향하여 합착되는 컬러필터 기판에는 다수의 화소영역(PA)을 제외하는 부분의 빛을 차단하기 위한 블랙 매트릭스층, 다수의 화소영역(PA)에 대응되는 부분에 색상을 표현하기 위한 적색, 녹색 및 청색의 컬러필터층, 및 어레이 기판(110)과 컬러필터 기판 사이의 셀갭을 유지하지 위한 컬럼 스페이서가 형성된다. 컬럼 스페이서는 지지 스페이서 및 터치 스페이서로 구성된다.
- [0041] 박막 트랜지스터(116)는 게이트 전극으로 사용하는 게이트 배선(112), 게이트 배선(112) 상에 게이트 절연층(도시하지 않음)을 개재하여 형성되는 활성층(124), 및 활성층(124)의 일단 및 타단과 연결되는 소스 및 드레인 전극(126a, 126b)을 포함하여 구성된다. 소스 및 드레인 전극(126a, 126b)은 서로 이격되어 형성되고, 소스전극(126a)은 데이터 배선(114) 및 활성층(124)의 일단과 연결되고, 드레인 전극(126b)은 드레인 콘택홀(154)을 통하여 화소전극(118)과 연결된다. 소스 및 드레인 전극(126a, 126b) 사이와 대응되는 활성층(124)을 채널영역(128)으로 정의한다.
- [0042] 화소전극(118)은 드레인 콘택홀(154)을 통하여 드레인 전극(126b)과 연결되는 화소전극 연결부(118a) 및 화소전극 연결부(118a)에서 분기되는 다수의 화소전극 분기부(118b)를 포함하여 구성된다. 공통배선(120)에는 공통 콘택홀(156)을 통하여 공통전극(158)이 연결되고, 공통전극(158)은 공통배선(120)과 공통 콘택홀(156)을 통하여 연결되는 공통전극 연결부(158a)와 공통전극 연결부(158a)에서 분기되는 다수의 공통전극 분기부(158b)를 포함

하여 구성된다. 다수의 화소전극 분기부(118b)는 다수의 공통전극 분기부(158b)와 서로 교대로 배치되어 수평전계를 발생시켜 액정을 구동시킨다.

[0043] 지지부(160)는 드레인 콘택홀(154)과 공통 콘택홀(156) 사이에 위치한 게이트 배선(112) 및 공통배선(120) 상에 형성되고, 지지 스페이서(도시하지 않음)와 접촉하면서 지지 스페이서를 지지하는 기능을 수행한다. 지지부(160)는 서로 인접한 게이트 배선(112)과 공통배선(120)에 걸쳐 형성되어 세로 및 가로길이를 균일하게 확장시킬 수 있기 때문에 지지 스페이서를 충분히 지지할 수 있는 면적을 가진다. 지지부(160)는 지지 스페이서의 면적과 비교하여 0.8 내지 2배 정도의 면적을 가진다. 그리고, 어레이 기판(110) 상에 게이트 배선(112) 및 공통배선(120)이 형성되는 경우, 전체 화소면적에 접촉하는 지지 스페이서의 총 접촉 면적의 비율로 정의되는 접촉 면적비를 100 내지 300 PPM으로 설정한다.

[0044] 지지부(160)는 박막 트랜지스터(116)의 활성층(124)과 소스 및 드레인 전극(126a, 126b)의 형성과 동시에 적층되어 별도의 공정을 필요로 하지 않고, 또한, 박막 트랜지스터(116)의 채널영역(128)과 접촉하지 않기 때문에, 박막 트랜지스터(116)의 동작에 영향을 주지 않는다.

[0045] 도 6은 본 발명에 따른 컬럼 스페이서를 포함한 액정표시장치의 단면도이다.

[0046] 컬럼 스페이서(162)는 컬러필터 기판(150)의 컬러필터층(152) 상에 형성되고, 지지 스페이서(162a) 및 터치 스페이서(162b)로 구성된다. 지지 스페이서(162a)는 어레이 기판(110)과 컬러필터 기판(150) 사이의 셀갭을 유지하는 기능을 하고, 터치 스페이서(162b)는 어레이 기판(110)과 간격(D)로 이격되어 있어, 액정을 주입할 때 액정이 원활하게 충전될 수 있는 통로로서의 기능과 외부로부터 어레이 기판(110) 및 컬러필터 기판(150)에 압력이 가해졌을 때, 외부 압력을 견디는 기능을 수행한다.

[0047] 컬러필터 기판(150) 상에 컬럼 스페이스(162)의 지지 및 터치 스페이서(162a, 162b)는 동일한 높이(H)로 형성된다. 지지 스페이서(162a)는 어레이 기판(110)의 지지부(160)과 대응되고, 터치 스페이서(162b)는 어레이 기판(110)의 게이트 배선(112)과 대응된다. 필요에 따라 터치 스페이서(162b)는 도 5의 공통배선(120)과 대응될 수 있다.

[0048] 지지 스페이서(162a)와 접촉하는 지지부(160)는 제 1 지지층(160a) 및 제 1 지지층(160a) 상에 위치한 제 2 지지층(160b)으로 구성되고, 제 1 지지층(160a)는 도 5의 활성층(124)과 동일한 물질로 동시에 형성되며, 제 2 지지층(160b)은 도 5의 소스 및 드레인 전극(126a, 126b)과 동일한 물질로 동시에 형성된다. 따라서, 터치 스페이서(162b)가 어레이 기판(110)과 이격되는 간격(D)은 활성층(124)과 소스 및 드레인 전극(126a, 126b)의 두께의 합과 같다.

[0049] 그리고, 도 6에는 도 5의 화소전극(118)과 공통전극(158) 상에 형성되는 층간 절연층(도시하지 않음)을 별도로 도시하지 않았다. 그러나, 층간 절연층은 도 5의 드레인 콘택홀(154) 및 공통 콘택홀(156)을 제외하고 식각되지 않으므로, 게이트 배선(112) 및 도 5의 공통배선(120) 상에 위치한다. 따라서, 실제로 터치 스페이서(162b)는 게이트 배선(112) 및 도 5의 공통배선(120)과 간격(D)로 이격되어 대응되는 것으로 볼 수 있다.

[0050] 어레이 기판(110) 상에 게이트 배선(112) 및 공통배선(120)이 형성되는 경우, 전체 화소면적에 접촉하는 지지 스페이서(162a)의 총 접촉 면적의 비율로 정의되는 접촉 면적비를 100 내지 300 PPM으로 설정한다.

[0051] 전술한 바와 같이, 이를 수식으로 표현하면, "접촉 면적비=(a*n)/(A*100)"로 표시된다. 여기서, 접촉 면적비는 어레이 기판(110)과 접촉하는 지지 스페이서(162a)의 면적비율이고, a는 하나의 지지 스페이서(162a)가 어레이 기판(110)과 접촉하는 면적이고, n은 지지 스페이서(162a)의 개수이고, A는 액정표시장치의 전체 화소면적이다.

접촉 면적비는 통상적으로 백만분의 일단위인 PPM으로 표현한다.

[0052] 지지부(160)는 도 5와 같이, 드레인 콘택홀(154)과 공통 콘택홀(156) 사이에 위치한 게이트 배선(112) 및 공통 배선(120) 상에 형성되므로, 충분한 면적을 확보할 수 있다. 지지부(160)는 지지 스페이서(160a)의 면적과 비교하여 0.8 내지 2배 정도의 면적으로 형성되어, 외부의 압력에 의해 지지부(160)가 지지 스페이서(162a)의 하면에 박히는 문제가 발생하지 않는다. 또한, 도 5의 박막 트랜지스터(116)의 동작에 민감한 영향을 미치는 채널영역(128)과 접촉하지 않으므로, 박막 트랜지스터(116)의 동작에 영향을 주지 않는다.

[0053] 본 발명에서, 지지부(160)가 지지 스페이서(160a)의 면적에 근접 또는 초과된 면적을 가지고 있고, 접촉 면적비가 100 내지 300 PPM으로 설정되어, 어레이 기관(110) 또는 컬러필터 기관(150)으로 미세한 굴곡을 있어 평활도가 균일하지 않은 글라스를 사용하는 경우에도 균일한 셀갭을 유지시킬 수 있다.

[0054] 도 7a 및 도 7b는 접촉면적 및 글라스의 평활도에 따른 액정표시장치의 셀갭을 도시한 모식도이다.

[0055] 도 7a 및 도 7b는 어레이 및 컬러필터 기관(110, 150) 사이에 셀갭을 유지하기 위하여 지지 스페이서(162a)가 설치되고, 어레이 기관(110) 또는 컬러필터 기관(150)을 미세한 돌출면(170)을 가지어 평활도가 균일하지 않은 글라스를 사용한 경우에 있어서, 접촉면적에 따라 돌출면(170)과 평탄면(172)에서의 셀갭의 차이를 비교한 모식도이다.

[0056] 도 7a와 같이, 어레이 기관(110)과 지지 스페이서(162a)의 접촉면적비가 낮은 경우에, 돌출면(170)과 대응되는 어레이 기관(110)과 컬러필터 기관(150) 사이에 설치된 지지 스페이서(162a)는 글라스가 휘지 않으려는 휨 저항력과 대기압을 극복하지 못하여 셀갭을 유지하지 못한다. 다시 말하면, 돌출면(170)에 대응되는 셀갭은 평탄면(172)에 대응되는 셀갭보다 작게 되고, 이로 인해 돌출면(170)과 대응되는 부분에서 우네리 불량에 의한 화질결함이 발생한다.

[0057] 도 7b와 같이, 어레이 기관(110)과 지지 스페이서(162a)의 접촉면적비가 높은 경우에, 돌출면(170)과 대응되는 어레이 기관(110)과 컬러필터 기관(150) 사이에 설치된 지지 스페이서(162a)는 글라스가 휘지 않으려는 휨 저항력과 대기압을 극복하여 셀갭을 유지하므로, 돌출면(170)과 대응되는 컬러필터 기관(150)은 돌출면(170)과 동일한 높이로 외부로 돌출된다. 다시 말하면, 돌출면(170) 및 평탄면(172)에 대응되는 셀갭이 동일하게 되어 우네리 불량에 의한 화질결함을 최소화시킬 수 있다.

[0058]

[0059] 도 5 및 도 6과 같이, 지지 스페이서(162a)와 접촉하고 지지 스페이서(162a)를 지지하는 지지부(160)를 박막 트랜지스터(116)와 이격되고, 상대적으로 넓은 면적으로 가질 수 있도록, 게이트 배선(112)과 공통배선(120)에 걸쳐서 형성하여, 도 7b와 같이, 돌출면과 평탄면을 가져 평활도가 균일하지 못한 글라스로 어레이 기관 및 컬러필터 기관을 사용하여도 동일한 셀갭을 유지할 수 있어 우네리 불량에 의한 화질결함을 최소화시킬 수 있다. 특히, 본 발명은 횡전계 모드의 액정표시장치에 적용하는 경우 보다 효과적이다.

[0060] 도 8a 내지 도 8d는 도 5를 II-II'로 절단한 본 발명에 따른 어레이 기관의 제조방법을 단계적으로 도시한 공정 단면도이다

[0061] 도 8a와 같이, 어레이 기관(110) 상에 게이트 배선(112) 및 공통배선(120)을 형성한다. 게이트 배선(112) 및 공통배선(120)은, 어레이 기관(110) 상에 제 1 금속물질층(도시하지 않음)과 제 1 감광층(도시하지 않음)을 형성하고, 제 1 마스크를 사용하여 제 1 감광층의 노광 및 현상에 의해 제 1 감광층 패턴(도시하지 않음)을 형성한 후, 제 1 감광층 패턴을 식각 마스크로 제 1 금속물질층을 패터닝하여 형성한다. 제 1 금속물질층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide)를 포함하는 투명 도전성 물질로 형성하거나, 또는 투명 도전성 물질 상

에 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr)과 같은 도전성 금속물 사용한 이중층으로 형성할 수 있다.

[0062] 도 8b와 같이, 게이트 배선(112) 및 공통배선(120) 상에 게이트 절연층(130)을 형성하고, 게이트 절연층(130) 상에 데이터 배선(114), 활성층(124), 소스 및 드레인 전극(126a, 126b) 및 지지부(160)를 형성한다. 지지부(160)는 제 1 지지층(160a) 및 제 2 지지층(160b)을 포함하여 구성된다.

[0063] 데이터 배선(114), 활성층(124), 소스 및 드레인 전극(126a, 126b) 및 지지부(160)는, 게이트 배선(112) 및 공통배선(120)을 포함한 어레이 기판(110) 상에 게이트 절연층(130)을 형성하는 단계, 게이트 절연층(130) 상에 제 1 비정질 실리콘층(도시하지 않음)과 불순물이 도핑된 제 2 비정질 실리콘층(도시하지 않음)을 형성하는 단계, 제 2 비정질 실리콘층 상에 제 2 금속물질층(도시하지 않음)을 형성하는 단계, 제 2 금속물질층 상에 제 2 감광층을 도포하고 제 2 마스크(도시하지 않음)를 사용한 제 2 감광층의 노광 및 현상에 의해 제 2 감광층 패턴(도시하지 않음)을 형성하는 단계, 제 2 감광층 패턴을 식각 마스크로 제 1 및 제 2 비정질 실리콘층과 제 2 금속물질층을 패터닝하는 단계를 포함하여 형성한다. 제 2 마스크는 하프톤 마스크를 사용한다.

[0064] 소스전극(126a)은 활성층(124)의 일단과 데이터 배선(114)을 연결하고, 드레인 전극(126b)은 공통배선(120)과 대응되는 게이트 절연층(130) 상으로 확장된다. 게이트 절연층(130)은 실리콘 산화물(SiO_2) 또는 실리콘 질화물(SiNx)과 같은 무기 절연물질물을 사용할 수 있다. 제 2 금속물질층은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr)과 같은 금속물질을 사용하여 단일층 또는 이중층으로 사용할 수 있다.

[0065] 지지부(160)는 도 6의 지지 스페이서(162a)와 접촉하면서 지지 스페이서(162a)를 지지하는 기능을 하는 것으로, 게이트 배선(112) 및 공통배선(120)과 대응되는 게이트 절연층(130) 상에 형성된다. 지지부(160)는 서로 인접한 게이트 배선(112)과 공통배선(120)에 중첩되어 위치하고, 세로 및 가로길이를 균일하게 확장시킬 수 있기 때문에 지지 스페이서(162a)를 충분히 지지할 수 있는 면적을 가진다.

[0066] 지지부(160)의 제 1 지지층(160a)은 제 1 및 제 2 비정질 실리콘층의 패터닝에 의해 활성층(124)과 동시에 형성되고, 제 2 지지층(160b)은 제 2 금속물질층의 패터닝에 의해 소스 및 드레인 전극(126a, 126b)과 동시에 형성된다. 따라서, 지지부(160)는 활성층(124)과 소스 및 드레인 전극(126a, 126b)과 동시에 형성되어 별도의 공정을 필요로 하지 않고, 또한, 도 5의 박막 트랜지스터(116)의 채널영역(128)과 접촉하지 않기 때문에, 박막 트랜지스터(116)의 동작에 영향을 주지 않는다.

[0067] 도 8c와 같이, 데이터 배선(114), 소스 및 드레인 전극(126a, 126b), 및 지지부(160)를 포함한 게이트 절연층(130) 상에 층간 절연층(132)을 형성하고, 드레인 전극(126a)과 대응되는 층간 절연층(132)을 식각하여 도 5의 드레인 콘택홀(154)을 형성하고, 공통배선(120)과 대응되는 게이트 절연층(130) 및 층간 절연층(132)을 식각하여 도 5의 공통 콘택홀(156)을 형성한다.

[0068] 도 5의 드레인 콘택홀(154)과 공통 콘택홀(156)은, 데이터 배선(114), 소스 및 드레인 전극(126a, 126b), 및 지지부(160)를 포함한 게이트 절연층(130) 상에 층간 절연층(132)을 형성하는 단계, 층간 절연층(132) 상에 제 3 감광층(도시하지 않음)을 도포하고 제 3 마스크(도시하지 않음)를 사용한 제 3 감광층의 노광 및 현상에 의해 제 3 감광층 패턴(도시하지 않음)을 형성하는 단계, 및 제 3 감광층 패턴을 식각 마스크로 게이트 절연층(130) 및 층간 절연층(132)을 선택적으로 식각하는 단계를 포함하여 형성된다. 층간 절연층(132)은 실리콘 산화물(SiO_2) 또는 실리콘 질화물(SiNx)과 같은 무기 절연물질물을 사용할 수 있다.

[0069] 도 8d와 같이, 층간 절연층(132) 상에 도 5의 화소전극(118)과 공통전극(158)을 형성한다. 도 5를 참조하면, 화

소전극(118)은 드레인 콘택홀(154)을 통하여 드레인 전극(126b)과 연결되는 화소전극 연결부(118a) 및 화소전극 연결부(118a)에서 분기되는 다수의 화소전극 분기부(118b)를 포함하고, 공통전극(158)은 공통배선(120)과 공통 콘택홀(156)을 통하여 연결되는 공통전극 연결부(158a)와 공통전극 연결부(158a)에서 분기되는 다수의 공통전극 분기부(158b)를 포함한다. 다수의 화소전극 분기부(118b)는 다수의 공통전극 분기부(158b)와 함께 수평전계를 발생시켜 액정을 구동시킨다.

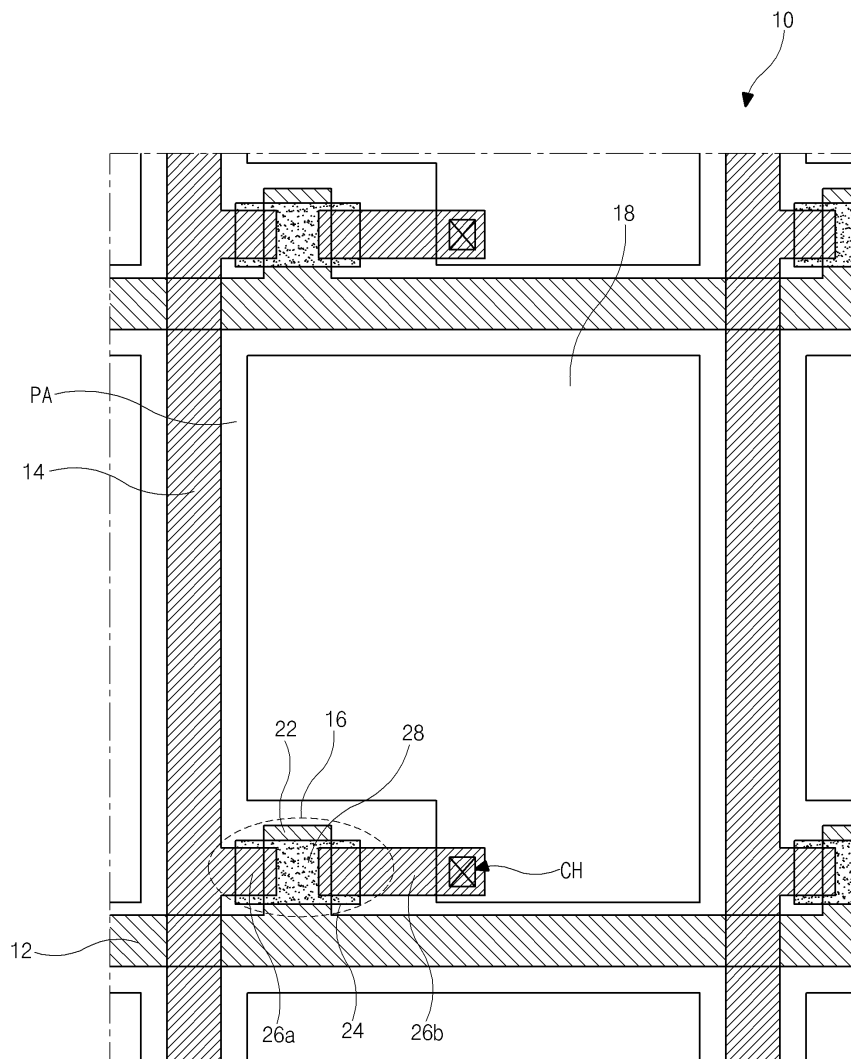
[0070] 화소전극(118)과 공통전극(158)은, 도 5의 드레인 콘택홀(154) 및 공통 콘택홀(156)을 포함한 층간 절연층(132) 상에 제 3 금속물질층(도시하지 않음)을 형성하는 단계, 제 3 금속 물질층 상에 제 4 감광층(도시하지 않음)을 도포하고, 제 4 마스크(도시하지 않음)를 사용한 제 4 감광층의 노광 및 현상에 의해 제 4 감광층 패턴(도시하지 않음)을 형성하는 단계, 제 4 감광층 패턴을 식각 마스크로 제 3 금속물질층을 패터닝하여 형성하는 단계를 포함하여 형성된다. 제 3 금속물질층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide)를 포함하는 투명 도전성 물질로 형성할 수 있다.

[0071] 도 8a 내지 도 8d와 같이, 지지부(160)를 포함하는 어레이 기판(110)을 제작하고, 도 6과 같이, 컬럼 스페이스(162)를 포함하는 컬러필터 기판(150)을 제작한 후, 컬러필터 기판(150)의 지지 스페이스(162a)가 어레이 기판(110)의 지지부(160)에 접촉하고, 터치 스페이스(162b)가 지지부(160)의 두께만큼 어레이 기판(110)과 이격되어 대응되도록 합착하여 액정표시장치를 완성한다.

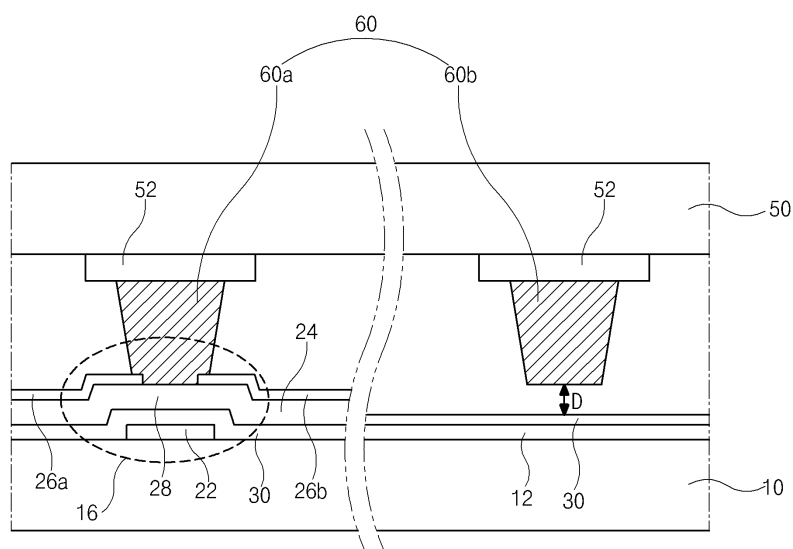
[0072] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

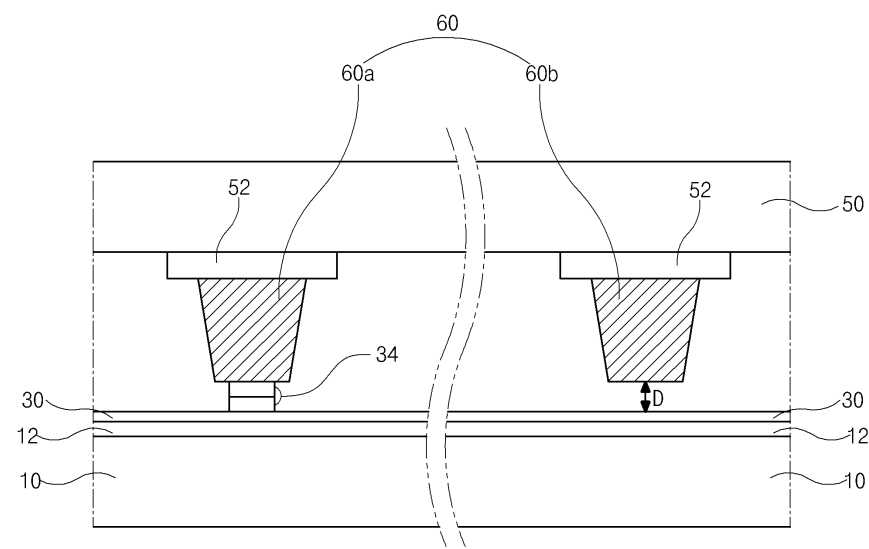
도면1



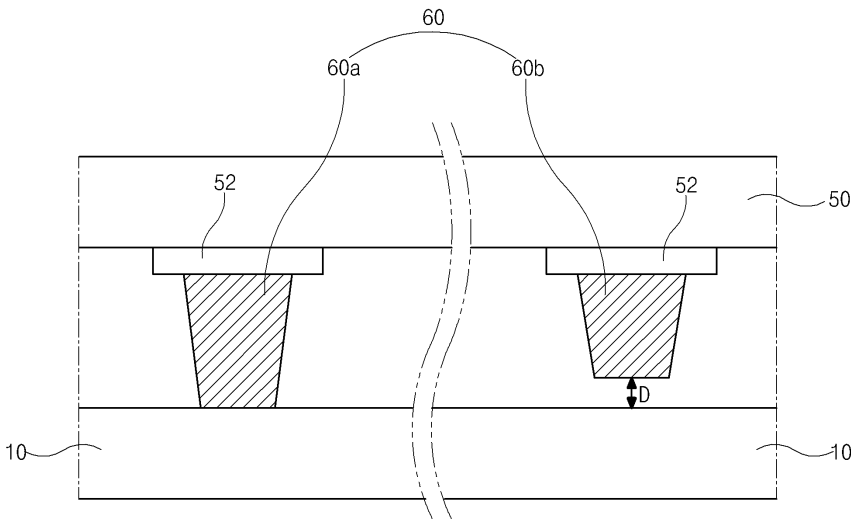
도면2



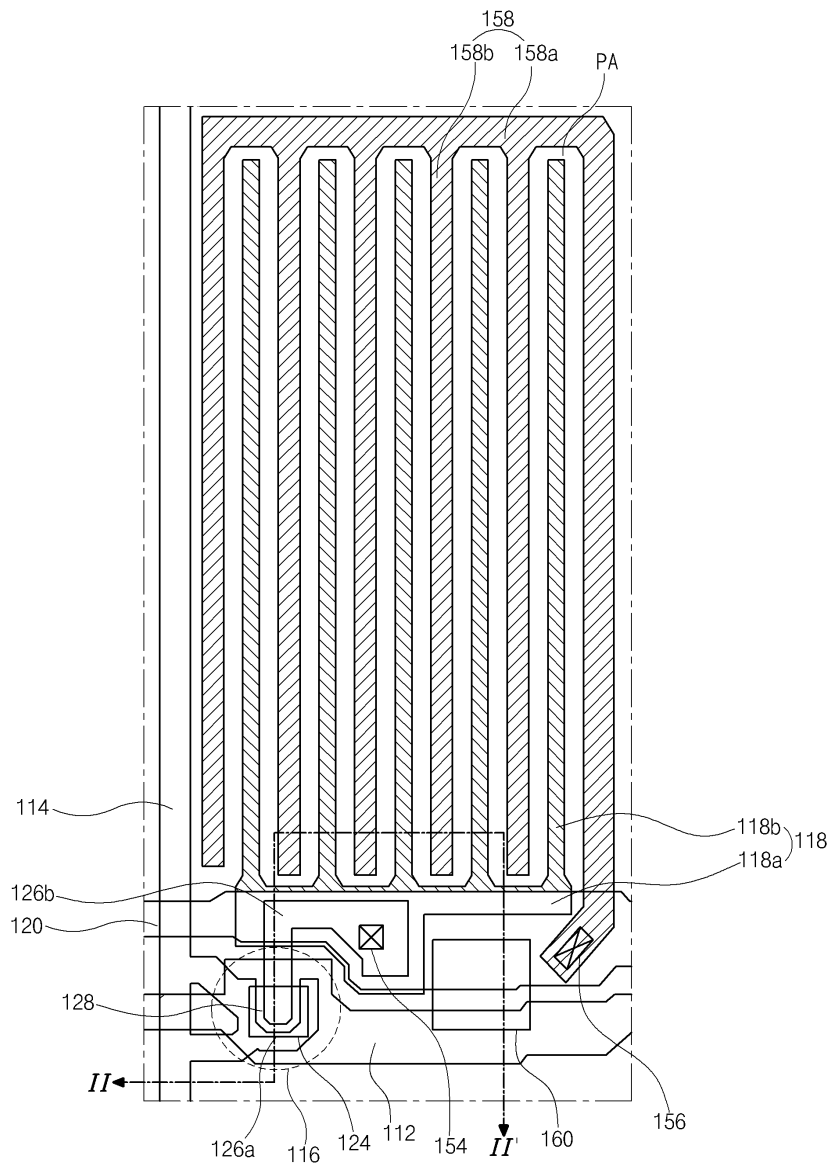
도면3



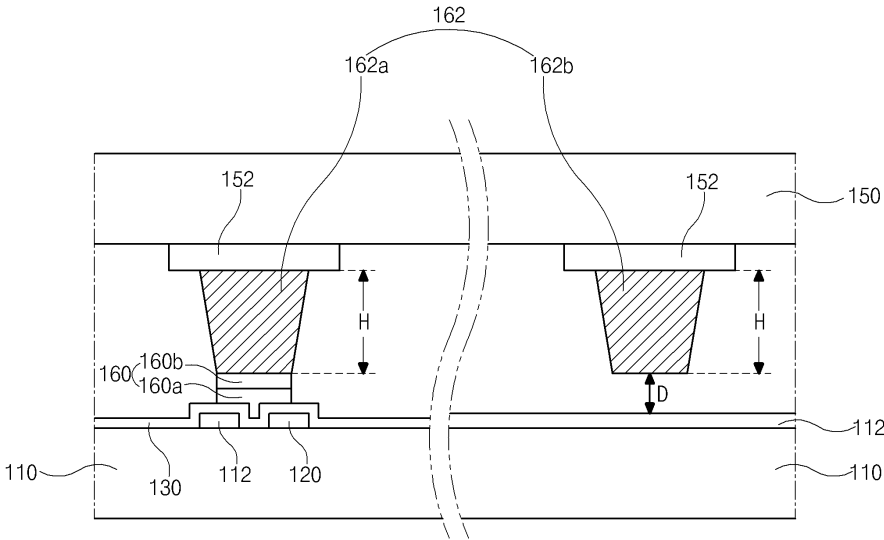
도면4



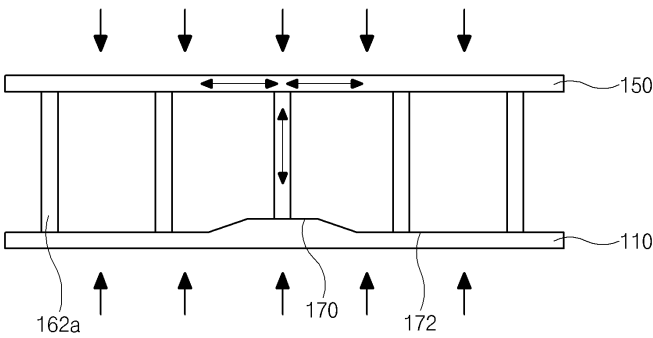
도면5



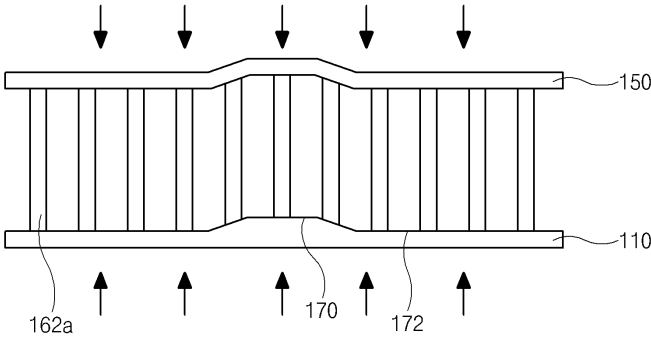
도면6



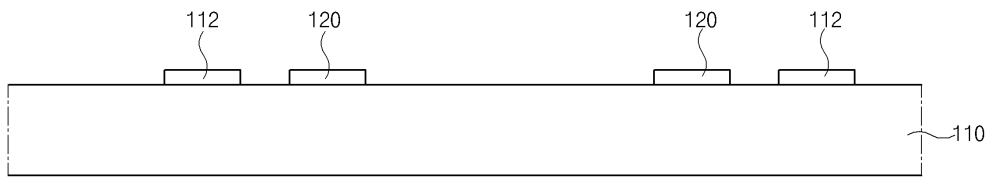
도면7a



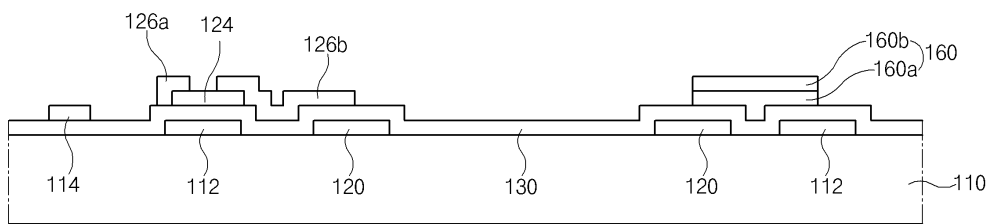
도면7b



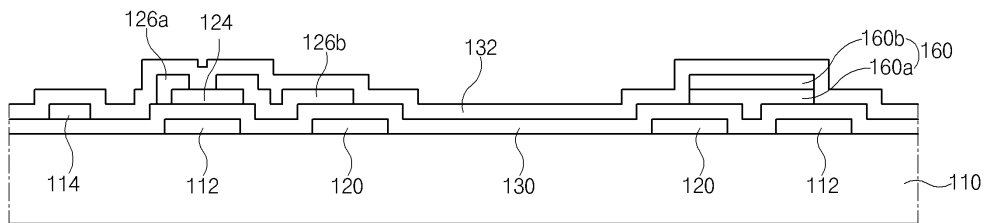
도면8a



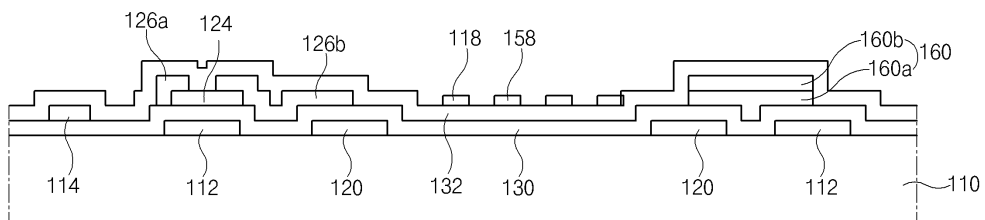
도면8b



도면8c



도면8d



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR101681923B1	公开(公告)日	2016-12-02
申请号	KR1020100085523	申请日	2010-09-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG YU HO 정유호 LEE SANG YONG 이상용		
发明人	정유호 이상용		
IPC分类号	G02F1/1339 G02F1/1335 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/13394 G02F1/136286 G02F1/133512 G02F1/133514 G02F1/136227 G02F1/1343		
其他公开文献	KR1020120022210A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示装置及其制造方法，以安装尺寸大于或等于柱状间隔物的截面尺寸的支撑部件。组成：柱状垫片（162）包括支撑垫片（162a）和触摸垫片（162b）。支撑间隔物形成在滤色器基板上。支撑垫片接触支撑单元。触摸间隔件面对栅极线或公共线。触摸间隔物与阵列基板分离。触摸间隔物与阵列基板之间的距离是支撑单元的厚度。

