(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년12월15일
(11) 등록번호 10-1472653
(24) 등록일자 2014년12월08일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) *G02F 1/1335* (2006.01)
G02F 1/13363 (2006.01)
(21) 출원번호 10-2012-7031447
(22) 출원일자(국제) 2011년06월02일
심사청구일자 2012년11월30일
(85) 번역문제출일자 2012년11월30일
(65) 공개번호 10-2013-0024922
(43) 공개일자 2013년03월08일
(86) 국제출원번호 PCT/US2011/038945
(87) 국제공개번호 WO 2011/156205
국제공개일자 2011년12월15일
(30) 우선권주장
12/813,458 2010년06월10일 미국(US)
(56) 선행기술조사문헌
US05124824 A*
US20040135939 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
애플 인크.
미합중국 95014 캘리포니아 쿠퍼티노 인피니트 루프 1
(72) 발명자
거, 지빙
미국 95014 캘리포니아주 쿠퍼티노 엠에스 83-디 인피니트 루프 1
컬버트, 다이앤, 엘.
미국 95014 캘리포니아주 쿠퍼티노 엠/에스 83-디 인피니트 루프 1
(뒷면에 계속)
(74) 대리인
정해양, 양영준, 백만기

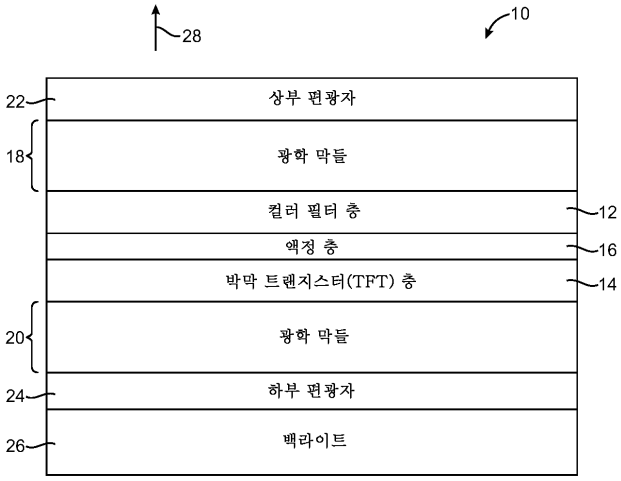
전체 청구항 수 : 총 21 항 심사관 : 정구웅

(54) 발명의 명칭 **감소된 무아르 효과를 갖는 액정 디스플레이**

(57) 요 약

커튼 무라를 최소화하는 구조들을 갖는, 액정 디스플레이들과 같은 디스플레이들이 제공될 수 있다. 디스플레이는 상부(22) 및 하부(24) 편광자들을 가질 수 있다. 컬러 필터 층(12) 및 박막 트랜지스터 층(14)이 상부 및 하부 편광자들 사이에 배치될 수 있다. 액정 층(16)이 컬러 필터 층과 박막 트랜지스터 층 사이에 삽입될 수 있다. 복굴절 보상 층(62)을 포함하는 제1 광학 막 층(18)이 상부 편광자와 컬러 필터 층 사이에 배치될 수 있다. 복굴절 보상 층들이 없는 제2 광학 막 층(20)이 박막 트랜지스터 층과 하부 편광자 사이에 배치될 수 있다. 금속 신호 라인들(66)의 그리드가 박막 트랜지스터 층 상의 박막 트랜지스터들에 신호들을 분배하기 위해 이용될 수 있다. 블랙 마스크(68)가 신호 라인들의 그리드와 박막 트랜지스터 층 사이에 삽입될 수 있다.

대 표 도 - 도1



(72) 발명자

도일, 데이비드, 에이.

미국 95014 캘리포니아주 쿠퍼티노 엠/에스 83-디 인피니트 루프 1

치, 준

미국 95014 캘리포니아주 쿠퍼티노 엠/에스 83-디 인피니트 루프 1

천, 청

미국 95014 캘리포니아주 쿠퍼티노 엠에스 83-디 인피니트 루프 1

게티미, 숀, 알.

미국 95014 캘리포니아주 쿠퍼티노 엠에스 83-디 인피니트 루프 1

특허청구의 범위

청구항 1

디스플레이로서,

투명 박막 트랜지스터 기판을 갖는 박막 트랜지스터 층 - 상기 박막 트랜지스터 층은 게이트 단자들을 가지는 박막 트랜지스터들의 어레이를 포함함 - ;

상기 박막 트랜지스터 기판 상의 신호 라인들의 그리드(grid) - 상기 신호 라인들은 상기 박막 트랜지스터들의 상기 게이트 단자들에 결합된 게이트 라인들 및 전력 공급 전압들을 분배하는 데이터 라인들을 포함함 - ; 및

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 기판 사이의 패터닝된 블랙 마스크(patterned black mask) - 상기 패터닝된 블랙 마스크는 상기 데이터 라인들 중 적어도 일부 및 상기 게이트 라인들 중 적어도 일부의 바로 아래에서 그것들을 직접 접촉하는 블랙 마스크 물질을 포함함 -

를 포함하는 디스플레이.

청구항 2

제1항에 있어서,

컬러 필터 층; 및

상기 컬러 필터 층과 상기 신호 라인들의 그리드 사이에 삽입되는 액정 층

을 더 포함하는 디스플레이.

청구항 3

제2항에 있어서, 상기 액정 층과 상기 컬러 필터 층 사이에 배치되는 부가적인 블랙 마스크를 더 포함하는 디스플레이.

청구항 4

제2항에 있어서,

제1 편광자;

제2 편광자;

상기 제1 편광자와 상기 컬러 필터 층 사이에 배치되는 제1 광학 막 층; 및

상기 제2 편광자와 상기 박막 트랜지스터 층 사이에 배치되는 제2 광학 막 층

을 더 포함하는 디스플레이.

청구항 5

제4항에 있어서, 상기 제1 광학 막 층은 복굴절 보상 층(birefringent compensating layer)을 포함하는 디스플레이.

청구항 6

제4항에 있어서, 상기 제1 광학 막 층은 복굴절 보상 층을 포함하고, 상기 제2 광학 막 층은 복굴절 보상 층이 없는 디스플레이.

청구항 7

디스플레이로서,

투명 박막 트랜지스터 기판을 갖는 박막 트랜지스터 층;

상기 박막 트랜지스터 기판 상의 신호 라인들의 그리드;

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 기판 사이의 패터닝된 블랙 마스크;

컬러 필터 층;

상기 컬러 필터 층과 상기 신호 라인들의 그리드 사이에 삽입되는 액정 층;

제1 편광자;

제2 편광자;

상기 제1 편광자와 상기 컬러 필터 층 사이에 배치되는 제1 광학 막 층; 및

상기 제2 편광자와 상기 박막 트랜지스터 층 사이에 배치되는 제2 광학 막 층

을 포함하고,

상기 제1 광학 막 층은 복굴절 보상 층을 포함하고, 상기 제2 광학 막 층은 최대 굴절률을 가지며, 상기 제2 편광자와 상기 박막 트랜지스터 층 사이에는 상기 최대 굴절률보다 큰 굴절률을 갖는 막은 존재하지 않으며, 상기 박막 트랜지스터 층은 소정의 굴절률을 가지며, 상기 제2 광학 막 층의 상기 최대 굴절률에서 상기 박막 트랜지스터 층의 상기 소정의 굴절률을 빼면 0.15보다 작은 크기가 되는 디스플레이.

청구항 8

디스플레이로서,

투명 박막 트랜지스터 기판을 갖는 박막 트랜지스터 층;

상기 박막 트랜지스터 기판 상의 신호 라인들의 그리드;

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 기판 사이의 패터닝된 블랙 마스크;

하부 편광자; 및

상기 하부 편광자와 상기 박막 트랜지스터 기판 사이에 삽입되는 광학 막들의 층

을 포함하고,

상기 광학 막들의 층은 최대 굴절률을 가지며, 상기 박막 트랜지스터 기판은 소정의 굴절률을 가지며, 상기 광학 막들의 층의 상기 최대 굴절률에서 상기 박막 트랜지스터 기판의 상기 소정의 굴절률을 빼면 0.15보다 작은 크기가 되는 디스플레이.

청구항 9

제8항에 있어서, 상기 하부 편광자에 인접한 백라이트를 더 포함하는 디스플레이.

청구항 10

제9항에 있어서,

컬러 필터 층; 및

상기 컬러 필터 층과 상기 신호 라인들의 그리드 사이에 삽입되는 액정 층

을 더 포함하는 디스플레이.

청구항 11

디스플레이로서,

투명 박막 트랜지스터 기판을 갖는 박막 트랜지스터 층;

상기 박막 트랜지스터 기판 상의 신호 라인들의 그리드;

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 기판 사이의 패터닝된 블랙 마스크;

하부 편광자; 및

상기 박막 트랜지스터 층과 상기 하부 편광자 사이의 광학 막들의 층

을 포함하고,

상기 광학 막들의 층은 상기 박막 트랜지스터 층으로부터 상기 하부 편광자를 향해 지나가는 광에 대해 0.2%보다 작은 반사율을 나타내는 디스플레이.

청구항 12

제11항에 있어서,

컬러 필터 층; 및

상기 컬러 필터 층과 상기 신호 라인들의 그리드 사이에 삽입되는 액정 층

을 더 포함하는 디스플레이.

청구항 13

제12항에 있어서,

상기 하부 편광자에 인접한 백라이트; 및

상부 편광자

를 더 포함하고,

상기 컬러 필터 층은 상기 상부 편광자와 상기 액정 층 사이에 삽입되는 디스플레이.

청구항 14

제13항에 있어서, 상기 상부 편광자와 상기 컬러 필터 층 사이의 복굴절 보상 층을 더 포함하는 디스플레이.

청구항 15

디스플레이로서,

상부 편광자;

컬러 필터 층;

박막 트랜지스터 층;

상기 컬러 필터 층과 상기 박막 트랜지스터 층 사이에 삽입되는 액정 물질의 층;

하부 편광자;

상기 상부 편광자와 상기 컬러 필터 층 사이에 삽입되고 복굴절 보상 층을 포함하는 광학 막들의 제1 층; 및

상기 하부 편광자와 상기 박막 트랜지스터 층 사이에 삽입되는 광학 막들의 제2 층

을 포함하고,

상기 광학 막들의 제2 층은 최대 굴절률을 가지며, 상기 하부 편광자와 상기 박막 트랜지스터 층 사이에는 상기 최대 굴절률보다 큰 굴절률을 갖는 막은 존재하지 않으며, 상기 박막 트랜지스터 층은 소정의 굴절률을 가지며, 상기 광학 막들의 제2 층의 상기 최대 굴절률에서 상기 박막 트랜지스터 층의 상기 소정의 굴절률을 빼면 0.15보다 작은 크기가 되는 디스플레이.

청구항 16

제15항에 있어서, 상기 디스플레이는 상기 하부 편광자와 상기 박막 트랜지스터 층 사이에 복굴절 막들이 없고, 상기 디스플레이는 상기 하부 편광자에 인접한 백라이트를 더 포함하는 디스플레이.

청구항 17

제16항에 있어서, 상기 박막 트랜지스터 층은 유리 기판을 포함하고,

상기 디스플레이는,

데이터 라인들 및 게이트 라인들을 포함하는 신호 라인들의 그리드; 및

상기 신호 라인들의 그리드와 상기 유리 기판 사이의 패터닝된 블랙 마스크

를 더 포함하고,

상기 패터닝된 블랙 마스크는 상기 신호 라인들의 그리드와 정렬되는 디스플레이.

청구항 18

디스플레이로서,

게이트 단자들을 가지는 박막 트랜지스터들의 어레이를 포함하는 박막 트랜지스터 층;

컬러 필터 층; 및

상기 컬러 필터 층과 상기 박막 트랜지스터 층 사이에 삽입되는 액정 층;

신호 라인들의 그리드 - 상기 신호 라인들은 상기 박막 트랜지스터들에 신호들을 분배하고, 상기 신호 라인들은 상기 박막 트랜지스터들의 상기 게이트 단자들에 결합된 게이트 라인들 및 전력 공급 전압들을 분배하는 데이터 라인들을 포함함 - ; 및

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 층 사이에 삽입되는 블랙 마스크 - 상기 블랙 마스크는 상기 데이터 라인들 중 적어도 일부 및 상기 게이트 라인들을 직접 접촉하는 블랙 마스크 물질을 포함함 -

를 포함하는 디스플레이.

청구항 19

제18항에 있어서,

상부 편광자; 및

상기 상부 편광자와 상기 컬러 필터 층 사이에 삽입되고 복굴절 보상 층을 포함하는 광학 막들의 제1 층

을 더 포함하는 디스플레이.

청구항 20

디스플레이로서,

박막 트랜지스터들의 어레이를 포함하는 박막 트랜지스터 층;

컬러 필터 층; 및

상기 컬러 필터 층과 상기 박막 트랜지스터 층 사이에 삽입되는 액정 층;

신호 라인들의 그리드 - 상기 신호 라인들은 상기 박막 트랜지스터들에 신호들을 분배함 - ;

상기 신호 라인들의 그리드와 상기 박막 트랜지스터 층 사이에 삽입되는 블랙 마스크;

상부 편광자;

상기 상부 편광자와 상기 컬러 필터 층 사이에 삽입되고 복굴절 보상 층을 포함하는 광학 막들의 제1 층;

하부 편광자; 및

상기 하부 편광자와 상기 박막 트랜지스터 층 사이에 삽입되는 광학 막들의 제2 층

을 포함하고,

상기 광학 막들의 제2 층은 최대 굴절률을 가지며, 상기 하부 편광자와 상기 박막 트랜지스터 층 사이에는 상기 최대 굴절률보다 큰 굴절률을 갖는 막은 존재하지 않으며, 상기 박막 트랜지스터 층은 소정의 굴절률을 가지며, 상기 광학 막들의 제2 층의 상기 최대 굴절률에서 상기 박막 트랜지스터 층의 상기 소정의 굴절률을 빼면 0.15

보다 작은 크기가 되는 디스플레이.

청구항 21

제18항에 있어서, 상기 신호 라인들은 금속을 포함하고, 상기 블랙 마스크는 금속 산화물을 포함하는 디스플레이.

명 세 서

기 술 분 야

[0001] 이 출원은 2010년 6월 10일자로 출원된 미국 특허 출원 번호 제12/813,458호에 대해 우선권을 주장하고, 이것은 이로써 본원에서 그대로 참고로 포함된다.

[0002] 이것은 일반적으로 디스플레이들에 관한 것이고, 더욱 구체적으로는, 액정 디스플레이들과 같은 디스플레이들에 관한 것이다.

배 경 기 술

[0003] 디스플레이들은 이미지들을 디스플레이하기 위해 전자 디바이스들에서 널리 이용된다. 액정 디스플레이들과 같은 디스플레이들은 이미지 픽셀들의 어레이와 연관된 액정 물질을 제어함으로써 이미지들을 디스플레이한다. 통상적인 액정 디스플레이는 편광자 층들 사이에 형성되는 컬러 필터 층 및 박막 트랜지스터 층을 갖는다. 컬러 필터 층은 픽셀들의 어레이를 갖고, 이들 각각은 상이한 컬러들의 컬러 필터 서브픽셀들을 포함한다. 박막 트랜지스터 층은 박막 트랜지스터 회로들의 어레이를 포함한다. 박막 트랜지스터 회로들은 그 서브픽셀에 의해 생성되는 광의 양을 제어하기 위해 각각의 서브픽셀에 대해 개별적으로 조절될 수 있다. 백라이트와 같은 광원이 디스플레이의 층들 각각을 통해 이동하는 광을 생성하기 위해 이용될 수 있다.

[0004] 액정 물질의 층이 컬러 필터 층과 박막 트랜지스터 층 사이에 삽입된다. 동작 중에, 박막 트랜지스터 층의 회로는 박막 트랜지스터 층의 전극들의 어레이에 신호들을 인가한다. 이들 신호들은 액정 층에 전기장을 생성한다. 전기장은 액정 층에서 액정 물질의 배향(orientation)을 제어하고, 액정 물질이 편광된 광에 영향을 미치는 방법을 변경한다.

[0005] 상부 편광자가 디스플레이의 꼭대기에 형성되고, 하부 편광자가 디스플레이의 바닥부에 형성된다. 광이 디스플레이를 통해 이동할 때, 액정 층에서 전기장에 대해 행해지는 조절들은 디스플레이 상에 디스플레이되는 이미지를 제어하는 데 이용된다.

[0006] 액정 디스플레이들의 액정 층은 자연 복굴절을 나타낸다. 복굴절 층에서, 그 층의 굴절률은 들어오는 광의 편광의 함수로서 변한다. 보상되지 않은 채로 두면, 디스플레이의 액정 층의 복굴절은 오프-축(off-axis) 이미지 품질에 악영향을 미칠 수 있고, 따라서 시야각을 제한할 수 있다.

[0007] 오프-축 디스플레이 성능은 액정 디스플레이에 복굴절 보상 층을 포함함으로써 향상될 수 있다. 통상적으로 하부 편광자와 박막 트랜지스터 층 사이에 배치되는 보상 층은 액정 층의 효과들에 반대로 작용하는 복굴절 특성들을 갖는다. 복굴절 보상 층들은 종종 중합된 액정들로부터 형성되고, 약 1.5 내지 1.8의 굴절률들을 나타낼 수 있다.

[0008] 신호들은 신호 라인들의 그리드를 이용하여 박막 트랜지스터 층의 전극들에 인가될 수 있다. 신호 라인들은 게이트 라인들 및 데이터 라인들의 직교 세트들을 포함할 수 있다. 게이트 라인들은 전극들에 신호들을 구동하는 박막 트랜지스터들의 게이트들에 접속될 수 있다. 데이터 라인들은 전력 공급 전압들을 분배할 수 있다.

[0009] 박막 트랜지스터 층의 전극들은 일반적으로 인듐 주석 산화물과 같은 투명 전도 물질로부터 형성된다. 전극들은 전도성이어서, 그것들은 액정 층의 연관된 이미지 픽셀 영역에 전기장을 인가하는 데 이용될 수 있다. 전극들은 투명해서, 이미지 픽셀 영역들을 통과하는 광이 전극들의 존재에 의해 차단되지 않을 것이다.

[0010] 박막 트랜지스터 층의 신호 라인들이 박막 트랜지스터들 및 그것들의 연관된 전극들에 효과적으로 신호들을 분배하기에 충분히 전도성이도록 보장하기 위해서, 신호 라인들은 일반적으로 금속으로 형성된다. 금속들은 인듐 주석 산화물과 같은 투명 전도 물질들보다 상당히 더 높은 전도율을 갖고, 박막 트랜지스터 층 상의 박막 트랜지스터들 및 전극들에 제어 신호들을 분배하는데 이용될 때 만족할 만하다.

[0011] 그러나, 액정 디스플레이에서 신호 라인들의 그리드를 형성함에 있어서 금속의 이용은 광학 간섭으로 인한 보기

흉하게 눈에 띄는 아티팩트들(artifacts)로 이어질 수 있다. 때때로 커튼 무라(curtain mura)라고 하는 이들 아티팩트들은 무아르 효과(Moire effect)로부터 생긴다. 복굴절 보상 막들과 같은 그리드 라인들 아래의 높은 인덱스 물질들의 존재로 인해, 그리드 라인들 아래에 굴절률 불연속이 존재한다. 이 불연속은 반사할 수 있는 반사 계면 및 뷰어를 향하는 그리드 라인들의 아래쪽(underside)의 이미지를 형성한다. 그리드 라인들 및 그리드 라인들의 아래쪽의 반사된 이미지의 패턴은 서로 광학적으로 간섭함으로써, 디스플레이의 사용자에게 보이는 바람직하지 않은 무아르 패턴으로 이어진다. 그리드 라인들의 피치가 작을 수 있더라도(예를 들어, 수십 마이크로미터), 무아르 패턴의 어둡고 밝은 라인들의 띠들은 폭이 1 센티미터 이상일 수 있고, 따라서 디스플레이 상의 이미지들을 식별하는 사용자의 능력과 상당히 간섭할 수 있다.

[0012] 따라서 최소화된 커튼 무라를 나타내는 디스플레이들과 같은 향상된 디스플레이들을 제공할 수 있는 것이 바람직할 수 있다.

발명의 내용

[0013] 액정 디스플레이들과 같은 디스플레이들은 상부 및 하부 편광자들을 가질 수 있다. 디스플레이는 컬러 필터 층 및 박막 트랜지스터 층을 가질 수 있다. 컬러 필터 층 및 박막 트랜지스터 층은 상부 및 하부 편광자들 사이에 배치될 수 있다.

[0014] 액정 층이 컬러 필터 층과 박막 트랜지스터 층 사이에 삽입될 수 있다. 박막 트랜지스터 층 상의 박막 트랜지스터들 및 투명 전극들이 액정 층에 전기장의 패턴들을 인가함에 있어서 이용될 수 있다.

[0015] 신호 라인들의 그리드가 박막 트랜지스터들에 신호들을 분배하기 위해 이용될 수 있다. 신호 라인들의 그리드는 금속과 같은 빛나는(shiny) 물질로부터 형성될 수 있다. 신호 라인들의 아래쪽으로부터의 반사들을 최소화하기 위해서, 패터닝된 블랙 마스크가 신호 라인들의 그리드와 박막 트랜지스터 층 사이에 삽입될 수 있다. 이러한 식으로 신호 라인 반사들을 줄이는 것은 커튼 무라를 최소화하는 데 도움이 될 수 있다.

[0016] 커튼 무라는 또한 박막 트랜지스터 층 아래의 막들에 큰 굴절률 불연속이 존재하지 않도록 보장함으로써 최소화될 수 있다. 디스플레이는 상부 편광자와 컬러 필터 층 사이에 배치되는 제1 광학 막 층 및 박막 트랜지스터 층과 하부 편광자 사이에 배치되는 제2 광학 막 층을 가질 수 있다. 박막 트랜지스터 층 아래의 영역의 반사 유도 계면들은 복굴절 보상 층들과 같은 높은 인덱스 층들이 제2 광학 막 층의 박막 트랜지스터 층 아래보다는 제1 광학 막 층의 컬러 필터 위에 배치되도록 보장함으로써 회피될 수 있다.

[0017] 발명의 추가 특징들, 그의 본질 및 다양한 이점들은 첨부 도면들 및 바람직한 실시예들의 다음의 상세한 설명으로부터 더욱 명백해질 것이다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 실시예에 따른 커튼 무라를 줄이기 위한 구조들이 제공될 수 있는 타입의 액정 디스플레이와 같은 예시적인 디스플레이의 단면 측면도이다.

도 2는 본 발명의 실시예에 따라 신호 라인들의 그리드가 이미지 픽셀들에 신호들을 분배함에 있어서 이용될 수 있는 법을 도시하는 디스플레이의 상부도이다.

도 3은 본 발명의 실시예에 따라 데이터 라인들 및 게이트 라인들과 같은 신호 라인들의 그리드가 액정 디스플레이와 같은 디스플레이에서 박막 트랜지스터 및 전극 구조들을 제어함에 있어서 이용될 수 있는 법을 도시하는 이미지 픽셀의 부분적으로 개략적인 상부도이다.

도 4는 커튼 무라가 어떻게 신호 라인들의 패턴과 신호 라인들의 패턴의 반사된 이미지 사이의 광학 간섭으로부터 생길 수 있는지를 도시하는 종래의 디스플레이의 일부분의 단면 측면도이다.

도 5는 본 발명의 실시예에 따라 디스플레이에서 커튼 무라를 최소화함에 있어서 이용될 수 있는 구조들 및 층 구성들을 도시하는 액정 디스플레이와 같은 디스플레이의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0019] 디스플레이들이 전자 디바이스들에서 널리 이용된다. 예를 들어, 디스플레이들은 컴퓨터 모니터들, 랩톱 컴퓨터들, 미디어 플레이어들, 셀룰러 전화기들, 텔레비전들, 및 다른 설비에 이용될 수 있다. 디스플레이들은 플라즈마 기술, 유기 발광 다이오드 기술, 액정 구조들 등에 기초할 수 있다.

[0020] 액정 디스플레이들은 그것들이 낮은 전력 소비 및 양호한 이미지 품질을 나타낼 수 있기 때문에 인기가 있다. 액정 디스플레이 구조들은 때때로 본원에서 예로서 설명된다.

[0021] 예시적인 액정 디스플레이의 단면 측면도가 도 1에 도시된다. 도 1에 도시된 바와 같이, 디스플레이(10)는 컬러 필터(color filter; CF) 층(12) 및 박막 트랜지스터(thin-film-transistor; TFT) 층(14)을 포함할 수 있다. 컬러 필터 층(12)은 컬러 필터 요소들의 어레이를 포함할 수 있다. 통상적인 배열에서, 층(12)의 픽셀들 각각은 3개의 컬러 픽셀들(예를 들어, 적색, 녹색, 및 청색 서브픽셀들)을 포함한다. 액정(liquid crystal; LC) 층(16)은 액정 물질을 포함하고, 컬러 필터 층(12)과 박막 트랜지스터 층(14) 사이에 삽입된다. 박막 트랜지스터 층(14)은 액정 층(16)에 인가되는 전기장을 제어하기 위한 박막 트랜지스터들, 캐패시터들, 및 전극들과 같은 전기 컴포넌트들을 포함할 수 있다. 광학 막 층들(18 및 20)은 컬러 필터 층(12), 액정 층(16), 및 박막 트랜지스터 층(14)의 위 및 아래에 형성될 수 있다. 광학 막들(18 및 20)은 1/4 파장판들(quarter-wave plates), 1/2 파장판들, 확산 막들, 광학 접착제들, 및 복굴절 보상 층들과 같은 구조들을 포함할 수 있다.

[0022] 디스플레이(10)는 상부 및 하부 편광자 층들(22 및 24)을 가질 수 있다. 백라이트(26)는 디스플레이(10)를 위한 후면 조명을 제공할 수 있다. 백라이트(26)는 발광 다이오드들의 스트립과 같은 광원을 포함할 수 있다. 백라이트(26)는 또한 광 가이드 플레이트(light-guide plate) 및 후면 반사기를 포함할 수 있다. 후면 반사기는 광 누설을 방지하기 위해 광 가이드 패널의 하부 표면 상에 배치될 수 있다. 광원으로부터의 광이 광 가이드 패널의 에지 내로 주입될 수 있고, 디스플레이(10)를 통해 방향(28)으로 위로 산란할 수 있다.

[0023] 터치 센서 구조들은 디스플레이(10)의 층들 내로 통합될 수 있다. 통상적인 터치 센서 구성에서, 용량성 터치 센서 전극들의 어레이가 인듐 주석 산화물과 같은 투명 전도 물질의 패드들을 이용하여 구현된다. 원하는 경우 다른 터치 기술들이 이용될 수 있다(예를 들어, 저항성 터치, 음향 터치, 광학 터치 등).

[0024] 흑백 디스플레이들에서, 컬러 필터 층(12)이 생략될 수 있다. 컬러 디스플레이들에서, 컬러 필터 층(12)은 이미지 픽셀들의 어레이에 컬러들을 나누어 주기 위해 이용될 수 있다. 각각의 이미지 픽셀은 예를 들어, 3개의 대응하는 액정 다이오드 서브픽셀들을 가질 수 있다. 각각의 서브픽셀은 컬러 필터 어레이에서 별개의 컬러 필터 요소와 연관될 수 있다. 컬러 필터 요소들은 예를 들어, 적색(R) 컬러 필터 요소들, 청색(B) 컬러 필터 요소들, 및 녹색(G) 컬러 필터 요소들을 포함할 수 있다. 각각의 서브픽셀을 통한 광 투과의 양을 제어함으로써, 원하는 컬러 이미지가 디스플레이될 수 있다.

[0025] 각각의 서브픽셀을 통해 투과되는 광의 양은 제어 회로 및 전극들을 이용하여 제어될 수 있다. 각각의 서브픽셀은 예를 들어, 투명 인듐 주석 산화물 전극을 구비할 수 있다. 액정 층의 연관된 부분을 통해 전기장을 제어하고 이로써 서브픽셀에 대한 광 투과를 제어하는, 전극 상의 신호는 박막 트랜지스터를 이용하여 인가될 수 있다. 디스플레이에서 서브픽셀들의 어레이에 대한 회로는 신호 라인들의 그리드를 이용하여 제어될 수 있다. 도 2에 도시된 바와 같이, 컬러 서브픽셀들 R, G, 및 B의 어레이는 라인들(30 및 32)의 직교 세트들로 이루어진 신호 라인들의 그리드를 이용하여 제어될 수 있다.

[0026] 라인들(30)은 때때로 데이터 라인들이라고 하고, 픽셀 어레이에 전력 공급 전압을 분배하는 데 이용될 수 있다. 라인들(32)은 때때로 게이트 라인들이라고 하고, 박막 트랜지스터들의 어레이에 게이트 제어 신호들을 분배하는 데 이용될 수 있다. 예를 들어, 디스플레이에서 각각의 전극에 의해 생성되는 전기장을 제어하기 위한 각각의 박막 트랜지스터가 존재할 수 있다. 각각의 전극은 적색 서브픽셀 R, 녹색 서브픽셀 G, 또는 청색 서브픽셀 B(또는 다른 적절한 컬러 필터 요소들)와 연관될 수 있다. 도 2에 도시된 바와 같이, 각각의 컬러 필터 요소 및 연관된 액정 물질의 셀의 폭은 L1일 수 있고, 각각의 컬러 필터 요소 및 연관된 액정 물질의 셀의 높이는 약 3L1일 수 있다(예시임).

[0027] 도 3은 디스플레이(10)의 예시적인 이미지 픽셀(서브픽셀)의 도면이다. 도 3에 도시된 바와 같이, 픽셀(34)은 캐패시터(36), 픽셀 전극(38), 및 박막 트랜지스터(40)를 가질 수 있다. 트랜지스터(40)는 게이트 라인(32)에 의해 제어되는 게이트와, 데이터 라인(30), 캐패시터(36), 및 전극(38)에 결합되는 단자들을 가질 수 있다. 원하는 경우 다른 픽셀 회로들이 이용될 수 있다. 도 3의 배열은 단지 예시이다.

[0028] 신호 라인들(30 및 32)은 금속과 같은 매우 전도성인 물질들(예를 들어, 구리)로부터 형성될 수 있다. 신호 라인들(30 및 32)을 형성함에 있어서 금속과 같은 매우 전도성인 물질들의 이용은 라인들(30 및 32)이 박막 트랜지스터들(40) 및 전극들(38)에 신호들을 효과적으로 분배할 수 있도록 보장한다.

[0029] 그러나, 금속들은 광학적 간섭으로 인해 디스플레이(10)에 보기 흉하게 눈에 띄는 아티팩트들을 생성할 위험을 높이는 반사성인(빛나는) 경향이 있다. 주의하지 않으면, 때때로 커튼 무라라고 하는 이들 아티팩트들은 디스

플레이(10) 상에서 이미지들과 간섭할 수 있다.

[0030] 커튼 무라는 무아르 효과의 결과이다. 데이터 라인들(30)은 서로 나란히 뻗어있고 일정한 간격을 두고(예를 들어, 10-100 마이크로미터) 이격된다. 유사하게, 게이트 라인들(32)은 일정한 간격을 두고(예를 들어, 30-300 마이크로미터) 이격된다. 신호 라인들(라인들(30 및 32))의 그리드 및 신호 라인들의 그리드의 반사들은 서로 잠재적으로 간섭하여 보기 흉한 무아르 패턴들(커튼 무라)을 생성할 수 있다.

[0031] 어떻게 커튼 무라가 생길 수 있는지를 도시하는 종래의 디스플레이의 단면도가 도 4에 도시된다. 도 4에 도시된 바와 같이, 디스플레이(40)는 상부 광학 층들(44) 및 하부 광학 층들(46)을 가질 수 있다. 상부 광학 층(44)은 광학 막들의 꼭대기에 형성된 상부 편광자 및 컬러 필터 층을 포함할 수 있다. 하부 광학 층(46)은 광학 막들의 꼭대기에 형성된 박막 트랜지스터 층 및 하부 편광자 층을 포함할 수 있다. 액정 층(60)은 광학 층들(44 및 46) 사이에 삽입될 수 있다.

[0032] 신호 라인들(48)(예를 들어, 데이터 라인들 또는 게이트 라인들)은 거리 L1만큼 이격될 수 있다. 반사 계면(50)은 라인들(48) 아래의 d1/2의 깊이에 놓일 수 있다. 계면(50)은 복굴절 보상 막의 상부 표면을 나타낼 수 있다. 보상 막들은 약 1.8 내지 2.0의 최대 굴절률을 가질 수 있다. 박막 트랜지스터 층들에서 보통 이용되는 유리 기판들과 같은 인접하는 층들은 통상적으로 0.2보다 크지 않게 이 최대 양과 상이한 굴절률 값들을 갖는다. 예를 들어, 박막 트랜지스터 층에 대한 통상적인 유리 기판의 굴절률은 약 1.45 내지 1.55일 수 있다.

[0033] 박막 트랜지스터 층과 보상 층 사이의 큰 인덱스 차이(>0.2)는 반사 계면(50)이 생기게 한다. 반사 계면(50)은 또한 라인들(48)의 반사된 이미지(즉, 도 4의 반사(52))를 생성할 수 있다. 계면(50)의 깊이가 d1/2이면, 라인들(48)의 반사된 이미지(52)는 도 4에 도시된 바와 같이, d1의 깊이에 배치될 것이다.

[0034] 방향(42)으로 디스플레이(40)를 보는 관측자 OBS는 2개의 라인 패턴들을 볼 것이다. 제1 라인 패턴은 직접 관측된 라인들(48)에 대응하고, 계면(50)으로부터 반사하지 않는 광선(56)과 같은 광선에 의해 전달된다. 제2 라인 패턴은 라인들(48)의 아래쪽의 반사된 이미지(즉, 이미지 패턴(52))에 대응한다. 제2 라인 패턴의 근원은 반사된 광선(58)에 의해 예시된다. 이미지 라인들(52)의 유효 간격은 라인들(48)과 관측자 사이보다 라인들(52)과 관측자 사이의 더 큰 거리로 인해 L1보다 작다.

[0035] 관측자의 관점에서, 두 라인 패턴들이 존재한다. 무아르 효과로 인해, 무아르 간섭 패턴이 따라서 관측될 수 있다. 이 간섭 패턴은 바람직하지 않고, 디스플레이(40)에 의해 제시되는 이미지의 품질을 손상시킨다.

[0036] 계면(50)의 깊이 d1/2가 0.4mm이고 L1이 30 마이크로미터이고, 디스플레이(40)의 층들의 평균 굴절률이 1.48이고, 디스플레이(40)의 표면과 관측자 OBS 사이의 거리가 100mm인 시나리오의 경우, 간섭 패턴은 수학식 1에 의해 주어지는 주기성(periodicity) L을 가질 것이다(즉, 이 예에서 약 10mm).

[0037] [수학식 1]

[0038] $L = 1.48 * (100\ mm) * (30\ microns) / (0.4\ mm)$

[0039] 종래의 디스플레이들은 신호 라인들(48)을 커버하고 방향(42)에서의 그것들의 가시성을 줄이는 블랙 마스크 패턴(도 4의 그리드 형상의 블랙 마스크(54))을 포함한다. 종래의 디스플레이들은 또한 때때로 커튼 무라를 줄이기 위한 시도로 라인들을 스미어 아웃(smear out)하기 위해 흐릿한 접착제(hazy glue)의 층과 같은 확산 층을 포함한다. 그러나, 종래의 블랙 마스크들은 일반적으로 커튼 무라를 방지할 수 없고, 확산 층들은 콘트라스트를 줄이고 디스플레이가 직접 태양 광선에서 워시아웃(washout) 효과들의 적용을 받게 하는 경향이 있다.

[0040] 종래의 디스플레이들의 이들 단점들은 도 5에 도시된 타입의 디스플레이를 이용하여 다뤄질 수 있다. 도 5에 도시된 바와 같이, 디스플레이(10)는 컬러 필터 층(12)과 박막 트랜지스터 층(14) 사이에 배치된 층(16)과 같은 액정 층을 가질 수 있다. 층(16)은 (예로서) 약 4 마이크로미터의 두께 Z를 가질 수 있다. 신호 라인들(66)은 박막 트랜지스터 층(14) 상에 형성될 수 있다. 신호 라인들(66)은 그리드 패턴으로 배열되는 데이터 라인들(30) 및 게이트 라인들(32)(도 2)과 같은 라인들을 포함할 수 있다. 신호 라인들(66)은 금속 또는 다른 전도 물질들로부터 형성될 수 있다. 신호 라인들(66) 상의 신호들은 도 3에 도시된 타입의 회로를 이용하여 액정 층(16)의 이미지 픽셀 셀들에 부과된 전기장의 패턴을 제어함으로써, 디스플레이(10) 상에 원하는 이미지를 생성하는 데 이용될 수 있다. 패터닝된 블랙 마스크 층(64)은 신호 라인들(66)을 커버함으로써 디스플레이(10)의 전면을 통한 시야로부터 신호 라인들(66)의 상부 표면들을 차단하는 데 이용될 수 있다.

[0041] 디스플레이(10)에 대한 백라이트는 백라이트(26)에 의해 제공될 수 있다. 디스플레이(10)는 상부 편광자(22)와 같은 상부 편광자 및 하부 편광자(24)와 같은 하부 편광자를 포함할 수 있다. 광학 막들(18)은 상부 편광자

(22)와 컬러 필터 층(12) 사이에 배치될 수 있다. 광학 막들(20)은 박막 트랜지스터 층(14)과 하부 편광자(24) 사이에 배치될 수 있다. 편광자들(22 및 24)은 (예로서) 폴리비닐 알코올의 층들로부터 형성될 수 있다. 편광자 층들(22 및 24)에 대한 통상적인 굴절률은 약 1.5이다. 컬러 필터 층(12) 및 박막 트랜지스터 층(14)은 (예로서) 유리 기판들을 이용하여 형성될 수 있고, 각각 약 1.45 내지 1.55의 굴절률을 가질 수 있다.

[0042] 디스플레이(10)가 만족스러운 시야각을 나타내도록 보장하기 위해서, 디스플레이(10)에는 중합된 액정 막과 같은 복굴절 보상 막이 제공될 수 있다. 보상 막은 (예로서) 약 1.5의 보통의 굴절률 및 1.8의 보기 드문 굴절률을 나타낼 수 있다. 1.8의 굴절률 값(보상 막 층의 최대 굴절률)은 (약 1.5인) 층(14)에 대한 굴절률과 현저하게 상이하기 때문에, 보상 막이 층(14) 아래에 배치되는 경우 도 4의 계면(50)과 같은 반사 계면을 생성할 가능성이 있다. 디스플레이(10)에서 계면(50)과 같은 의미 있는 반사 계면을 생성하는 것을 피하기 위해서, 보상 막은 바람직하게는 박막 트랜지스터 층(14) 위에 배치된다. 도 5에 도시된 바와 같이, 예를 들어, 복굴절 보상 층은 층(62)으로서 광학 층들(18) 내로 통합될 수 있다. 보상 층(62)은 하나 이상의 개별 막들로서 구현될 수 있고 임의의 적절한 물질(예를 들어, 중합된 액정들, 다른 복굴절 물질들 등)을 이용할 수 있다.

[0043] 층들(18)에 보상 층을 배치함으로써, 박막 트랜지스터 층(14) 아래에서부터 생기는 반사의 양은 감소 또는 제거된다. 신호 라인들(66)의 반사된 이미지(도 4의 종래의 디스플레이에서 반사(52)로서 도시됨)의 세기가 감소되기 때문에, 커튼 무라는 최소화된다.

[0044] 도 5의 층(62)에 의해 표시되는 복굴절 보상 층이 배치될 때, 층(14) 아래에 어떠한 남아있는 높은 인덱스 물질들도 존재할 수 없다(즉, 광학 막들(20)은 어떠한 복굴절 막들도 포함하지 않을 수 있거나 또는 오직 약하게 복굴절 막들을 포함할 수 있고 약 1.75 또는 1.8보다 큰 굴절률을 갖는 막들을 포함하지 않을 수 있다). 도 5에 도시된 바와 같이, 이 구성에서, 막들(20)은 0.15보다 크지 않은(또는 0.2 또는 다른 적절한 임계값보다 크지 않은) 층(14)의 굴절률과 관련하여 상이한 굴절률 Δn을 갖는 비-복굴절 또는 약하게 복굴절 광학 막들을 나타낸다. 광학 막 층(20)에 임의의 등방성 또는 복굴절 보상 막이 없는 이러한 타입의 배열은, 층들(20)에서의 임의의 매립된 반사 계면(즉, 도 4의 종래의 디스플레이(40)에서 반사 계면(50)과 결합하여 설명된 타입의 임의의 계면)의 반사율이 0.2%보다 작은 반사율을 갖도록 보장한다.

[0045] 커튼 무라 효과들은 또한 시야에서 신호 라인들(66)의 하부 표면을 차단함으로써 최소화될 수 있다. 신호 라인들(66)은 금속과 같은 빛나는 물질로부터 형성될 수 있다. 주의하지 않으면, 라인들(66)의 빛나는 아래쪽은 도 4의 반사(52)와 관련하여 설명된 바와 같이, 층들(20) 내로부터 반사의 형태로 보일 것이다. 라인들(66)의 빛나는 아래쪽은 신호 라인들(66) 아래의 덜 보이는 구조들을 포함함으로써 시야에서 적어도 부분적으로 차단될 수 있다. 도 5에 도시된 바와 같이, 예를 들어, 광 차단 구조들(68)이 라인들(66) 아래에 형성될 수 있다. 광 차단 구조들(68)은 산화된 금속(예를 들어, 검게 나타나는 크롬 산화물), 블랙 잉크, 다른 블랙 마스크들 등으로부터 형성될 수 있다. 구조들(68)이 그 자체로 보이는 것을 방지하기 위해서, 구조들(68)은 빛나지 않는(무광) 물질로부터 형성될 수 있고, 따라서 때때로 본원에서 블랙 마스크 구조들 또는 블랙 마스크라고 한다.

[0046] 박막 트랜지스터 층(14)은 유리 기판과 같은 투명 기판을 가질 수 있다. 유리 기판의 하부 표면은 막들(20)의 상부 표면과 정렬될 수 있다. 도 5의 점선(70)으로 예시되는 유리 기판의 상부 표면은 도 3에 도시된 타입의 이미지 픽셀 구조들(예를 들어, 신호 라인들 등)을 지지하는 데 이용될 수 있다.

[0047] 블랙 마스크 구조들(68)은 층(14)의 투명 유리 박막 트랜지스터 기판의 표면(70)과 신호 라인들(66) 사이에 또는 라인들(66)의 빛나는 아래쪽을 차단하고 라인들(66)의 아래쪽이 박막 트랜지스터 층(20) 아래의 반사 계면으로부터 반사의 형태로 보이는 것을 방지하는 디스플레이(10) 내의 임의의 다른 적절한 위치에 형성될 수 있다. 하나의 적절한 구성에 의하면, 블랙 마스크(68)는 층(14)의 유리 기판 상에 형성될 수 있고, 라인들(66)은 포토리소그래픽 기법들을 이용하여 블랙 마스크(68)의 꼭대기에 퇴적 및 패터닝될 수 있다. 라인들(66)은 통상적으로 그리드로 배열되는 데이터 라인들(30) 및 게이트 라인들(32)을 포함하고, 블랙 마스크(68)는 바람직하게는 매칭 그리드 모양(matching grid shape)을 갖는다.

[0048] 원하는 경우, 블랙 마스크 구조들(68)은 층(20) 내의 복굴절 보상 층을 포함하는 디스플레이들에 이용될 수 있다. 이러한 타입의 구성에서, 도 4의 계면(50)과 같은 반사 계면은 존재할 수 있지만, 블랙 마스크(68)의 존재로 인해, 신호 라인들(66)의 하부 표면들은 시야에서 숨겨질 것이고, 디스플레이(10)의 표면을 통해 사용자를 향해 반사되지 않을 것이다.

[0049] 층(20)이 층(14)에 대해 0.15보다 작은 인덱스 차이를 갖도록 보장하기 위해서 보상 층(62)이 컬러 필터 층(12) 위에 배치되고 블랙 마스크(68)가 존재하는 도 5의 예시적인 구성과 같은 구성에서, 커튼 무라의 억제는 일반적

으로 최대화될 것이다.

[0050] 실시예에 따르면, 투명 박막 트랜지스터 기판을 갖는 박막 트랜지스터 층, 박막 트랜지스터 기판 상의 신호 라인들의 그리드, 및 신호 라인들의 그리드와 박막 트랜지스터 기판 사이의 패터닝된 블랙 마스크를 포함하는 디스플레이가 제공된다.

[0051] 다른 실시예에 따르면, 컬러 필터 층, 및 컬러 필터 층과 신호 라인들의 그리드 사이에 삽입되는 액정 층을 또한 포함하는 디스플레이가 제공된다.

[0052] 다른 실시예에 따르면, 액정 층과 컬러 필터 층 사이에 배치된 부가적인 블랙 마스크를 또한 포함하는 디스플레이가 제공된다.

[0053] 다른 실시예에 따르면, 제1 편광자, 제2 편광자, 제1 편광자와 컬러 필터 층 사이에 배치되는 제1 광학 막 층, 및 제2 편광자와 박막 트랜지스터 층 사이에 배치되는 제2 광학 막 층을 또한 포함하는 디스플레이가 제공된다.

[0054] 다른 실시예에 따르면, 제1 광학 막 층이 복굴절 보상 층을 포함하는 디스플레이가 제공된다.

[0055] 다른 실시예에 따르면, 제1 광학 막 층이 복굴절 보상 층을 포함하고 제2 광학 막 층은 임의의 복굴절 보상 층들이 없는 디스플레이가 제공된다.

[0056] 다른 실시예에 따르면, 제1 광학 막 층이 복굴절 보상 층을 포함하고 광학 막들의 제2 층은 최대 굴절률에 의해 특징화되고, 제2 편광자와 박막 트랜지스터 층 사이에는 최대 굴절률보다 큰 굴절률을 갖는 어떠한 막들도 존재하지 않고, 박막 트랜지스터 기판 층은 굴절률에 의해 특징화되고, 제2 광학 막들의 층의 최대 굴절률 마이너스(minus) 박막 트랜지스터 기판 층의 굴절률은 0.15보다 작은 크기를 갖는 디스플레이가 제공된다.

[0057] 다른 실시예에 따르면, 하부 편광자, 및 하부 편광자와 박막 트랜지스터 기판 사이에 삽입되는 광학 막들의 층을 또한 포함하는 디스플레이가 제공되고, 여기서, 광학 막들의 층은 최대 굴절률에 의해 특징화되고, 박막 트랜지스터 기판은 굴절률에 의해 특징화되고, 광학 막들의 층의 최대 굴절률 마이너스 박막 트랜지스터 기판의 굴절률은 0.15보다 작은 크기를 갖는다.

[0058] 다른 실시예에 따르면, 하부 편광자에 인접한 백라이트를 또한 포함하는 디스플레이가 제공된다.

[0059] 다른 실시예에 따르면, 컬러 필터 층, 및 컬러 필터 층과 신호 라인들의 그리드 사이에 삽입되는 액정 층을 또한 포함하는 디스플레이가 제공된다.

[0060] 다른 실시예에 따르면, 하부 편광자, 및 박막 트랜지스터 층과 하부 편광자 사이의 광학 막들의 층을 또한 포함하는 디스플레이가 제공되고, 여기서, 광학 막들의 층은 박막 트랜지스터 층으로부터 하부 편광자를 향해 지나가는 광에 대해 0.2%보다 작은 반사율을 나타낸다.

[0061] 다른 실시예에 따르면, 컬러 필터 층, 및 컬러 필터 층과 신호 라인들의 그리드 사이에 삽입되는 액정 층을 또한 포함하는 디스플레이가 제공된다.

[0062] 다른 실시예에 따르면, 하부 편광자에 인접한 백라이트, 및 상부 편광자를 또한 포함하는 디스플레이가 제공되고, 여기서, 컬러 필터 층은 상부 편광자와 액정 층 사이에 삽입된다.

[0063] 다른 실시예에 따르면, 상부 편광자와 컬러 필터 층 사이의 복굴절 보상 층을 또한 포함하는 디스플레이가 제공된다.

[0064] 실시예에 따르면, 상부 편광자, 컬러 필터 층, 박막 트랜지스터 층, 컬러 필터 층과 박막 트랜지스터 층 사이에 삽입되는 액정 물질의 층, 하부 편광자, 상부 편광자와 컬러 필터 층 사이에 삽입되고 복굴절 보상 층을 포함하는 광학 막들의 제1 층, 및 하부 편광자와 박막 트랜지스터 층 사이에 삽입되는 광학 막들의 제2 층을 포함하는 디스플레이가 제공되고, 여기서, 광학 막들의 제2 층은 최대 굴절률에 의해 특징화되고, 하부 편광자와 박막 트랜지스터 층 사이에는 최대 굴절률보다 큰 굴절률을 갖는 어떠한 막들도 존재하지 않고, 박막 트랜지스터 기판 층은 굴절률에 의해 특징화되고, 제2 광학 막들의 층의 최대 굴절률 마이너스 박막 트랜지스터 기판 층의 굴절률은 0.15보다 작은 크기를 갖는다.

[0065] 다른 실시예에 따르면, 하부 편광자와 박막 트랜지스터 층 사이에 복굴절 막들이 없고, 하부 편광자에 인접한 백라이트를 또한 포함하는 디스플레이가 제공된다.

[0066] 다른 실시예에 따르면, 박막 트랜지스터 층은 유리 기판을 포함하고, 데이터 라인들 및 게이트 라인들을 포함하는 신호 라인들의 그리드, 및 신호 라인들의 그리드와 유리 기판 사이의 패터닝된 블랙 마스크를 또한

포함하고, 패터닝된 블랙 마스크는 신호 라인들의 그리드와 정렬되는 디스플레이가 제공된다.

[0067] 실시예에 따르면, 박막 트랜지스터들의 어레이를 포함하는 박막 트랜지스터 층, 컬러 필터 층, 및 컬러 필터 층과 박막 트랜지스터 층 사이에 삽입되는 액정 층, 신호 라인들의 그리드 - 상기 신호 라인들은 상기 박막 트랜지스터들에 신호들을 분배함 - , 및 신호 라인들의 그리드와 박막 트랜지스터 층 사이에 삽입되는 블랙 마스크를 포함하는 디스플레이가 제공된다.

[0068] 다른 실시예에 따르면, 상부 편광자, 및 상부 편광자와 컬러 필터 층 사이에 삽입되고 복굴절 보상 층을 포함하는 광학 막들의 제1 층을 또한 포함하는 디스플레이가 제공된다.

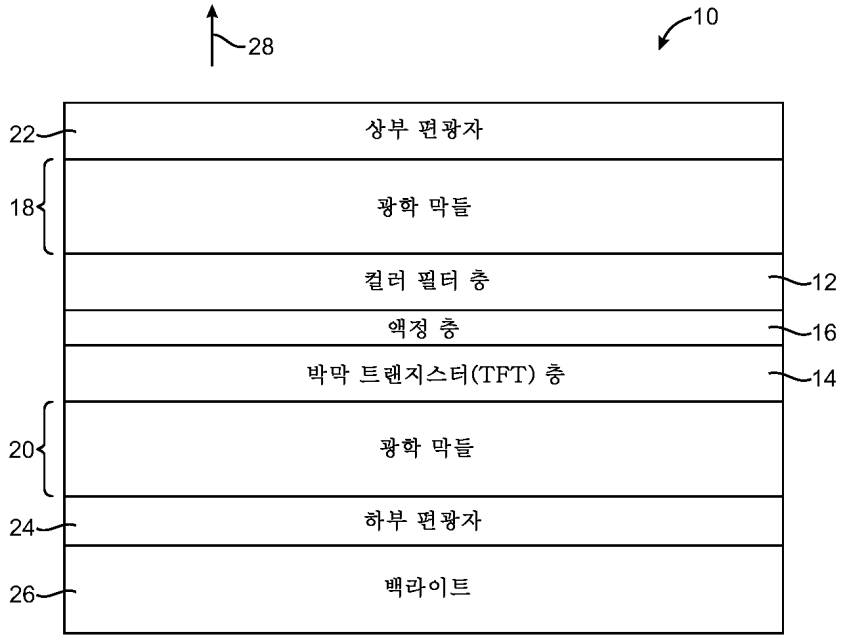
[0069] 다른 실시예에 따르면, 하부 편광자, 및 하부 편광자와 박막 트랜지스터 층 사이에 삽입되는 광학 막들의 제2 층을 또한 포함하는 디스플레이가 제공되고, 여기서, 광학 막들의 제2 층은 최대 굴절률에 의해 특징화되고, 하부 편광자와 박막 트랜지스터 층 사이에는 최대 굴절률보다 큰 굴절률을 갖는 어떠한 막들도 존재하지 않고, 박막 트랜지스터 층은 굴절률에 의해 특징화되고, 제2 광학 막들의 층의 최대 굴절률 마이너스 박막 트랜지스터 층의 굴절률은 0.15보다 작은 크기를 갖는다.

[0070] 다른 실시예에 따르면, 신호 라인들의 그리드는 게이트 라인들을 포함하고, 박막 트랜지스터들은 게이트들을 갖고, 게이트 라인들은 게이트들에 접속되고, 신호 라인들은 금속을 포함하고, 블랙 마스크는 금속 산화물을 포함하는 디스플레이가 제공된다.

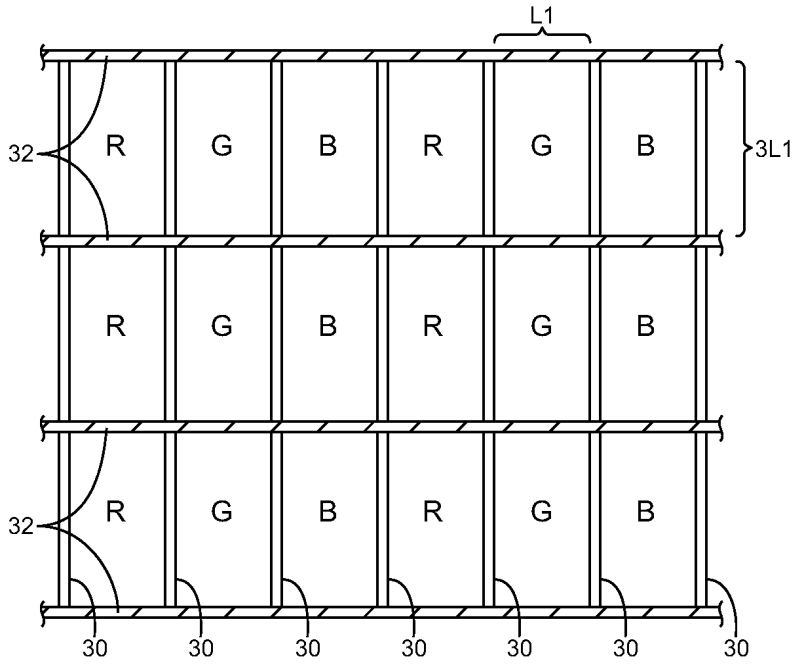
[0071] 전술한 것은 단지 이 발명의 원리들을 예시하는 것이고, 다양한 수정들이 발명의 범위 및 사상으로부터 벗어나지 않고 이 기술분야의 통상의 기술자들에 의해 만들어질 수 있다. 전술한 실시예들은 개별적으로 또는 임의의 결합으로 구현될 수 있다.

도면

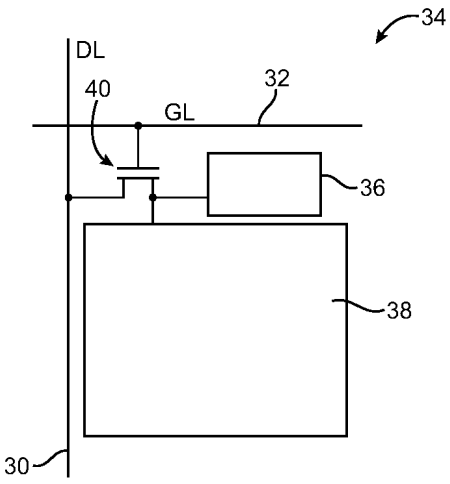
도면1



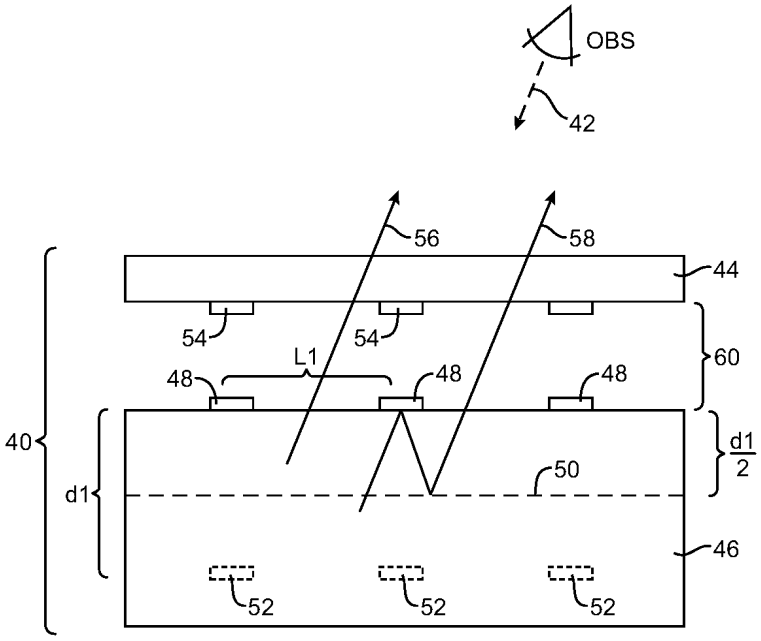
도면2



도면3

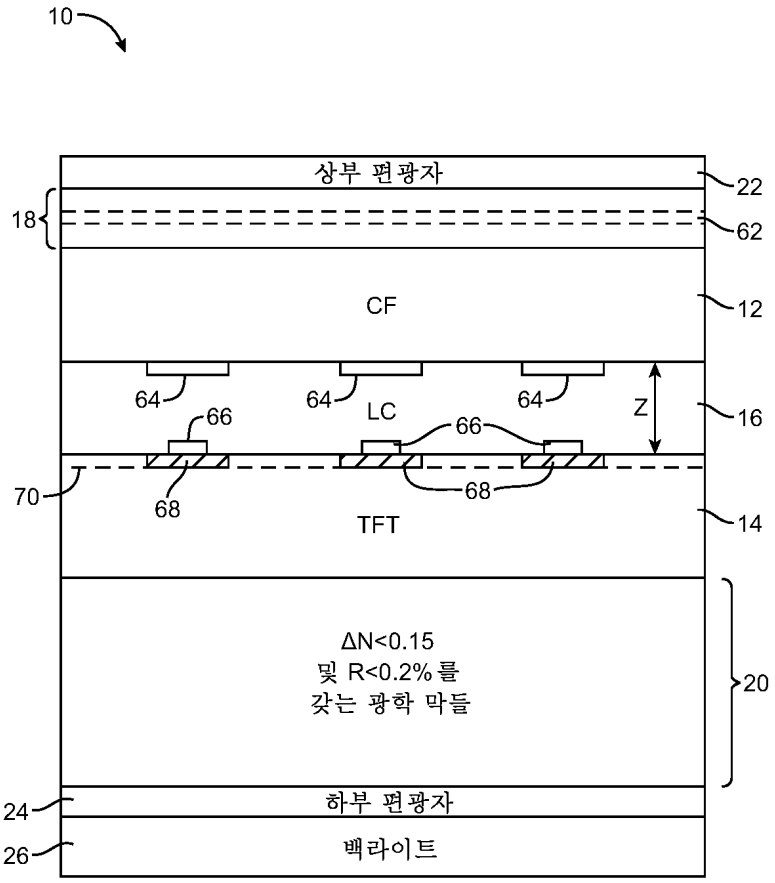


도면4



(종래 기술)

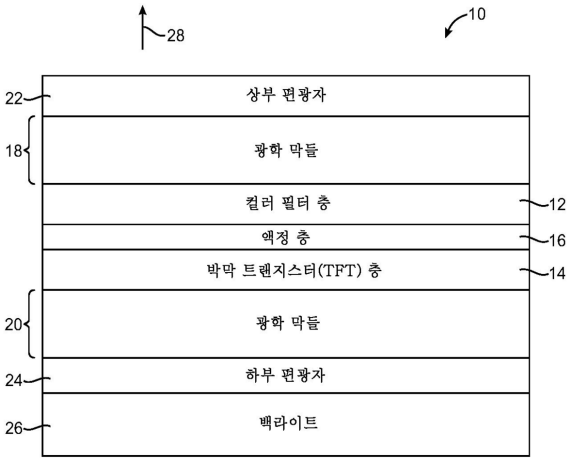
도면5


10
상부 편광자
22
18
62
CF
12
64
64
64
LC
Z
16
66
66
70
68
68
TFT
14
ΔN<0.15
및 R<0.2%를
갖는 광학 막들
20
24
하부 편광자
26
백라이트

专利名称(译)	标题：具有减少莫尔效应的液晶显示器		
公开(公告)号	KR101472653B1	公开(公告)日	2014-12-15
申请号	KR1020127031447	申请日	2011-06-02
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	GE ZHIBING 거지빙 CULBERT DIANE L 컬버트다이앤엘 DOYLE DAVID A 도일데이비드에이 QI JUN 치준 CHEN CHENG 천청 GETTEMY SHAWN R 게티미숀알		
发明人	거,지빙 컬버트,다이앤,엘. 도일,데이비드,에이. 치,준 천,청 게티미,숀,알.		
IPC分类号	G02F1/1362 G02F1/1335 G02F1/13363		
CPC分类号	G02F1/136209 G02F1/133502 G02F1/13363 G02F1/136286 G02F2001/133562 G02F2001/133567 G02F2413/07		
优先权	12/813458 2010-06-10 US		
其他公开文献	KR1020130024922A		
外部链接	Espacenet		

摘要(译)

诸如液晶显示器的显示器可以设置有使窗帘mura最小化的结构。显示器可以具有上偏振器和下偏振器。滤色器层和薄膜晶体管层可以位于上偏振器和下偏振器之间。可以在滤色器层和薄膜晶体管层之间插入液晶层。包括双折射补偿层的第一光学膜层可以位于上偏振器和滤色器层之间。没有双折射补偿层的第二光学膜层可以位于薄膜晶体管层和下偏振器之间。金属信号线栅格可用于将信号分配到薄膜晶体管层上的薄膜晶体管。可以在信号线的栅格和薄膜晶体管层之间插入黑色掩模。


28
10
22
상부 편광자
18
광학 막들
컬러 필터 층
12
액정 층
16
박막 트랜지스터(TFT) 층
14
20
광학 막들
24
하부 편광자
26
백라이트