

(72) 발명자

최대정

경기도 과주시 책향기로 371, 숲속길마을 동문APT
604동 1403호 (동패동)

김선우

경기도 안양시 만안구 박달로557번길 60-2 (안양동)

특허청구의 범위

청구항 1

기관 상에 서로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과;

상기 게이트배선과 나란하게 이격되어 형성된 공통배선과;

상기 게이트배선과 상기 데이터배선과 연결되며 형성된 박막트랜지스터와;

상기 화소영역 내에 상기 박막트랜지스터와 연결되며, 상기 데이터배선과 나란하게 서로 이격하며 형성된 다수의 화소전극과;

상기 다수의 화소전극과 서로 교대로 나란하게 형성된 다수의 중앙부 공통전극과;

상기 공통배선과 연결되며, 상기 각 화소영역의 최외각에 위치하며, 상기 데이터배선과 나란하게 형성된 최외각 공통전극과;

상기 게이트 배선 및 상기 박막트랜지스터, 그리고 서로 이웃하는 최외각 공통전극 사이의 이격된 영역에 대응하여 상부에 형성되며, 무기재질로 이루어지는 무기블랙매트릭스와;

상기 무기블랙매트릭스를 경계로 하여, 상기 화소영역에 각각 형성된 적(R), 녹(G), 청(B)의 컬러필터를 포함하는 횡전계형 액정표시장치용 어레이기판.

청구항 2

제 1 항에 있어서,

상기 무기블랙매트릭스는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi)를 포함하는 저마늄 계열 물질로 이루어지는 횡전계형 액정표시장치용 어레이기판.

청구항 3

제 1 항에 있어서,

상기 무기블랙매트릭스는 비저항이 $E+15\Omega\text{cm}$ 또는 $E+15\Omega\text{cm}$ 보다 큰 횡전계형 액정표시장치용 어레이기판.

청구항 4

제 1 항에 있어서,

상기 무기블랙매트릭스는 550nm 파장대에서 5.3의 광학밀도(optical density, OD)를 갖는 횡전계형 액정표시장치용 어레이기판.

청구항 5

제 1 항에 있어서,

상기 무기블랙매트릭스는 2000 ~ 5000Å의 두께인 횡전계형 액정표시장치용 어레이기판.

청구항 6

제 1 항에 있어서,

상기 데이터배선은 상기 서로 이웃하는 최외각 공통전극 사이의 이격된 영역에 대응하여 상부에 형성되는 횡전계형 액정표시장치용 어레이기판.

청구항 7

제 6 항에 있어서,

상기 무기블랙매트릭스는 상기 데이터배선에 대응하는 영역에는 제거되어 투과율을 갖는 횡전계형 액정표시장치용 어레이기판.

청구항 8

제 1 항에 있어서,

상기 박막트랜지스터는 상기 게이트배선과 연결되는 게이트전극, 게이트절연막, 반도체층, 서로 이격하는 소스 및 드레인전극으로 이루어지며, 상기 드레인전극은 상기 화소전극과 접촉하는 횡전계형 액정표시장치용 어레이기판.

청구항 9

제 8 항에 있어서,

상기 드레인전극은 상기 게이트전극을 사이에 두고 상기 공통배선과 중첩되는 횡전계형 액정표시장치용 어레이기판.

청구항 10

제 1 항에 있어서,

상기 화소영역에 상기 중앙부 공통전극과 동일한 층에 동일한 물질로 형성되며, 상기 공통배선과 접촉하는 보조 공통전극을 포함하는 횡전계형 액정표시장치용 어레이기판.

명세서

기술분야

[0001] 본 발명은 횡전계형 액정표시장치에 관한 것으로, 특히 COT구조의 횡전계형 액정표시장치용 어레이기판에 관한 것이다.

배경기술

[0002] 동화상 표시에 유리하고 콘트라스트비(contrast ratio)가 큰 특징을 보여 TV, 모니터 등에 활발하게 이용되는 액정표시장치(liquid crystal display device : LCD)는 액정의 광학적이방성(optical anisotropy)과 분극성질(polarization)에 의한 화상구현원리를 나타낸다.

[0003] 이러한 액정표시장치는 나란한 두 기판(substrate) 사이로 액정층을 개재하여 합착시킨 액정패널(liquid crystal panel)을 필수 구성요소로 하며, 액정패널 내의 전기장으로 액정분자의 배열방향을 변화시켜 투과율 차이를 구현한다.

[0004] 최근에는 상-하로 형성된 전기장으로 액정을 구동하는 능동행렬 액정표시장치가 해상도 및 동영상 구현능력이 우수하여 많이 사용되고 있으나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 떨어지는 단점을 가지고 있다.

- [0005] 이에, 시야각이 좁은 단점을 극복하기 위해 여러 가지 방법이 제시되고 있는데, 그 중 횡전계에 의한 액정 구동 방법이 주목받고 있다.
- [0006] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.
- [0007] 도시한 바와 같이, 어레이기판인 하부기판(1)과 컬러필터기판인 상부기판(3)이 서로 이격되어 대향하고 있으며, 이 상부 및 하부기판(1, 3)사이에는 액정층(5)이 개재되어 있다.
- [0008] 하부기판(1)상에는 화소전극(23)과 공통전극(25)이 동일 평면상에 형성되어 있으며, 액정층(5)은 화소전극(23)과 공통전극(25)에 의한 수평전계(L)에 의해 작동된다.
- [0009] 이러한 횡전계형 액정표시장치의 하부기판(1)에는 게이트배선(미도시) 및 데이터배선(미도시)에 의해 정의된 각 화소영역에 박막트랜지스터(TFT:Thin Film Transistor)가 형성되며, 상부기판(3)에는 컬러필터층(미도시)과 블랙매트릭스(미도시)가 형성되어, 에폭시 수지와 같은 씨일재(미도시)에 의해 합착된다.
- [0010] 그러나, 최근 하부기판(1)과 상부기판(3)의 미스-얼라인(miss-align)에 의해 빗샘이 발생하여 개구율이 현저히 떨어지는 문제점이 발생하고 있으며, 특히 블랙매트릭스(미도시)는 하부기판(1)과 상부기판(3) 합착 시 합착오차를 감안하여 실제 필요한 폭에서 상기 오차범위를 더한 크기의 폭을 갖도록 형성되고 있는 실정이다.
- [0011] 따라서, 이러한 구성을 갖는 횡전계형 액정표시장치는 블랙매트릭스(미도시)의 합착 오차를 감안해야 하며, 실제 설계치 보다 더욱 큰 폭을 갖도록 형성해야 하므로, 더욱 개구율을 감소시키는 문제가 발생하고 있다.
- [0012] 이에, 최근에는 이와 같은 문제점을 방지하기 위해 하나의 기판 위에 컬러필터층(미도시)과 박막트랜지스터(미도시)를 형성하는 TOC(TFT On Color Filter)형 또는 COT(Color Filter On TFT)형의 액정표시장치에 대한 연구가 활발히 진행되고 있다.
- [0013] 도 2는 일반적인 COT 구조 횡전계형 액정표시장치용 어레이기판을 개략적으로 도시한 단면도로서, 하나의 화소영역에 대한 단면도이다.
- [0014] 도시한 바와 같이, 투명한 절연기판(1) 소정간격 이격되어 평행하게 구성된 다수의 게이트배선(미도시)과 게이트배선(미도시)에 근접하여 게이트배선(미도시)과 평행하게 구성된 공통배선(2)과, 두 배선(미도시, 2)과 교차하며 특히 게이트배선(미도시)과는 교차하여 화소영역(P)을 정의하는 데이터배선(4)이 구성되어 있다.
- [0015] 또한, 공통배선(2)에서 일방향으로 분기하여 각 화소영역(P)의 최외각에 최외각 공통전극(6)이 형성된다.
- [0016] 이때, 각 화소영역(P)의 게이트배선(미도시)과 데이터배선(4)의 교차지점인 스위칭영역(TrA)에는 박막트랜지스터(Tr)가 형성되며, 실질적으로 화상이 구현되는 표시영역(AA)에는 공통전극(25)과 화소전극(23)이 형성되어 있다.
- [0017] 여기서, 박막트랜지스터(Tr)는 게이트전극(11), 게이트절연막(13), 반도체층(15), 소스 및 드레인전극(17, 19)으로 이루어진다.
- [0018] 화소전극(23)은 박막트랜지스터(Tr)의 드레인전극(19)과 전기적으로 연결된다.
- [0019] 이때, 드레인전극(19)은 공통배선(2)이 형성된 부분까지 연장 형성됨으로써, 공통배선(2)과 일부 중첩하여, 중첩된 공통배선(2)을 제 1 스토리지전극(2a)으로 드레인전극(19)을 제 2 스토리지전극(19a)으로 하고, 이 두 전극(2a, 19a) 사이에 개재된 게이트절연막(13)을 유전체로 하여 스토리지 커패시터(StgC)를 형성하고 있다.
- [0020] 그리고, 박막트랜지스터(Tr)를 포함하는 기판(1)의 전면에는 보호층(21)이 형성되어 있으며, 보호층(21) 상부로 게이트배선(미도시)과 데이터배선(4) 그리고 스위칭영역(TrA)에 대응하여 블랙수지(black resin)로 이루어진 블랙매트릭스(30, 이하, 수지블랙매트릭스라 함)가 형성된다.
- [0021] 또한, 수지블랙매트릭스(30)와 보호층(21) 상부로는 각 화소영역(P) 별로 적(R), 녹(G), 청색(B) 컬러필터(33)가 순차 반복하는 형태로 형성되어 있다.
- [0022] 한편, COT 구조 횡전계형 액정표시장치에 있어서, 수지블랙매트릭스(30)는 각 컬러필터(33)의 혼색 억제에 의한 콘트라스트 향상 및 광 누출에 따른 박막트랜지스터(Tr)의 오작동을 방지하기 위하여, 충분한 차광성을 구현하기 위하여 4.0 이상, 더욱 바람직하게는 5.0 이상의 광학밀도(optical density, OD)를 가져야 한다.
- [0023] 이에, 수지블랙매트릭스(30)는 4.0 이상의 광학밀도를 갖기 위하여, 1 ~ 2 μ m의 두께로 형성되어야 한다.
- [0024] 그러나, 이렇게 수지블랙매트릭스(30)의 두께를 두껍게 형성함으로써, 각 컬러필터(33)를 형성하는 과정에서,

각 컬러필터(33)가 수지블랙매트릭스(30)의 가장자리와 중첩되어 형성됨에 따라, 컬러필터(33)와 수지블랙매트릭스(30)의 표면 단차가 매우 크게 발생하게 된다.

- [0025] 따라서, 이러한 표면 단차에 의해 후속하는 러빙(rubbing)공정 시, 러빙 불량을 야기하게 된다.
- [0026] 이에, 이와 같은 문제점을 방지하기 위하여 수지블랙매트릭스(30)와 컬러필터(33) 상부에는 평탄화막(overcoat layer: 35)을 더욱 형성하게 되는데, 이는 또한 평탄화공정 추가로 인해 제작공정이 복잡해지고 비용 또한 증가하게 된다.
- [0027] 특히, 수지블랙매트릭스(30)는 카본블랙(carbon black)의 흑색안료(black pigment)에 의해 착색된 수지를 패턴화하여 형성하는데, 이러한 수지블랙매트릭스(30)는 비저항이 $E+07\Omega\text{cm}$ 이하로 낮아, 게이트 및 데이터배선(미도시, 4) 그리고 공통배선(2)과 같은 배선 상부에 위치할 경우, 배선의 RC 딜레이(RC delay)를 나타나게 하며, 그 결과 크로스토크(crosstalk)에 의한 화질저하를 야기하게 된다.
- [0028] 도 3a은 데이터배선(4)의 상부에 수지블랙매트릭스(30)가 위치할 경우, 데이터배선(4)의 RC 딜레이가 발생하는 모습을 나타낸 신호파형도이며, 도 3b는 데이터배선(4)의 RC 딜레이로 인해 화질 불균일이 유발된 모습을 나타낸 사진이다.

발명의 내용

해결하려는 과제

- [0029] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, COT 구조의 횡전계형 액정표시장치에 있어서, 컬러필터와 블랙매트릭스의 표면 단차가 발생하는 것을 방지하고자 하는 것을 제 1 목적으로 한다.
- [0030] 또한, 평탄화공정을 삭제하는 것을 제 2 목적으로 하며, RC 딜레이가 발생하는 것을 방지하고자 하는 것을 제 3 목적으로 한다.
- [0031] 이를 통해, 표시품질이 향상된 COT 구조의 횡전계형 액정표시장치용 어레이기판을 제공하는 것을 제 4 목적으로 한다.

과제의 해결 수단

- [0032] 전술한 바와 같은 목적을 달성하기 위해, 본 발명은 기판 상에 서로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과; 상기 게이트배선과 나란하게 이격되어 형성된 공통배선과; 상기 게이트배선과 상기 데이터배선과 연결되며 형성된 박막트랜지스터와; 상기 화소영역 내에 상기 박막트랜지스터와 연결되며, 상기 데이터배선과 나란하게 서로 이격하며 형성된 다수의 화소전극과; 상기 다수의 화소전극과 서로 교대로 나란하게 형성된 다수의 중앙부 공통전극과; 상기 공통배선과 연결되며, 상기 각 화소영역의 최외각에 위치하며, 상기 데이터배선과 나란하게 형성된 최외각 공통전극과; 상기 게이트 및 상기 박막트랜지스터, 상기 최외각 공통전극과 상기 서로 이웃하는 최외각 공통전극 사이의 이격된 영역에 대응하여 상부에 형성되며, 무기재질로 이루어지는 무기블랙매트릭스와; 상기 무기블랙매트릭스를 경계로 하여, 상기 화소영역에 각각 형성된 적(R), 녹(G), 청(B)의 컬러필터를 포함하는 횡전계형 액정표시장치용 어레이기판을 제공한다.
- [0033] 이때, 상기 무기블랙매트릭스는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi)를 포함하는 저마늄 계열 물질로 이루어지며, 상기 무기블랙매트릭스는 비저항이 $E+15\Omega\text{cm}$ 또는 $E+15\Omega\text{cm}$ 보다 크다.
- [0034] 그리고, 상기 무기블랙매트릭스는 550nm 광장대에서 5.3의 광학밀도(optical density, OD)를 가지며, 상기 무기블랙매트릭스는 2000 ~ 5000Å의 두께이다.
- [0035] 또한, 상기 데이터배선은 상기 서로 이웃하는 최외각 공통전극 사이의 이격된 영역에 대응하여 상부에 형성되며, 상기 무기블랙매트릭스는 상기 데이터배선에 대응하는 영역에는 제거되어 투과홀을 갖는다.
- [0036] 또한, 상기 박막트랜지스터는 상기 게이트배선과 연결되는 게이트전극, 게이트절연막, 반도체층, 서로 이격하는 소스 및 드레인전극으로 이루어지며, 상기 드레인전극은 상기 화소전극과 접촉하며, 상기 드레인전극은 상기 게이트전극을 사이에 두고 상기 공통배선과 중첩된다.

[0037] 그리고, 상기 화소영역에 상기 중앙부 공통전극과 동일한 층에 동일한 물질로 형성되며, 상기 공통배선과 접촉하는 보조공통전극을 포함한다.

발명의 효과

[0038] 위에 상술한 바와 같이, 본 발명에 따라 박막트랜지스터가 형성된 기판 상에 컬러필터와 무기블랙매트릭스를 모두 형성함으로써, 기존의 박막트랜지스터가 형성된 어레이기판과 컬러필터 및 블랙매트릭스가 형성된 컬러필터 기판이 각각 형성되어, 이 둘을 합착하는 과정에서 미스 얼라인(miss-align)에 의해 개구율이 저하되는 문제점을 방지할 수 있는 효과가 있다.

[0039] 또한, 블랙매트릭스를 형성하는 과정에서, 합착 오차에 따른 마진을 필요로 하지 않는 효과가 있다.

[0040] 특히, 본 발명의 COT 구조의 횡전계형 액정표시장치는 블랙매트릭스를 무지재질로 이루어지도록 함으로써, 높은 두께에 의해 표면 단차가 발생하는 것을 방지할 수 있는 효과가 있다.

[0041] 이에 따라, 러빙 불량에 발생하는 것을 방지할 수 있는 효과가 있으며, 평탄화공정을 삭제할 수 있는 효과가 있다.

[0042] 또한, 배선의 상부에 비저항이 낮은 무기블랙매트릭스를 위치하도록 함으로써, RC 딜레이에 의한 크로스토크를 방지할 수 있는 효과가 있다.

도면의 간단한 설명

- [0043] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면.
- 도 2는 일반적인 COT 구조 횡전계형 액정표시장치용 어레이기판을 개략적으로 도시한 단면도.
- 도 3a는 데이터배선의 RC 딜레이가 발생하는 모습을 나타낸 신호파형도.
- 도 3b는 데이터배선의 RC 딜레이로 인해 화질 불균일이 유발된 모습을 나타낸 사진.
- 도 4는 본 발명의 실시예에 따른 COT 구조의 횡전계형 액정표시장치의 어레이기판에 대한 하나의 화소영역에 대한 평면도.
- 도 5는 도 4의 절단선 V-V를 따라 절단한 부분에 대한 단면도.
- 도 6은 도 4의 절단선 VI-VI를 따라 절단한 부분에 대한 단면도.
- 도 7은 본 발명의 또 다른 실시예로서, 데이터배선 상부에 위치하는 무기블랙매트릭스의 구조를 개략적으로 도시한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0044] 이하, 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명한다.
- [0045] 이때, 본 발명에 따른 COT 구조의 횡전계형 액정표시장치에 있어서, 특징적인 부분은 박막트랜지스터와 컬러필터가 모두 구비된 어레이기판에 있으므로, 어레이기판을 위주로 설명하도록 하겠다.
- [0046] 도 4는 본 발명의 실시예에 따른 COT 구조의 횡전계형 액정표시장치의 어레이기판에 대한 하나의 화소영역에 대한 평면도이며, 도 5는 도 4의 절단선 V-V를 따라 절단한 부분에 대한 단면도이며, 도 6은 도 4의 절단선 VI-VI를 따라 절단한 부분에 대한 단면도이다.
- [0047] 우선, 도 4를 참조하여 평면구조에 대해 설명하면, 도시한 바와 같이, 본 발명에 따른 COT 구조의 횡전계형 액정표시장치용 어레이기판(101)은, 투명한 절연기판(101) 상에 서로 교차하여 화소영역(P)을 정의하며 데이터배선(104)과 게이트배선(103)이 형성되며, 게이트배선(103)과 이격하며 나란하게 공통배선(102)이 형성되어 있다.
- [0048] 또한, 게이트배선(103)과 데이터배선(104)의 교차지점에는 이들 두 배선(103, 104)과 연결되며, 게이트전극

(111)과 게이트절연막(미도시)과 반도체층(미도시)과 소스 및 드레인전극(117, 119)으로 구성되는 스위칭소자인 박막트랜지스터(Tr)가 형성되어 있다.

- [0049] 그리고, 박막트랜지스터(Tr)의 드레인전극(119)은 화소영역(P) 내의 공통배선(102)이 형성된 부분까지 연장하여 공통배선(102)과 중첩하도록 형성되며, 이때 서로 중첩하는 공통배선(102)과 드레인전극(119)은 각각 제 1 및 제 2 스토리지 전극(102a, 119a)을 이루고, 이들 두 전극(102a, 119a) 사이에 개재된 게이트절연막(미도시)을 유전체층으로 하여 스토리지 커패시터(StgC)를 이루고 있다.
- [0050] 한편, 화소영역(P) 내부에는 공통배선(102)과 연결되며 데이터배선(104)과 나란하게 다수의 공통전극(106, 125, 125a)이 형성되어 있다.
- [0051] 이때, 다수의 공통전극(106, 125, 125a) 중 화소영역(P)의 최외각에 위치한 최외각 공통전극(106)은 데이터배선(104)에서 소정간격 이격하며 공통배선(102)에서 분기하여 이와 동일한 층에 형성되고 있다.
- [0052] 또한, 화소영역(P) 중앙부에는 다수의 중앙부 공통전극(125)이 서로 이격하며 형성되어 있으며, 다수의 중앙부 공통전극(125)과 동일한 층에 동일 물질로써 데이터배선(104) 양측에 위치한 최외각 공통전극(106)과 중첩하는 보조공통전극(125a)이 형성되어 있다.
- [0053] 이때, 보조공통전극(125a)은 공통배선(102)과 공통배선콘택홀(129)을 통해 전기적으로 연결되고 있으며, 이렇게 공통배선(102)과 전기적으로 연결된 보조공통전극(125a)과 다수의 중앙부 공통전극(125)은 공통연결패턴(125b)에 그 일 끝단이 모두 연결되고 있다.
- [0054] 여기서, 보조공통전극(125a)은 데이터배선(104)과 중첩하여 형성함으로써, 그 자체로 공통전극(125)의 역할을 하며, 데이터배선(104)에 의한 공통전극(125)과 화소전극(123) 간의 전계에 대한 영향을 저감시키는 역할을 한다.
- [0055] 한편, 화소영역(P) 내부에는 다수의 중앙부 공통전극(125)과 서로 교대하며 나란하게 다수의 화소전극(123)이 형성되고 있으며, 이러한 화소전극(123)은 박막트랜지스터(Tr)의 드레인전극(119)이 연장하여 형성된 제 2 스토리지 전극(119a)과 드레인콘택홀(127)을 통해 접촉함으로써 전기적으로 연결되고 있다.
- [0056] 이때, 각 화소영역(P) 내에 형성된 다수의 화소전극(123)과 공통전극(125, 125a)은 각 화소영역(P)의 중앙부에서 게이트배선(103)과 나란하게 가상의 선을 그었을 때, 가상의 선을 기준으로 대칭적으로 각각 45° 정도 꺾인 구조를 갖도록 한다.
- [0057] 이렇게 각 화소영역(P)에 있어 횡전계를 형성하는 다수의 화소전극(123)과 공통전극(125, 125a)을 그 중앙부를 기준으로 각각 45° 정도 꺾인 구조를 이루도록 하는 것은 하나의 화소영역(P) 내에 다중 도메인을 구성함으로써 광시야각 구동 시 특정 각도에서의 색반전 현상을 억제시킬 수 있다.
- [0058] 또한, 전술한 구성을 갖는 기관(101)의 게이트 및 데이터배선(103, 104) 그리고 스위칭영역에 대응하여 블랙매트릭스(200)가 형성되며, 각 화소영역(P)에는 순차 반복하여 적, 녹, 청색 컬러필터(미도시)가 형성되고 있다.
- [0059] 이때, 본 발명의 COT 구조의 횡전계형 액정표시장치용 어레이기관(101) 상에 형성된 블랙매트릭스(200)는 무기재질로 이루어지는 것을 특징으로 한다(이하, 무기 블랙매트릭스라 함.).
- [0060] 무기블랙매트릭스(200)는 기존의 수지블랙매트릭스(도 2의 131)에 비해 낮은 두께로 형성할 수 있기 때문에, 블랙매트릭스(도 2의 131)의 높은 두께에 의해 표면 단차가 발생하게 됨에 따라 러빙 불량 등의 문제점이 발생하는 것을 방지할 수 있다.
- [0061] 따라서, 평탄화공정을 삭제할 수 있다.
- [0062] 또한, 무기블랙매트릭스(200)는 기존의 수지블랙매트릭스(도 2의 131)에 비해 비저항이 낮아, 배선(102, 103, 104)의 상부에 위치하여도 배선(102, 103, 104)의 RC 딜레이를 발생시키지 않는다.
- [0063] 한편, 전술한 구성을 갖는 본 발명에 따른 COT 구조의 횡전계형 액정표시장치용 어레이기관(101)에 있어서는, 데이터배선(104)과 화소전극(123) 및 공통전극(125, 125a)이 모두 화소영역(P)의 중앙부를 기준으로 꺾인 구조를 갖도록 구성한 것을 일례로 보이고 있지만, 직선형 바 형태를 갖도록 형성할 수도 있다.
- [0064] 다음, 도 5와 도 6을 참조하여 본 발명에 따른 COT 구조의 횡전계형 액정표시장치용 어레이기관의 단면 구조에 대해 설명하도록 하겠다.
- [0065] 도시한 바와 같이, 투명한 절연기관(101) 상의 스위칭영역(TrA)에는 게이트배선(도 4의 103)에서 분기한 게이트

전극(111)이 형성되고, 게이트전극(111)에 소정간격 이격하여 어레이기관(101) 상의 표시영역(AA)에는 게이트배선(도 4의 103)과 나란하게 공통배선(102)이 형성되어 있다.

[0066] 그리고, 공통배선(102)에서 분기하여 데이터배선(104)과 나란하게 각 화소영역(P)의 최외각에 최외각 공통전극(106)이 형성되어 있다.

[0067] 다음, 게이트전극(111)을 포함하는 게이트배선(도 4의 103)과 공통배선(102) 및 최외각 공통전극(106) 위로 게이트절연막(113)이 형성되며, 스위칭영역(TrA)의 게이트전극(111) 상부에는 반도체층(115)과 소스 및 드레인전극(117, 119)이 형성되고, 표시영역(AA)의 게이트절연막(113) 상부에는 게이트배선(도 4의 103)과 교차하여 화소영역(P)을 정의하는 데이터배선(104)이 형성된다.

[0068] 이때, 도시한 게이트전극(111)은 게이트배선(도 4의 103)의 일부 그 자체로써 이루어지며, 반도체층(115)은 순수 비정질 실리콘의 액티브층(115a)과 불순물을 포함하는 비정질 실리콘의 오믹콘택층(115b)으로 구성된다.

[0069] 여기서, 게이트전극(111), 게이트절연막(113), 반도체층(115) 그리고 소스 및 드레인전극(117, 119)은 박막트랜지스터(Tr)를 이룬다.

[0070] 이때, 드레인전극(119)은 화소영역(P) 내에 공통배선(102)이 형성된 부분까지 연장하여 이와 중첩되며 형성되고 있으며, 이때 중첩된 공통배선(102)과 드레인전극(119) 부분을 각각 제 1 스토리지전극(102a) 및 제 2 스토리지전극(119a)으로 하고, 이들 두 전극(102a, 119a) 사이에 개재된 게이트절연막(113)을 유전체층으로 하여 스토리지 커패시터(StgC)를 형성하고 있다.

[0071] 도면에 있어서는 제 1 및 제 2 스토리지전극(102a, 119a) 사이에 액티브층(115a)과 오믹콘택층(115b)이 더 구성되고 있는 것을 보이고 있으며, 이들은 게이트절연막(113)과 더불어 유전체층을 이루게 되지만, 이들 제 1 및 제 2 스토리지전극(102a, 119a) 사이에 형성된 액티브층(115a)과 오믹콘택층(115b)은 제조 방법을 달리함으로써 형성되지 않을 수도 있다.

[0072] 그리고, 데이터배선(104)은 화소영역(P)을 정의하며 형성되므로, 서로 이웃한 화소영역(P)의 경계에 형성되며, 이때, 데이터배선(104)은 각 화소영역(P)의 최외각에 형성된 공통전극(106) 사이에 위치하게 된다.

[0073] 또한, 데이터배선(104)과 게이트절연막(113) 사이에는 액티브층(115a)과 오믹콘택층(115b)을 이루는 동일한 물질로 각각 이루어진 순수 비정질 실리콘 및 불순물 비정질 실리콘 패턴이 형성되고 있음을 보이고 있지만, 이러한 반도체패턴은 형성되지 않을 수도 있다.

[0074] 다음, 데이터배선(104)과 소스 및 드레인전극(117, 119) 위로 전면에 무기절연물질로써 보호층(121)이 형성되어 있으며, 보호층(121) 위로 게이트 및 데이터배선(도 4의 103, 104)과 스위칭영역(TrA)에 대응하여 무기재질로 이루어지는 무기블랙매트릭스(200)가 형성되어 있다.

[0075] 본 발명의 무기블랙매트릭스(200)는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi) 등 저마늄 계열의 무기재질로 이루어진다.

[0076] 본 발명의 무기블랙매트릭스(200)는 기존의 수지블랙매트릭스(도 2의 31)에 비해 낮은 두께로 형성할 수 있다. 따라서, 블랙매트릭스(도 2의 31)와 컬러필터(도 2의 33) 간의 표면 단차가 크게 발생하는 것을 방지할 수 있으며, 이를 통해 러빙 불량 발생을 방지할 수 있다.

[0077] 또한, 평탄화공정을 삭제할 수 있어 공정의 효율성을 향상시킬 수 있다.

[0078] 이에 대해 좀더 자세히 살펴보면, 블랙매트릭스(200)는 일정한 광학밀도(optical density, OD)를 가져야 하는데, 여기서 광학밀도는 입사된 광량(I_{in})에 따른 투과된 광량(I_{out})의 비율을 나타내는 정도로, 광학밀도는 아래 수학적식(1)을 통해 정의할 수 있다.

[0079] $OD = -\log(I_{out}/I_{in}) \dots\dots$ 수학적식(1)

[0080] 위의 식(1)을 통해, 입사된 광량에 따른 투과된 광량이 많을수록 광학밀도가 작다는 것을 알 수 있다.

[0081] 이에, 액정표시장치에서 블랙매트릭스(200)는 각 컬러필터(133)의 혼색 억제에 의한 콘트라스트 향상 및 광 누출에 따른 박막트랜지스터(Tr)의 오작동을 방지하기 위하여, 4.0 이상, 더욱 바람직하게는 5.0 이상의 광학밀도를 가져야 한다.

[0082] 그러나, 기존의 수지블랙매트릭스(도 2의 31)는 4.0 이상의 광학밀도를 갖기 위해서는 1 ~ 2 μ m의 두께로 형성되

어야만 한다. 따라서, 수지블랙매트릭스(도 2의 31)와 컬러필터(도 2의 33) 간의 표면 단차가 크게 발생하게 되므로, 이를 통해 러빙 불량 발생할 수 있으며, 이러한 러빙 불량을 방지하기 위하여 평탄화공정을 진행해야 하는 문제점을 야기하게 된다.

[0083] 이에 반해, 본 발명의 실시예에 따른 무기블랙매트릭스(200)는 2000 ~ 5000Å의 두께로 형성됨에도 4.0이상의 광학밀도를 가질 수 있으며, 가장 바람직하게는 3000Å의 두께로 형성한다.

[0084] 따라서, 기존의 수지블랙매트릭스(도 2의 31)에 비해 두께가 낮아짐에도 광학밀도는 유사한 값을 갖도록 할 수 있다.

[0085] 아래 표(1)은 본 발명의 저마늄 계열의 무기재질로 형성된 무기블랙매트릭스(200)의 가시광선에 대한 광학밀도를 측정 한 결과이다.

표 1

[0086]	과장	450nm	550nm	610nm
	광학밀도(optical density, OD)	5.3	5.3	4.0

[0087] 위의 표(1)은 저마늄(Ge)무기재질로 이루어진 무기블랙매트릭스(200)를 3000Å의 두께로 형성한 뒤 측정 한 결과이다.

[0088] 위의 표(1)을 참조하면 알 수 있듯이, 본 발명의 저마늄 계열의 무기재질로 이루어진 무기블랙매트릭스(200)는 450nm와 550nm 파장에서의 광학밀도는 5.3으로 매우 높으며, 610nm 파장에서의 광학밀도가 4.0으로 가장 낮으나, 가장 낮은 광학밀도 또한 기존의 수지블랙매트릭스(도 2의 31)의 광학밀도와 유사한 것을 알 수 있다.

[0089] 즉, 이는 본 발명의 무기블랙매트릭스(200)는 기존의 수지블랙매트릭스(도 2의 31)에 비해 더욱 향상된 차광성을 갖는 것을 의미한다.

[0090] 또한, 본 발명의 무기블랙매트릭스(200)는 비저항이 E+15Ωcm으로, 비저항이 E+07Ωcm 인 기존의 수지블랙매트릭스(도 2의 31)에 비해 비저항이 낮다.

[0091] 따라서, 기존의 수지블랙매트릭스(도 2의 31)를 사용하던 COT 구조의 횡진계형 액정표시장치에 비해 배선(102, 103, 104)의 RC 딜레이를 줄일 수 있다.

[0092] 즉, E+07Ωcm의 비저항을 갖는 수지블랙매트릭스(도 2의 31)는 배선(102, 103, 104)의 상부에 위치할 경우, RC 딜레이에 의한 크로스토크를 유발하게 된다. 이는 결국 화질저하를 야기하게 된다.

[0093] 이에 반해, 본 발명의 무기블랙매트릭스(200)는 비저항이 E+15Ωcm 또는 E+15 cm이상으로, 기존의 수지블랙매트릭스(도 2의 31)에 비해 낮아, 무기블랙매트릭스(200)가 배선(102, 103, 104)의 상부에 위치하여도 RC 딜레이에 의한 크로스토크가 발생되지 않는다.

표 2

[0094]		상승지연시간주기(Tr)	하강지연시간주기(Tf)	상, 하강지연시간주기 (Tr + Tf)
	기준값	0.8	0.8	1.6
	데이터배선 + 수지블랙 매트릭스	1.6	1.6	3.2
	데이터배선 + 무기블랙 매트릭스	1.0	0.8	1.8

[0095] 위의 표(2)는 데이터배선(104) 상부에 보호층(121)을 사이에 두고 수지 또는 무기재질의 블랙매트릭스(도 2의 31, 200)가 위치할 경우, RC 딜레이값에 의한 데이터배선(104)의 신호지연시간주기를 측정 한 결과이다.

[0096] 표(2)를 참조하면, 데이터배선(104) 상부에 수지블랙매트릭스(도 2의 31)가 위치할 경우, 데이터배선(104)의 신호지연시간주기는 기준값에 비해 매우 큰 것을 확인할 수 있다.

[0097] 이렇게, 데이터배선(104)의 신호지연시간주기가 높을 경우, 크로스토크에 의한 화질저하를 야기하게 된다.

[0098] 이에 반해, 본 발명의 실시예에 따라 데이터배선(104) 상부에 무기블랙매트릭스(200)가 위치할 경우에는, 데이

터배선(104)의 신호지연시간주기가 기준값과 유사함을 확인할 수 있다. 즉, 데이터배선(104) 상부에 무기블랙매트릭스(200)가 위치하더라도, 데이터배선(104)은 무기블랙매트릭스(200)에 의해 아무런 영향을 받지 않는 것을 알 수 있다.

- [0099] 이러한, 무기블랙매트릭스(200) 및 보호층(121) 상부로는 각 화소영역(P)별로 무기블랙매트릭스(200)를 경계로 적, 녹, 청색이 순차 반복하며, 적, 녹, 청색 컬러필터(133)가 형성된다.
- [0100] 이때, 제 2 스토리지전극(119a) 상부에 위치하는 컬러필터(133)와 보호층(121)에는 제 2 스토리지전극(119a) 일부를 노출시키는 드레인콘택홀(127)이 형성되어 있으며, 공통배선(102) 상부에 위치하는 무기블랙매트릭스(200)와 보호층(121)에는 공통배선(102) 일부를 노출시키는 공통배선콘택홀(129)이 형성되고 있다.
- [0101] 다음, 드레인콘택홀 및 공통배선콘택홀(127, 129) 이 구비된 무기블랙매트릭스(200) 및 컬러필터(133) 상부로 투명도전성 물질로써 드레인콘택홀(127)을 통해 제 2 스토리지전극(119a)과 접촉함으로써 드레인전극(119)과 전기적으로 연결되는 다수의 화소전극(123)이 형성된다.
- [0102] 화소전극(123)은 각 화소영역(P)에 데이터배선(104)과 나란하게 배치되며, 서로 이격하여 형성된다.
- [0103] 그리고, 각 화소영역(P)에는 무기블랙매트릭스(200) 및 컬러필터(133) 위로 다수의 화소전극(123)과 나란하게 교대하며 다수의 중앙부 공통전극(125)이 형성되고 있으며, 화소영역(P)의 최외각에는 최외각 공통전극(106)과 중첩하며 공통배선(102)과 공통배선콘택홀(129)을 통해 접촉하는 보조공통전극(125a)이 형성되어 있다.
- [0104] 여기서, 보조공통전극(125a)과 다수의 중앙부 공통전극(125)은 보조공통패턴(도 4의 125b)에 의해 그 일끝단이 모두 연결되고 있다.
- [0105] 전술한 바와 같이, 본 발명은 박막트랜지스터(Tr)가 형성된 어레이기판(101) 상에 컬러필터(133)와 무기블랙매트릭스(200)를 모두 형성함으로써, 기존의 박막트랜지스터(Tr)가 형성된 어레이기판(101)과 컬러필터(133) 및 블랙매트릭스(200)가 형성된 컬러필터기판(미도시)이 각각 형성되어, 이 둘을 합착하는 과정에서 미스 얼라인(miss-align)에 의해 개구율이 저하되는 문제점을 방지할 수 있다.
- [0106] 또한, 종래의 블랙매트릭스(도 2의 31)는 공통배선(102), 게이트 및 데이터배선(103, 104) 등의 배선과 서로 다른 기판에 형성됨으로써, 이들 배선(102, 103, 104)을 가리도록 하기 위해서는 합착시 요구되는 오차를 수용할 수 있는 정도의 마진을 갖도록 넓은 폭을 갖도록 형성해야 하지만, 본 발명은 하나의 기판(101)에 모두 형성됨으로, 합착 오차에 따른 마진을 필요로 하지 않는다.
- [0107] 특히, 본 발명의 COT 구조의 횡전계형 액정표시장치는 블랙매트릭스(200)를 무지재질로 이루어지도록 함으로써, 기존의 수지블랙매트릭스(도 2의 31)에 비해 낮은 두께로 형성할 수 있어, 블랙매트릭스(도 2의 31)의 높은 두께에 의해 표면 단차가 발생하는 것을 방지할 수 있다. 이에 따라, 러빙 불량이 발생하는 것을 방지할 수 있으며, 평탄화공정을 삭제할 수 있다.
- [0108] 또한, 배선(102, 103, 104)의 상부에 무기블랙매트릭스(200)가 위치하여도, 무기블랙매트릭스(200)는 기존의 수지블랙매트릭스(도 2의 31)에 비해 비저항이 낮아, 배선(102, 103, 104)의 RC 딜레이를 발생시키지 않음으로써, RC 딜레이에 의한 크로스토크를 방지할 수 있다.
- [0109] 도 7은 본 발명의 또 다른 실시예로서, 데이터배선 상부에 위치하는 무기블랙매트릭스의 구조를 개략적으로 도시한 단면도이다.
- [0110] 도시한 바와 같이, 기판(101) 상에는 각 화소영역(도 6의 P)의 최외각에 공통배선(도 5의 102)에서 분기한 최외각 공통전극(106)이 형성되어 있으며, 각 화소영역(도 6의 P)의 최외각에 형성된 최외각 공통전극(106) 사이에는 게이트절연막(113)을 사이에 두고 데이터배선(104)이 형성되어 있다.
- [0111] 그리고, 데이터배선(104)의 상부에는 보호층(121)이 형성되어 있으며, 보호층(121)의 상부에는 데이터배선(104) 및 데이터배선(104)에 이웃하여 형성되는 공통전극(106)의 상부에 대응하여 무기블랙매트릭스(200)가 형성된다.
- [0112] 무기블랙매트릭스(200)는 최외각 공통전극(106)과 데이터배선(104) 사이 공간을 가리는 역할을 함으로서, 데이터배선(104)과 최외각 공통전극(106) 사이의 영역으로 발생하는 빛샘을 방지할 수 있다.
- [0113] 이때, 무기블랙매트릭스(200)는 데이터배선(104)에 대응되는 영역에 무기블랙매트릭스(200)가 제거되는 투과홀(THA)을 포함한다.
- [0114] 그리고, 보호층(121)과 무기블랙매트릭스(200) 상부에는 각 화소영역(도 6의 P)별로 무기블랙매트릭스(200)를

경계로 적, 녹, 청색이 순차 반복하며, 적, 녹, 청색 컬러필터(133)가 형성되며, 컬러필터(133) 및 무기블랙매트릭스(200) 상부에는 최외각 공통전극(106)과 중첩되는 보조공통전극(125a)이 형성된다.

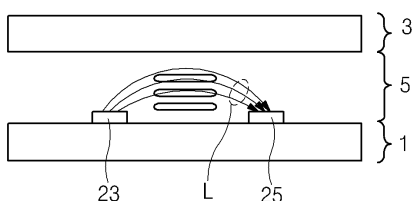
- [0115] 전술한 구성은, 데이터배선의 상부에 무기블랙매트릭스의 투과홀이 위치하도록 함으로써, 데이터배선의 상부에 무기블랙매트릭스가 위치하지 않도록 하는 것을 특징으로 한다.
- [0116] 이는, E+15Ωcm의 비저항을 갖는 무기블랙매트릭스가 데이터배선의 상부에 위치할 경우, RC 딜레이값에 의한 데이터배선의 신호지연시간주기가 기준값과 차이가 발생하는 것을 방지하기 위함이다.
- [0117] 즉, 위의 표(2)를 참조하면, 상,하강지연시간주기 값을 보면, 기준값은 1.6이나, 데이터배선 상부에 무기블랙매트릭스가 위치할 경우 상,하강지연시간주기 값은 1.8로, 약간 높게 나타나는 것을 확인할 수 있다.
- [0118] 이러한 차이는 매우 미미하여, 데이터배선에 흐르는 신호에 큰 영향을 미치지 않지만, 본 발명의 무기블랙매트릭스와 같이 데이터배선의 상부에 바로 위치하는 것을 방지함으로써, 기준값과 동일한 신호지연시간주기 값을 갖도록 할 수 있다.
- [0119] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

부호의 설명

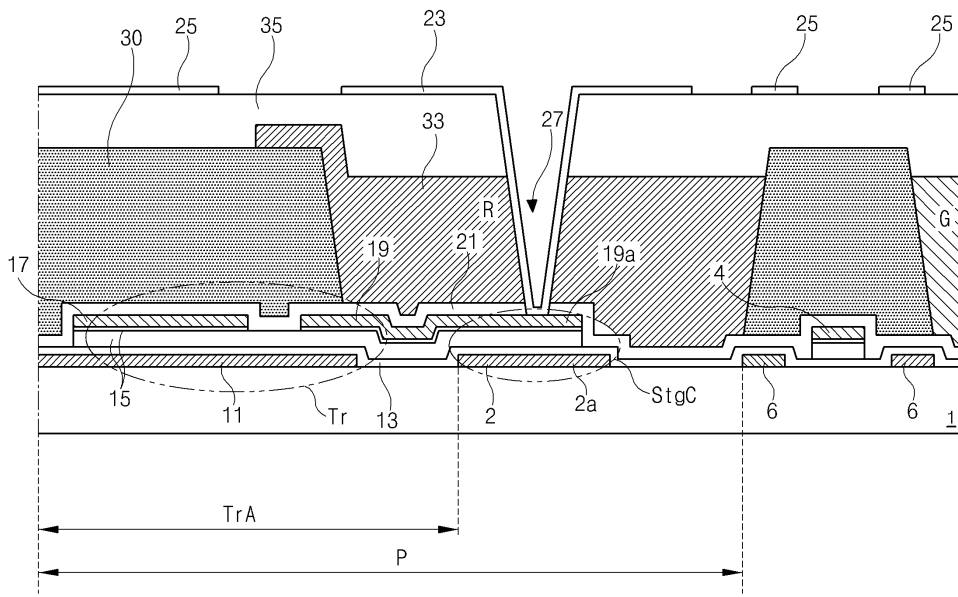
- [0120] 101 : 기관, 102 : 공통배선, 102a : 제 1 스토리지전극
- 104 : 데이터배선, 106 : 최외각 공통전극
- 111 : 게이트전극, 112 : 게이트배선, 113 : 게이트절연막
- 114 : 데이터배선, 115 : 반도체층(115a : 액티브층, 115b: 오믹콘택층)
- 117, 119 : 소스 및 드레인전극, 119a : 제 2 스토리지전극
- 121 : 화소전극, 123 : 보호층
- 125 : 공통전극, 125a : 보조공통전극, 127 : 드레인콘택홀
- 129 : 공통배선콘택홀, 133 : 컬러필터
- 200 : 무기블랙매트릭스
- Tr : 박막트랜지스터, StgC : 스토리지 커패시터
- TrA : 스위칭영역, P : 화소영역

도면

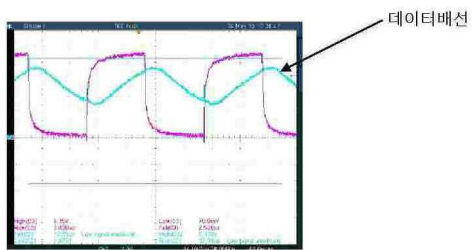
도면1



도면2



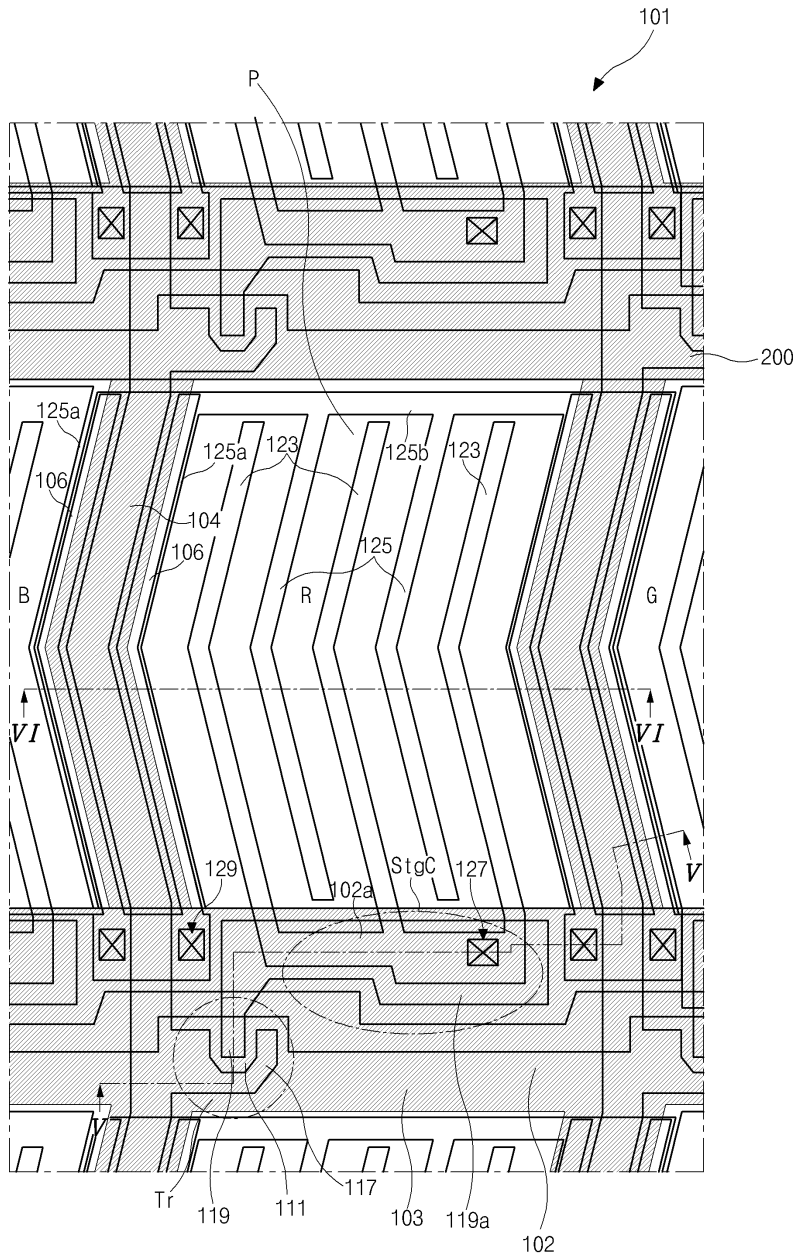
도면3a



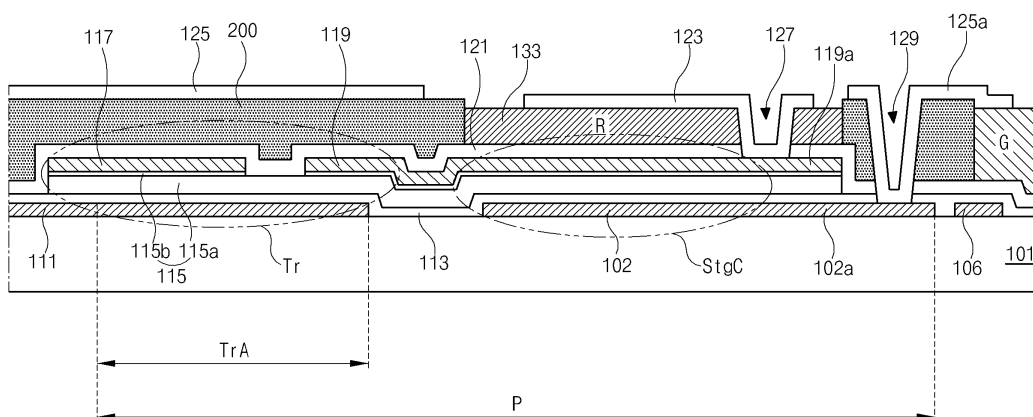
도면3b



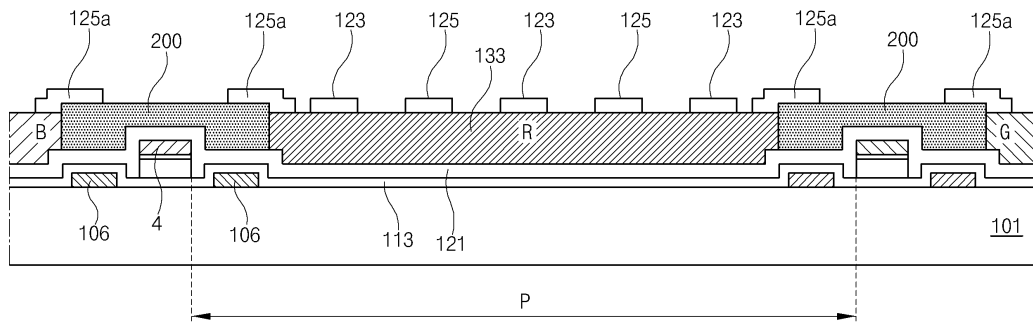
도면4



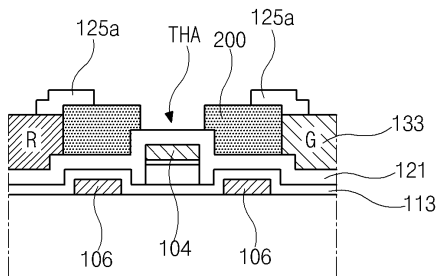
도면5



도면6



도면7



专利名称(译)	一种用于横向电场型液晶显示器的阵列基板		
公开(公告)号	KR101254561B1	公开(公告)日	2013-04-19
申请号	KR1020100042017	申请日	2010-05-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JAE KYUN 이재균 OH JAE YOUNG 오재영 CHOI DAE JUNG 최대정 KIM SUN WOO 김선우		
发明人	이재균 오재영 최대정 김선우		
IPC分类号	G02F1/1343 G02F		
CPC分类号	G02F2001/136222 G02F1/134363 G02F1/136209		
其他公开文献	KR1020110122474A		
外部链接	Espacenet		

摘要(译)

横向电场型液晶显示器技术领域本发明涉及一种横向电场型液晶显示器，尤其涉及一种横向电场型液晶显示器 威尔。本发明的一个特征是滤色器和无机黑色矩阵都形成在其上形成有薄膜晶体管的基板上。由此，形成传统薄膜晶体管的阵列基板，其上形成有滤色器和黑矩阵的滤色器基板，可以防止由于在胶合过程中的未对准而导致孔径比降低的问题。特别是，在本发明的COT结构的横向电场型液晶显示装置中，由于黑色矩阵由无机材料制成，可以防止由于台阶差异而发生摩擦失败，并且可以消除平坦化步骤。而且，可以防止由RC延迟引起的串扰。代表人物 - 图5

