



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0018496
(43) 공개일자 2008년02월28일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2006-0080699

(22) 출원일자 2006년08월24일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

서진숙

충남 천안시 성정동 1181-1번지 명문오피스텔 304호

김성만

서울 송파구 신천동 장미아파트 25동 1001호

(뒷면에 계속)

(74) 대리인

권혁수, 송윤호, 오세준

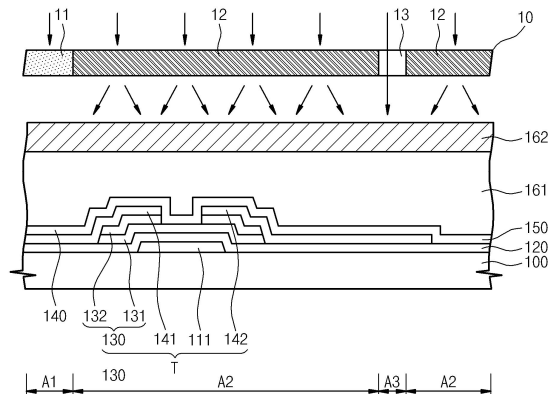
전체 청구항 수 : 총 20 항

(54) 표시 기판의 제조 방법

(57) 요약

박막 트랜지스터가 형성된 기판상에 감광막 패턴을 형성하는 단계, 상기 감광막 패턴상에 투명 도전막을 형성하는 단계, 및 상기 감광막 패턴의 일부를 제거하면서 리프트-오프 방식으로 투명 도전막 패턴을 형성하는 단계를 포함하는 표시 기판의 제조방법이 제공된다.

대표도 - 도4b



(72) 발명자

이봉준

서울 종로구 소격동 37번지 지층

안병재

서울 관악구 신림7동 673-73

이종혁

서울 영등포구 당산동2가 현대아파트 102동 1802호

특허청구의 범위

청구항 1

제1 영역, 제2 영역 및 제3 영역으로 구분된 기관상에 게이트 전극을 형성하는 단계;

상기 게이트 전극상에 상기 게이트 전극과 평면상에서 부분적으로 중첩되도록 반도체막 패턴을 형성하는 단계;

상기 반도체막 패턴상에 상호 이격된 소오스 전극과 드레인 전극을 형성하는 단계;

상기 소오스 전극 및 드레인 전극상에 상기 기관의 전면을 덮도록 제1 감광막을 형성하는 단계;

상기 제1 감광막상에 제2 감광막을 형성하는 단계;

상기 제1 및 제2 감광막을 패터닝하여, 상기 제1 영역에서 상기 제1 및 제2 감광막이 남고 상기 제2 영역에서 상기 제1 감광막이 남고 상기 제3 영역에서 상기 드레인 전극을 노출하도록 개구된 제1 감광막 패턴을 형성하는 단계;

상기 제1 감광막 패턴상에 상기 기관의 전면을 덮도록 투명 도전막을 형성하는 단계; 그리고

상기 제1 영역에 대응하는 상기 제2 감광막을 제거하면서 상기 제1 영역의 투명 도전막을 함께 제거하여 투명 도전막 패턴을 형성하는 단계를 포함하는 표시 기관의 제조방법.

청구항 2

제 1항에 있어서,

상기 제1 영역은 상기 기관에 정의되는 화소 영역들의 경계에 대응되고, 상기 제2 영역은 상기 화소 영역들에 대응되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 3

제 1항에 있어서,

상기 제1 감광막 패턴을 형성한 후, 상기 제1 감광막 패턴을 열처리하는 단계를 더 포함하는 표시 기관의 제조 방법.

청구항 4

제 1항에 있어서,

상기 제1 영역에 남은 제2 감광막은 물리적 또는 화학적으로 제거되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 5

제 1항에 있어서,

상기 제1 영역에 남은 제2 감광막은 그 측면에 대응되는 소정 높이에서 이동하는 물리적 수단과의 충돌에 의해 제거되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 6

제 5항에 있어서,

상기 물리적 수단은 상기 기관의 세정을 위해 사용되는 브러시인 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 7

제 1항에 있어서,

상기 제1 영역에 남은 제2 감광막은 그 하부에 언더컷이 형성된 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 8

제 7항에 있어서,

상기 투명 도전막은 상기 언더컷이 형성된 영역에서 단절된 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 9

제 1항에 있어서,

상기 제1 감광막은 유기막인 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 10

제 9항에 있어서,

상기 제1 감광막은 4 - 5 μ m 두께로 형성되고, 상기 제2 감광막은 0.5 - 1.5 μ m 두께로 형성된 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 11

제 10항에 있어서,

상기 소오스 전극과 드레인 전극 및 상기 제1 감광막 사이에 무기 보호막을 형성하는 단계를 더 포함하는 표시 기관의 제조 방법.

청구항 12

제 11항에 있어서,

상기 제3 영역에서 상기 드레인 전극이 노출되도록, 상기 제1 감광막 패턴을 식각 마스크로 상기 무기 보호막을 식각하는 단계를 더 포함하는 표시 기관의 제조 방법.

청구항 13

제 1항에 있어서,

상기 제1 감광막 패턴을 형성하는 단계는 상기 제1 및 제2 감광막에 대한 노광 및 현상을 포함하고, 상기 노광 시 상기 제2 영역에서 상기 제2 감광막은 슬릿 노광되거나 하프톤 노광되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 14

제 1항에 있어서,

상기 게이트 전극과 상기 반도체막 패턴 사이에 상기 기관의 전면을 덮도록 상기 기관의 전면에 게이트 절연막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 기관의 제조방법.

청구항 15

제 14항에 있어서,

상기 반도체막 패턴을 형성하는 단계는,

상기 게이트 절연막상에 반도체막과 데이터 도전막을 형성하는 단계;

상기 반도체막상에, 상기 데이터 도전막을 노출하고 영역에 따라 서로 다른 제1 및 제2 두께를 갖는 제2 감광막 패턴을 형성하는 단계;

상기 제2 감광막 패턴에 의해 노출된 상기 데이터 도전막 및 그 하부의 상기 반도체막을 1차 제거하는 단계;

상기 제2 감광막 패턴을 상기 제1 두께만큼 균일하게 제거하는 단계;

상기 제1 두께만큼 제거된 제2 감광막 패턴에 의해 노출된 상기 1차 제거된 데이터 도전막을 2차 제거하여, 상기 소오스 전극과 상기 드레인 전극을 형성하는 단계; 및

상기 소오스 전극과 상기 드레인 전극에 사이에서 노출된 상기 1차 제거된 반도체막을 부분적으로 2차 제거하는

단계를 포함하는 표시 기관의 제조 방법.

청구항 16

제1 영역, 제2 영역 및 제3 영역으로 구분된 기관상에 게이트 전극을 형성하는 단계;

상기 게이트 전극상에 상기 게이트 전극과 평면상에서 부분적으로 중첩되도록 반도체막 패턴을 형성하는 단계;

상기 반도체막 패턴상에 상호 이격된 소오스 전극과 드레인 전극을 형성하는 단계;

상기 소오스 전극 및 드레인 전극상에 상기 기관의 전면을 덮도록 감광막을 형성하는 단계;

상기 감광막을 패터닝하여, 상기 제1 영역에서 제1 두께를 갖고 상기 제2 영역에서 상기 제1 두께보다 얇은 제2 두께를 가지며 상기 제3 영역에서 상기 드레인 전극을 노출하도록 개구된 감광막 패턴을 형성하는 단계;

상기 감광막 패턴상에 상기 기관의 전면을 덮도록 투명 도전막을 형성하는 단계; 그리고

상기 제1 영역에서 상기 제1 두께와 상기 제2 두께의 차이에 해당하는 두께의 상기 감광막 패턴을 제거하면서 상기 제1 영역의 투명 도전막을 함께 제거하여 투명 도전막 패턴을 형성하는 단계를 포함하는 표시 기관의 제조 방법.

청구항 17

제 16항에 있어서,

상기 제1 영역은 상기 기관에 정의되는 화소 영역들의 경계에 대응되고, 상기 제2 영역은 상기 화소 영역들에 대응되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 18

제 16항에 있어서,

상기 제1 영역에서 상기 감광막 패턴은 상기 제1 두께와 상기 제2 두께 사이의 소정 높이에서 이동하는 물리적 수단과의 충돌에 의해 제거되는 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 19

제 16항에 있어서,

상기 감광막은 유기막인 것을 특징으로 하는 표시 기관의 제조 방법.

청구항 20

제 19항에 있어서,

상기 감광막은 4.5 - 6.5 μ m 두께로 형성된 것을 특징으로 하는 표시 기관의 제조 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<14> 본 발명은 표시 기관의 제조 방법에 관한 것으로, 더욱 상세하게는 공정 절차를 단축하는 표시 기관의 제조 방법에 관한 것이다.

<15> 일반적으로 영상을 표시하는 표시 장치는 기관을 포함한다. 상기 기관에는 영상을 표시하는 최소 단위를 나타내는 복수의 화소 영역들이 정의된다. 상기 복수의 화소 영역들 각각에는 박막 트랜지스터와 화소 전극이 구비된다. 상기 박막 트랜지스터와 화소 전극은 기관상에 도전성의 막을 형성한 후 이를 패터닝하여 형성된다.

<16> 상기 기관상에는 상기 박막 트랜지스터의 상하 또는 화소 전극의 상하에 여러가지 절연막들이 형성된다. 상기 여러가지 절연막들 중 일부는 패터닝된다. 따라서, 표시 장치용 기관을 제조함에 있어서 도전성의 막 및 절연막

에 대한 다수의 패터닝 공정이 진행된다. 상기 패터닝시 노광 및 현상을 포함하는 포토 공정이 진행된다. 일반적으로, 포토 공정은 패터닝 대상막들 각각에 대해 별도로 진행되며, 상기 대상막들이 증가될수록 전체 공정의 절차나 비용이 증가된다.

발명이 이루고자 하는 기술적 과제

<17> 본 발명의 목적은 공정 절차나 비용을 단축한 표시 기관의 제조 방법을 제공하는 데 있다.

발명의 구성 및 작용

<18> 본 발명의 일 실시예에 따른 표시 기관의 제조 방법은 다음의 단계들을 포함한다. 제1 영역, 제2 영역 및 제3 영역으로 구분된 기관상에 게이트 전극을 형성한다. 상기 게이트 전극상에 상기 게이트 전극과 평면상에서 부분적으로 중첩되도록 반도체막 패턴을 형성한다. 상기 반도체막 패턴상에 상호 이격된 소오스 전극과 드레인 전극을 형성한다. 상기 소오스 전극 및 드레인 전극상에 상기 기관의 전면을 덮도록 제1 감광막을 형성한다. 상기 제1 감광막상에 제2 감광막을 형성한다. 상기 제1 및 제2 감광막을 패터닝하여, 상기 제1 영역에서 상기 제1 및 제2 감광막이 남고 상기 제2 영역에서 상기 제1 감광막이 남고 상기 제3 영역에서 상기 드레인 전극을 노출하도록 개구된 제1 감광막 패턴을 형성한다. 상기 제1 감광막 패턴상에 상기 기관의 전면을 덮도록 투명 도전막을 형성한다. 상기 제1 영역에 대응하는 상기 제2 감광막을 제거하면서 상기 제1 영역의 투명 도전막을 함께 제거하여 투명 도전막 패턴을 형성한다.

<19> 본 발명의 다른 실시예에 따른 표시 기관의 제조 방법은 다음의 단계들을 포함한다. 제1 영역, 제2 영역 및 제3 영역으로 구분된 기관상에 게이트 전극을 형성한다. 상기 게이트 전극상에 상기 게이트 전극과 평면상에서 부분적으로 중첩되도록 반도체막 패턴을 형성한다. 상기 반도체막 패턴상에 상호 이격된 소오스 전극과 드레인 전극을 형성한다. 상기 소오스 전극 및 드레인 전극상에 상기 기관의 전면을 덮도록 감광막을 형성한다. 상기 감광막을 패터닝하여, 상기 제1 영역에서 제1 두께를 갖고 상기 제2 영역에서 상기 제1 두께보다 얇은 제2 두께를 가지며 상기 제3 영역에서 상기 드레인 전극을 노출하도록 개구된 감광막 패턴을 형성한다. 상기 감광막 패턴상에 상기 기관의 전면을 덮도록 투명 도전막을 형성한다. 상기 제1 영역에서 상기 제1 두께와 상기 제2 두께의 차이에 해당하는 두께의 상기 감광막 패턴을 제거하면서 상기 제1 영역의 투명 도전막을 함께 제거하여 투명 도전막 패턴을 형성한다.

<20> 이하 첨부한 도면들을 참조하여 본 발명의 실시예를 상세히 살펴보기로 한다. 다만 본 발명은 여기서 설명되어지는 실시예들에 한정되지 않고 다양한 형태로 응용되어 변형될 수도 있다. 오히려 아래의 실시예들은 본 발명에 의해 개시된 기술 사상을 보다 명확히 하고 나아가 본 발명이 속하는 분야에서 평균적인 지식을 가진 당업자에게 본 발명의 기술 사상이 충분히 전달될 수 있도록 제공되는 것이다. 따라서 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되는 것으로 해석되어서는 안 될 것이다. 또한 하기 실시예와 함께 제시된 도면들에 있어서, 층 및 영역들의 크기는 명확한 설명을 강조하기 위해서 간략화되거나 다소 과장되어진 것이며, 도면상에 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

<21> 도 1a 내지 도 7a는 본 발명의 제1 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이다. 도 1b 내지 도 7b는 각각 도 1a 내지 도 7a의 I-I' 라인을 따라 취해진 단면도들이다. 다만, 표시 기관에는 복수의 화소 영역이 정의되며 상기 복수의 화소 영역은 동일한 구조를 가지므로, 이하에서는 상기 복수의 화소 영역 중 어느 하나의 대한 것을 중심으로 설명한다.

<22> 도 1a 및 도 1b를 참조하면, 기관(100)상에 게이트 도전막이 형성된다. 기관(100)은 유리 또는 플라스틱으로 된 투명한 절연 기관이다. 상기 게이트 도전막은 금속을 스퍼터링 방법으로 증착하여 형성될 수 있다. 상기 금속으로는 알루미늄(Al)이나 알루미늄 합금 등의 알루미늄 계열 금속, 은(Ag)이나 은 합금 등의 은 계열 금속, 구리(Cu)나 구리 합금 등의 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등의 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위가 될 수 있다. 상기 게이트 도전막은 상기한 금속들 중 서로 물리적 성질이 다른 금속을 이용한 다중막으로 형성될 수도 있다.

<23> 상기 게이트 도전막이 패터닝되어 게이트 라인(110)과 게이트 전극(111)이 형성된다. 상기 패터닝은 상기 게이트 도전막상에 식각 마스크를 형성한 후 상기 식각 마스크에 따라 상기 게이트 도전막을 식각하여 진행된다. 상기 식각 마스크 형성을 위해 상기 게이트 도전막상에 감광막을 도포하고 노광 및 현상이 진행된다. 상기 노광시 첫번째 포토 마스크가 사용된다.

<24> 도 2a 및 도 2b를 참조하면, 게이트 전극(111)상에 게이트 절연막(120)과 반도체막이 형성된다. 게이트 절연막

(120)은 실리콘 나이트라이드를 이용한 플라즈마 화학기상 증착법으로 기판(100)의 전면을 덮도록 형성된다. 상기 반도체막은 비정질 실리콘을 이용한 플라즈마 화학기상 증착법으로 기판(100)의 전면을 덮도록 형성된다.

- <25> 상기 반도체막이 패터닝되어 예비 반도체막 패턴(130a)이 형성된다. 예비 반도체막 패턴(130a)은 예비 액티브막 패턴(131a)과 그 상부의 예비 오믹 콘택막 패턴(132a)의 이중막으로 구성된다. 예비 오믹 콘택막 패턴(132a)은 불순물 이온을 포함한다. 상기 패터닝은 상기 반도체막상에 식각 마스크를 형성한 후 상기 식각 마스크에 따라 상기 반도체막을 식각하여 진행된다. 상기 식각 마스크 형성을 위해 상기 반도체막상에 감광막을 도포한 후 노광 및 현상이 진행된다. 상기 노광시 두번째 포토 마스크가 사용된다.
- <26> 도 3a 및 도 3b를 참조하면, 예비 반도체막 패턴(130a)상에 데이터 도전막이 형성된다. 상기 데이터 도전막은 상기 게이트 도전막 형성시 사용되는 금속들을 이용하여 단일 또는 다중막으로 형성된다.
- <27> 상기 데이터 도전막이 패터닝되어 데이터 라인(140), 소오스 전극(141) 및 드레인 전극(142)이 형성된다. 상기 패터닝은 상기 데이터 도전막상에 식각 마스크를 형성한 후 상기 식각 마스크에 따라 상기 데이터 도전막을 식각하여 진행된다. 상기 식각 마스크 형성을 위해 상기 데이터 도전막상에 감광막을 도포한 후 노광 및 현상이 진행된다. 상기 노광시 세번째 포토 마스크가 사용된다.
- <28> 소오스 전극(141)과 드레인 전극(142)은 게이트 전극(111)상에서 상호간에 이격되며, 상기 이격된 공간으로 예비 반도체막 패턴(130a)이 노출된다. 상기 노출된 부분이 식각되어 반도체막 패턴(130)이 형성된다. 상기 식각시 소오스 전극(141)과 드레인 전극(142)을 따라 분리되는 오믹 콘택 패턴(132)이 형성된다. 또한, 상기 식각시 오믹 콘택 패턴(132)의 하부에 액티브 패턴(131)이 형성되는데, 액티브 패턴(131)은 과식각에 의해 그 상부면이 소정 두께 제거될 수도 있다.
- <29> 상기한 식각 후, 게이트 전극(111), 게이트 절연막(120), 반도체막 패턴(130), 소오스 전극(141) 및 드레인 전극(142)에 의해 박막 트랜지스터(T)가 완성된다. 또한 게이트 라인(110)과 데이터 라인(140)에 의해 화소 영역(PA)이 정의된다.
- <30> 도 4a 및 도 4b를 참조하면, 박막 트랜지스터(T)상에 보호막(150)이 형성된다. 보호막(150)은 무기막, 예컨대 실리콘나이트라이드를 이용한 플라즈마 화학기상 증착법으로 기판(100)의 전면을 덮도록 형성된다. 보호막(150)상에 제1 감광막(161)과 제2 감광막(162)이 형성된다. 제1 및 제2 감광막(161,162)은 서로 다른 성분을 가지며, 특히 제1 감광막(161)은 아크릴 수지와 같은 유기막 성분을 포함한다. 제1 및 제2 감광막(161,162)은 서로 다른 두께를 가지며, 제1 감광막(161)은 제2 감광막(162)보다 두껍게 형성된다. 예컨대, 제1 감광막(161)은 4 - 5 μ m 두께로 형성되고, 제2 감광막(162)은 0.5 - 1.5 μ m 두께로 형성될 수 있다. 제1 감광막(161)은 공정이 완료된 후에도 그 일부가 절연막으로서 기판(100)에 잔류한다. 따라서, 제1 감광막(161)의 두께는 상기 절연막이 그 기능을 수행하는데 필요한 두께와 공정의 중간에 제1 감광막(161)이 감소되는 두께를 고려하여 설정된다.
- <31> 제1 및 제2 감광막(161,162)에 대한 노광이 진행된다. 상기 노광시 네번째의 포토 마스크(10)가 사용된다. 상기 포토 마스크(10)는 불투광부(11), 중간 투광부(12) 및 투광부(13)를 갖는다. 불투광부(11)나 투광부(13)에서는 광의 전부가 차단되거나 투과되는데 비하여, 중간 투광부(12)에서는 광의 일부가 투과된다. 이와 같이, 중간 투광부(12)를 갖는 포토 마스크로는 슬릿 마스크나 하프톤 마스크가 있다.
- <32> 슬릿 마스크는 중간 투광부(12)에 복수의 슬릿이 형성되며, 상기 슬릿의 간격을 조절하여 투과되는 광량을 조절할 수 있다. 하프톤 마스크는 중간 투광부(12)가 광의 일부만을 투과하는 물질로 구성되도록 형성되며, 상기 물질의 성분에 따라 투과되는 광량을 조절할 수 있다.
- <33> 위와 같은 방법으로, 포토 마스크(10)는 중간 투광부(12)와 대응되는 영역에서 제2 감광막(162)만 노광되고 그 하부의 제1 감광막(161)은 노광되지 않도록 설정된다. 이하 설명의 편의상, 위치에 따라 기판(100)의 영역을 구분하여 불투광부(11)에 대응되는 영역을 제1 영역(A1), 중간 투광부(12)에 대응되는 영역을 제2 영역(A2), 그리고 투광부(13)에 대응되는 영역을 제3 영역(A3)이라 한다. 제1 영역(A1)은 대체로 화소 영역(PA)의 경계에 대응되어, 게이트 라인(110)과 데이터 라인(140)이 형성된 영역의 일부 또는 전부를 포함한다. 제2 영역(A2)은 대체로 대부분의 화소 영역(PA)을 차지하며, 제3 영역(A3)은 화소 영역(PA) 내부의 소정 영역으로 제한된다.
- <34> 도 5a 및 도 5b를 참조하면, 제1 및 제2 감광막(161,162)이 현상되어 감광막 패턴(160)이 형성된다. 현상은 딥(dip)이나 분사(spray) 방식으로 기판(100)에 현상액을 제공하여 진행된다. 상기 현상액은 제1 및 제2 감광막(161,162)에서 노광된 부분과 반응하여 이를 제거한다.
- <35> 상기 현상시, 제2 영역(A2)에서 제2 감광막(162)만이 제거되고, 제3 영역(A3)에서 제1 및 제2 감광막(161,162)

이 모두 제거된다. 따라서, 감광막 패턴(160)은 제1 영역(A1)에 남은 제1 감광막(161)에 의한 제1 부분(160a)과, 제1 및 제2 영역(A1,A2)에 남은 제2 감광막(162)에 의한 제2 부분(160b)으로 구성된다. 또한 제3 영역(A3)이 개구되어 콘택홀(155)이 형성된다.

- <36> 한편, 노광 단계에서, 광은 포토 마스크(10)에 대해 수직하게 입사된 후 포토 마스크(10)에서 회절되어 포토 마스크(10)에 대해 경사지는 방향으로 출사(도 4b 참조)된다. 상기 경사지게 출사된 광에 의해 제1 부분(160a)의 측면은 기관(100)에 대해 경사지게 되어 그 하부에서 언더컷(165)이 형성된다.
- <37> 감광막 패턴(160)에 대한 열처리가 진행된다. 상기 열처리는 220℃에서 대략 1시간 정도 진행되며, 열처리가 진행되면서 감광막 패턴(160)이 수축되고 경화된다. 앞선 단계에서, 현상이 진행되면서 제2 부분(160b)은 최초 제1 감광막(161)에 비해 소정 두께 감소되고, 또한 상기 열처리시 수축에 의해 대략 10% 정도로 두께가 감소된다. 따라서, 상기 열처리 후 제2 부분(160b)은 3 - 4 μ m 정도의 두께를 갖는다.
- <38> 도 6a 및 도 6b를 참조하면, 감광막 패턴(160)을 식각 마스크로 이용하여 보호막(150)이 식각된다. 상기 식각에 의해, 제3 영역(A3)에서 콘택홀(155)이 보호막(150)의 내부로 확장되며, 드레인 전극(142)의 일부가 노출된다.
- <39> 감광막 패턴(160)상에 투명 도전막(171)이 형성된다. 투명 도전막(171)은 산화아연인듐이나 산화주석인듐을 스퍼터링 방식으로 증착하여 형성된다. 상기 증착에 의해 투명 도전막(171)은 기관(100)의 전면을 덮게 된다. 다만, 투명 도전막(171)은 기관(100)의 상부면 방향으로 증착되므로, 상기 언더컷(165)이 형성된 영역에서 제1 부분(160a)의 측면으로는 투명 도전막(171)이 증착되지 못하여 단절될 수 있다.
- <40> 도 7a 및 도 7b를 참조하면, 감광막 패턴(160)의 제1 부분(160a)이 제거된다. 제1 부분(160a)의 제거시, 제1 부분(160a)의 표면에 증착되었던 투명 도전막(171)은 리프트 오프(lift-off)되어 제거된다. 그 결과, 투명 도전막 패턴이 형성된다. 상기 투명 도전막 패턴은 화소 영역(PA)에 대응되게 제2 영역(A2)에 형성된 화소 전극(170)에 해당한다. 또한 감광막 패턴(160)은 제1 감광막(161) 성분의 제2 부분(160b)만이 남게 된다. 상기 남게 되는 제2 부분(160b)은 화소 전극(170)과 그 하부의 박막 트랜지스터(T) 사이를 절연하는 절연막에 해당한다. 상기 절연막은 화소 전극(170)과 데이터 라인(140)간 커플링 방지를 위해, 상당한 두께를 갖는 것이 바람직하다. 본 실시예에 따르면, 상기 절연막은 제2 부분(160b)에 의해 3 - 4 μ m 정도의 충분한 두께를 가질 수 있다.
- <41> 제1 부분(160a)은 화학적 방법이나 물리적 방법으로 제거될 수 있다. 화학적 방법에 의하면, 기관(100)의 전면에 화학액이 제공된다. 상기 화학액은 투명 도전막(171) 및 상기 언더컷(165)에 의해 상기 투명 도전막(171)이 단락된 부분에서 제1 부분(160a)과 접촉된다. 상기 화학액은 투명 도전막(171)과 반응하지 않으며, 제1 부분(160a)을 구성하는 제1 감광막(161)과 반응하여 이를 제거한다.
- <42> 물리적 방법에 의하면, 제1 부분(160a)은 물리적 수단(20)에 의해 충격을 받아 제거된다. 즉, 별도의 물리적 수단(20)이 구비되며 상기 물리적 수단(20)은 제2 부분(160b)과 제1 부분(160a) 사이의 높이를 유지하면서 이동한다. 이와 같이, 일정 높이로 이동하는 물리적 수단(20)은 제1 부분(160a)과 충돌하게 되며, 상기 충돌에 따른 충격으로 제1 부분(160a)이 제거된다. 특히, 언더컷(165)이 형성된 영역에서 투명 도전막(171)이 단절되어 있어, 해당 영역에서 투명 도전막(171)이 전체적으로 연결되지 않기 때문에 상기 충돌만으로도 용이하게 제1 부분(160a)이 제거될 수 있다. 또한, 제1 부분(160a)을 구성하는 제1 감광막(161)과 제2 부분(160b)을 구성하는 제2 감광막(162)이 상호간에 접착성이 약한 재질로 선정된다면, 상기 제1 부분(160a)이 보다 용이하게 제거될 수 있다.
- <43> 물리적 수단(20)은 제1 부분(160a)을 제거하는 한 특별한 제한은 없으며, 공정 중에 사용될 수 있는 여러가지 장치가 다양하게 적용될 수 있다. 예컨대, 물리적 수단(20)으로서 기관(100)의 세정을 위해 사용되는 브러시가 사용될 수 있다. 또는 기관(100)에서 수분을 제거하는데 사용되는 에어 나이프가 사용될 수 있다.
- <44> 위와 같은 제조 방법에 따르면, 제2 부분(160b)에 의한 절연막과 화소 전극(170)이 동일한 포토 마스크(10)로 형성될 수 있다. 따라서, 전체적으로 4매의 포토 마스크가 사용되어 포토 마스크의 사용 매수가 감소된다. 또한 상기 사용 매수의 감소에 따라 노광 공정의 횟수가 감소되고, 전체적으로 4회의 노광만이 진행된다. 이 경우, 전체적으로 15 - 20% 정도의 공정 시간이 감소되어 생산성이 개선되고 비용이 절감된다.
- <45> 도 8a 내지 도 13a는 본 발명의 제2 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이고, 도 8b 내지 도 13b는 각각 도 8a 내지 도 13a의 II-II' 라인을 따라 취해진 단면도들이다. 본 실시예에 있어서, 제1 실시예와 공통되는 부분에 대한 상세 설명은 생략한다.
- <46> 도 8a 및 도 8b를 참조하면, 기관(100)상에 게이트 도전막이 형성되며, 상기 게이트 도전막이 패터닝되어 게이트

트 라인(110)과 게이트 전극(111)이 형성된다. 상기 패터닝시 상기 게이트 도전막상에 식각 마스크를 형성한 후 상기 식각 마스크에 따라 상기 게이트 도전막이 식각된다. 상기 식각 마스크 형성을 위해 상기 게이트 도전막상에 감광막을 도포한 후 노광 및 현상이 진행되며, 상기 노광시 첫번째 포토 마스크가 사용된다.

<47> 도 9a 및 도 9b를 참조하면, 게이트 전극(111)상에 게이트 절연막(120), 반도체막 및 데이터 도전막이 형성된다. 상기 데이터 도전막상에 제1 감광막이 형성된다. 제1 감광막에 대한 노광 및 현상이 진행되어 제1 감광막 패턴(165)이 형성된다. 상기 노광시 두번째 포토 마스크가 사용된다. 제1 감광막 패턴(165)은 두께가 불균일하게 형성되며, 제1 두께(t1)를 갖는 부분과 제1 두께(t1)보다 두꺼운 제2 두께(t2)를 갖는 부분을 포함한다. 이와 같이, 영역별로 상이한 두께를 갖도록 상기 노광시 포토 마스크로써 슬릿 마스크나 하프톤 마스크가 사용된다.

<48> 상기 제1 감광막 패턴(165)을 식각 마스크로 하여 상기 데이터 도전막과 반도체막이 식각된다. 그 결과, 데이터 도전막 패턴(140a')이 형성되고 또한 액티브막(131a')과 오믹 콘택막(132a')의 이중층으로 된 예비 반도체막 패턴(130a')이 형성된다.

<49> 도 10a 및 도 10b를 참조하면, 제1 감광막 패턴(165)이 제1 두께(t1)만큼 제거되어 제2 감광막 패턴(166)이 형성된다. 제2 감광막 패턴(166)은 제1 및 제2 두께(t1, t2)의 차이에 해당하는 두께를 갖는다. 제2 감광막 패턴(166)에 의해 제1 감광막 패턴(165)에서 제1 두께(t1)을 가졌던 부분의 하부가 노출된다. 제2 감광막 패턴(166)을 식각 마스크로 이용하여 상기 노출된 부분의 데이터 도전막 패턴(140a)과 예비 반도체막 패턴(130a')이 식각된다.

<50> 상기 식각 후, 데이터 라인(140)이 형성된다. 데이터 라인(140)이 게이트 라인(110)과 상호 교차하면서 화소 영역(PA)을 정의한다. 또한 상기 식각 후, 상호 분리된 소오스 전극(141)과 드레인 전극(142)이 형성되고, 그 하부에 반도체막 패턴(130')이 형성된다. 반도체막 패턴(130')은 액티브 패턴(131')과 오믹 콘택 패턴(132')을 포함한다. 액티브 패턴(131')은 데이터 도전막 패턴(140a)과 중첩되며, 오믹 콘택 패턴(132')은 소오스 전극(141)과 드레인 전극(142)을 따라 상호간에 분리된다. 이로써, 게이트 전극(111), 반도체막 패턴(130'), 소오스 전극(131) 및 드레인 전극(142)을 포함하는 박막 트랜지스터(T')가 완성된다.

<51> 본 실시예에 따르면, 상기 데이터 도전막과 반도체막이 하나의 포토 마스크를 이용하여 패터닝된다. 그 결과, 구조에 있어서 박막 트랜지스터(T')의 채널 영역을 제외하고 상기 데이터 도전막과 반도체막은 평면상에서 상호간에 중첩되게 패터닝된다. 또한 공정에 있어서 포토 마스크의 사용 매수가 단축되고 그에 따른 공정 절차가 간축된다.

<52> 도 11a 및 도 11b를 참조하면, 박막 트랜지스터(T')상에 기판(100)의 전면을 덮도록 보호막(150)이 형성된다. 보호막(150)상에 서로 다른 성분으로 된 이중의 감광막이 형성된다. 하층은 유기막 성분을 포함한 투명막으로 4 - 5 μ m 두께로 형성되고, 상층은 0.5 - 1.5 μ m 두께로 형성된다. 상기 이중의 감광막에 대한 노광 및 현상이 진행된다. 상기 노광시 슬릿 또는 하프톤 노광이 가능한 세번째 포토 마스크가 사용되며, 상기 현상에 의해 제3 감광막 패턴(167)이 형성된다. 제3 감광막 패턴(167)에 대한 열처리가 진행되어 제3 감광막 패턴(167)이 수축되고 경화된다.

<53> 제3 감광막 패턴(167)은 제1 부분(167a)과 제2 부분(167b)을 갖는다. 제1 부분(167a)은 상기 상층의 감광막이 패터닝되고 남은 부분이며, 제2 부분(167b)은 상기 하층의 감광막이 패터닝되고 남은 부분이다. 기판(100)에 있어서, 제1 및 제2 부분(167a, 167b)이 동시에 남은 부분을 제1 영역(A1)이라 하고, 제2 부분(167b)만이 남은 부분을 제2 영역(A2)이라 한다. 또한, 제1 및 제2 부분(167a, 167b)이 동시에 제거된 부분을 제3 영역(A3)이라 하며, 제3 영역에는 콘택홀(155)이 형성된다.

<54> 제1 영역(A1)은 대체로 화소 영역(PA)의 경계에 대응되어, 게이트 라인(110)과 데이터 라인(140)이 형성된 영역의 일부 또는 전부를 포함한다. 제2 영역(A2)은 대체로 대부분의 화소 영역(PA)을 차지하며, 제3 영역(A3)은 화소 영역(PA) 내부의 소정 영역으로 제한된다.

<55> 도 12a 및 도 12b를 참조하면, 제2 감광막 패턴(167)을 식각 마스크로 이용하여 보호막(150)이 식각된다. 상기 식각에 의해, 제3 영역(A3)에서 콘택홀(155)이 보호막(150)으로 확장되어 드레인 전극(142)이 노출된다. 감광막 패턴(167)상에 투명 도전막(171)이 증착된다. 투명 도전막(171)은 기판(100)의 전면을 덮으며, 콘택홀(155)에 삽입되어 드레인 전극(142)과 접촉된다. 다만, 제2 감광막 패턴(167)의 형성시 제1 부분(167a)의 측면에 언더컷(165)이 형성될 수 있는데, 상기 언더컷(165)이 형성된 영역 근방에서 투명 도전막(171)은 일부 단절될 수 있다.

- <56> 도 13a 및 도 13b를 참조하면, 제2 감광막 패턴(167)의 제1 부분(167a)이 제거된다. 또한 제1 부분(167a)의 표면에 증착되었던 투명 도전막(171)이 제거되어 화소 전극(170)이 형성된다. 또한 제2 감광막 패턴(167)에서 제2 부분(167b)만이 남게되어 화소 전극(170)과 박막 트랜지스터(T') 사이를 절연하는 절연막이 형성된다.
- <57> 제1 부분(167a)은 화학적 방법이나 물리적 방법으로 제거될 수 있다. 화학적 방법은 상기 투명 도전막(171)이 단락된 부분으로 제1 부분(167a)에만 반응하는 화학액을 주입하는 것을 포함한다. 물리적 방법은, 별도 구비된 물리적 수단(20)을 이동하면서 물리적 수단(20)과 제1 부분(167a)이 상호간에 충돌하도록 하는 것을 포함한다. 물리적 수단(20)은 공정 중에 사용될 수 있는 여러가지 장치가 적용될 수 있다. 예컨대, 기관(100)의 세정을 위해 사용되는 브러시 또는 에어 나이프가 사용될 수 있다.
- <58> 위와 같은 제조 방법에 따르면, 전체 공정에 3매의 포토 마스크가 사용되어 포토 마스크의 사용 매수가 더욱 감소된다. 또한 포토 마스크를 사용하는 노광 공정의 횟수가 3회로 단축된다. 그 결과, 전체적으로 공정 시간이 감소되어 생산성이 개선되고 비용이 절감된다.
- <59> 도 14a 내지 도 17a는 본 발명의 제3 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이고, 도 14b 내지 도 17b는 각각 도 14a 내지 도 17a의 III-III' 라인을 따라 취해진 단면도들이다. 본 실시예에 있어서, 제1 및 제2 실시예와 공통되는 부분에 대한 상세 설명은 생략한다.
- <60> 도 14a 및 도 14b를 참조하면, 기관(100)상에 게이트 라인(110) 및 게이트 전극(111)이 형성된다. 게이트 전극(111)상에 게이트 절연막(120)이 형성된다. 게이트 절연막(120)상에 반도체막 패턴(130')이 형성된다. 반도체막 패턴(130')은 액티브 패턴(131')과 오믹 콘택 패턴(132')을 포함한다. 오믹 콘택 패턴(132')은 불순물 이온을 포함하며, 게이트 전극(111)상에서 두 부분으로 분리되게 형성된다.
- <61> 반도체막 패턴(130')상에는 데이터 라인(140), 소오스 전극(141) 및 드레인 전극(142)이 형성된다. 이로써, 게이트 전극(111), 반도체막 패턴(130'), 소오스 전극(141) 및 드레인 전극(142)을 포함하는 박막 트랜지스터(T')가 완성된다. 반도체막 패턴(130')과 소오스 전극(141) 등은 동일한 포토 마스크를 이용하여 형성되어, 박막 트랜지스터(T')의 채널 영역을 제외하고 평면상에서 상호간에 중첩된다. 상기 포토 마스크로는 슬릿 마스크나 하프톤 마스크가 사용될 수 있다.
- <62> 도 15a 및 도 15b를 참조하면, 박막 트랜지스터(T')상에 보호막(150)이 형성된다. 보호막(150)상에 감광막이 형성된다. 상기 감광막은 유기막 성분 성분을 포함한 투명막으로 4.5 - 6.5 μ m 두께로 형성된다. 상기 감광막에 대한 노광 및 현상이 진행되어, 감광막 패턴(163)이 형성된다. 감광막 패턴(163)에 대한 열처리가 진행되어 감광막 패턴(163)이 수축되면서 경화된다.
- <63> 감광막 패턴(163)은 소정 영역이 개구되어 콘택홀(155)이 형성되며, 또한 제3 두께(t3)를 갖는 부분과 제3 두께(t3) 보다 두꺼운 제4 두께(t4)를 갖는 부분을 포함한다. 이와 같이, 감광막 패턴(163)이 영역별로 상이한 두께를 갖도록, 상기 노광시 중간톤 노광이 가능한 슬릿 마스크 또는 하프톤 마스크가 사용된다.
- <64> 구체적으로, 상기 개구된 부분에서는 광이 전부 투과되도록 하고, 제4 두께(t4)를 갖는 부분에서는 광이 차단되도록 하고, 제3 두께(t3)를 갖는 부분에서는 광이 일부만 투과되도록 한다. 기관(100)에 있어서, 제4 두께(t4)를 갖는 부분을 제1 영역(A1)이라 하고, 제3 두께(t3)를 갖는 부분을 제2 영역(A2)이라 하며, 상기 콘택홀(155)에 대응되는 부분을 제3 영역(A3)이라 한다. 제1 영역(A1)은 대체로 화소 영역(PA)의 경계에 대응되어, 게이트 라인(110)과 데이터 라인(140)이 형성된 영역의 일부 또는 전부를 포함한다. 제2 영역(A2)은 대체로 대부분의 화소 영역(PA)을 차지하며, 제3 영역(A3)은 화소 영역(PA) 내부의 소정 영역으로 제한된다.
- <65> 도 16a 및 도 16b를 참조하면, 감광막 패턴(163)을 식각 마스크로 이용하여 보호막(150)이 식각된다. 상기 식각에 의해, 제3 영역(A3)에서 콘택홀(155)이 확장되어 드레인 전극(142)이 노출된다.
- <66> 감광막 패턴(163)상에 투명 도전막(171)이 증착된다. 투명 도전막(171)은 기관(100)의 전면을 덮으며, 콘택홀(155)에 삽입되어 드레인 전극(142)과 접촉된다. 다만, 감광막 패턴(163)의 형성시 제4 두께(t4)를 갖는 부분의 측면에 언더컷(164)이 형성될 수 있는데, 상기 언더컷(164)이 형성된 영역 근방에서 투명 도전막(171)은 일부 단절될 수 있다.
- <67> 도 17a 및 도 17b를 참조하면, 제1 영역(A1)에 형성된 감광막 패턴(163)이 부분적으로 제거된다. 상기 제거된 부분은 제4 두께(t4)와 제3 두께(t3)의 차이만큼 돌출된 부분이다. 상기 돌출된 부분이 제거되면서 그 표면에 증착되었던 투명 도전막(171)이 제거되어 화소 전극(170)이 형성된다. 또한 감광막 패턴(163)은 제3 두께(t3)로 남게되어 화소 전극(170)과 박막 트랜지스터(T') 사이를 절연하는 절연막이 형성된다. 상기 절연막은 최초 4.5

- 6.5 μ m 두께로 형성된 후, 제4 두께(t4)와 제3 두께(t3)가 제거되고 또한 상기 열처리 중 경화되면서 최종적으로 3 - 4 μ m 두께를 갖는다.

- <68> 상기 돌출된 부분은 물리적 방법으로 제거될 수 있다. 물리적 방법에 따르면, 별도 구비된 물리적 수단(20)을 이동하면서 물리적 수단(20)과 상기 돌출된 부분간에 충돌하도록 한다. 물리적 수단(20)은 공정 중에 사용될 수 있는 여러가지 장치, 가령 브러시나 에어 나이프가 사용될 수 있다.
- <69> 위와 같은 제조 방법에 따르면, 전체 공정에 3매의 포토 마스크가 사용되어 포토 마스크의 사용 매수가 감소되고, 그에 따른 노광 공정의 횟수가 3회로 단축된다. 그 결과, 전체적으로 공정 시간이 감소되어 생산성이 개선되고 비용이 절감된다.
- <70> 이하에서는 상기한 제조 방법에 따라 제조되는 표시 기관이 적용될 수 있는 표시 장치들 중 하나인 액정 표시 장치의 구조에 대해 개략적으로 설명한다.
- <71> 도 18은 본 발명의 제조 방법에 따라 제조된 표시 기관이 적용된 액정 표시 장치의 단면도이다.
- <72> 도 18을 참조하면, 두 장의 기관(100,200)과 그 사이에 개재된 액정층(300)이 구비된다. 상기 두 장의 기관(100,200)을 구분하기 위해서, 하측에 배치된 것을 제1 기관(100)이라 하고 상측에 배치된 것을 제2 기관(200)이라 한다. 제1 기관(100)은 앞서 살핀 제조 방법에 따라 제조되는 표시 기관이 사용된다. 도 18에서 상기한 제2 실시예에 따라 제조된 표시 기관이 도시되었으며, 도면 부호도 동일하게 사용되었다. 제1 기관(100)과 관련하여 중복되는 부분에 대한 상세 설명은 생략한다.
- <73> 제1 기관(100)상에는 게이트 전극(111), 게이트 절연막(120), 반도체막 패턴(130'), 데이터 라인(140), 소오스 전극(141)과 드레인 전극(142), 보호막(150), 절연막(160b) 및 화소 전극(171)이 형성된다.
- <74> 제2 기관(200)상에는 차광막 패턴(210), 컬러 필터(220), 오버코트막(230) 및 공통 전극(240)이 형성된다. 차광막 패턴(210)은 화소 영역의 경계에서 광의 투과를 차단한다. 컬러 필터(220)는 광의 삼원색에 해당하는 적색/녹색/청색으로 이루어지며 상기 삼원색의 조합으로 컬러 영상을 표시한다. 오버코트막(230)은 컬러 필터(220)를 보호하고 제2 기관(200) 표면을 평탄화하는 역할을 한다. 공통 전극(240)은 화소 전극(160)에 대응된다.
- <75> 액정 표시 장치의 동작시, 데이터 라인(140)으로 영상 정보에 대응되는 신호가 전송되어 화소 전극(170)에 데이터 전압이 인가된다. 또한 공통 전극(240)에는 일정한 공통 전압이 인가된다. 상기 데이터 전압과 공통 전압의 차이로 액정층(300)에 전기장이 형성된다.
- <76> 액정층(300)을 구성하는 액정은 유전율 이방성을 가지며, 상기 전기장에 의해 배열 상태가 변경된다. 액정은 굴절율 이방성을 가지며, 그 배열 상태에 따라 광에 대한 투과도가 달라진다. 따라서, 액정층(300)에 광을 제공하면 상기 광이 상기 액정의 배열에 대응되는 투과도를 나타내면서 해당하는 영상이 표시된다.
- <77> 상기한 동작시, 데이터 라인(140)과 화소 전극(170)간 커플링되어 상기 데이터 전압이 왜곡될 수 있다. 절연막(160b)은 투명한 저유전율의 유전막으로 3 - 4 μ m 정도 두께로 형성되어, 데이터 라인(140)과 화소 전극(170) 사이를 이격하여 상기 데이터 전압의 왜곡을 방지한다. 절연막(160b) 형성을 위해서는 포토 마스크를 이용한 노광 및 현상 공정이 추가될 수 있다. 다만, 상기한 제1 내지 제3 실시예들에 따르면, 절연막(160b)과 화소 전극(170)이 동일한 포토 마스크로 형성되어, 그에 따른 공정 절차 및 비용이 감축된다.
- <78> 이상 예시적인 관점에서 몇 가지 실시예를 살펴보았지만, 해당 기술 분야의 통상의 지식을 갖는 당업자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

발명의 효과

- <79> 상기한 실시예들에 따르면, 공정 절차가 단축될 수 있다. 또한 상기 공정 절차가 단축됨에 따라 해당하는 공정 비용이 절감되는 효과가 있다.

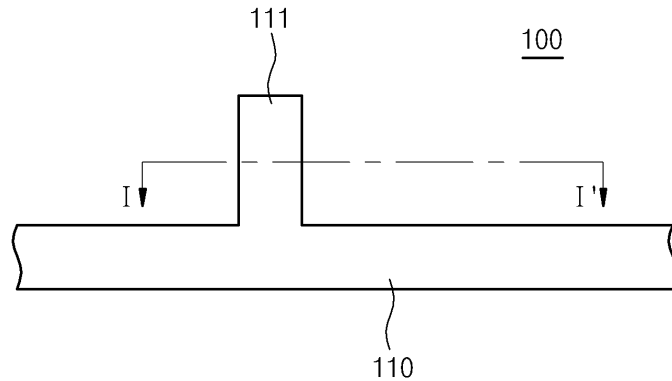
도면의 간단한 설명

- <1> 도 1a 내지 도 7a는 본 발명의 제1 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이다.
- <2> 도 1b 내지 도 7b는 각각 도 1a 내지 도 7a의 I-I' 라인을 따라 취해진 단면도들이다.
- <3> 도 8a 내지 도 13a는 본 발명의 제2 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이다.

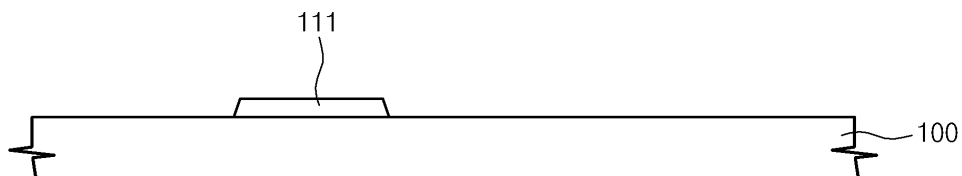
- | | |
|------|---|
| <4> | 도 8b 내지 도 13b는 각각 도 8a 내지 도 13a의 II-II' 라인을 따라 취해진 단면도들이다. |
| <5> | 도 14a 내지 도 17a는 본 발명의 제3 실시예에 따른 표시 기관의 제조 방법을 설명하는 평면도들이다. |
| <6> | 도 14b 내지 도 17b는 각각 도 14a 내지 도 17a의 III-III' 라인을 따라 취해진 단면도들이다. |
| <7> | 도 18은 본 발명의 제조 방법에 따라 제조된 표시 기관이 적용된 액정 표시 장치의 단면도이다. |
| <8> | *도면의 주요부분에 대한 부호의 설명* |
| <9> | 100 -- 기관 110 -- 게이트 라인 |
| <10> | 111 -- 게이트 전극 140 -- 데이터 라인 |
| <11> | 141 -- 소오스 전극 142 -- 드레인 전극 |
| <12> | 170 -- 화소 전극 PA -- 화소 영역 |
| <13> | T -- 박막 트랜지스터 |

도면

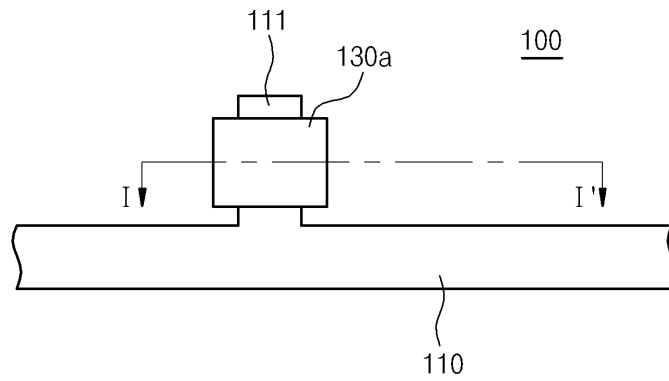
도면 1a



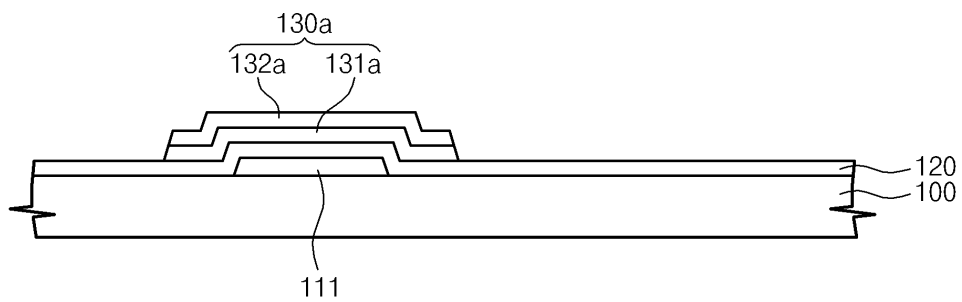
도면 1b



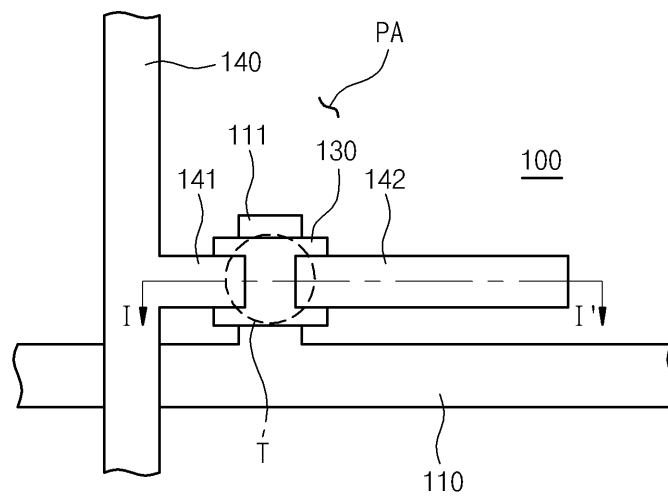
도면2a



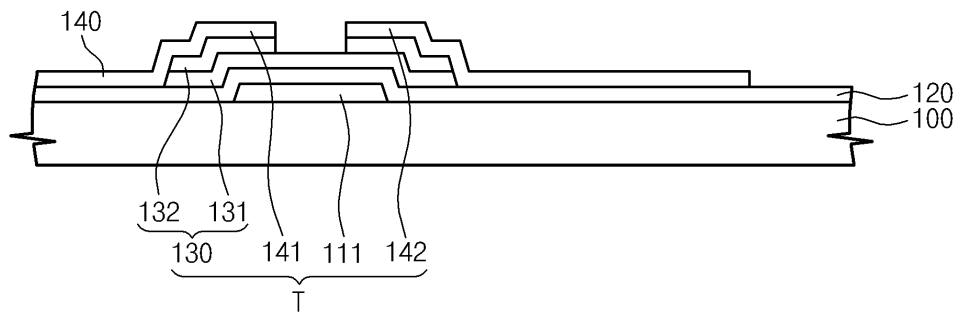
도면2b



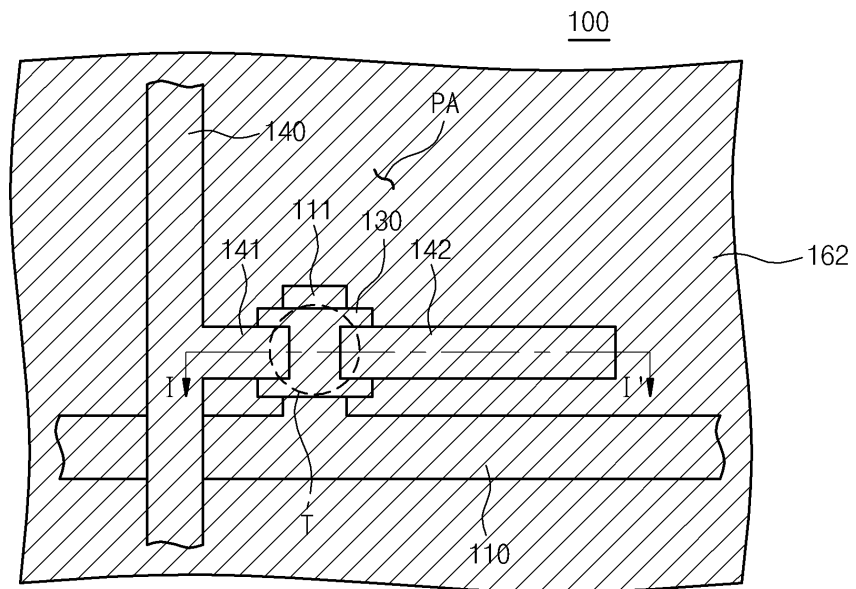
도면3a



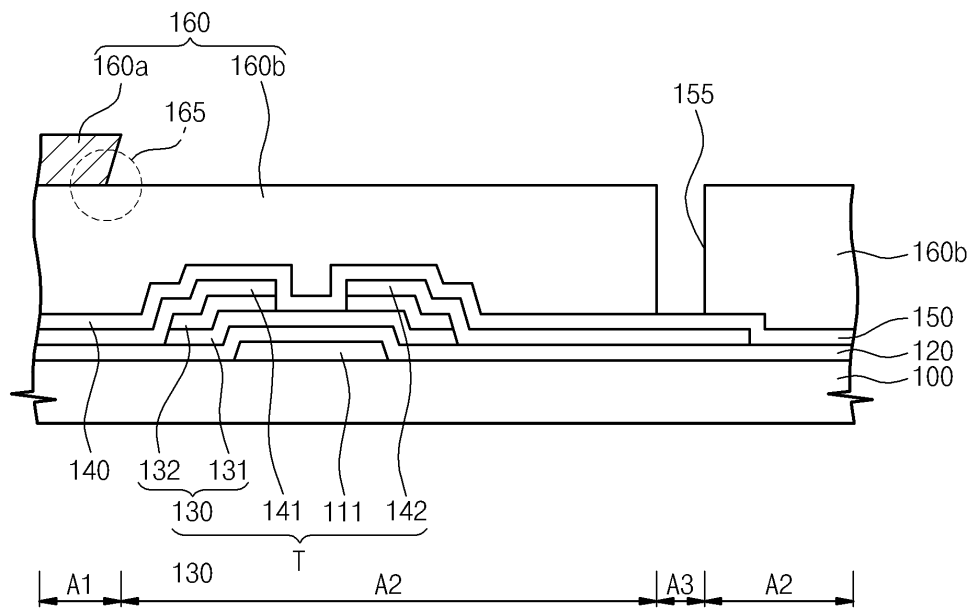
도면3b



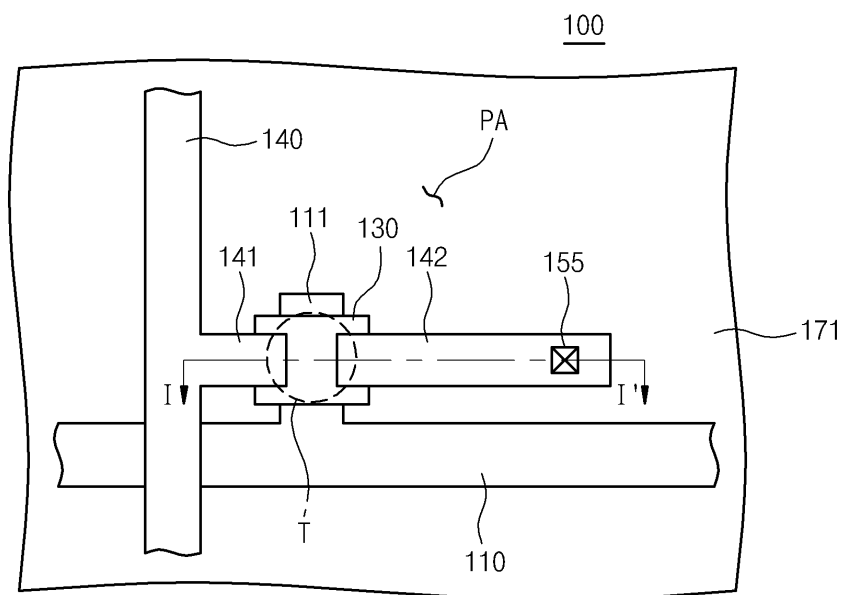
도면4a



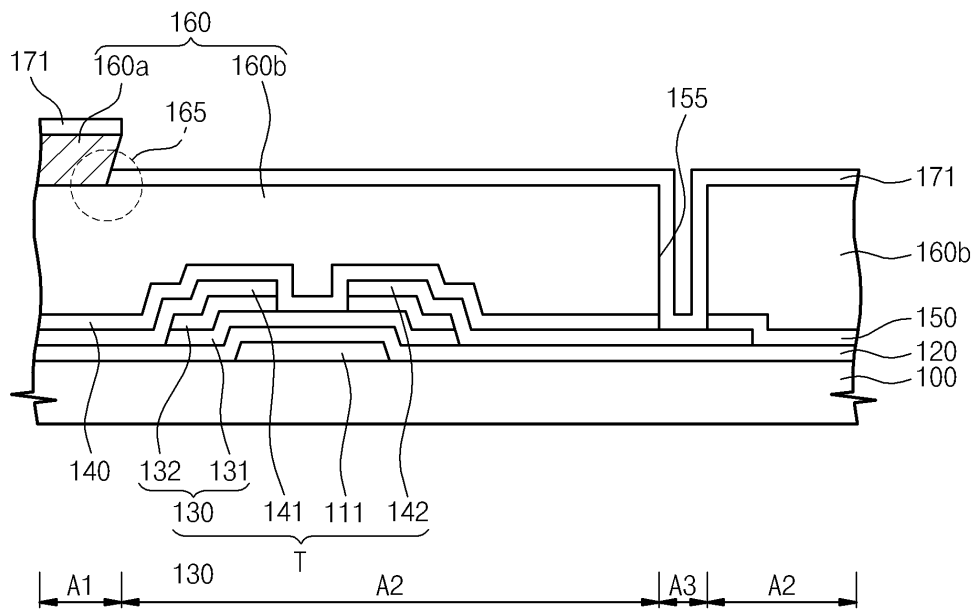
도면5b



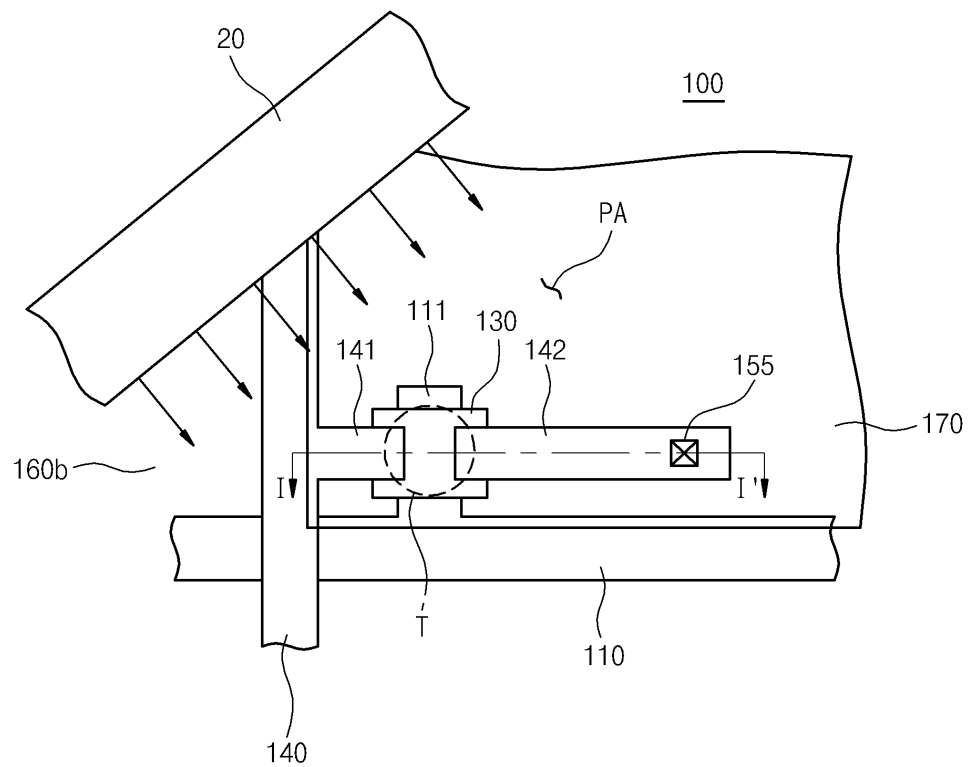
도면6a



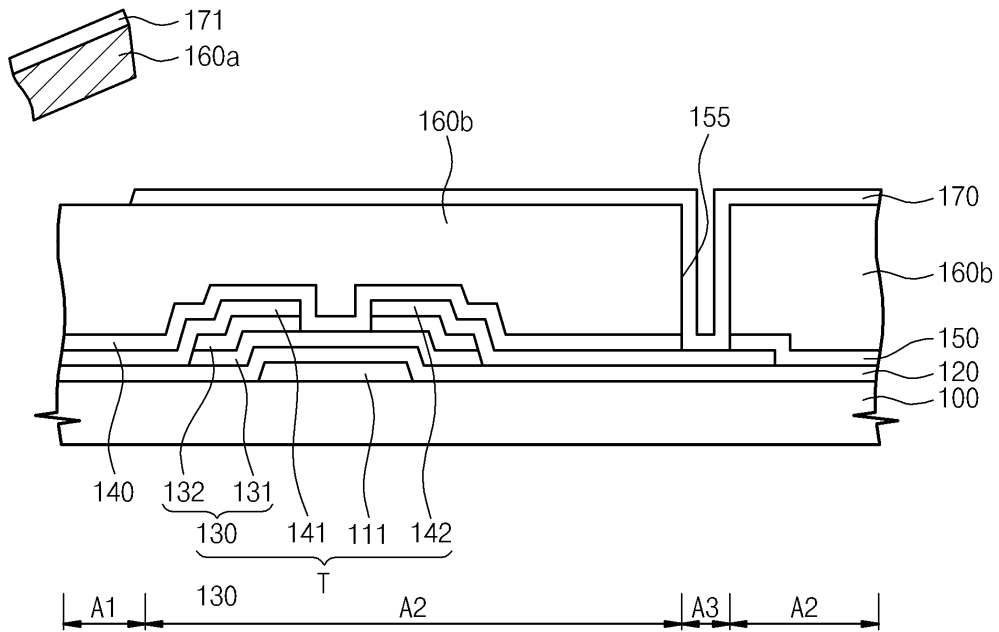
도면6b



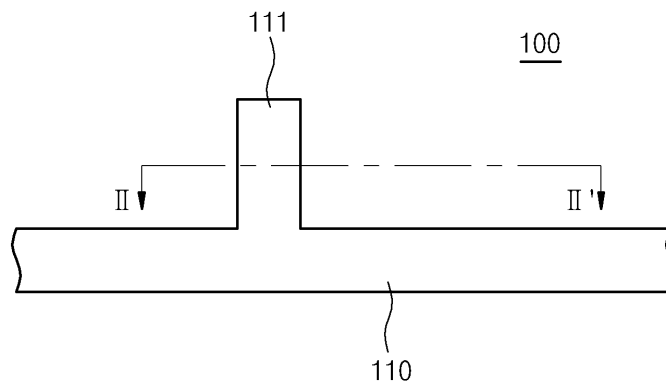
도면7a



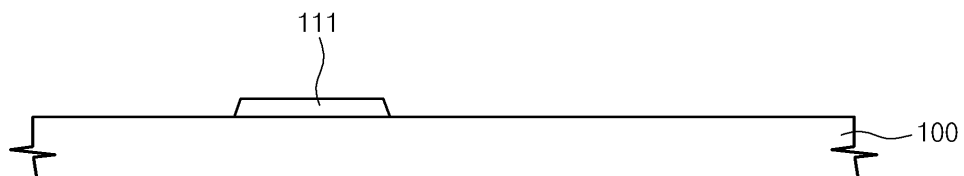
도면7b



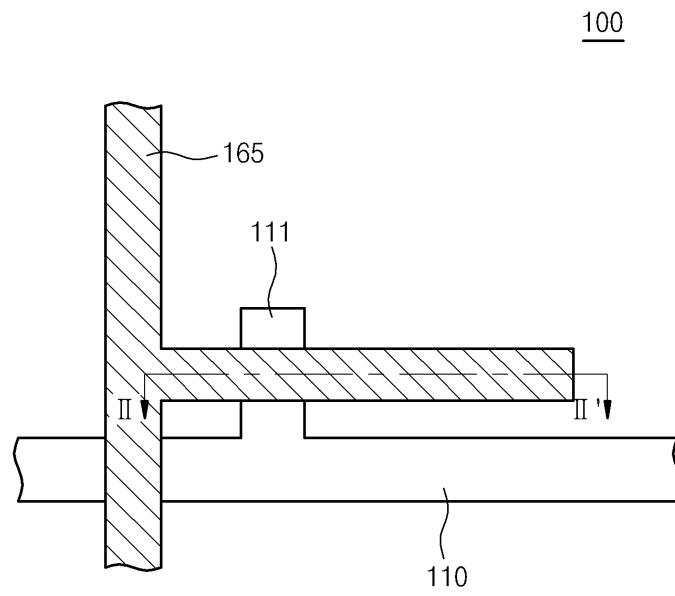
도면8a



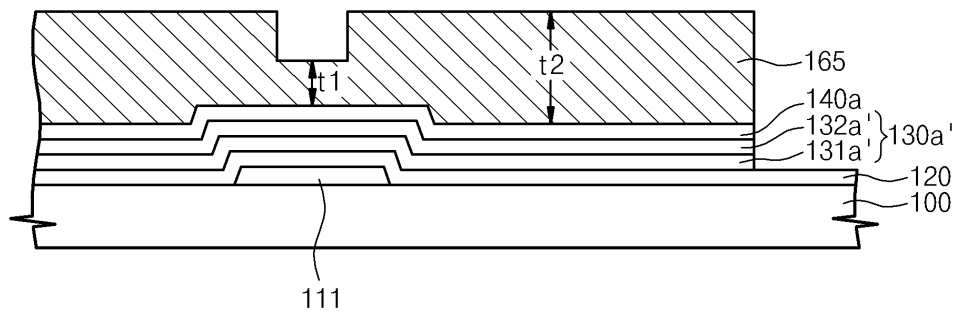
도면8b



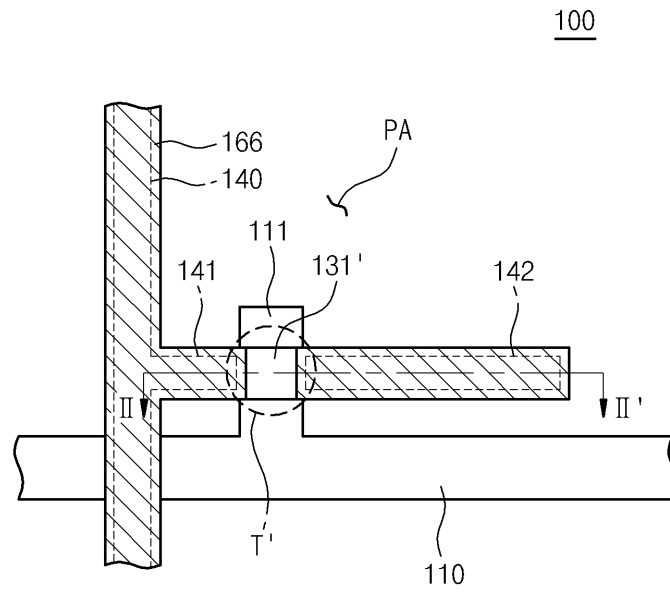
도면9a



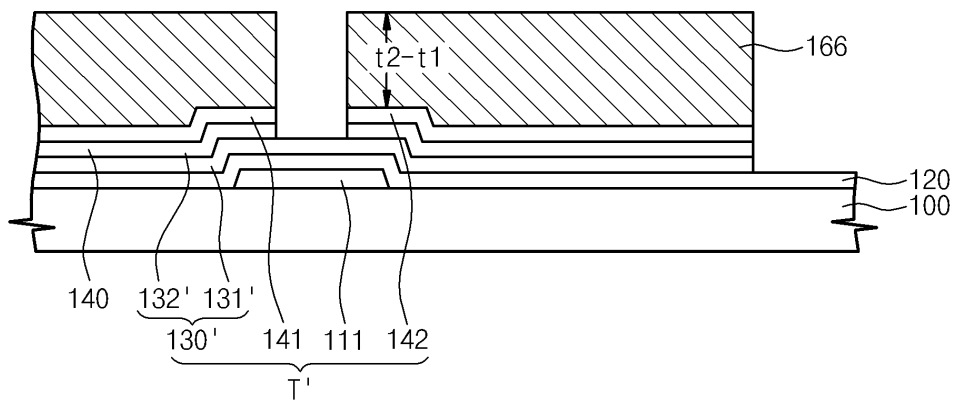
도면9b



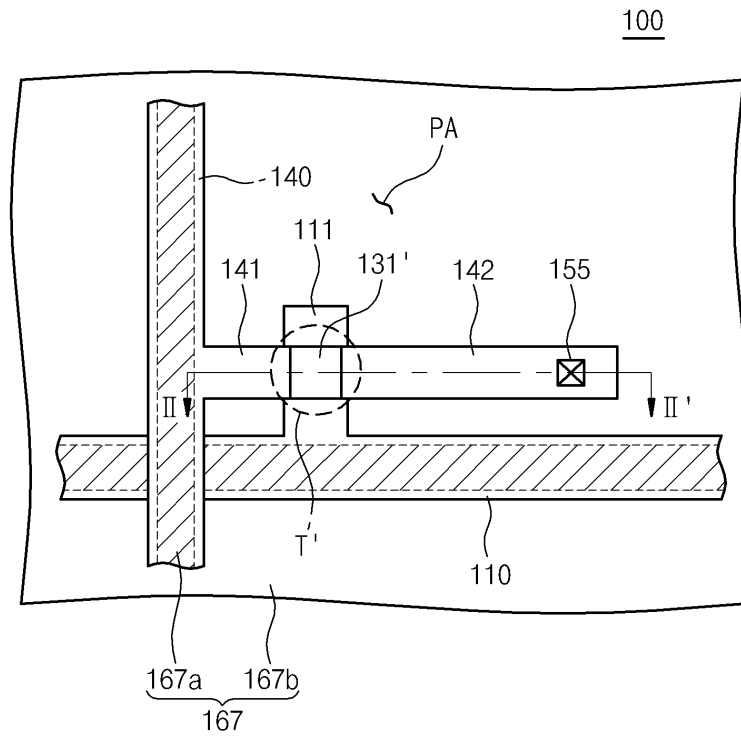
도면10a



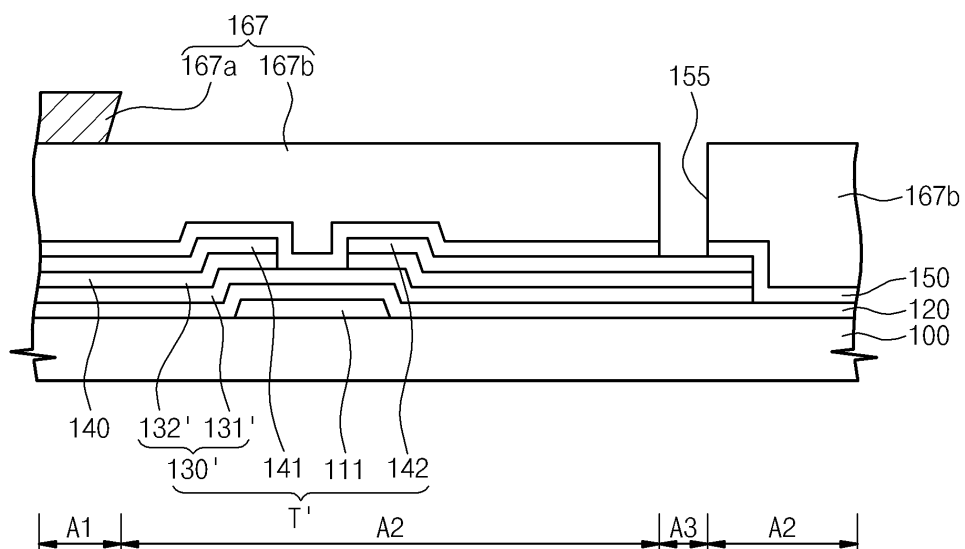
도면10b



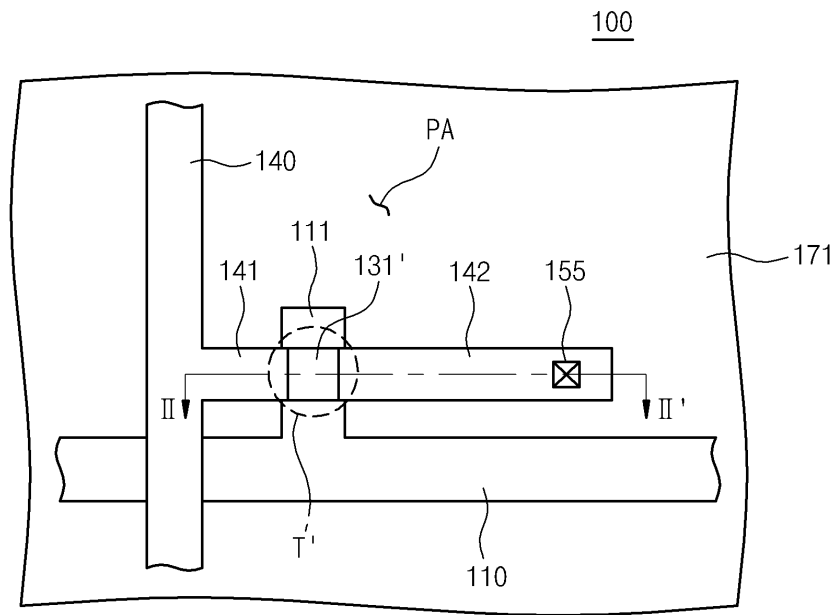
도면11a



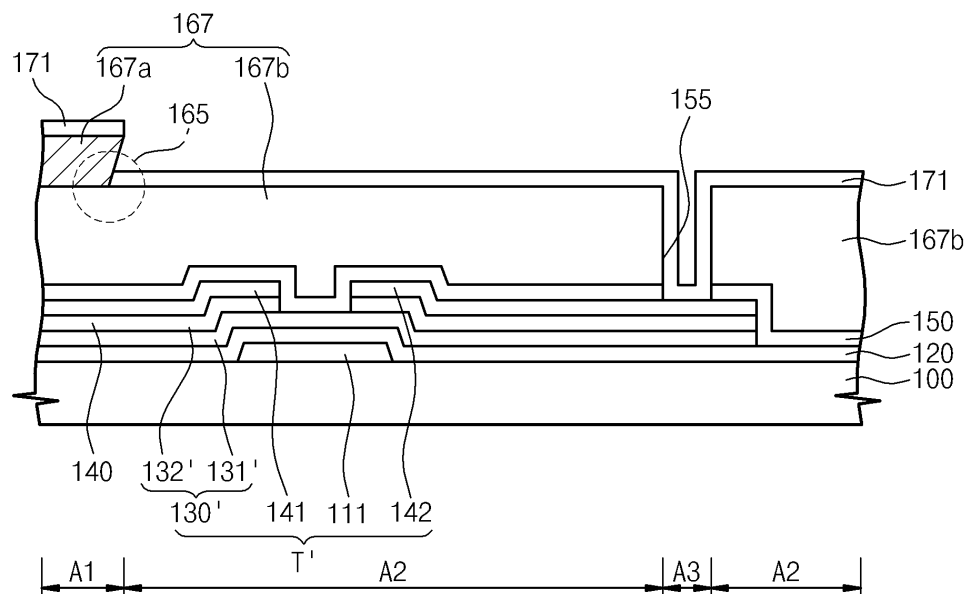
도면11b



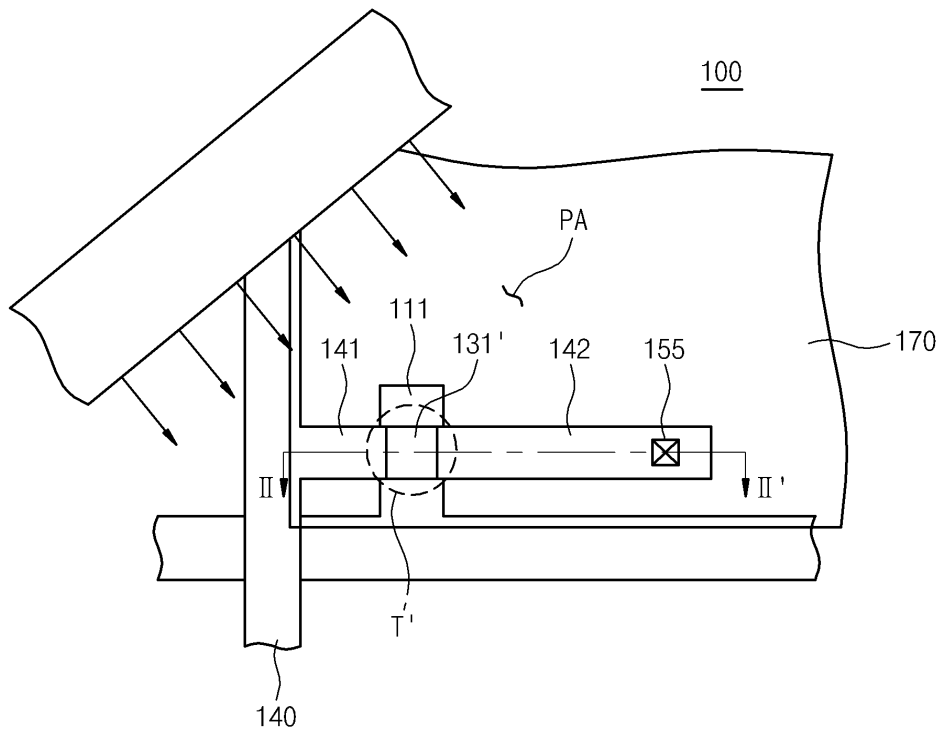
도면12a



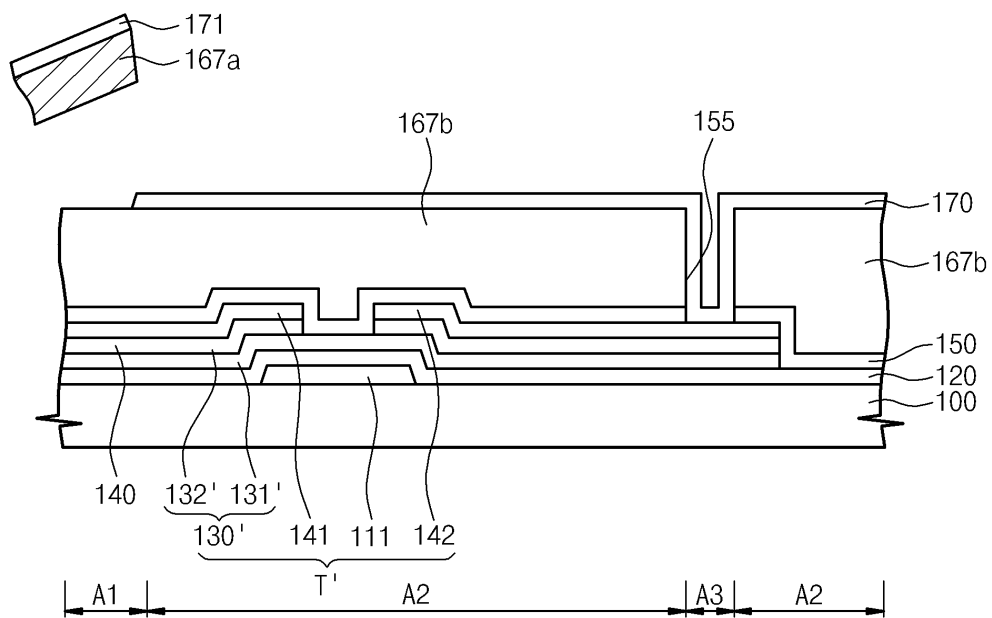
도면12b



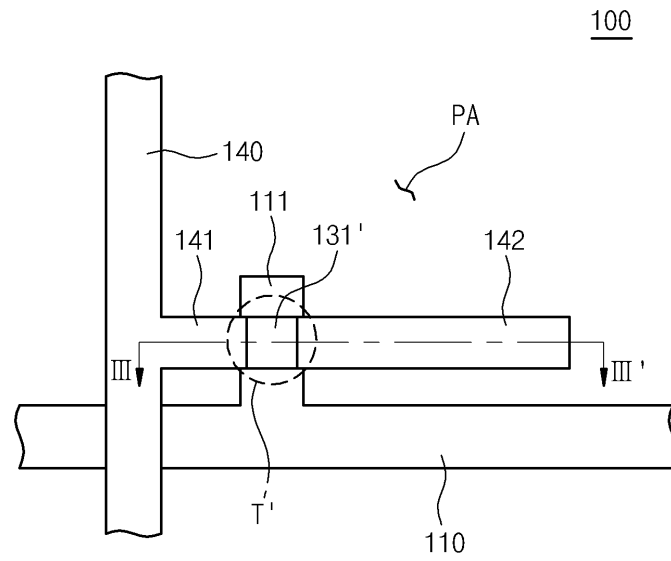
도면13a



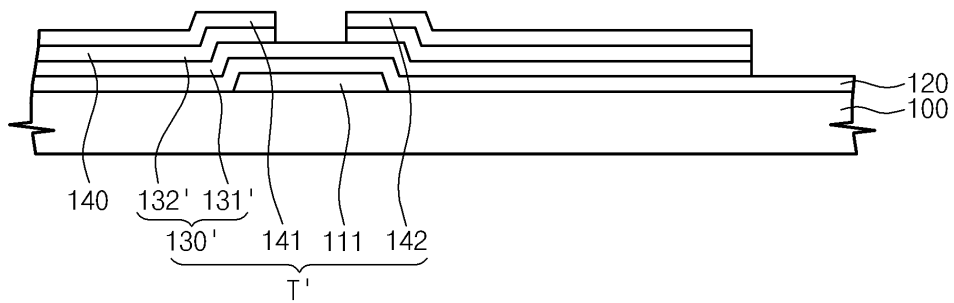
도면13b



도면14a

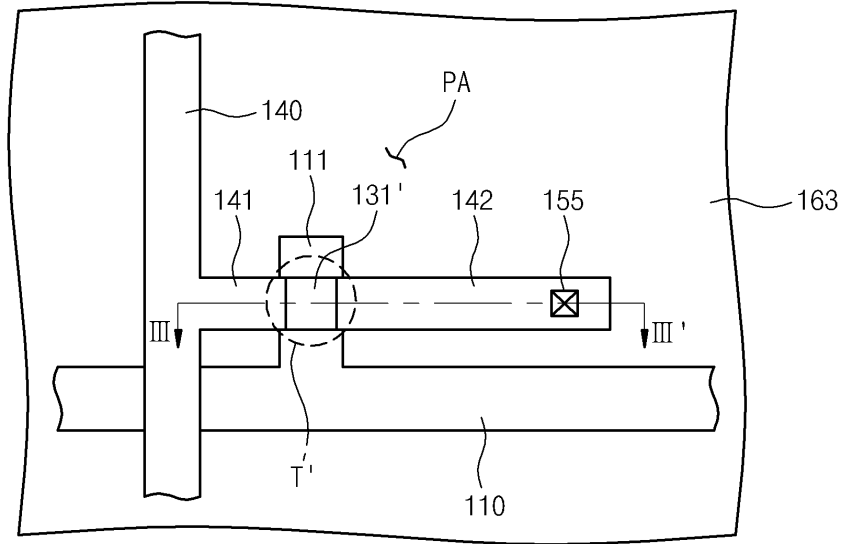


도면14b

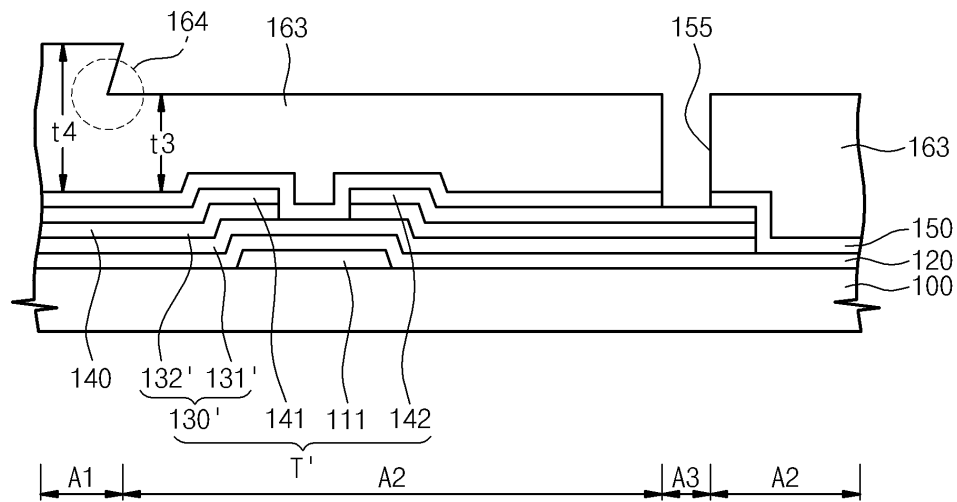


도면 15a

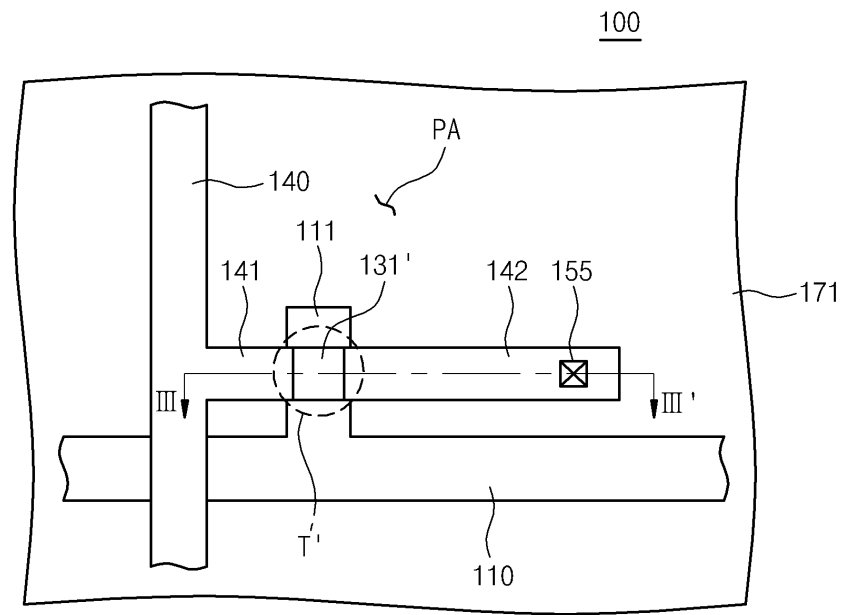
100



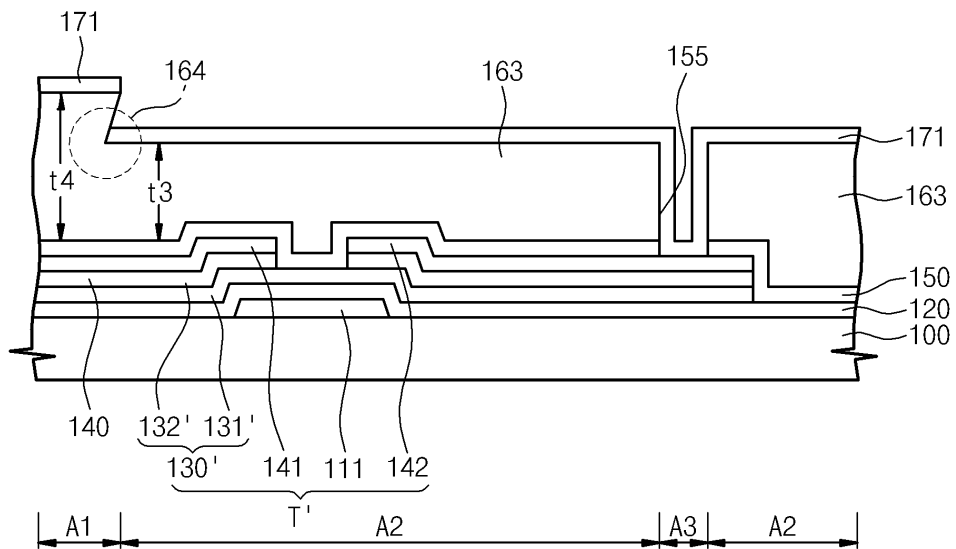
도면 15b



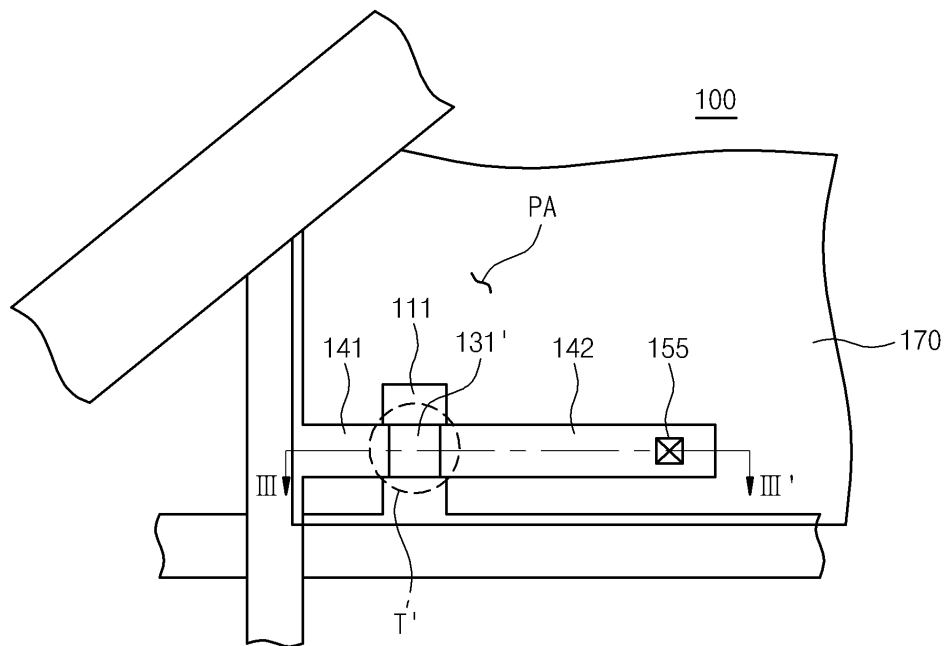
도면16a



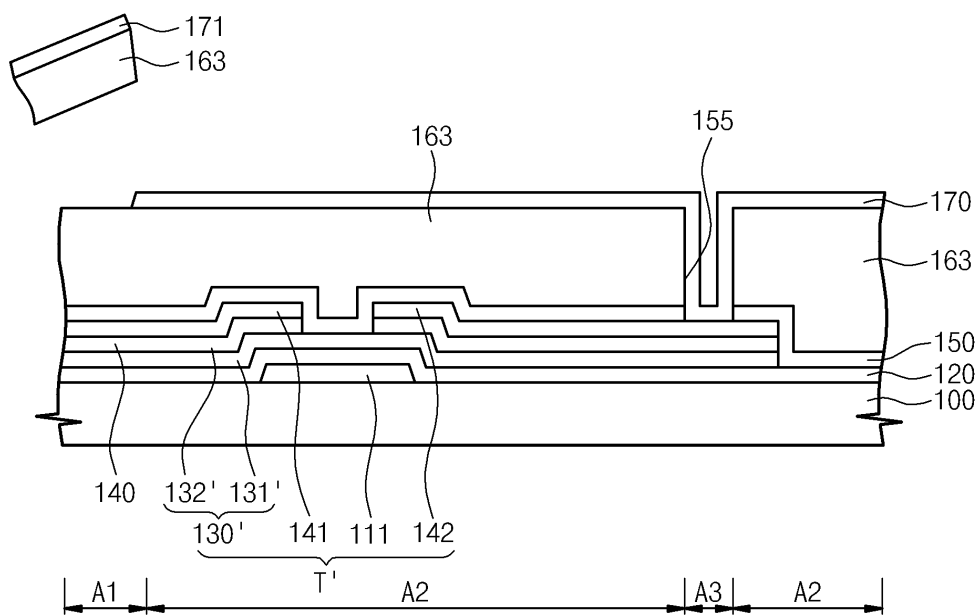
도면16b



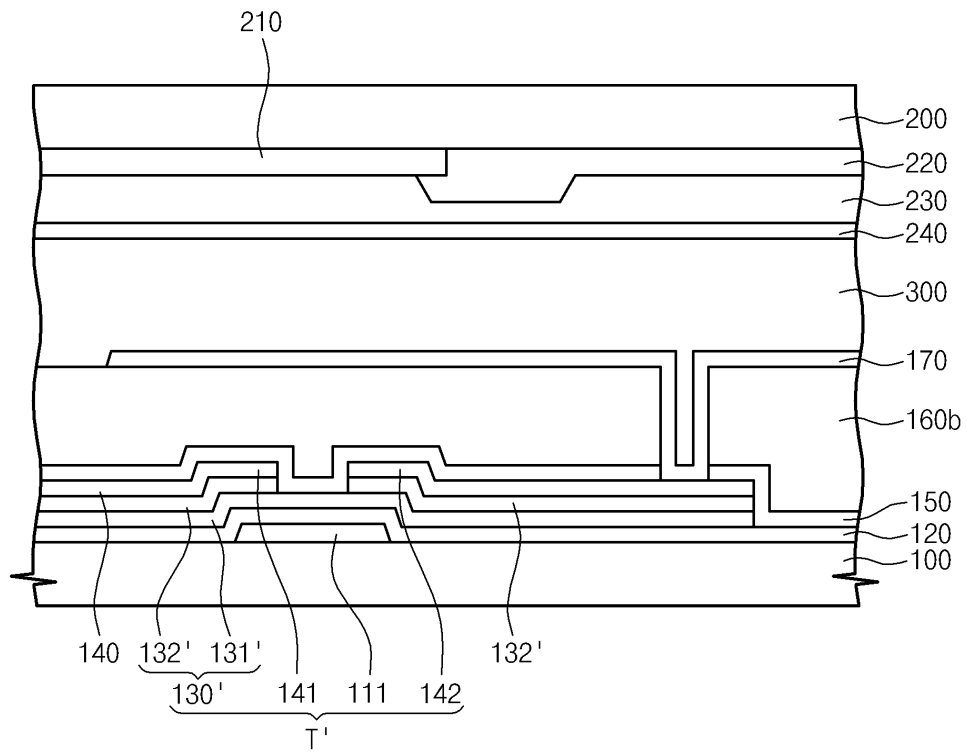
도면17a



도면17b



도면18



专利名称(译)	显示基板的制造方法		
公开(公告)号	KR1020080018496A	公开(公告)日	2008-02-28
申请号	KR1020060080699	申请日	2006-08-24
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SEO JIN SUK 서진숙 KIM SUNG MAN 김성만 LEE BONG JUN 이봉준 AHN BYEONG JAE 안병재 LEE JONG HYUK 이종혁		
发明人	서진숙 김성만 이봉준 안병재 이종혁		
IPC分类号	G02F1/136		
CPC分类号	H01L27/1214 H01L27/1288 G02F1/13439		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋 , 云何		
外部链接	Espacenet		

摘要(译)

在其上形成有薄膜晶体管的基板上形成光致抗蚀剂图案，在光致抗蚀剂图案上形成透明导电膜，并以剥离的方式形成透明导电膜图案，同时去除部分光致抗蚀剂图案提供一种制造显示基板的方法。

