

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0051992  
*G09G 3/36* (2006.01) (43) 공개일자 2006년05월19일  
*G02F 1/133* (2006.01)

(21) 출원번호 10-2005-0092825  
 (22) 출원일자 2005년10월04일

(30) 우선권주장 JP-P-2004-00291888 2004년10월04일 일본(JP)

(71) 출원인 샤프 가부시키키가이샤  
 일본 오사카후 오사카시 아베노꾸 나가이계조 22방 22고

(72) 발명자 사카구찌 노부히사  
 일본 나라켄 덴리시 이소노까미쵸 506-1-비205

(74) 대리인 장수길  
 구영창

심사청구 : 있음

(54) 표시 소자 구동 장치, 그 표시 소자 구동 장치를 포함한 표시 장치 및 표시 소자 구동 방법

요약

표시 소자 구동 장치는, 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지 일정 기간에, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압과는 다른 계조 표시 레벨 전압을 복수의 표시 소자로 출력시키기 위해, 계조 표시 디지털 데이터를 미리 별도로 설정하는 전원 투입시 표시부가 설치되어 있다. 이에 의해, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 표시 소자 구동 장치 및 그 표시 소자 구동 장치를 구비한 표시 장치 및 표시 소자 구동 방법을 제공한다.

대표도

도 1

색인어

액정 표시부, 소스 드라이버, TFT, 주사 데이터 홀드 수단

명세서

도면의 간단한 설명

- 도 1은, 본 발명에 있어서의 표시 소자 구동 장치의 실시의 일 형태를 나타내는 것으로, 제n 소스 드라이버의 구성을 도시하는 블록도.
- 도 2는, 상기 표시 소자 구동 장치를 구비한, 액티브 매트릭스 방식의 대표 예인 TFT(박막 트랜지스터) 방식의 액정 표시 장치의 전체 구성을 도시하는 블록도.
- 도 3은, 상기 액정 표시 장치의 액정 패널의 구성을 도시하는 회로도.
- 도 4는, 상기 표시 소자 구동 장치에 있어서의 파워 온 리셋 회로의 등가 회로를 도시하는 회로도.
- 도 5는, 상기 파워 온 리셋 회로의, 입력 신호, 내부 신호 및 출력 신호를 나타내는 타이밍차트.
- 도 6은, 상기 표시 소자 구동 장치에 있어서의 표시 데이터/리셋 표시 데이터 선택 제어 회로의 등가 회로를 도시하는 회로도.
- 도 7은, 상기 표시 데이터/리셋 표시 데이터 선택 제어 회로의 입력 신호, 내부 신호 및 출력 신호를 나타내는 타이밍차트.
- 도 8은, 상기 표시 소자 구동 장치에 있어서의 표시 데이터/리셋 표시 데이터 선택 회로의 등가 회로를 도시하는 회로도.
- 도 9는, 상기 표시 데이터/리셋 표시 데이터 선택 회로에 있어서, 리셋 표시 데이터를 내부에서 고정 설정하는 제1 예를 도시하는 것으로, 스위치의 베이스 전위를 「로우(Low)」로 고정하는 경우의 표시 데이터/리셋 표시 데이터 선택 회로의 등가 회로를 도시하는 회로도.
- 도 10은, 상기 표시 데이터/리셋 표시 데이터 선택 회로에 있어서, 리셋 표시 데이터를 내부에서 고정 설정하는 제1 예를 도시하는 것으로, 스위치의 베이스 전위를 「하이(High)」로 고정하는 경우의 표시 데이터/리셋 표시 데이터 선택 회로의 등가 회로를 도시하는 회로도.
- 도 11은, 상기 표시 데이터/리셋 표시 데이터 선택 회로에 있어서, 리셋 표시 데이터를 내부에서 고정 설정하는 제2 예를 도시하는 것으로, 스위치의 베이스 전위를 「로우(Low)」로 고정하는 경우의 표시 데이터/리셋 표시 데이터 선택 회로의 등가 회로를 도시하는 회로도.
- 도 12는, 상기 표시 데이터/리셋 표시 데이터 선택 회로에 있어서, 리셋 표시 데이터를 내부에서 고정 설정하는 제2 예를 도시하는 것으로, 스위치의 베이스 전위를 「하이(High)」로 고정하는 경우의 표시 데이터/리셋 표시 데이터 선택 회로의 등가 회로를 도시하는 회로도.
- 도 13은, 종래의 액정 표시 장치의 구성을 도시하는 블록도.
- 도 14는, 상기 액정 표시 장치의 액정 패널의 구성을 도시하는 회로도.
- 도 15는, 상기 액정 표시 장치의 제n 소스 드라이버의 구성을 도시하는 블록도.
- 도 16은, 상기 제n 소스 드라이버에 있어서의 기준 전압 발생 회로의 저항 분할 회로를 도시하는 블록도.
- 도 17은, 상기 액정 표시 장치에 있어서,  $\gamma$  보정을 행한 경우에 있어서의, 계조 표시 데이터와 액정 구동 출력 전압과의 관계를 도시하는 그래프.
- 도 18은, 상기 액정 표시 장치에 있어서의 게이트 드라이버의 개략 구성을 도시하는 블록도.
- 도 19는, 상기 게이트 드라이버의 구동 파형 및 출력을 도시하는 타이밍 차트.
- 도 20은, 종래의 다른 표시 소자 구동 장치를 도시하는 것으로, 출력 수단과 액정 패널 전극 사이에 아날로그 스위치 수단을 구비한 표시 소자 구동 장치를 도시하는 블록도.

<도면의 주요부분에 대한 부호의 설명>

- 31 : 입력 래치 회로
- 32 : 시프트 레지스터 회로
- 33 : 샘플링 메모리 회로
- 34 : 홀드 메모리 회로
- 35 : 레벨 시프터 회로
- 36 : DA 변환 회로
- 37 : 출력 회로
- 39 : 계조 기준 전압 발생 회로
- 40 : 파워 온 리셋 회로
- 50 : 표시 데이터/리셋 표시 데이터 선택 제어 회로
- 60 : 표시 데이터/리셋 표시 데이터 선택 회로

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은, 복수의 액정 표시 소자 등의 표시 소자를 구동하는 표시 소자 구동 장치 및 그 표시 소자 구동 장치를 구비한 표시 장치 및 표시 소자 구동 방법에 관한 것이다. 표시 장치로서, 예를 들면, 액티브 매트릭스형의 액정 표시 장치에 이용할 수 있음과 함께, 전기 영동형 디스플레이, 트위스트 볼형 디스플레이, 미세한 프리즘 필름을 이용한 반사형 디스플레이, 디지털 미러 디바이스 등의 광 변조 소자를 이용한 디스플레이 외에, 발광 소자로서, 유기 EL 발광 소자, 무기 EL 발광 소자, LED(Light Emitting Diode) 등의 발광 휘도가 가변의 소자를 이용한 디스플레이, 필드 에미션 디스플레이(FED), 플라즈마 디스플레이에도 이용할 수 있다.

액정 표시 장치에 있어서의 여러 가지의 표시 방식 중, 고정밀한 표시를 행할 수 있는 방식으로서 스위칭 소자에 TFT (Thin Film Transistor: 박막 트랜지스터)를 이용한 액티브 매트릭스 방식이 있다.

상기 액티브 매트릭스 방식의 액정 표시 장치(110)의 구성은, 도 13에 도시하는 바와 같이, 액정 표시부(110a)와, 그것을 구동하는 액정 구동 장치로서의 액정 구동 회로(110b)로 대별된다.

상기 액정 표시부(110a)는, TFT 방식의 액정 패널(101)을 갖고 있다. 한편, 상기 액정 구동 회로(110b)에는, IC (Integrated Circuit: 반도체 집적 회로)로 되는 소스 드라이버(103) 및 게이트 드라이버(104)와, 컨트롤러(105)와, 액정 구동 전원(106)이 탑재되어 있다.

상기 구성의 액정 표시 장치(110)에서는, 외부로부터 입력된 표시 데이터는, 상기 컨트롤러(105)를 통하여 디지털 신호인 표시 데이터 D로서 소스 드라이버(103)에 입력된다. 소스 드라이버(103)는, 입력된 표시 데이터 D를 시분할하여 제1 소스 드라이버~제n 소스 드라이버에 래치하고, 그 후, 컨트롤러(105)로부터 입력되는 상기 수평 동기 신호에 동기하여 D/A(디지털/아날로그) 변환한다. 그리고, 시분할된 표시 데이터 D를 D/A 변환해서 이루어지는 계조 표시용의 아날로그 전압(이하, 「계조 표시 전압」이라고 한다)을, 도시하지 않은 소스 신호 라인을 통하여, 액정 패널(101) 내에 있어서의 대응하는 액정 표시 소자로 출력한다.

한편, 상기 액정 패널(101)에는, 도 14에 도시하는 바와 같이, 화소 전극(111), 화소 용량(112), 화소 전극(111)에의 전압 인가를 온·오프 제어하는 TFT(Thin Film Transistor: 박막 트랜지스터)(113), 소스 신호 라인(114), 게이트 신호 라인(115), 및 대향 전극(102)이 설치되어 있다. 여기서, 화소 전극(111), 화소 용량(112) 및 TFT(113)에 의해서 1화소분의 액정 표시 소자 A가 구성된다.

상기 소스 신호 라인(114)에는, 도 13에 도시하는 소스 드라이버(103)로부터, 표시 대상 화소의 밝기에 따른 상기 계조 표시 전압이 공급된다. 한편, 게이트 신호 라인(115)에는, 게이트 드라이버(104)로부터, 열 방향으로 배열된 TFT(113)를 순차적으로 온하는 주사 신호가 부여된다. 그리고, 온 상태의 TFT(113)를 통하여, 해당 TFT(113)의 드레인에 접속된 화소 전극(111)에 소스 신호 라인(114)의 계조 표시 전압이 인가되어, 상기 대향 전극(102)과의 사이의 화소 용량(112)에 축적된다. 이렇게 해서, 액정의 광 투과율이 상기 계조 표시 전압에 따라서 변화되어, 화소 표시가 행해진다.

다음으로, 소스 드라이버(103)를 구성하는 제n 소스 드라이버에 대하여, 도 15에 기초하여 설명한다.

동일 도면에 도시하는 바와 같이, 제n 소스 드라이버(130)에서는, 입력된 디지털 신호의 표시 데이터 D는, R(적)·G(녹)·B(청)의 표시 데이터(DR·DG·DB)를 갖고 있다. 그리고, 이 표시 데이터 D는, 일단, 입력 래치 회로(131)에 래치된 후, 상기 컨트롤러(105)로부터 스타트 펄스 SP 및 클럭 CK에 의해서 시프트하는 시프트 레지스터 회로(132)의 동작에 맞추어, 시분할에 의해서 샘플링 메모리 회로(133)에 기억된다. 그 후, 컨트롤러(105)로부터의 도시하지 않은 수평 동기 신호에 기초하여 홀드 메모리 회로(134)에 일괄 전송된다. 또한, S는 캐스캐이드 출력이다.

계조 표시 기준 전압 발생 회로(139)는, 외부 기준 전압 발생 회로(도 13에 있어서의 액정 구동 전원(106)에 상당)로부터 공급되는 전압 VR에 기초하여, 각 레벨의 기준 전압을 발생한다. 홀드 메모리 회로(134)의 데이터는, 레벨 시프터 회로(135)를 통하여 D/A 변환 회로(136)로 송출되어, 각 레벨의 기준 전압에 기초하여 아날로그 전압으로 변환된다. 그리고, 출력 회로(137)에 의해서, 액정 구동 전압 출력 단자(138)(도 15에 도시하는 R1, G1, B1~Rn, Gn, Bn 단자)로부터, 상기 계조 표시 전압으로서, 각 액정 표시 소자 A의 소스 신호 라인(114)으로 출력된다. 즉, 상기 기준 전압의 레벨 수가 상기 표시 가능한 계조수로 된다.

전술한 바와 같은 복수의 기준 전압을 발생하여 중간 전압을 생성하는 계조 표시 기준 전압 발생 회로(139)는, 도 16에 도시하는 바와 같이, 예를 들면 64가지의 기준 전압을 발생하도록 되어 있다.

이 계조 표시 기준 전압 발생 회로(139)는, V0·V8·V16·V24·V32·V40·V48·V56 및 V64로 표시되는 9개의 중간조 전압 입력 단자와,  $\gamma$ 보정을 위한 저항비를 갖게 한 저항 소자 R0~R7과, 각 저항 소자 R0~R7의 양단부 사이에 직렬로 8개씩 접속된 합계 64개의 도시하지 않은 저항으로 구성되어 있다. 이와 같이,  $\gamma$ 보정이라고 불리는 저항비를 소스 드라이버(103)에 내장하고, 상기 계조 표시 전압으로 변환하기 위한 액정 구동 출력 전압에 절선(折線) 특성을 갖게 하도록 하고 있다. 따라서, 상기 저항비의 비율에 따라 액정 재료의 광학 특성을 보정함으로써, 액정 재료의 광학 특성에 맞춘 자연스러운 계조 표시를 행할 수 있다. 또한, 종래의 계조 표시 기준 전압 발생 회로(139)에 있어서의  $\gamma$  보정된 액정 구동 출력 전압의 특성 예를, 도 17에 도시한다.

다음으로, 게이트 드라이버(104)는, 도 18에 도시하는 바와 같이, 컨트롤 로직(161), 쌍방향 시프트 레지스터(162), 레벨 시프터(163), 및 출력 회로(164) 등으로 이루어져 있다. 게이트 드라이버(104)는, 스타트 펄스 신호 SP나 클럭 신호 CK, 전원 전압 VCC, 접지 전압 GND, 전압 VDD를 수신하기 위한 단자, 및 다수의 출력 단자 OS1~OSn을 구비하고 있다.

컨트롤 로직(161)은, 쌍방향 시프트 레지스터(162)의 동작에 필요한 신호를 작성하여, 해당 쌍방향 시프트 레지스터(162)에 공급한다. 쌍방향 시프트 레지스터(162)는, 클럭 신호 CK와 스타트 펄스 신호 SP가 공급되면, 해당 스타트 펄스 신호 SP를 순차적으로 클럭 신호 CK에 동기시키는 시프트 동작을 행한다. 쌍방향 시프트 레지스터(162)는, 소스 드라이버(103)로부터 소스 신호 라인(114...)에 인가되는 전압에 의해 구동되어야 할 액정 패널(101)의 화소 전극을 선택하기 위한 선택 펄스를 작성하여, 레벨 시프터(163)로 출력한다. 레벨 시프터(163)는, 선택 펄스의 레벨을, 액정 패널(101)이 구비하는 TFT 소자(113)의 ON/OFF(선택/ 비선택)에 필요한 레벨로 되도록, 그 전압을 변환하여, 출력 회로(164)로 출력한다.

출력 회로(164)는, 레벨 시프터(163)로부터 입력되는 신호에 기초하여, 상기 TFT 소자(113)의 ON/OFF에 필요한 레벨의 전압을, 대응하는 출력 단자 OS1~OSn을 통하여 게이트 신호 라인(115...)에 인가한다. 즉, 출력 회로(164)는, 예를 들면 도 19에 도시하는 바와 같이, 전압 VCC의 입력 신호가 공급되었을 때에는 전압 VDD의 출력 신호를 출력 단자 OS1~OSn에 순차적으로 공급하는 한편, 입력 신호가 공급되지 않을 때(전압 GND)에는 전압 VSS의 출력 신호를 출력 단자 OS1~OSn에 공급한다.

그런데, 이러한 종래의 표시 소자 구동 장치에서는, 표시 제어 입력 신호는, 모두 도 13에 도시하는 컨트롤러(105)를 통하여 공급된다. 이 때문에, 패널 동작 개시 전원 투입 직후의 컨트롤러 동작 전의 상태에 있어서는, 표시 데이터 신호 및 입력 제어 신호가, 도 13에 도시하는 소스 드라이버(103) 및 게이트 드라이버(104)에 공급되지 않기 때문에, 각각의, 액정 패널(101)에 공급되는 드라이버 출력 단자의 전위 상태는 부정 상태 그대로이다.

이 때문에, 전원 투입시에 패널측의 게이트 소자의 전위 상태에 따라, 소스 전위에 부정한 전위가 가해지고, 패널의 특성에 따라서는, 주사선의 일부 혹은 패널 전체에 순간적으로 예기치 않은 표시가 나타날 가능성이 있다.

따라서, 이 현상을 회피하는 위해, 예를 들면, 특허문헌 1에서는, 계조 선택 수단(DA 컨버터)와 액정 패널 전극 사이에 출력 절환 수단을 구비하고, 이 절환에 의해 별도의 일정 전압을 패널 전극, 또는 외부 대향 전극 CS으로 출력 부여하는 방법을 채용하고 있다.

그러나, 상기 종래의 표시 소자 구동 장치에 있어서, 특허문헌 1의 기술에서는, 계조 표시 전압의 전압 강하를 방지하기 위해 절환 수단(아날로그 스위치 등)의 저항을 작게 할 필요가 있기 때문에, DA 컨버터에서 변환된 아날로그 전위와 절환하는 수단(아날로그 CMOS 등)의 회로 면적이 매우 커진다고 하는 문제점을 갖고 있다.

즉, 도 20에 도시하는 바와 같은 아날로그 스위치로 전위를 절환하는 수단을 구성하는 경우에는, 표시 소자 구동 장치에서는, 통상, 표시 데이터를 DA 컨버터(201)에서 아날로그 계조 선택 전위로 변환하고, 예를 들면 오피앰프 회로를 이용한 출력 회로(202)에 의해 저임피던스화시켜, 액정 화소 소스 전위 A로서 아날로그 전위 출력한다.

그 때, 특허문헌 1의 형태를 구성하는 경우에는, 전원 투입 직후의 일정 기간에 액정 화소에 대하여 일정한 전압을 부여하거나, 혹은 외부 대향 전극 CS로 출력하기 위해, 예를 들면 동일 도면에 도시하는 바와 같이, 화소 전위를 대향 전극에 공급하는 절환 스위치(210)를 설치한다고 생각된다.

**발명이 이루고자 하는 기술적 과제**

그러나, 아날로그 변환된 아날로그 계조 선택 전위를 저임피던스 처리한 후에 절환 스위치(210)를 설치하는 경우에는, 저임피던스화된 아날로그 전위인 액정 화소 소스 전위 A에, 또한 아날로그 스위치부(211)의 저항 임피던스가 화소에 도달할 때까지 부가되게 된다. 이 저항 임피던스 성분은, 예를 들면, 아날로그의 시상수, 과도 특성, 또는 스투레이트가 큰 것에 수반하는 도달 시간의 지연에 의한 전위 강하 등의 화소 전위 절환의 스피드에 영향을 주기 때문에, 패널 특성에 맞추어 아날로그 스위치부(211)의 온 저항을 극력 작게 설계할 필요가 있다. 이 때문에, 어느 정도의 내압을 구하는 아날로그 회로로 이 스위치를 구성하는 경우에는, 온 저항 소(小)설계에 수반하여, 트랜지스터 사이즈를 크게 설계하지 않을 수 없기 때문에, 상대적으로 회로 규모가 커진다.

또한, 절환 스위치(210)로 커먼 전위를 반대로 출력하여, 커먼 전극에 공급하는 경우에도, 아날로그 스위치부(211)는 커먼 전위를 과도 응답시킬 만큼의 능력을 가진 버퍼 구성, 저임피던스 구성으로 할 필요가 있다. 따라서, 커먼 전극의 구동 능력에 수반하여 회로 임피던스를 낮출 필요가 있어, 상대적으로 회로가 커진다.

본 발명의 목적은, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 표시 소자 구동 장치 및 그 표시 소자 구동 장치를 구비한 표시 장치 및 표시 소자 구동 방법을 제공하는 것에 있다.

**발명의 구성 및 작용**

본 발명의 표시 소자 구동 장치는, 상기한 목적을 달성하기 위해, 복수의 표시 소자를 포함하는 표시 패널을 표시 구동하는 표시 소자 구동 장치로서, 상기 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 상기 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압과는 다른 계조 표시 레벨 전압을 상기 복수의 표시 소자로 출력시키기 위해, 계조 표시 디지털 데이터를 미리 별도로 설정하는 전원 투입시 표시부가 설치되어 있다.

또한, 본 발명의 표시 소자 구동 방법은, 상기 과제를 해결하기 위해, 복수의 표시 소자를 포함하는 표시 패널을 표시 구동하는 표시 소자 구동 방법으로서, 상기 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 미리 별도로, 계조 표시 디지털 데이터를 설정하고, 이 계조 표시 디지털 데이터를 아날로그의 계조 표시 레벨 전압으로 변환하여 상기 복수의 표시 소자로 출력시킨다.

즉, 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간은, 표시 패널에 있어서의 표시 소자의 게이트 전위의 상태에 따라, 소스 전위에 부정한 전위가 가해지고, 표시 패널의 특성에 따라서는, 주사선의 일부 또는 표시 패널 전체에 순간적으로 예기치 않은 표시가 나타날 가능성이 있다.

이것을 방지하기 위해, 표시 소자 구동 장치와 표시 패널 사이에 아날로그 스위치부를 설치하여 패널 전원 투입시의 일정 기간에, 별도로, 일정 전압을 부여하는 것이 생각된다. 그러나, 이 방법에서는, 계조 표시 전압의 전압 강하를 방지하기 위해 아날로그 스위치부의 저항을 작게 할 필요가 있기 때문에, 아날로그 스위치 수단의 회로 면적이 매우 커진다.

따라서, 본 발명에서는, 전원 투입시 표시부는, 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 상기 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압과는 다른 계조 표시 레벨 전압을 상기 복수의 표시 소자로 출력시키기 위해, 계조 표시 디지털 데이터를 미리 별도로 설정한다.

따라서, 본 발명에서는, 기본적으로 디지털부에서, 전원 투입시의 표시 부정 기간을 미리 별도로 설정한 계조 표시 디지털 데이터에 고정하도록 하고 있다. 이에 의해, 회로 구성이 디지털로 설계되므로, 아날로그 회로에서의 스위치부보다 훨씬 작게 설계할 수 있다.

또한, DA 변환 회로도 종래의 방식을 이용하기 때문에, 아날로그 출력의 구동 능력에 영향을 주지 않는다.

이 결과, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 표시 소자 구동 장치 및 표시 소자 구동 방법을 제공할 수 있다.

또한, 본 발명의 표시 소자 구동 장치는, 상기에 기재된 표시 소자 구동 장치에 있어서, 클럭 신호에 기초한 스타트 펄스 신호를 전송하는 전송부와, 입력된 표시 데이터 신호를 클럭 신호에 동기하여 수신하고, 동기 데이터로서 출력하는 래치부와, 전송되는 스타트 펄스 신호에 기초하여, 상기 동기 데이터를 샘플링하여 출력하는 샘플링부와, 샘플링한 상기 동기 데이터를 승압하는 레벨 시프트부와, 상기 샘플링부로부터 출력된 디지털 데이터를 디지털-아날로그 변환하는 디지털-아날로그 변환부와, 상기 디지털-아날로그 변환부에 의해서 얻어진 계조 표시용 아날로그 전압을, 상기 복수의 표시 소자로 출력하는 출력부를 구비함과 함께, 상기 전원 투입시 표시부는, 상기 표시 패널의 전원의 투입이 있었던 것을 판단하는 전원 투입시 판단부와, 미리 별도로 설정된 계조 표시 디지털 데이터와 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터를 절환하는 절환부와, 상기 절환부에 있어서의, 미리 별도로 설정된 계조 표시 디지털 데이터와 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터의 절환을, 상기 전원 투입시 판단부에 의한 전원 투입 있음의 판단에 기초하여 제어하는 절환 제어부를 구비하고 있다.

상기한 발명에 따르면, 전원 투입시 표시부는, 레벨 시프트부의 앞에 구비되어 있다. 이에 의해, 기본적으로 디지털부에서, 전원 투입시의 표시 부정 기간을 미리 별도로 설정한 계조 표시 디지털 데이터에 고정하는 것이 가능하게 된다. 또한, 이 결과, 레벨 시프트부의 이전 단계는, 전원이 3~5V에서 구동하는 저전압 구동부이기 때문에, 이 저전압 구동부에 전원 투입시 표시부를 설치함으로써, 회로 증대를 최소한으로 억제할 수 있다.

또한, 클럭 신호에 기초한 스타트 펄스 신호를 전송하는 전송부와, 래치부, 샘플링부와, 레벨 시프트부, 디지털-아날로그 변환부, 및 출력부는 종래의 표시 소자 구동 장치의 구성과 동일하기 때문에, 기존의 패널 주변 부품의 설치 상태를 유지하여, 전원 투입시의 순간 표시의 증상을 해결할 수 있다.

또한, 전원 투입시 표시부는, 표시 패널의 전원의 투입이 있었던 것을 판단하는 전원 투입시 판단부와, 미리 별도로 설정된 계조 표시 디지털 데이터와 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터를 절환하는 절환부와, 상기 절환부에 있어서의, 미리 별도로 설정된 계조 표시 디지털 데이터와, 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터의 절환을, 상기 전원 투입시 판단부에 의한 전원 투입 있음의 판단에 기초하여 제어하는 절환 제어부를 구비하고 있다.

따라서, 전원 투입시 표시부의 구체적 구성을 제공할 수 있다.

또한, 디지털-아날로그 변환하는 디지털-아날로그 변환부는, 일반적으로, 계조 표시 기준 전압 발생 회로와 조정 앰프와의 구성에 의해서 원하는 중간 전압을 발생시킬 수 있기 때문에, 전원 투입시의 표시 전위는 종래의 계조 변환 방식에 따라서 출력된다. 이 때문에, 회로 규모의 축소나 단자 수의 삭감을 도모할 수 있어, 제조 코스트를 억제할 수 있다.

또한, 본 발명의 표시 장치는, 상기 과제를 해결하기 위해, 상기에 기재된 표시 소자 구동 장치를 구비하고 있다.

상기한 발명에 따르면, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 표시 소자 구동 장치를 구비한 표시 장치를 제공할 수 있다.

본 발명의 또 다른 목적, 특징 및 우수한 점은, 이하에 기재하는 내용에 의해서 충분히 알 수 있을 것이다. 또한, 본 발명의 이점은, 첨부 도면을 참조한 다음의 설명으로 명백하게 될 것이다.

<실시예>

본 발명의 일 실시예에 대하여 도 1 내지 도 12에 기초하여 설명하면, 이하와 같다.

본 실시예의 액티브 매트릭스 방식의 표시 장치로서의 액정 표시 장치(10)의 구성은, 도 2에 도시하는 바와 같이, 액정 표시부(10a)와, 그것을 구동하는 표시 소자 구동 장치로서의 액정 구동 회로(10b)로 대별된다.

상기 액정 표시부(10a)는, TFT 방식의 표시 패널로서의 액정 패널(1)을 갖고 있다. 한편, 상기 액정 구동 회로(10b)에는, IC(Integrated Circuit : 반도체 집적 회로)로 이루어지는 소스 드라이버(3) 및 게이트 드라이버(4)와, 컨트롤러(5)와, 액정 구동 전원(6)이 탑재되어 있다.

상기 구성의 액정 표시 장치(10)에서는, 외부로부터 입력된 표시 데이터는, 상기 컨트롤러(5)를 통하여 디지털 신호인 표시 데이터 D로서 소스 드라이버(3)에 입력된다. 소스 드라이버(3)는, 입력된 표시 데이터 D를 시분할하여 제1 소스 드라이버 ~ 제n 소스 드라이버에 래치하고, 그 후, 컨트롤러(5)로부터 입력되는 상기 수평 동기 신호에 동기하여 D/A(디지털/아날로그) 변환한다. 그리고, 시분할된 표시 데이터 D를 D/A 변환하여 이루어지는 계조 표시용의 아날로그 전압(이하, 「계조 표시 전압」이라고 한다)을, 도시하지 않은 소스 신호 라인을 통하여, 액정 패널(1) 내에 있어서의 대응하는 액정 표시 소자로 출력한다.

한편, 상기 액정 패널(1)에는, 도 3에 도시하는 바와 같이, 화소 전극(11), 화소 전극(12), 화소 전극(11)에의 전압 인가를 온, 오프 제어하는 TFT(Thin Film Transistor: 박막 트랜지스터)(13), 소스 신호 라인(14), 게이트 신호 라인(15), 및 대향 전극(2)이 설치되어 있다. 여기서, 화소 전극(11), 화소 전극(12) 및 TFT(13)에 의해서 1화소분의 표시 소자로서의 액정 표시 소자 A가 구성된다.

상기 소스 신호 라인(14)에는, 도 2에 도시하는 소스 드라이버(3)로부터, 표시 대상 화소의 밝기에 따른 상기 계조 표시 전압이 부여된다. 한편, 게이트 신호 라인(15)에는, 상기 게이트 드라이버(4)로부터, 열 방향으로 배열된 TFT(13)를 순차적으로 온하는 주사 신호가 부여된다. 그리고, 온 상태의 TFT(13)를 통하여, 해당 TFT(13)의 드레인에 접속된 화소 전극(11)에 소스 신호 라인(14)의 계조 표시 전압이 인가되어, 상기 대향 전극(2) 사이의 화소 전극(12)에 축적된다. 이렇게 해서, 액정의 광 투과율이 상기 계조 표시 전압에 따라서 변화되어, 화소 표시가 행해진다.

다음으로, 소스 드라이버(3)를 구성하는 제n 소스 드라이버(30)에 대하여, 도 1에 기초하여 설명한다.

동일 도면에 도시하는 바와 같이, 제n 소스 드라이버(30)는, 래치 수단으로서의 입력 래치 회로(31)와, 전송 수단으로서의 시프트 레지스터 회로(32)와, 샘플링 메모리 수단으로서의 샘플링 메모리 회로(33)와, 주사 데이터 홀드 수단으로서의 홀드 메모리 회로(34)와, 레벨 시프트 수단으로서의 레벨 시프터 회로(35)와, DA 변환 수단으로서의 DA 변환 회로(36)와, 출력 수단으로서의 출력 회로(37)와, 액정 구동 전압 출력 단자(38)(동일 도면에 도시하는 R1, G1, B1 ~ Rn, Gn, Bn 단자)와, 계조 기준 전압 발생 회로(39)를 구비하고 있고, 여기까지의 구성은 종래의 구성 도 15와 마찬가지로이다.

본 실시예에서는, 이 종래의 구성에 부가해서, 홀드 메모리 회로(34)와 레벨 시프터 회로(35)의 접속 신호 사이에, 절환 수단으로서의 표시 데이터/리세트 표시 데이터 선택 회로(60)를 더 추가하고, 이 표시 데이터/리세트 표시 데이터 선택 회로(60)를 제어하는 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS를 생성하기 위해 절환 제어 수단으로서의 표시 데

이터/리세트 표시 데이터 선택 제어 회로(50) 및 전원 투입시 판단 수단으로서의 파워 온 리세트 회로(40)를 추가한다. 또한, 이들 표시 데이터/리세트 표시 데이터 선택 회로(60), 표시 데이터/리세트 표시 데이터 선택 제어 회로(50), 및 파워 온 리세트 회로(40)는, 본 발명의 전원 투입시 표시 수단으로서의 전원 투입시 표시부(20)를 구성하는 것으로 되어 있다.

이하, 전원 투입시 표시부(20)에 있어서의 각 회로(40, 50, 60)에 대하여 상세하게 설명한다.

우선, 파워 온 리세트 회로(40)의 구성에 대하여, 도 4 및 도 5에 기초하여 설명한다. 파워 온 리세트 회로(40)는, 도 4에 도시하는 바와 같이, 저항 소자(R)(41)와 컨덴서 소자(C)(42), 및 인버터 버퍼 회로(43)에 의해 구성된다.

상기 파워 온 리세트 회로(40)에서는, 도 5에 도시하는 바와 같이, 저항 소자(R)(41)와 컨덴서 소자(C)(42)에 의해, 전원 투입시의 전원 파형은, 일단, CR 시상수 변환되고, 원래의 전원 신호 PW의 전원 투입 파형에 대하여 전원 기동 시간을 지연시킨 파형의 시상수 변환 신호 TS를 생성하여, 단자 P1로 출력한다. 이 파형을 인버터 버퍼 회로(43)에 입력하여 파워 온 리세트 신호 RS를 생성한다.

이 파워 온 리세트 신호 RS는, 인버터 버퍼 회로(43)의 입력 신호일 때 상수 변환 신호 TS와, 인버터 버퍼 회로(43)의 게이트 전위 임계값에 의해, 원래의 전원 투입에 대하여 투입 직후, 일정한 리세트 기간을 설정한 신호를 생성한다. 리세트 기간은, 저항 소자(R)(41), 컨덴서 소자(C)(42) 및 인버터 버퍼 회로(43)의 소자 파라미터를 변경함으로써, 임의로 설정 가능하다. 본 파워 온 리세트 회로(40)에 의해, 전원 투입 타이밍에서 파워 온 리세트 신호 RS를 생성한다.

다음으로, 표시 데이터/리세트 표시 데이터 선택 제어 회로(50)의 구성에 대하여 설명한다.

표시 데이터/리세트 표시 데이터 선택 제어 회로(50)는, 도 6에 도시하는 바와 같이, 파워 온 리세트 신호 RS와, 컨트롤러 신호 CNT를 입력 신호로 하여, 게이트 조합 회로부(51)에서 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS를 생성한다. 파워 온 리세트 신호 RS는, 앞서 설명한 파워 온 리세트 회로(40)에서 생성된 신호이고, 컨트롤러 신호 CNT는, 도 2에 도시하는 컨트롤러(5)로부터 도 1에 도시하는 제n 소스 드라이버(30)에 공급되는 제어 신호이다.

상기한 게이트 조합 회로부(51)에 대해서는, 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS의 생성 타이밍에 따라 내부의 논리 구성은 다르다. 본 실시예에서는, 전원 투입 직후부터, 상기 컨트롤러(5)가 최초로 동작 개시할 때까지의 기간에 리세트 데이터를 기입하도록 생성하기 위한 회로로 되어 있다.

상기 표시 데이터/리세트 표시 데이터 선택 제어 회로(50)에서는, 도 7에 도시하는 바와 같이, 전원 투입시에 파워 온 리세트 회로(40)에서 생성된 파워 온 리세트 신호 RS를 게이트 조합 회로부(51)에서 받는 것에 의해, 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS는, 타이밍 T1에서 인가 전압 「하이(High)」의 상태로 세트된다.

또한, 컨트롤러 신호 CNT가 동작 개시하는 타이밍 T2에서 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS는, 인가 전압 「로우(Low)」의 상태로 세트된다.

이에 의해, 전원 투입 직후부터, 컨트롤러(5)가 동작 개시할 때까지의 기간 중에, 펄스를 출력하는 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS를, 게이트 조합 회로부(51)에서 생성한다.

여기서, 상기한 컨트롤러 동작 개시에 의해 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS를 인가 전압 「로우(Low)」의 상태로 세트하는 타이밍 T2는, 이후에 설명하는 전원 투입부터 어느 기간까지를 리세트 표시 시간에 필요로 하는가에 의존하고 있다. 또한, 예를 들면, 컨트롤러 동작 개시부터 복수 펄스의 컨트롤러 신호 CNT 입력 후에 인가 전압 「로우(Low)」의 상태로 세트하는 경우 등은, 게이트 조합 회로부(51)의 내부 게이트 조합 구성을 변경함으로써 생성할 수 있다.

다음으로, 표시 데이터/리세트 표시 데이터 선택 회로(60)의 구성에 대하여, 도 8에 기초하여 설명한다.

표시 데이터/리세트 표시 데이터 선택 회로(60)는, 동일 도면에 도시하는 바와 같이, 1비트 홀드 메모리 회로(61)와 데이터 선택 회로(62)에 의해 구성된다. 여기서의 1비트 홀드 메모리 회로(61)는, 전술한 도 1에 도시하는 홀드 메모리 회로(34)의 표시 데이터 1비트분을 저장하는 메모리에 상당하며, 통상은, 플립(Flip)-플롭(Flop) 회로로 구성된다.

데이터 선택 회로(62) 내의 스위치(63, 64)는, 아날로그 스위치 또는 논리 레벨로 구성된 2비트 멀티플렉서 회로에 상당하며, 인가 전압 「하이(High)」가 게이트에 인가됨으로써, 한쪽이 도통 상태로 되고 다른쪽이 차단 상태로 되는 것을 표시

한 것이다. 또한, 스위치(63, 64)는, 게이트 전위로서 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS, 또는 인버터(65)에 의해 역 논리로 변환된 신호에 의해 스위치 제어된다. 이 동작에 의해, 스위치(63, 64)는 어느 한쪽밖에 도통하지 않는다.

이 데이터 선택 회로(62)에 의해 선택되어 출력되는 데이터 신호는, 1비트 홀드 메모리 회로(61)에 의해 통상 동작으로 저장된 표시 데이터와, 리세트 기간에 표시되는 리세트 표시 데이터와의 절환 동작에 의해 선택 출력된 신호이다. 절환 동작은, 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS에 의해 제어를 행한다.

상기 표시 데이터/리세트 표시 데이터 선택 회로(60)에서는, 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS의 인가 전압이 「로우(Low)」로 세트되어 있는 경우, 스위치(63)는 도통 상태로 되고, 스위치(64)는 차단 상태로 된다. 이에 의해, 출력에는 1비트 홀드 메모리 회로(61)에 래치되어 있는 데이터를 선택하여 출력한다.

한편, 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS의 인가 전압이 「하이(High)」로 세트되어 있는 경우, 스위치(63)는 차단 상태로 되고, 스위치(64)는 도통 상태로 된다. 이에 의해, 출력에는 설정된 리세트 표시 데이터를 선택하여 출력한다.

리세트 표시 데이터의 설정에 대해서는, 표시 리세트 상태시의 표시색에 상당하는 전위를 미리 설정함으로써 대응한다. 이 설정은, 내부에서 고정 설정하거나 또는 외부로부터 공급함으로써 행한다.

즉, 전원 투입부터 도 2에 도시하는 컨트롤러(5)가 동작 개시할 때까지의 동안에 생성한 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS를 이용하여, 해당 표시 데이터/리세트 표시 데이터 선택 제어 신호 DSCS의 인가 전압이 「하이(High)」로 세트되어 있는 기간만, 리세트 표시에 상당하는 표시 데이터를 선택 출력하는 기능을 마련한다.

리세트 표시 데이터의 설정에 대해서는, 패널 비점등시의 상태에 가까운 변환을 행한다. 즉, 노멀 화이트 사양의 모듈에 대해서는, 백 표시 또는 백 표시에 가까운 표시 데이터를 설정한다. 또한, 노멀 블랙 사양의 모듈에 대해서는, 흑 표시 또는 흑 표시에 가까운 표시 데이터를 설정한다.

이들의 상태에 리세트시의 표시 데이터를 설정함으로써, 패널 전원 투입시의 표시를 노멀 상태로 고정시켜, 내부 데이터 상태를 안정시키는 것에 의해서 표시의 흐트러짐 없이 동작을 개시시킨다.

여기서, 상기한 리세트 표시 데이터의 설정 방법에 대하여, 내부에서 고정 설정하는 방법 및 외부로부터 공급하는 것에 의해 설정하는 방법에 대하여 구체적인 구성을 나타낸다.

우선, 내부에서 고정 설정하는 경우에 대해 2예를 나타낸다. 본 실시예에서는, 전원 투입 직후의 부정 기간 중에 상기 액정 패널(1)의 노멀 비점등 상태의 표시색으로 데이터 고정하는 것으로 하고 있다. 우선, 제1 예를 도 9 또는 도 10에 도시한다. 도 9는 리세트 기간의 데이터를 「로우(Low)」로 고정하는 경우를 나타내고 있다. 이 경우, 노멀리 화이트 사양에서는 흑 표시로 된다. 또한, 도 10은 리세트 기간의 데이터를 「하이(High)」로 고정하는 경우를 나타내고 있다. 이 경우, 노멀 화이트 사양에서는 백 표시로 된다.

도 9 또는 도 10에 도시하는 바와 같이, 스위치(64)의 베이스 전위를 「로우(Low)」 또는 「하이(High)」로 고정함으로써, 백 데이터, 흑 데이터, 혹은 임의의 계조 데이터로 고정한다. 이 고정은, 내부 전원 또는 기판 전위로 고정함으로써, 내부에서 「로우(Low)」 또는 「하이(High)」로 설정하는 것이 가능하다.

한편, 제2 예를 도 11 또는 도 12에 도시한다. 도 11은 리세트 기간의 데이터를 「로우(Low)」로 고정하는 경우를 나타내고 있다. 이 경우, 노멀 화이트 사양에서는 흑 표시로 된다. 또한, 도 12는 리세트 기간의 데이터를 「하이(High)」로 고정하는 경우를 도시하고 있다. 이 경우, 노멀리 화이트 사양에서는 백 표시로 된다.

도 11 및 도 12에 도시하는 바와 같이, 리세트 신호를 S형(세트형) 플립(Flip)-플롭(Flop), 또는 R형(리세트형) 플립(Flip)-플롭(Flop)의 세트 신호 혹은 리세트 신호로서 사용하고, 리세트 신호 기간 중에는 내부 메모리에 직접 「로우(Low)」 또는 「하이(High)」의 상태로 하는 것이 가능하다.

또한, 외부로부터 비점등 상태의 데이터를 설정하는 경우에는, 도 9 및 도 10에 도시하는 방법에서의 리세트 데이터 고정부(동일 도면에 있어서 원으로 나타내는 부분)에, 외부로부터 직접 공급하는 것이 가능하다.

또한, 본 실시예에 있어서의 표시 데이터/리세트 표시 데이터 선택 회로(60), 표시 데이터/리세트 표시 데이터 선택 제어 회로(50) 및 파워 온 리세트 회로(40)는, 모두 로직 회로로 구성한다. 표시 전위는, 통상 동작에 있어서는 리세트 표시 데이터에 의해 변환되는 아날로그 전위로 되지만, 본 실시예에서는, 전원 투입 상태에서의 리세트 데이터를 디지털부에 의해 제어를 행하는 것을 특징으로 한다. 이 때문에, 외부로부터 리세트용의 특수한 전위, 예를 들면 커먼 전위 등을 공급 이용하지 않는다.

리세트 표시 데이터에 의해서 변환되는 아날로그 표시 전위는, 통상 동작에서 이용되는 DA 변환 회로(36)와 출력 회로(37)를 통하기 때문에, 계조 표시 전위 중의 하나에 상당하는 전위를 선택하는 구성을 취한다. 이 때문에, 액정 구동계 회로에 상당하는, 레벨 시프터 회로(35), DA 변환 회로(36), 출력 회로(37) 및 계조 기준 전압 발생 회로(39)는, 본 실시예의 구성을 실현하는 데에 있어서는, 종래 구성대로 실현하는 것이 가능하다. 따라서, 회로 규모의 축소나 단자 수의 삭감을 도모할 수 있어, 제조 코스트를 억제할 수 있다.

즉, 본 실시예에서는, 홀드 메모리 회로(34)의 직후에 전원 직후의 패널 비점등 상태에서 리세트되는 기간을, 내부 생성하여 절환하는 표시 데이터/리세트 표시 데이터 선택 회로(60), 표시 데이터/리세트 표시 데이터 선택 제어 회로(50), 파워 온 리세트 회로(40)를 디지털 회로로 생성한다.

이 결과, 패널 전원 투입시의 일정 기간에, 액정 패널(1)의 비점등 상태(노멀 블랙 사양인 경우에는 흑, 노멀 화이트 사양인 경우에는 백)의 계조 데이터에 내부 주사 신호를 세트하고, 변환된 계조 표시 레벨의 전위를 소스 드라이버로부터 출력하는 수단을 포함하는 것에 의해, 전원 투입시의 순간 표시의 증상을 경감 해결할 수 있는 액정 구동 회로(10b) 및 그 액정 구동 회로(10b)를 구비한 액정 표시 장치(10)를 제공할 수 있다.

이와 같이, 본 실시예의 액정 구동 회로(10b)에서는, 전원 투입시 표시부(20)는, 액정 패널(1)의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 상기 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압과는 다른 계조 표시 레벨 전압을 복수의 액정 표시 소자 A로 출력시키기 위해, 계조 표시 디지털 데이터를 미리 별도로 설정한다.

따라서, 본 실시예에서는, 기본적으로 디지털부에서, 전원 투입시의 표시 부정 기간을 미리 별도로 설정한 계조 표시 디지털 데이터에 고정하도록 하고 있다. 이에 의해, 회로 구성이 디지털로 설계되므로, 아날로그 회로에서의 스위치 수단보다 훨씬 작게 설계할 수 있다.

또한, DA 변환 회로(36)도 종래의 방식을 이용하기 때문에, 아날로그 출력의 구동 능력에 영향을 주지 않는다.

이 결과, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 호트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 액정 구동 회로(10b) 및 표시 소자 구동 방법을 제공할 수 있다.

또한, 본 실시예에서는, 전원 투입시 표시부(20)는, 레벨 시프터 회로(35)의 앞에 구비되어 있다. 이에 의해, 기본적으로 디지털부에서, 전원 투입시의 표시 부정 기간을 미리 별도로 설정한 계조 표시 디지털 데이터에 고정하는 것이 가능하게 된다. 또한, 이 결과, 레벨 시프터 회로(35)의 이전 단계는, 전원이 3~5V에서 구동하는 저전압 구동부이기 때문에, 이 저전압 구동부에 전원 투입시 표시부(20)를 설치함으로써, 회로 증대를 최소한으로 억제할 수 있다.

또한, 클럭 신호에 기초한 스타트 펄스 신호를 전송하는 시프트 레지스터 회로(32), 입력 래치 회로(31), 샘플링 메모리 회로(33), 레벨 시프터 회로(35), DA 변환 회로(36), 및 출력 회로(37)는 종래의 표시 소자 구동 장치의 구성과 동일하기 때문에, 기존의 패널 주변 부품의 설치 상태를 유지하여, 전원 투입시의 순간 표시의 증상을 해결할 수 있다.

또한, 전원 투입시 표시부(20)는, 액정 패널(1)의 전원의 투입이 있었던 것을 판단하는 파워 온 리세트 회로(40)와, 미리 별도로 설정된 계조 표시 디지털 데이터와, 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터를 절환하는 표시 데이터/리세트 표시 데이터 선택 회로(60)와, 이 표시 데이터/리세트 표시 데이터 선택 회로(60)에 있어서의, 미리 별도로 설정된 계조 표시 디지털 데이터와, 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터와의 절환을, 파워 온 리세트 회로(40)에 의한 전원 투입 있음의 판단에 기초하여 제어하는 표시 데이터/리세트 표시 데이터 선택 제어 회로(50)를 구비하고 있다. 따라서, 전원 투입시 표시부(20)의 구체적 구성을 제공할 수 있다.

또한, 디지털-아날로그 변환하는 DA 변환 회로(36)는, 일반적으로, 계조 기준 전압 발생 회로(39)와 조정 앰프의 구성에 의해서 원하는 중간 전압을 발생시킬 수 있으므로, 전원 투입시의 표시 전위는 종래의 계조 변환 방식에 따라서 출력된다. 이 때문에, 회로 규모의 축소나 단자 수의 삭감을 도모할 수 있어, 제조 코스트를 억제할 수 있다.

또한, 본 실시예의 액정 구동 회로(10b)에서는, 표시 데이터/리세트 표시 데이터 선택 회로(60)는, 샘플링 메모리 회로(33)의 출력을 유지하기 위해 설치된 홀드 메모리 회로(34)의 후단이고 또한 레벨 시프터 회로(35)의 전단에 설치되어 있다.

따라서, 미리 별도로 설정되는 표시 소자 구동 전위의 생성에 있어서, 본 발명에서는, 표시 데이터를 아날로그 전위로 변환하는 종래의 액정 구동 장치에 대하여, 아날로그 변환 전의 표시 데이터의 절환 처리에 의해 해결을 도모하고 있다. 이 때문에, 회로 규모를 증대시키지 않고 용이하게 증상 해결을 도모할 수 있다.

또한, 본 실시예의 액정 구동 회로(10b) 및 표시 소자 구동 방법에서는, 표시 데이터/리세트 표시 데이터 선택 제어 회로(50)는, 미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터로 절환하도록 제어한다. 여기서, 표시 소자 비점등 상태에 가까운 표시 데이터라 함은, 노멀 블랙 사양이면 흑의 데이터이고, 노멀 화이트 사양이면 백의 데이터이다. 이에 의해, 전원 투입시에, 전원 오프의 상태를 유지한 표시를 행할 수 있다.

또한, 본 실시예의 액정 구동 회로(10b)에서는, 표시 소자는, 액정 표시 소자 A이다. 따라서, 액정 표시 소자 A를 구동하는 액정 구동 회로(10b)에 있어서, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있다.

또한, 본 실시예의 액정 표시 장치(10)는, 상기 액정 구동 회로(10b)를 구비하고 있다. 이 결과, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 액정 구동 회로(10b)를 구비한 액정 표시 장치(10)를 제공할 수 있다.

이상과 같이, 본 발명의 표시 소자 구동 장치에서는, 절환 수단은, 상기 샘플링 수단의 출력을 유지하기 위해 설치된 주사 데이터 홀드 수단의 후단이고 또한 상기 레벨 시프터 수단의 전단에 설치되어 있다.

### 발명의 효과

상기한 발명에 따르면, 절환 수단은, 상기 샘플링 수단의 출력을 유지하기 위해 설치된 주사 데이터 홀드 수단의 후단이고 또한 상기 레벨 시프터 수단의 전단에 설치되어 있다.

따라서, 미리 별도로 설정되는 표시 소자 구동 전위의 생성에 있어서, 본 발명에서는, 표시 데이터를 아날로그 전위로 변환하는 종래의 액정 구동 장치에 대하여, 아날로그 변환 전의 표시 데이터의 절환 처리에 의해 해결을 도모하고 있다. 이 때문에, 회로 규모를 증대시키지 않고 용이하게 증상 해결을 도모할 수 있다.

또한, 본 발명의 표시 소자 구동 장치에서는, 절환 제어 수단은, 미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터로 절환하도록 제어한다.

또한, 본 발명의 표시 소자 구동 방법에서는, 미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터를 사용한다.

상기한 발명에 따르면, 절환 제어 수단은, 미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터로 절환하도록 제어한다. 여기서, 표시 소자 비점등 상태에 가까운 표시 데이터라 함은, 노멀 블랙 사양이면 흑의 데이터이고, 노멀 화이트 사양이면 백의 데이터이다.

이에 의해, 전원 투입시에, 전원 오프의 상태를 유지한 표시를 행할 수 있다.

또한, 본 발명의 표시 소자 구동 장치에서는, 표시 소자는, 액정 표시 소자이다.

상기한 발명에 따르면, 액정 표시 소자를 구동하는 표시 소자 구동 장치에 있어서, 패널 전원 투입시의 일정 기간에 발생하는 순간 표시의 화상의 흐트러짐에 대하여, 회로 규모의 증대를 최소한으로 억제하여 그 증상을 경감할 수 있는 표시 소자 구동 장치를 제공할 수 있다.

또한, <실시예>의 항에 있어서 이루어진 구체적인 실시 양태 또는 실시예는, 어디까지나, 본 발명의 기술 내용을 명확하게 하는 것으로서, 그와 같은 구체예에만 한정하여 협의로 해석되어야 하는 것이 아니고, 본 발명의 정신과 다음에 기재하는 특허 청구 사항과의 범위 내에서, 여러 가지 변경하여 실시할 수 있는 것이다.

**(57) 청구의 범위**

**청구항 1.**

복수의 표시 소자를 포함하는 표시 패널을 표시 구동하는 표시 소자 구동 장치에 있어서,

상기 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 상기 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압과는 다른 계조 표시 레벨 전압을 상기 복수의 표시 소자로 출력시키기 위해, 계조 표시 디지털 데이터를 미리 별도로 설정하는 전원 투입시 표시 수단이 설치되어 있는 것을 특징으로 하는 표시 소자 구동 장치.

**청구항 2.**

제1항에 있어서,

클럭 신호에 기초한 스타트 펄스 신호를 전송하는 전송 수단과,

입력된 표시 데이터 신호를 클럭 신호에 동기하여 수신하고, 동기 데이터로서 출력하는 래치 수단과,

전송되는 스타트 펄스 신호에 기초하여, 상기 동기 데이터를 샘플링하여 출력하는 샘플링 수단과,

샘플링한 상기 동기 데이터를 승압하는 레벨 시프트 수단과,

상기 샘플링 수단으로부터 출력된 디지털 데이터를 디지털-아날로그 변환하는 디지털-아날로그 변환 수단과,

상기 디지털-아날로그 변환 수단에 의해서 얻어진 계조 표시용 아날로그 전압을, 상기 복수의 표시 소자로 출력하는 출력 수단

을 포함하며,

상기 전원 투입시 표시 수단은,

상기 표시 패널의 전원의 투입이 있었던 것을 판단하는 전원 투입시 판단 수단과,

미리 별도로 설정된 계조 표시 디지털 데이터와, 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터를 절환하는 절환 수단과,

상기 절환 수단에 있어서의, 미리 별도로 설정된 계조 표시 디지털 데이터와, 입력된 표시 데이터 신호에 기초하는 계조 표시 디지털 데이터와의 절환을, 상기 전원 투입시 판단 수단에 의한 전원 투입 있음의 판단에 기초하여 제어하는 절환 제어 수단

을 포함하고 있는 것을 특징으로 하는 표시 소자 구동 장치.

**청구항 3.**

제2항에 있어서,

상기 절환 수단은, 상기 샘플링 수단의 출력을 보유하기 위해 설치된 주사 데이터 홀드 수단의 후단이고 또한 상기 레벨 시프트 수단의 전단에 설치되어 있는 것을 특징으로 하는 표시 소자 구동 장치.

#### 청구항 4.

제2항에 있어서,

상기 절환 제어 수단은,

미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터로 절환하도록 제어하는 것을 특징으로 하는 표시 소자 구동 장치.

#### 청구항 5.

제3항에 있어서,

상기 절환 제어 수단은,

미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터로 절환하도록 제어하는 것을 특징으로 하는 표시 소자 구동 장치.

#### 청구항 6.

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 표시 소자는, 액정 표시 소자인 것을 특징으로 하는 표시 소자 구동 장치.

#### 청구항 7.

제1항 내지 제5항 중 어느 한 항에 기재된 표시 소자 구동 장치를 포함하는 것을 특징으로 하는 표시 장치.

#### 청구항 8.

제6항에 기재된 표시 소자 구동 장치를 포함하는 것을 특징으로 하는 표시 장치.

#### 청구항 9.

복수의 표시 소자를 포함하는 표시 패널을 표시 구동하는 표시 소자 구동 방법에 있어서,

상기 표시 패널의 전원 투입시부터, 입력된 표시 데이터 신호에 기초하는 계조 표시 레벨 전압을 출력할 때까지의 일정 기간에, 미리 별도로 계조 표시 디지털 데이터를 설정하고, 이 계조 표시 디지털 데이터를 아날로그의 계조 표시 레벨 전압으로 변환하여 상기 복수의 표시 소자로 출력시키는 것을 특징으로 하는 표시 소자 구동 방법.

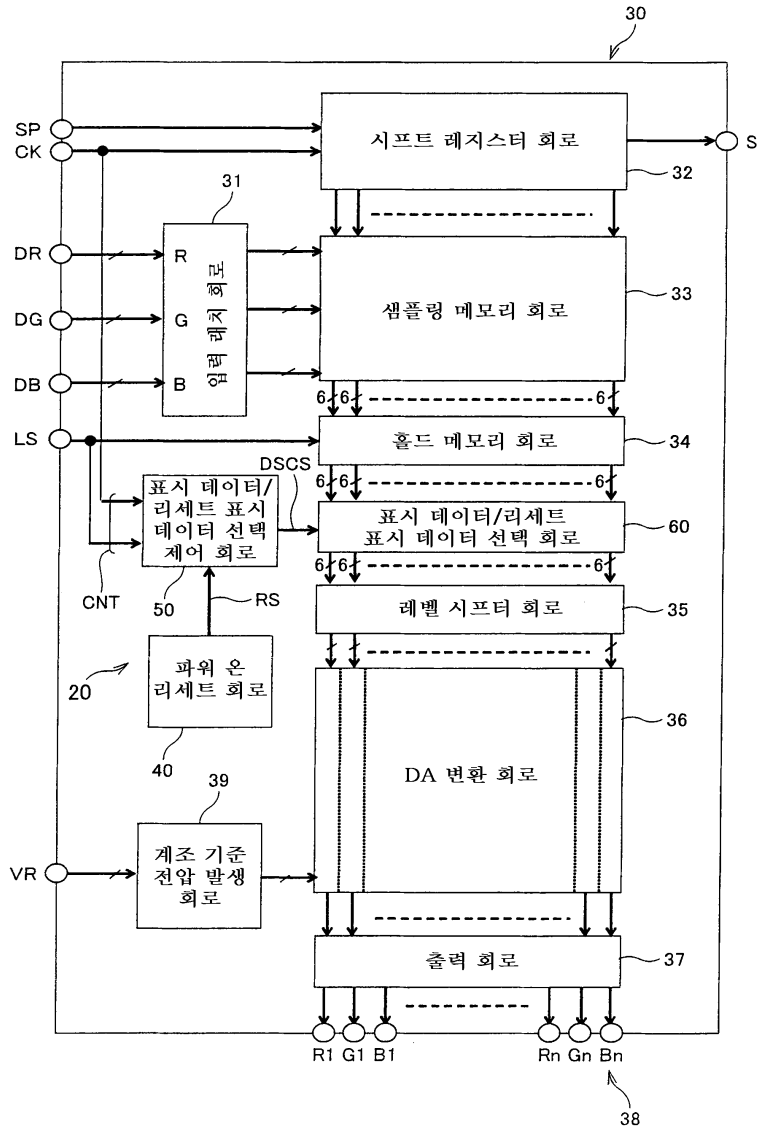
청구항 10.

제9항에 있어서,

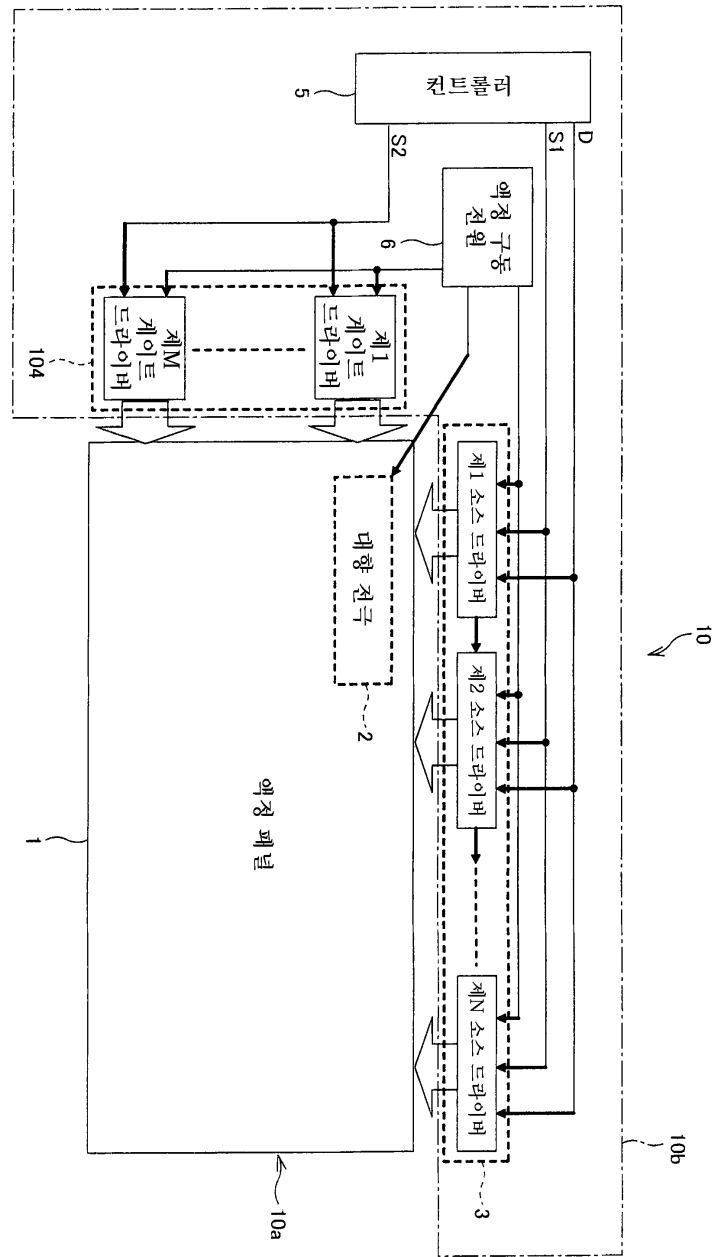
상기 미리 별도로 설정된 계조 표시 디지털 데이터로서, 표시 소자 비점등 상태에 가까운 표시 데이터를 사용하는 것을 특징으로 하는 표시 소자 구동 방법.

도면

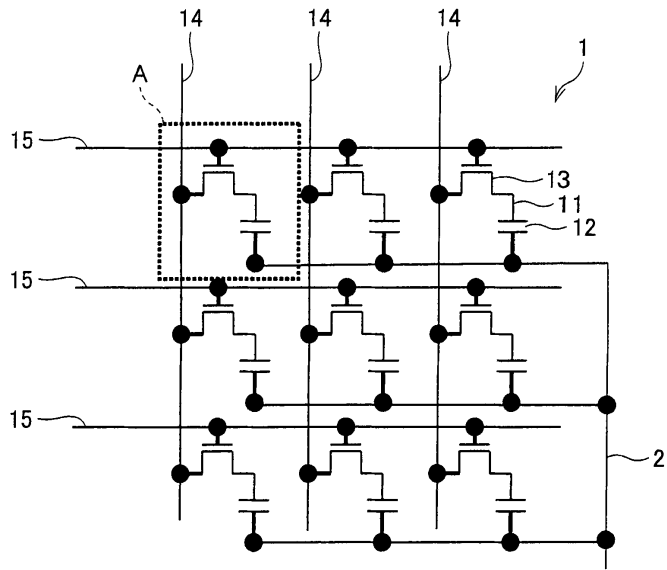
도면1



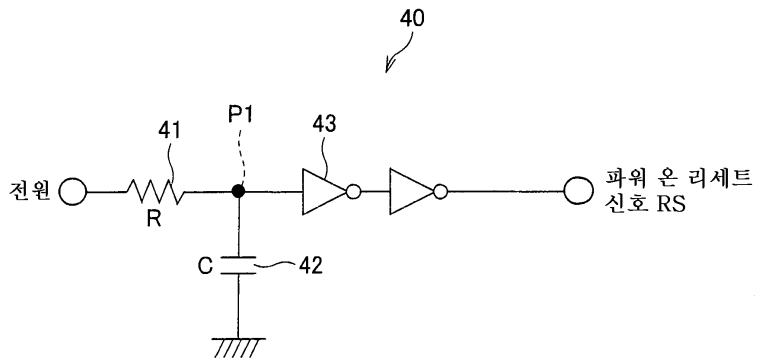
도면2



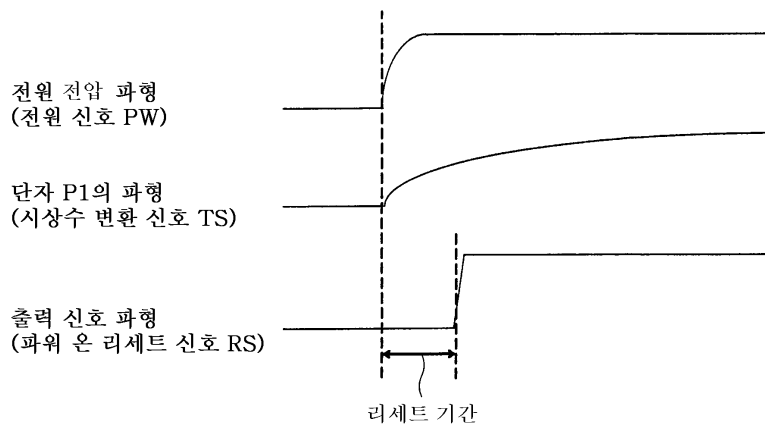
도면3



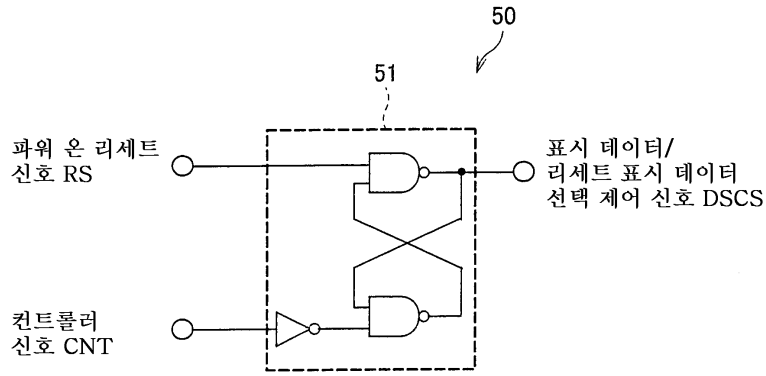
도면4



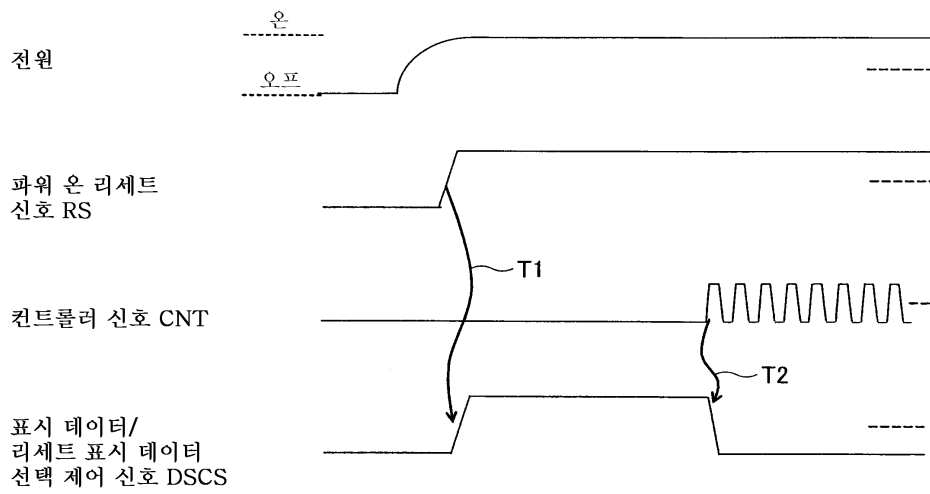
도면5



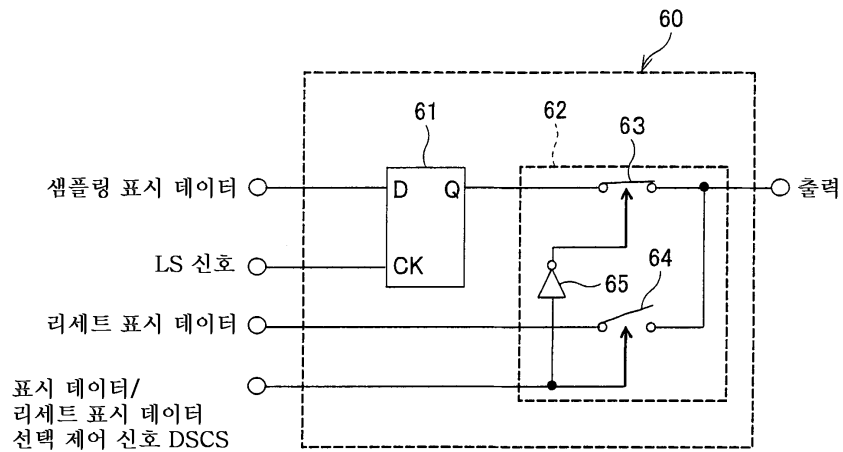
도면6



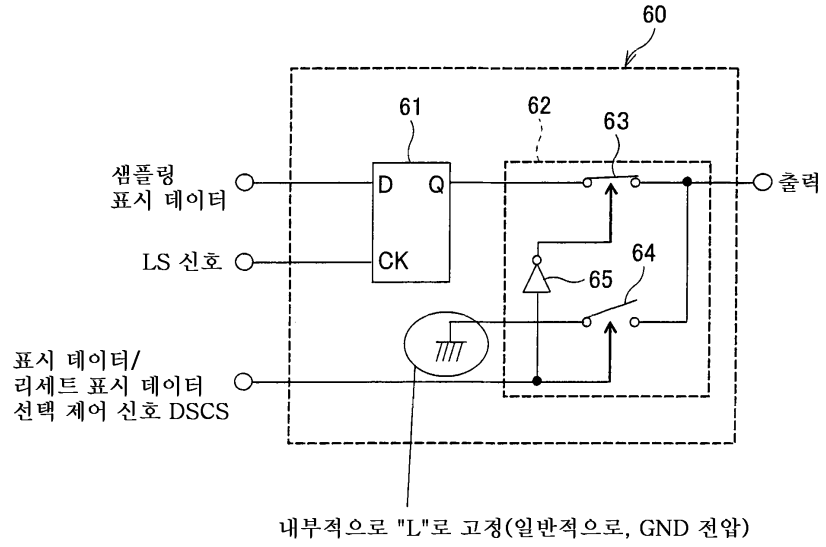
도면7



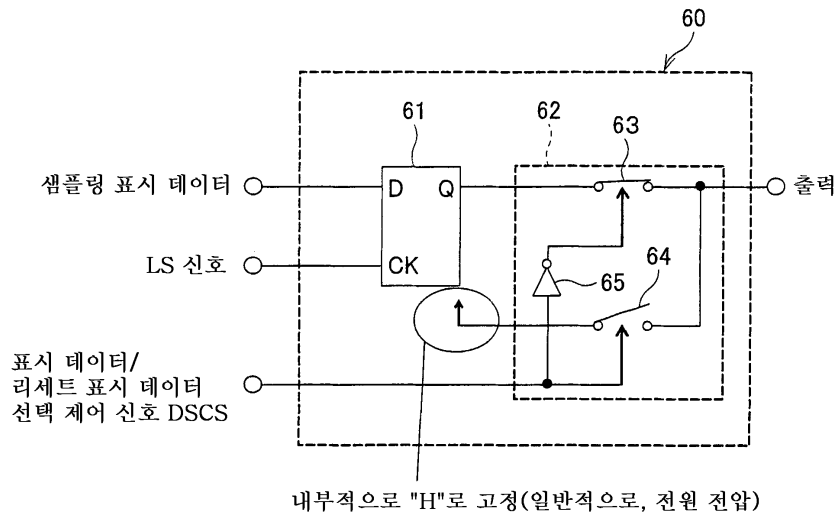
도면8



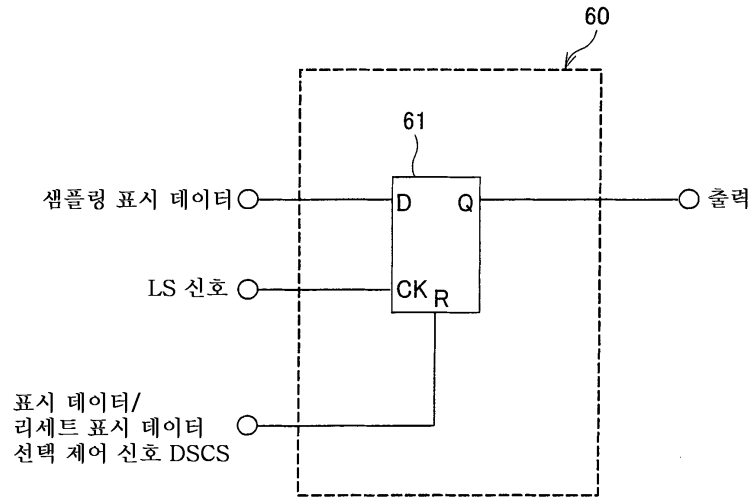
도면9



도면10

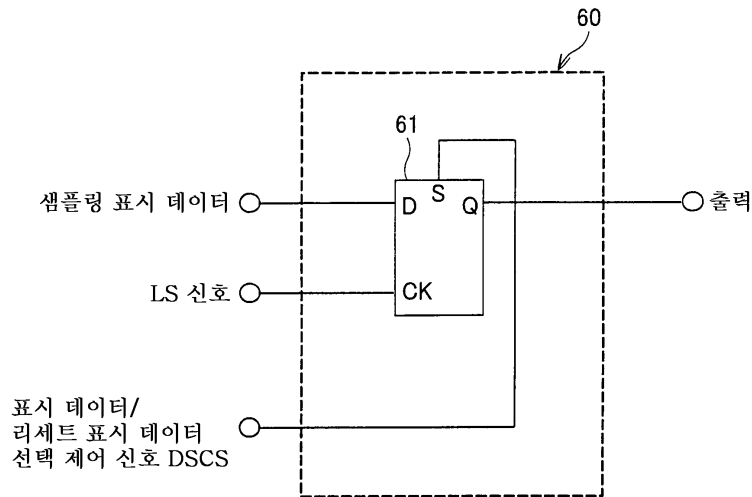


도면11



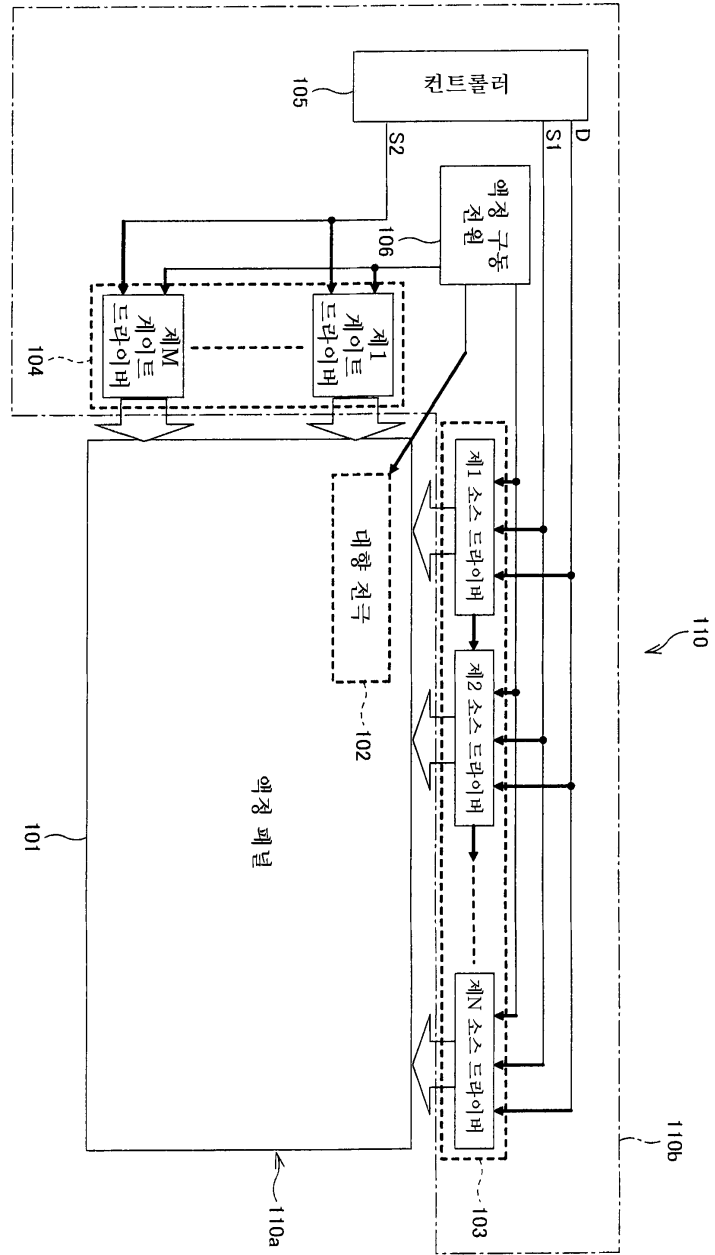
R형 플립-플롭에 리세트 신호를 직접 입력하고,  
리세트 기간 중에 내부 데이터를 "L"로 강제로 고정

도면12

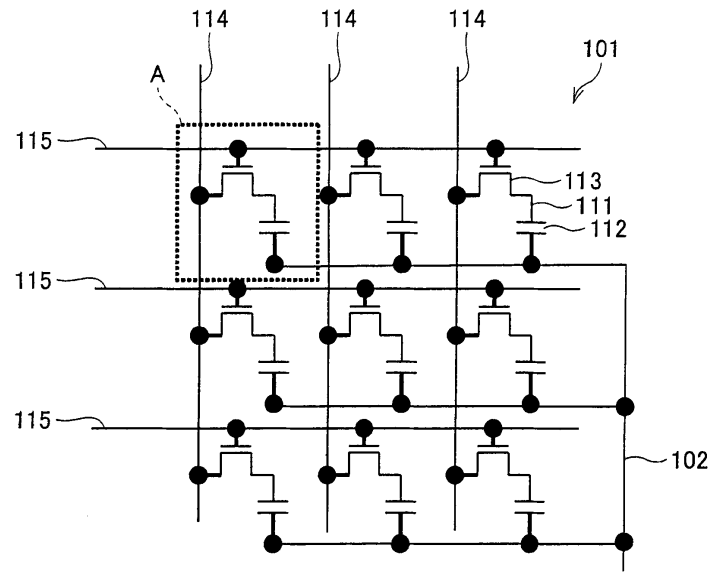


S형 플립-플롭에 리세트 신호를 직접 입력하고,  
리세트 기간 중에 내부 데이터를 "H"로 강제로 고정

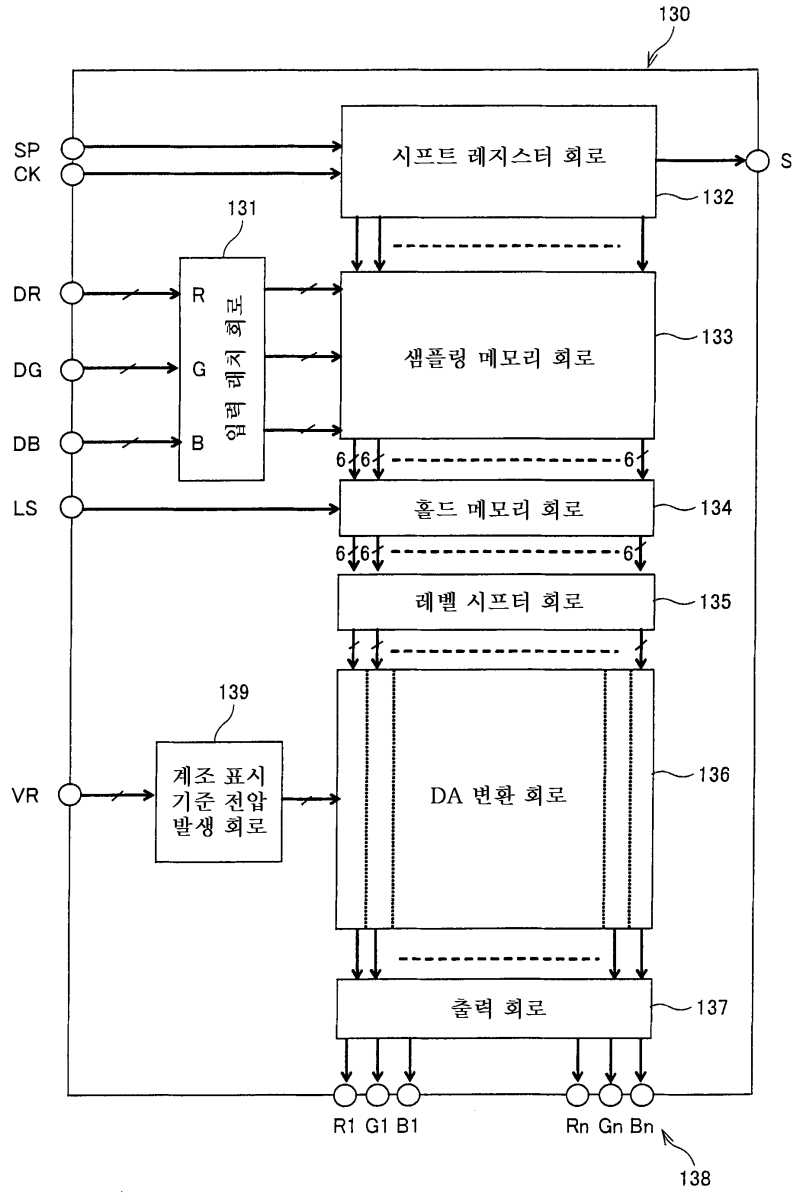
도면13



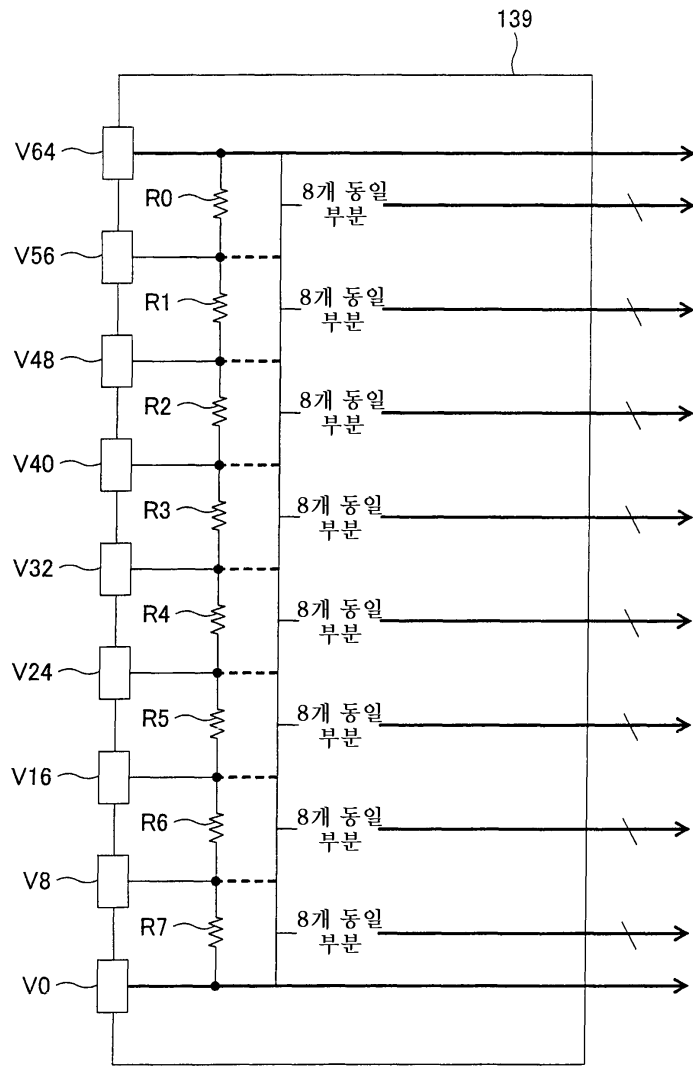
도면14



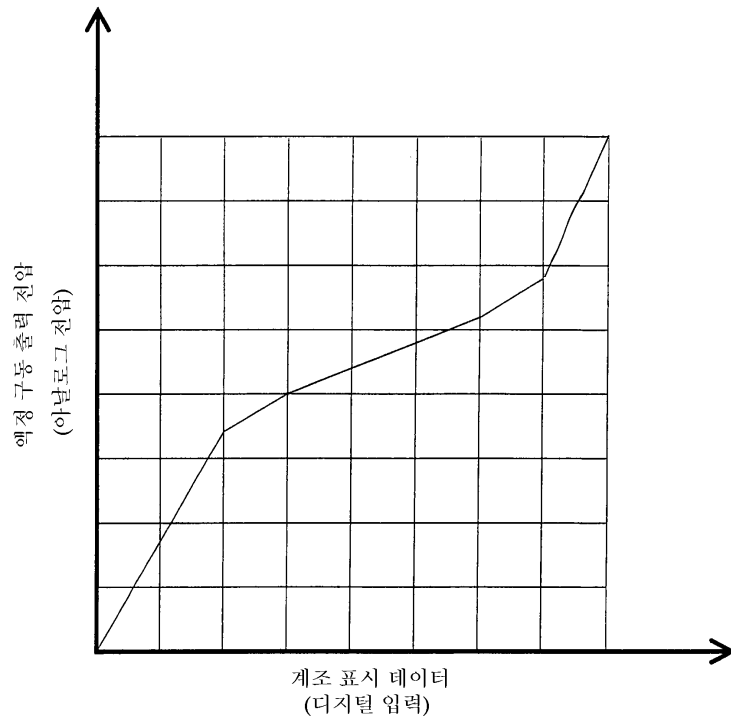
도면15



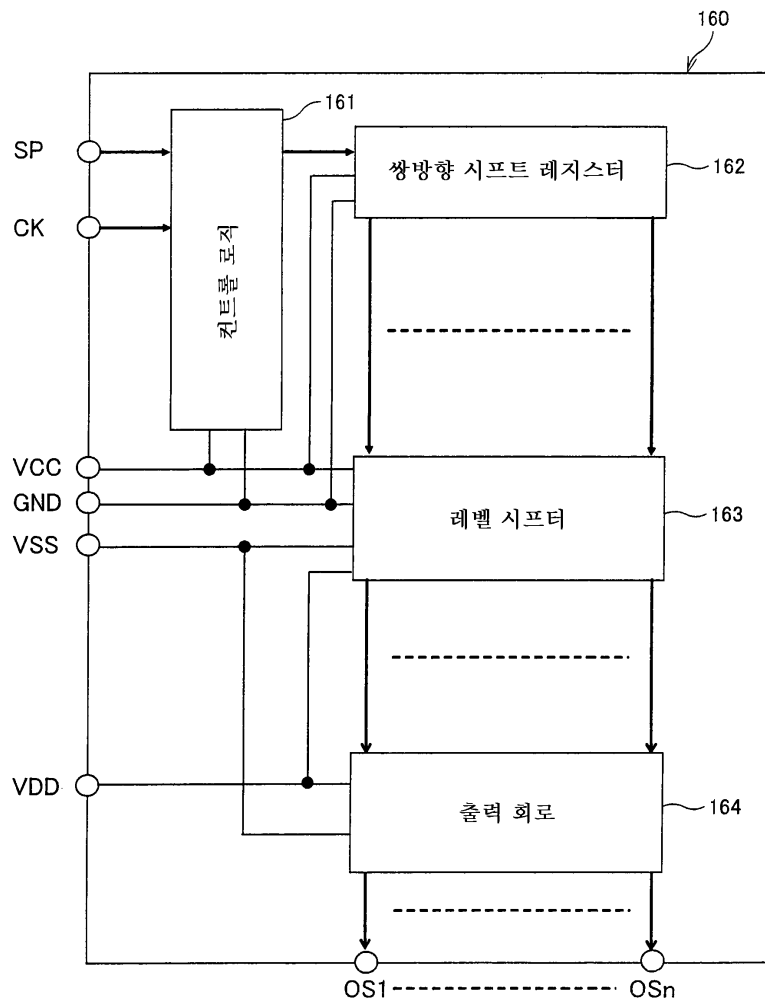
도면16



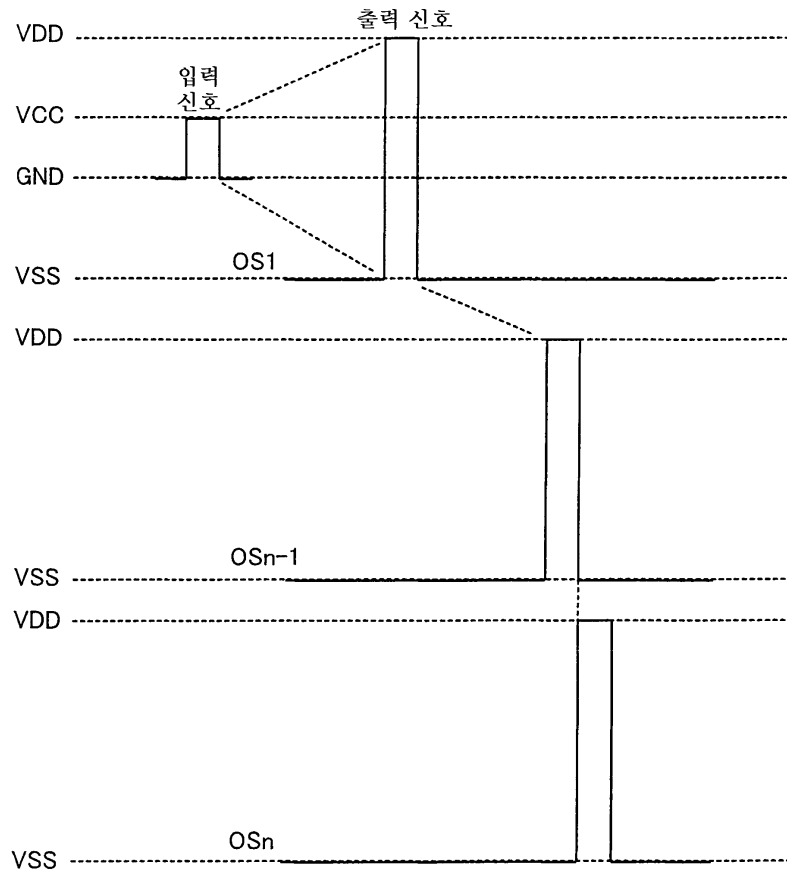
도면17



도면18



도면19



도면20

