

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/1345

(11) 공개번호 특2003-0055839
(43) 공개일자 2003년07월04일

(21) 출원번호 10-2001-0085950
(22) 출원일자 2001년12월27일

(71) 출원인 삼성전자주식회사
 경기도 수원시 팔달구 매탄3동 416번지

(72) 발명자 송근규
 대전광역시동구성남동508-51

 박홍식
 경기도용인시기흥읍구갈리384-2신명아파트1001호

 노남석
 경기도성남시분당구서현동308번지효자촌아파트607동703호

 김대옥
 경기도오산시오산동920-2주공아파트208동2004호

(74) 대리인 박영우

심사청구 : 없음

(54) 액정표시장치의 배선 형성방법

요약

액정표시장치의 배선 형성방법이 개시되어 있다. 제1 금속막 및 물리텅스텐(MoW)으로 이루어진 제2 금속막을 순차적으로 증착한다. 제1 금속막의 식각율에 비해 제2 금속막의 식각율이 높은 에천트를 이용하여 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 배선을 형성한다. 액정표시장치의 게이트 배선을 알루미늄 합금의 제1 금속막 및 물리텅스텐의 제2 금속막이 적층된 이중막 구조로 형성할 때, 게이트 배선의 테이퍼 각을 45° 이하로 만들어 그 위에 증착되는 층들의 단차 도포성을 향상시킬 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래 방법에 의한 액정표시장치의 단면도이다.

도 2는 본 발명에 의한 알루미늄 합금/물리텅스텐의 이중막 식각방법을 설명하기 위한 단면도이다.

도 3은 이온수 함량에 따른 알루미늄-네오디뮴막과 물리텅스텐막의 식각율 변화를 도시한 그래프이다.

도 4는 이온수 첨가량에 따른 알루미늄막의 식각율 변화를 도시한 그래프이다.

도 5a 내지 도 5d는 본 발명의 바람직한 실시예에 의한 액정표시장치의 제조방법을 설명하기 위한 단면도들이다.

<도면의 주요 부분에 대한 부호의 설명>

52 : 알루미늄 합금막 54 : 몰리브덴막

100 : 기판 102 : 제1 금속막

104 : 제2 금속막 105 : 게이트 전극

106 : 게이트 절연막 108 : 액티브 패턴

110 : 오믹 콘택 패턴 112 : 소오스 전극

114 : 드레인 전극 115 : 박막 트랜지스터

116 : 보호막 118 : 콘택홀

120 : 화소 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 제조방법에 관한 것으로, 보다 상세하게는 배선의 측벽 프로파일을 향상시킬 수 있는 액정표시장치의 배선 형성방법에 관한 것이다.

오늘날과 같은 정보화 사회에 있어서 전자 디스플레이 장치(electronic display device)의 역할은 갈수록 중요해지며, 각종 전자 디스플레이 장치가 다양한 산업 분야에 광범위하게 사용되고 있다.

일반적으로 전자 디스플레이 장치란 다양한 정보를 시각을 통해 인간에게 전달하는 장치를 말한다. 즉, 전자 디스플레이 장치란 각종 전가 기기로부터 출력되는 전기적 정보 신호를 인간의 시각으로 인식 가능한 광 정보 신호로 변환하는 전자 장치라고 정의할 수 있으며, 인간과 전자 기기를 연결하는 가교적 역할을 담당하는 장치로 정의될 수도 있다.

이러한 전자 디스플레이 장치에 있어서, 광 정보 신호가 발광 현상에 의해 표시되는 경우에는 발광형 표시(emissive display) 장치로 불리며, 반사, 산란, 간섭 현상 등에 의해 광 변조를 표시되는 경우에는 수광형 표시(non-emissive display) 장치로 일컬어진다. 능동형 표시 장치라고도 불리는 상기 발광형 표시 장치는 음극선관(cathode ray tube; CRT), 플라즈마 디스플레이 패널(plasma display panel; PDP), 발광 다이오드(light emitting diode; LED) 및 일렉트로 루미네스cent 디스플레이(electroluminescent display; ELD) 등을 들 수 있다. 또한, 수동형 표시 장치인 상기 수광형 표시 장치에는 액정표시장치(liquid crystal display; LCD), 전기화학 표시장치(electrochemical display; ECD) 및 전기 영동 표시장치(electrophoretic image display; EPID) 등이 해당된다.

텔레비전이나 컴퓨터용 모니터 등과 같은 화상표시장치에 사용되는 음극선관(CRT)은 표시 품질 및 경제성 등의 면에서 가장 높은 점유율을 차지하고 있으나, 무거운 중량, 큰 용적 및 높은 소비 전력 등과 같은 많은 단점을 가지고 있다.

그러나, 반도체 기술의 급속한 진보에 의해 각종 전자 장치의 고체화, 저 전압 및 저 전력화와 함께 전자 기기의 소형 및 경량화에 따라 새로운 환경에 적합한 전자 디스플레이 장치, 즉 얇고 가벼우면서도 낮은 구동 전압 및 낮은 소비 전력의 특징을 갖춘 평판 패널(flat panel)형 디스플레이 장치에 대한 요구가 급격히 증대하고 있다.

현재 개발된 여러 가지 평판 디스플레이 장치 중에서 액정표시장치는 다른 디스플레이 장치에 비해 얇고 가벼우며, 낮은 소비 전력 및 낮은 구동 전압을 갖추고 있을 뿐만 아니라, 음극선관에 가까운 화상 표시가 가능하기 때문에 다양한 전자 장치에 광범위하게 사용되고 있다.

액정표시장치는 백라이트와 같은 광원을 이용하여 화상을 표시하는 투과형 액정표시장치와 자연광을 이용한 반사형 액정표시장치, 그리고 실내나 외부 광원이 존재하지 않는 어두운 곳에서는 표시소자 자체의 내장 광원을 이용하여 디스플레이하는 투과 표시모드로 작동하고 실외의 고조도 환경에서는 외부의 입사광을 반사시켜 디스플레이하는 반사 표시모드로 작동하는 반사-투과형 액정표시장치로 구분될 수 있다.

액정표시장치 중에서도 현재 주로 사용되는 것은 두 장의 기판에 각각 전극이 형성되어 있고 각 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터(thin film transistor; TFT)를 구비하는 장치이며, 상기 박막 트랜지스터는 두 장의 기판 중 하나에 형성되는 것이 일반적이다. 화소부에 박막 트랜지스터를 이용하는 액정표시장치는 비정질형과 다결정형으로 구분된다.

도 1은 종래 방법에 의한 액정표시장치의 단면도들로서, 하부-게이트(bottom-gate) 구조의 비정질실리콘 박막 트랜지스터-액정표시장치를 도시한다.

도 1을 참조하면, 유리, 석영, 사파이어와 같은 절연 기판(10) 상에 단일 금속막이나 이중 금속막, 예컨대 알루미늄-네오디뮴(AlNd)막(12)과 몰리브덴스텐(MoW)막(14)이 적층되어 이루어진 게이트 배선이 형성된다. 상기 게이트 배선은 제1 방향으로 신장되는 게이트 라인(도시하지 않음)과 상기 게이트 라인으로부터 분기된 박막 트랜지스터의 게이트 전극(15)을 포함한다.

상기 게이트 배선 및 기판(10) 상에는 무기물, 예컨대 실리콘 질화물로 이루어진 게이트 절연막(16)이 형성된다. 상기 게이트 전극(12) 위의 게이트 절연막(16) 상에는 비정질실리콘으로 이루어진 액티브 패턴(18) 및 n^+ 로 도핑된 비정질실리콘으로 이루어진 오믹 콘택 패턴(20)이 순차적으로 적층된다.

또한, 상기 오믹 콘택 패턴(20) 및 게이트 절연막(16) 상에는 크롬(Cr)이나 알루미늄(Al) 등의 금속막으로 이루어진 데이터 배선이 형성된다. 상기 데이터 배선은 상기 게이트 라인과 교차하는 제2 방향으로 신장되어 상기 게이트 라인과 함께 화소부를 구획하는 데이터 라인(도시하지 않음) 및 상기 데이터 라인으로부터 분기된 소오스 전극(22)과 드레인 전극(24)을 포함한다. 따라서, 상기 기판(10)의 표시 영역 상에 게이트 전극(12), 게이트 절연막(16), 액티브 패턴(18), 오믹 콘택 패턴(20), 소오스 전극(22) 및 드레인 전극(24)을 포함한 박막 트랜지스터가 형성된다.

상기 데이터 배선 및 게이트 절연막(16) 상에는 실리콘 질화물과 같은 무기물이나 감광성 아크릴계 수지와 같은 유기물로 이루어진 보호막(26)이 형성된다. 상기 보호막(26)을 관통하여 드레인 전극(24)을 노출하는 콘택홀(28)이 형성된다.

상기 보호막(26) 및 콘택홀(28) 상에는 상기 콘택홀(28)을 통해 드레인 전극(24)과 접속되는 화소 전극(30)이 형성된다. 반사형 액정표시장치의 경우, 상기 화소 전극(30)은 알루미늄, 은 또는 알루미늄-네오디뮴과 같이 높은 반사율을 갖는 반사막으로 형성된다. 투과형 액정표시장치의 경우, 상기 화소 전극은 인듐-주석-산화물(indium-tin-oxide; ITO) 또는 인듐-아연-산화물(indium-zinc-oxide; IZO)과 같은 투명 도전막으로 형성된다. 반투과형 액정표시장치의 경우, 상기 화소 전극은 투명 도전막과 반사막이 적층된 구조로 형성된다.

액정표시장치가 고정세 및 대형화됨에 따라 신호 지연을 방지하기 위하여 저항이 낮은 물질로 배선을 형성하고 있는데, 알루미늄-네오디뮴과 같은 알루미늄 합금(Al alloy), 은(Ag), 은 합금(Ag alloy), 몰리브덴(Mo) 및 몰리브덴스텐(MoW)과 같은 몰리브덴 합금(Mo alloy) 등의 단일막이나 이들의 조합으로 이루어진 이중막으로 배선을 형성하는 것이 최근의 추세이다.

특히, 몰리브덴스텐 및 알루미늄-네오디뮴의 이중막으로 이루어진 배선은 인산 63%, 질산 5%, 초산 10%, 무기 안정제 3% 및 이온수(DI water) 19%의 조성비를 갖는 몰리브덴스텐 에천트를 사용하여 식각하는데, 상기 에천트의 특성으로 인해 배선의 측벽 프로파일이 약 70° 이상의 테이퍼 각(taper angle)을 갖게 된다.

따라서, 몰리브덴스텐/알루미늄-네오디뮴의 이중막을 게이트 배선에 적용하고 인산 63%, 질산 5%, 초산 10%, 무기 안정제 3% 및 이온수 19%의 조성비를 갖는 몰리브덴스텐 에천트를 사용하여 상기 게이트 배선을 식각할 경우, 도 1에 도시한 바와 같이 게이트 전극(15)이 70° 이상의 테이퍼 각을 가짐으로써 그 위에 형성되는 층, 예컨대 실리콘 질화물로 이루어진 게이트 절연막(16)의 단차 도포성(step coverage)이 불량해진다. 이에 따라, 박막 트랜지스터의 형성이 제대로 이루어지지 못할 뿐만 아니라, 게이트 절연막(16)의 두께가 국부적으로 얇아지는 부분(도 1의 A 부분)에서 절연 파괴가 일어나는 등 신뢰성 문제가 발생하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술한 종래 방법의 문제점을 해결하기 위한 것으로, 본 발명의 일 목적은 몰리텅스텐막을 포함한 이중막으로 이루어진 배선의 측벽 프로파일을 향상시킬 수 있는 배선 형성방법을 제공하는데 있다.

본 발명의 다른 목적은 몰리텅스텐막을 포함한 이중막으로 이루어진 게이트 배선의 측벽 프로파일을 향상시킬 수 있는 액정표시장치의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상술한 본 발명의 일 목적을 달성하기 위하여 본 발명은, 제1 금속막 및 몰리텅스텐(MoW)으로 이루어진 제2 금속막을 순차적으로 증착하는 단계; 상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각(taper angle)을 갖는 배선을 형성하는 단계를 구비하는 것을 특징으로 하는 배선 형성방법을 제공한다.

상술한 본 발명의 다른 목적을 달성하기 위하여 본 발명은, 기판 상에 제1 금속막 및 몰리텅스텐으로 이루어진 제2 금속막을 순차적으로 증착하는 단계; 상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 게이트 전극을 형성하는 단계; 상기 게이트 전극 및 기판 상에 게이트 절연막을 형성하는 단계; 상기 게이트 전극 위의 상기 게이트 절연막 상에 액티브 패턴 및 오믹 콘택 패턴을 형성하는 단계; 상기 오믹 콘택층 패턴 및 게이트 절연막 상에 상기 오믹 콘택 패턴 위에서 분리되는 제1 전극 및 제2 전극을 형성하는 단계; 상기 제1 및 제2 전극과 게이트 절연막 상에 보호막을 형성하는 단계; 상기 보호막을 식각하여 상기 제2 전극을 노출하는 콘택홀을 형성하는 단계; 상기 보호막 및 콘택홀 상에 상기 콘택홀을 통해 제2 전극과 접속되는 화소 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 액정표시장치의 제조방법을 제공한다.

또한, 본 발명의 상술한 다른 목적은 기판 상에 제1 금속막 및 몰리텅스텐으로 이루어진 제2 금속막을 순차적으로 증착하는 단계; 상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 게이트 전극을 형성하는 단계; 상기 게이트 전극 및 기판 상에 게이트 절연막을 형성하는 단계; 하나의 마스크를 이용하여 상기 게이트 전극 위의 상기 게이트 절연막 상에 액티브 패턴, 오믹 콘택층 패턴 및 상기 오믹 콘택층 패턴 위에서 서로 분리된 제1 전극과 제2 전극을 형성하는 단계; 상기 결과물의 전면에 보호막을 형성하는 단계; 상기 보호막을 식각하여 상기 제2 전극을 노출하는 콘택홀을 형성하는 단계; 상기 보호막 및 콘택홀 상에 상기 콘택홀을 통해 제2 전극과 접속되는 화소 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 액정표시장치의 제조방법에 의해 달성될 수 있다.

본 발명에 의하면, 알루미늄 합금의 제1 금속막과 몰리텅스텐으로 이루어진 제2 금속막의 이중막을 상기 제1 금속막의 식각율에 비해 제2 금속막의 식각율이 높은 에천트를 이용하여 동시에 식각함으로써 그 측벽이 45° 이하의 테이퍼 각을 갖는 배선을 형성한다. 따라서, 액정표시장치의 게이트 배선을 알루미늄 합금으로 이루어진 제1 금속막과 몰리텅스텐으로 이루어진 제2 금속막의 이중막 구조로 형성할 때 상기 게이트 배선의 테이퍼 각을 45° 이하로 만들어 그 위에 증착되는 층들의 단차 도포성을 향상시킬 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하고자 한다.

도 2는 본 발명에 의한 알루미늄 합금/몰리텅스텐의 이중막 식각방법을 설명하기 위한 단면도이다.

도 2를 참조하면, 알루미늄 합금, 바람직하게는 알루미늄-네오디뮴막(52) 및 몰리텅스텐막(54)을 순차적으로 증착한다. 이때, 몰리텅스텐막(54) 내의 텅스텐(W) 함량은 5 ~ 20wt% 정도인 것이 바람직하다.

이어서, 알루미늄-네오디뮴막(52)의 식각율에 비해 몰리텅스텐막(54)의 식각율이 높은 에천트, 바람직하게는 50 ~ 63%의 인산, 4 ~ 5%의 질산, 8 ~ 10%의 초산, 3%의 무기 안정제 및 19 ~ 35%의 이온수로 이루어진 에천트를 이용하여 상기 몰리텅스텐막(54) 및 알루미늄-네오디뮴막(52)을 동시에 식각한다. 더욱 바람직하게는, 인산 57%, 질산 4%, 초산 9%, 무기 안정제 3% 및 이온수 27%의 조성비를 갖는 에천트를 이용하여 상기 식각 공정을 진행한다. 그러면, 그 측벽이 45° 이하의 테이퍼 각을 갖는 배선이 형성된다.

본 발명에 의한 에천트는 기존에 사용되고 있는 몰리텅스텐 에천트의 조성비에서 이온수를 증가시키고 인산을 감소시킨 것으로, 알루미늄-네오디뮴막(52)의 식각율에 비해 몰리텅스텐막(54)의 식각율을 증가시키는 특성을 갖는다. 따라서, 종래의 에천트를 이용하면 70° 이상의 테이퍼 각을 갖는 측벽(a)이 형성되는 반면, 본 발명의 에천트를 이용하면 몰리텅스텐막(54)이 알루미늄-네오디뮴막(52)에 비해 빠르게 식각되어 약 30° 이하의 테이퍼 각을 갖는 측벽(b)이 형성된다.

b)이 형성된다.

도 3은 이온수 함량에 따른 알루미늄-네오디뮴막과 몰리텅스텐막의 식각량 변화를 도시한 그래프이다. 여기서, 하부 축은 이온수의 함량(부피 %의 단위)을 나타내고, 왼쪽 축은 알루미늄-네오디뮴막의 식각율(단위: Å/sec)을 나타내고 오른쪽 축은 몰리텅스텐막의 식각율을 나타낸다. 기호 ○, △, × 및 ●는 몰리텅스텐막의 식각율을 나타낸 것으로, 기호 ○는 몰리텅스텐막의 텅스텐 함량이 10%이고 에천트의 질산(HNO₃) 조성비가 14%인 조건을 나타내고, 기호 △는 몰리텅스텐막의 텅스텐 함량이 10%이고 에천트의 질산 조성비가 12%인 조건을 나타내며, 기호 ×는 몰리텅스텐막의 텅스텐 함량이 15%이고 에천트의 질산 조성비가 12%인 조건을 나타내고, 기호 ●는 몰리텅스텐막의 텅스텐 함량이 20%이고 에천트의 질산 조성비가 12%인 조건을 나타낸다. 기호 ◆ 및 ■는 알루미늄-네오디뮴막의 식각율을 나타낸 것으로, 기호 ◆는 에천트의 질산 조성비가 12%인 조건을 나타내고, 기호 ■는 에천트의 질산 조성비가 14%인 조건을 나타낸다.

도 3에 도시한 바와 같이, 인산, 질산, 초산, 무기 안정제 및 이온수로 이루어진 에천트의 이온수 함량을 증가시키고 주 케미컬, 에천대 질산 함량을 감소시킬 경우, 알루미늄-네오디뮴막의 식각율은 감소하는 반면 몰리텅스텐막의 식각율은 증가한다. 이때, 몰리텅스텐막의 텅스텐 함량이 줄어들수록 몰리텅스텐막의 식각율이 증가된다.

도 4는 이온수 첨가량에 따른 알루미늄막의 식각율 변화를 도시한 그래프이다.

도 4를 참조하면, 기존에 사용하고 있는 인산, 질산, 초산, 무기 안정제 및 이온수로 이루어진 에천트에 이온수를 2ℓ, 4ℓ 및 6ℓ를 추가하여 알루미늄막의 식각율 변화를 측정하였다. 이때, 에천트의 온도 의존성을 배제하기 위하여 온도는 40°C로 고정하였다. 그 결과, 에천트에서 이온수의 함량이 증가할수록 알루미늄막의 식각율이 감소함을 알 수 있다.

다음의 [표]는 알루미늄-네오디뮴막과 몰리텅스텐막이 적층된 이중막 구조의 배선을 기존의 에천트와 도 4에서 실험한 에천트로 식각하여 배선의 임계치수(critical dimension; CD)를 측정한 후 편차(skew)를 비교한 것이다.

구체적으로, 기판 상에 알루미늄-네오디뮴막과 몰리텅스텐막이 적층된 이중막 상에 감광막을 도포하고 이를 노광 및 현상하여 감광막 패턴을 형성한 후, 기판 상의 네 지점에서 감광막 패턴의 CD를 측정한 후 그 평균값을 구하여 ADI CD(After Development Inspection CD)로 표시하였다.

이어서, 상기 감광막 패턴을 식각 마스크로 이용하여 상기 알루미늄-네오디뮴막과 몰리텅스텐막이 적층된 이중막을 기존의 에천트와 도 4의 에천트로 각각 식각하여 배선을 형성하고 상기 감광막 패턴을 제거한 후, 기판 상의 상기 네 지점에서 배선의 CD를 측정한 후 그 평균값을 구하여 ACI CD(After Cleaning Inspection CD)로 표시하였다. 그런 다음, ADI CD와 ACI CD 간의 편차를 구하였다.

	ADI CD(μm)	ACI CD(μm)	편차
기존 에천트	10.094	9.186	0.908
이온수 2ℓ 추가	10.198	9.046	1.137
이온수 4ℓ 추가	10.293	9.026	1.267
이온수 6ℓ 추가	10.294	8.952	1.342

상기 표로부터 알 수 있듯이, 기존 에천트에 이온수만 첨가하여도 알루미늄-네오디뮴막과 몰리텅스텐막이 적층된 이중막의 식각율이 증가하고 ADI CD와 ACI CD 간의 편차가 증가한다.

즉, 알루미늄-네오디뮴막의 단일막에 대해 이온수의 첨가에 라 식각율은 감소하고 ADI CD와 ACI CD 간의 편차가 증가하기 때문에, 알루미늄-네오디뮴막과 몰리텅스텐막이 적층된 이중막의 배선에서는 이온수의 첨가에 따라 알루미늄-네오디뮴막의 식각율은 감소하는 반면 몰리텅스텐막의 식각율은 증가하여 상기 이중막 배선의 테이퍼 각이 45° 이하가 된다. 상기 이중막의 식각이 직선으로 진행된다고 가정하였을 때, 이온수의 첨가에 따른 편차 값의 차이는 0.075μm/ℓ가 된다.

도 5a 내지 도 5d는 본 발명의 바람직한 실시예에 의한 액정표시장치의 제조방법을 설명하기 위한 단면도들로서, 하부-게이트 구조의 박막 트랜지스터-액정표시장치를 도시한다.

도 5a를 참조하면, 유리, 석영 또는 세라믹과 같은 절연 물질로 이루어진 기판(100) 상에 알루미늄-합금, 예컨대 알루미늄-네오디뮴으로 이루어진 제1 금속막(102)을 약 2500 Å의 두께로 증착한 후, 그 위에 몰리브덴으로 이루어진 제2 금속막(104)을 약 500 Å의 두께로 증착한다. 이때, 제2 금속막(104) 내의 텅스텐(W) 함량은 5 ~ 20wt% 정도인 것이 바람직하다.

도 5b를 참조하면, 상기 제2 금속막(104) 상에 감광막(도시하지 않음)을 도포한 후, 이를 노광 및 현상하여 감광막 패턴을 형성한다. 이어서, 상기 감광막 패턴을 식각 마스크로 이용하여 50 ~ 63%의 인산, 4 ~ 5%의 질산, 8 ~ 10%의 초산, 3%의 무기 안정제 및 19 ~ 35%의 이온수로 이루어진 에천트, 바람직하게는 인산 57%, 질산 4%, 초산 9%, 무기 안정제 3% 및 이온수 27%의 조성비를 갖는 에천트로 제2 금속막(104) 및 제1 금속막(102)을 동시에 습식 식각한다. 이어서, 에싱 및 스트립 공정으로 상기 감광막 패턴을 제거한다.

그러면, 그 측벽(b)이 45° 이하의 테이퍼 각을 갖는 게이트 배선이 형성된다. 상기 게이트 배선은 제1 방향으로 신장되는 게이트 라인과, 상기 게이트 라인으로부터 분기된 박막 트랜지스터의 게이트 전극(105)을 포함한다.

도 5c를 참조하면, 상기 게이트 배선이 형성된 기판(100)의 전면에 실리콘 질화물을 플라즈마 화학기상증착(plasma-enhanced chemical vapor deposition; PECVD) 방법에 의해 약 4500 Å의 두께로 증착하여 게이트 절연막(106)을 형성한다.

상기 게이트 절연막(106) 상에 액티브층으로서, 예컨대 비정질실리콘막을 PECVD 방법에 의해 약 2000 Å의 두께로 증착하고, 그 위에 오믹 콘택층으로서, 예컨대 n + 도핑된 비정질실리콘막을 PECVD 방법에 의해 약 500 Å의 두께로 증착한다. 이때, 상기 액티브층 및 오믹 콘택층은 PECVD 설비의 동일 챔버 내에서 인-시튜(in-situ)로 증착한다. 이어서, 사진식각 공정으로 상기 막들을 패터닝하여 게이트 전극(102) 윗부분의 게이트 절연막(106) 상에 비정질실리콘막으로 이루어진 액티브 패턴(108) 및 n + 도핑된 비정질실리콘막으로 이루어진 오믹 콘택 패턴(110)을 형성한다.

상기 오믹 콘택 패턴(110) 및 게이트 절연막(106) 상에 크롬(Cr), 크롬-알루미늄(Cr-Al) 또는 크롬-알루미늄-크롬(Cr-Al-Cr)과 같은 금속막을 약 1500 ~ 4000 Å의 두께로 증착한 후, 사진식각 공정으로 상기 금속막을 패터닝하여 게이트 라인에 직교하는 데이터 라인(도시하지 않음)과, 상기 데이터 라인으로부터 분기되는 제1 전극(예컨대, 소오스 전극)(112) 및 제2 전극(예컨대, 드레인 전극)(114)을 포함하는 데이터 배선을 형성한다. 계속해서, 상기 소오스 전극(112)과 드레인 전극(114) 사이의 노출된 오믹 콘택 패턴(110)을 반응성 이온 식각(reactive ion etching; RIE) 방법에 의해 제거해낸다. 그러면, 게이트 전극(105), 게이트 절연막(106), 액티브 패턴(108), 오믹 콘택 패턴(110), 소오스 전극(112) 및 드레인 전극(114)으로 구성된 박막 트랜지스터(115)가 형성된다. 이때, 상기 게이트 라인과 데이터 라인 사이에는 게이트 절연막(106)이 개재되어 게이트 라인이 데이터 라인과 접촉되는 것을 방지한다.

본 실시예에서는 액티브 패턴(108), 오믹 콘택 패턴(110) 및 데이터 배선을 2매의 마스크를 이용하여 형성한다. 그러나, 본 출원인은 하나의 마스크를 이용하여 액티브 패턴(108), 오믹 콘택 패턴(110) 및 데이터 배선을 형성함으로써, 하부-게이트 구조의 박막 트랜지스터-액정표시장치를 제조하는데 사용되는 마스크의 수를 줄일 수 있는 방법을 발명하여 대한민국 특허청에 출원번호 제 1998-049710호로 출원한 바 있다. 이 방법을 상세히 설명하면 다음과 같다.

먼저, 게이트 절연막(106) 상에 액티브층, 오믹 콘택층 및 금속막을 순차적으로 증착한다. 상기 금속막 상에 감광막을 도포하고 이를 노광 및 현상하여 박막 트랜지스터의 채널부 위에 위치하며 제1 두께를 갖는 제1 부분, 데이터 배선부 위에 위치하며 상기 제1 두께보다 두꺼운 두께를 갖는 제2 부분 및 감광막이 완전히 제거된 제3 부분을 포함하는 감광막 패턴(도시하지 않음)을 형성한다. 그런 다음, 상기 제3 부분 아래의 금속막, 오믹 콘택층 및 액티브층, 상기 제1 부분 아래의 금속막, 그리고 상기 제2 부분의 일부 두께를 식각하여 상기 금속막으로 이루어진 데이터 배선, n + 도핑된 비정질실리콘막으로 이루어진 오믹 콘택 패턴(110) 및 비정질실리콘막으로 이루어진 액티브 패턴(108)을 동시에 형성한다. 이어서, 남아있는 감광막 패턴을 제거하면, 하나의 마스크를 이용하여 액티브 패턴(108), 오믹 콘택 패턴(110) 및 데이터 배선이 동시에 형성된다.

도 5d를 참조하면, 상기 박막 트랜지스터(115)가 형성된 기판(100)의 전면에 실리콘 질화물과 같은 무기물이나 감광성 아크릴계 수지와 같은 유기물로 이루어진 보호막(116)을 형성한다. 유기 보호막의 경우, 낮은 유전율로 인해 그 하부의 데이터 배선과의 사이에 기생 캐패시턴스의 생성을 억제할 수 있어 화소 전극을 게이트 라인 및 데이터 라인과 중첩되도록 형성함으로써 높은 개구율의 박막 트랜지스터-액정표시장치를 구현할 수 있다. 특히, 반사형 및 반투과형 액정표시장치의 경우, 트랜지스터 및 패드의 신뢰성을 확보하고 COG 본딩시 집적회로 부위의 접착력을 향상시키기 위하여 무기물로 제1 보호막을 형성한 후, 패드 영역을 제외한 기판 전면에 유기물로 이루어진 제2 보호막을 형성하고 상기 제2 보호막의 표면에 반사율을 높이기 위한 엠보싱 처리를 실시하는 것이 일반적인 추세이다.

이어서, 사진식각 공정 또는 노광/현상 공정으로 상기 보호막(116)을 식각하여 드레인 전극(114)을 노출하는 콘택홀(118)을 형성한다. 상기 보호막(116)이 유기물로 형성되었을 경우, 두 개의 마스크를 이용한 두 번의 노광 공정과 한

번의 현상 공정으로 상기 콘택홀(118)과 보호막 표면의 요철부들을 동시에 형성한다.

상기 콘택홀(118) 및 보호막(116) 상에 ITO나 IZO와 같은 투명 도전막 또는 알루미늄 합금이나 은과 같은 반사막을 증착하고 이를 사진식각 공정으로 패터닝함으로써, 상기 콘택홀(118)을 통해 박막 트랜지스터의 드레인 전극(114)과 접속되는 화소 전극(120)을 형성한다.

박막 트랜지스터(115)의 게이트 전극(105)은 게이트 라인에 연결되고, 상기 소오스 전극(112)은 데이터 라인에 연결되며, 상기 드레인 전극(114)은 화소 전극(120)에 연결된다. 따라서, 게이트 라인을 통해 주사 전압이 게이트 전극(105)에 인가되면, 데이터 라인에 흐르는 신호 전압이 소오스 전극(112)에서 드레인 전극(114)으로 액티브 패턴(108)을 통해 인가된다. 신호 전압이 드레인 전극(114)으로 인가되면, 상기 드레인 전극(114)과 연결된 화소 전극(120)과 상부 기판(즉, 컬러필터 기판)의 투명 공통 전극(도시하지 않음) 사이에 전압 차가 발생하게 된다. 그러면, 화소 전극(120)과 투명 공통 전극 사이에 주입된 액정층(도시하지 않음)의 분자 배열이 변화되고, 이로 인해 액정층의 광 투과율이 변하게 되어 박막 트랜지스터(115)는 액정 셀의 화소를 동작시키는 스위칭 소자로서의 역할을 수행한다.

발명의 효과

상술한 바와 같이 본 발명에 의하면, 알루미늄 합금의 제1 금속막과 몰리브덴으로 이루어진 제2 금속막의 이중막을 상기 제1 금속막의 식각율에 비해 제2 금속막의 식각율이 높은 에천트를 이용하여 동시에 식각함으로써 그 측벽이 45° 이하의 테이퍼 각을 갖는 배선을 형성한다. 따라서, 액정표시장치의 게이트 배선을 알루미늄 합금의 제1 금속막 및 몰리브덴의 제2 금속막이 적층된 이중막 구조로 형성할 때, 상기 게이트 배선의 테이퍼 각을 45° 이하로 만들어 그 위에 증착되는 층들의 단차 도포성을 향상시킬 수 있다.

상술한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만 해당 기술분야의 숙련된 당업자라면 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

제1 금속막 및 몰리브덴(MoW)으로 이루어진 제2 금속막을 순차적으로 증착하는 단계; 및

상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 배선을 형성하는 단계를 구비하는 것을 특징으로 하는 배선 형성방법.

청구항 2.

제1항에 있어서, 상기 에천트는 50 ~ 63%의 인산, 4 ~ 5%의 질산, 8 ~ 10%의 초산, 3%의 무기 안정제 및 19 ~ 35%의 이온수로 이루어진 것을 특징으로 하는 배선 형성방법.

청구항 3.

제1항에 있어서, 상기 제1 금속막은 알루미늄 합금으로 형성하는 것을 특징으로 하는 배선 형성방법.

청구항 4.

제1항에 있어서, 상기 제2 금속막 내의 텅스텐(W) 함량이 5 ~ 20wt% 정도인 것을 특징으로 하는 배선 형성방법.

청구항 5.

기판 상에 제1 금속막 및 몰리브덴으로 이루어진 제2 금속막을 순차적으로 증착하는 단계;

상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 게이트 전극을 형성하는 단계;

상기 게이트 전극 및 기판 상에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 위의 상기 게이트 절연막 상에 액티브 패턴 및 오믹 콘택 패턴을 형성하는 단계;

상기 오믹 콘택층 패턴 및 게이트 절연막 상에 상기 오믹 콘택 패턴 위에서 분리되는 제1 전극 및 제2 전극을 형성하는 단계;

상기 제1 및 제2 전극과 게이트 절연막 상에 보호막을 형성하는 단계;

상기 보호막을 식각하여 상기 제2 전극을 노출하는 콘택홀을 형성하는 단계; 및

상기 보호막 및 콘택홀 상에 상기 콘택홀을 통해 제2 전극과 접속되는 화소 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6.

제5항에 있어서, 상기 에천트는 50 ~ 63%의 인산, 4 ~ 5%의 질산, 8 ~ 10%의 초산, 3%의 무기 안정제 및 19 ~ 35%의 이온수로 이루어진 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 7.

제5항에 있어서, 상기 제1 금속막은 알루미늄 합금으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8.

제5항에 있어서, 상기 제2 금속막 내의 텅스텐(W) 함량이 5 ~ 20wt% 정도인 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9.

기판 상에 제1 금속막 및 물리텅스텐으로 이루어진 제2 금속막을 순차적으로 증착하는 단계;

상기 제1 금속막의 식각율에 비해 상기 제2 금속막의 식각율이 높은 에천트를 이용하여 상기 제2 금속막 및 제1 금속막을 동시에 식각함으로써 측벽이 45° 이하의 테이퍼 각을 갖는 게이트 전극을 형성하는 단계;

상기 게이트 전극 및 기판 상에 게이트 절연막을 형성하는 단계;

하나의 마스크를 이용하여 상기 게이트 전극 위의 상기 게이트 절연막 상에 액티브 패턴, 오믹 콘택층 패턴 및 상기 오믹 콘택층 패턴 위에서 서로 분리된 제1 전극과 제2 전극을 형성하는 단계;

상기 결과물의 전면에 보호막을 형성하는 단계;

상기 보호막을 식각하여 상기 제2 전극을 노출하는 콘택홀을 형성하는 단계; 및

상기 보호막 및 콘택홀 상에 상기 콘택홀을 통해 제2 전극과 접속되는 화소 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 10.

제9항에 있어서, 상기 에천트는 50 ~ 63%의 인산, 4 ~ 5%의 질산, 8 ~ 10%의 초산, 3%의 무기 안정제 및 19 ~ 35%의 이온수로 이루어진 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 11.

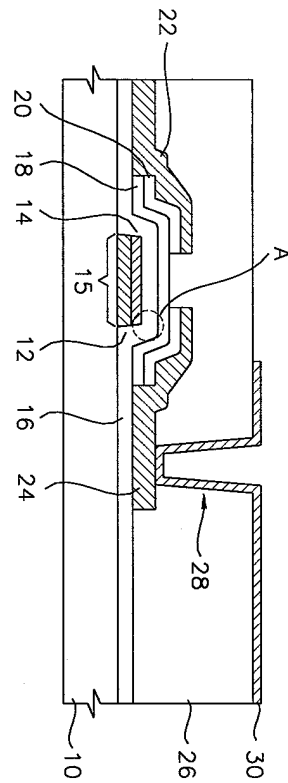
제9항에 있어서, 상기 제1 금속막은 알루미늄 합금으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 12.

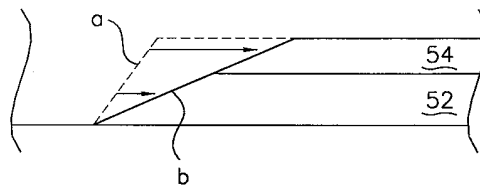
제9항에 있어서, 상기 제2 금속막 내의 텅스텐(W) 함량이 5 ~ 20wt%인 것을 특징으로 하는 액정표시장치의 제조방법.

도면

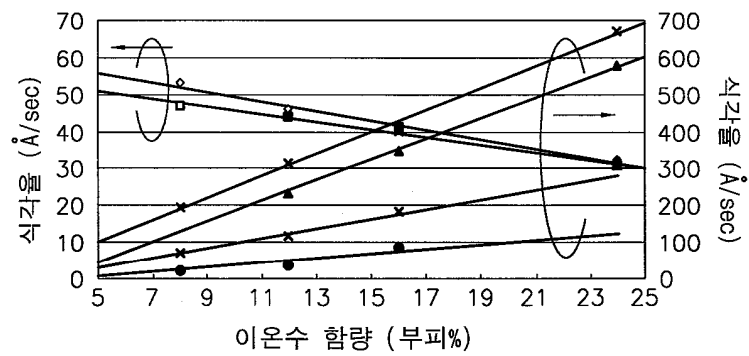
도면1



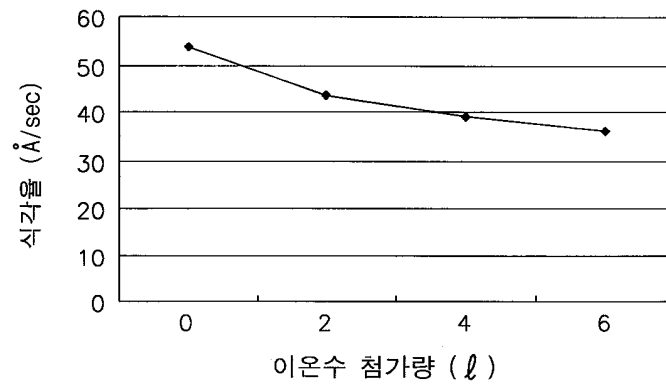
도면2



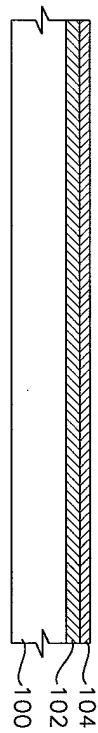
도면3



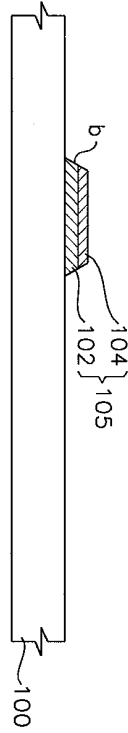
도면4



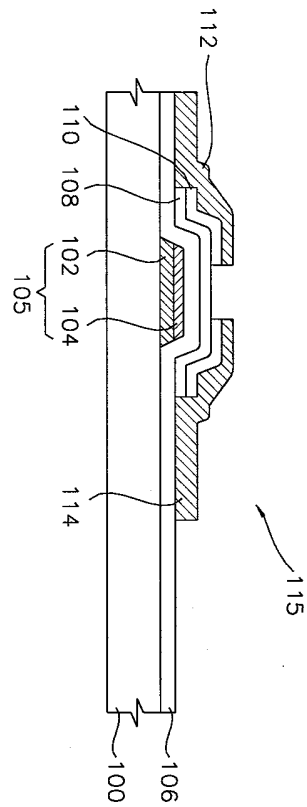
도면5a



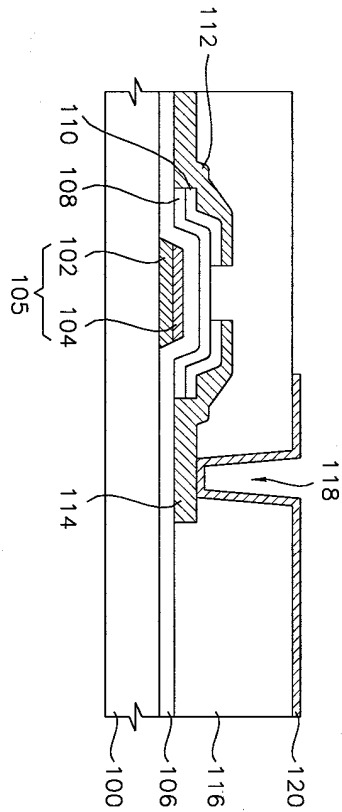
도면5b



도면5c



도면5d



专利名称(译)	液晶显示装置的配线形成方法		
公开(公告)号	KR1020030055839A	公开(公告)日	2003-07-04
申请号	KR1020010085950	申请日	2001-12-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SONG KEUNKYU 송근규 PARK HONGSICK 박홍식 ROH NAMSEOK 노남석 KIM DAEOK 김대옥		
发明人	송근규 박홍식 노남석 김대옥		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/1345 G02F1/1343 G02F1/133345 G02B1/14 G02F2201/123		
代理人(译)	英西湖公园		
其他公开文献	KR100783594B1		
外部链接	Espacenet		

摘要(译)

公开了一种形成液晶显示装置的布线的方法。依次沉积由钼钨 (MoW) 制成的第一金属膜和第二金属膜。通过使用具有比第一金属膜的蚀刻速率更高的第二金属膜的蚀刻速率的蚀刻剂来同时蚀刻第二金属膜和第一金属膜，从而形成具有45度或更小的侧壁的锥角的布线。当液晶显示装置的栅极布线形成双层膜结构，其中层叠铝合金的第一金属膜和钼钨的第二金属膜时，栅极布线的锥角为45度或更小，可以改善涂层性能。 2

