

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/133

(11) 공개번호 특2001-0029651
(43) 공개일자 2001년04월06일

(21) 출원번호	10-2000-0020307
(22) 출원일자	2000년04월18일
(30) 우선권주장	11-279685 1999년09월30일 일본(JP) 11-362976 1999년12월21일 일본(JP)
(71) 출원인	샤프 가부시카가이샤 마찌다 가쓰히코
(72) 발명자	일본 오사까후 오사까시 아베노구 나가이쎄쵸 22방 22고 오리사카유키히사 일본국나라635-0057야마토타카다시난요쵸14-26-에이202 오가와요시노리 일본국나라635-0055야마토타카다시수네1쵸메7-8
(74) 대리인	백덕열

심사청구 : 있음

(54) 표시용 구동장치 및 이를 사용한 액정모듈

요약

본 발명의 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하고, 복수의 소스드라이버가 종속 접속되어 이루어지는 소스드라이버군과, 외부로부터 공급되는 스타트 펄스신호를 각 소스드라이버에 공급하기 위한 2계통으로 분기된 1본의 공급라인으로서의 스타트 펄스신호를 포함하고, 상기 2계통으로 분기된 1본의 공급라인은, 상기 소스드라이버군에 있어서의 양단의 소스드라이버의 스타트 펄스신호의 입력단자에 각각 접속되고, 상기 소스드라이버군 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 함으로써, 1본의 공급라인으로, 스타트 펄스신호의 전파방향을 절환할 수 있다.

대표도

도3

명세서

도면의 간단한 설명

도1은 본 발명의 1 실시예를 도시한 것으로, 복수의 소스드라이버를 사용한 액정모듈의 구성을 도시한 평면도이다.

도2는 도1의 액정모듈에서의 각 소스드라이버의 SPD 입출력버퍼의 구성을 도시한 회로도이다.

도3a는 도1의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도3b는 도1의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도4a는 본 발명의 다른 실시예를 도시한 것으로, 1개의 소스드라이버를 사용한 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도4b는 본 발명의 다른 실시예를 도시한 것으로, 1개의 소스드라이버를 사용한 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도5는 본 발명의 다른 실시예를 도시한 것으로, 복수의 소스드라이버를 사용한 액정모듈의 구성을 도시한 평면도이다.

도6a는 도5의 액정모듈의 소스드라이버군에 있어서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도6b는 도5의 액정모듈의 소스드라이버군에 있어서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도7a는 본 발명의 다른 실시예를 도시한 것으로, 1개의 소스드라이버를 사용한 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도7b는 본 발명의 다른 실시예를 도시한 것으로, 1개의 소스드라이버를 사용한 액정모듈에서의 스타트

펄스신호의 신호공급예를 도시한 블록도이다.

도8은 본 발명의 또 다른 실시예를 도시한 것으로, 복수의 소스드라이버를 사용한 액정모듈의 구성을 도시한 평면도이다.

도9는 도8에 도시한 각 소스드라이버에 있어서의 쌍방향 시프트 레지스터 주위의 회로구성을 도시한 회로블록도이다.

도10은 도9에 도시한 쌍방향 시프트 레지스터의 회로구성을 상세히 도시한 회로블록도이다.

도11a는 복수의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도11b는 복수의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도12a는 복수의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도12b는 복수의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도13a는 단일의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도13b는 단일의 소스드라이버를 사용함에 의한 스타트 펄스신호의 유통경로를 도시한 블록도이다.

도14는 종래의 액정모듈의 구성을 도시한 평면도이다.

도15a는 도14의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도15b는 도14의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도16a는 도17의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도16b는 도17의 액정모듈에서의 스타트 펄스신호의 신호공급예를 도시한 블록도이다.

도17은 종래 액정모듈의 다른 구성을 도시한 평면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화상의 표시소자를 구동하는 구동장치에 관한 것으로, 특히 소스드라이버 및 게이트드라이버로서 액정모듈에 탑재되는 액정드라이버의 접속형태와 신호공급형태에 관한 것이다.

종래의 액정모듈에 있어서의 표시용 구동장치의 시스템구성에 대해, 도14를 참조하여 설명한다.

도14에 도시한 바와 같이, 액정패널(100)상에는, 액정패널(100)에 있어서의 소스버스라인의 구동을 위한 구동장치로서, 쌍방향 시프트 레지스터를 구비하는 소스드라이버 LSI(Large Scale Integrated Circuit)로 이루어지는 n개의 소스드라이버(S)(소스드라이버(S)군으로 칭하는 경우도 있다)가, 각각 TCP(Tape Carrier Package)(101)상에 탑재된 상태로 실장되어 있다. 이들 소스드라이버(S)는, 후술하는 스타트 펄스신호 SPD 및 클럭 CK의 공급 등에 있어서, 종속접속되어 있다.

각 소스드라이버(S)를 탑재한 각 TCP(101)는, 그 액정패널(100)로의 출력단자가 액정패널(100)상에 제공된 입력단자(도시하지 않음)와 전기적으로 접속되는 동시에, 그 입력단자가 프린트기판(102)상에 형성된 배선과 전기적으로 접속되고, 이에 의해, 액정패널(100)과 프린트기판(102)이 소스드라이버(S)군을 통해 전기적으로 접속된다.

프린트기판(102)에 있어서의 소스드라이버(S1)측에는 콘트롤러(104)가 접속되어 있다. 이 콘트롤러(104)는, 소스드라이버(S)군에 대하여, 제어신호 및 전원을 공급하는 것으로, 제어신호 및 전원은, 프린트기판(102)상의 배선 및 각 TCP(101)상의 배선을 통해 각 소스드라이버(S)에 공급된다. 또한, 도시하지는 않았지만, 콘트롤러(104)는, 게이트드라이버군에 대하여도 동일하게 제어신호 및 전원을 공급한다.

콘트롤러(104)로부터 공급되는 제어신호 및 전원으로서, 영상신호의 수평동기신호와 동기를 취한 스타트 펄스신호 SPD, 클럭신호 CK, 영상신호 Video, 각 소스드라이버(S) 내의 쌍방향 시프트 레지스터나 입출력버퍼 등을 절환하여 소스드라이버(S) 내에서의 스타트 펄스신호 SPD의 전파방향을 결정하는 절환신호 RL, 및 전원 VCC와 GND 등이 있다.

도14의 구성에서는, 콘트롤러(104)로부터 공급되는 클럭신호 CK, 영상신호 Video, 절환신호 RL, 전원 VCC 및 GND는, 프린트기판(102)상 및 TCP(101)상의 배선을 통해, 1번째의 소스드라이버(S1)에, 입력단자 CK1, 입력단자 Video1, 입력단자 RL1, 전원단자 VCC, 전원단자 GND로부터 입력된다. 그리고, 상기 소스드라이버(S1)내의 알루미늄선 등으로 이루어지는 내부배선을 전파하고, 그 후, 소스드라이버(S1)의 출력단자 CK2, 출력단자 Video2, 출력단자 RL2, 전원단자 VCC, 전원단자 GND로부터 출력되고, 다음 단의 소스드라이버(S2)에 상기과 같이 입력된다.

콘트롤러(104)로부터 공급되는 이들 신호의 공급라인을, 프린트기판(102)상의 배선에서 공통선으로서 배치하고, 각 소스드라이버(S)에 각각 입력시키는 구성으로 할 수도 있다.

한편, 도시한 바와 같이, 스타트 펄스신호 SPD에 대해서는, 1번째의 소스드라이버(S1)의 입출력단자 SPD1에 입력되는 라인과, n번째의 소스드라이버 S(n)의 입출력단자 SPD2에 입력되는 라인의 2개가 제공되며, 어느 1라인을 선택하여 입력시키는 구성으로 된다. 스타트 펄스신호 SPD를 입력하는 라인을 입출

력단자 SPD1측으로 할 것인지 또는 입출력단자 SPD2측으로 할 것인지에 대해, 소스드라이버(S)군에 있어서의 스타트 펄스신호 SPD의 전파방향이, 소스드라이버(S1)→소스드라이버 S(n), 또는 소스드라이버 S(n)→소스드라이버(S1)으로 절환하게 된다. 이러한 스타트 펄스신호 SPD를 입력하는 라인의 선택은, 콘트롤러(104)에서 행하여진다.

콘트롤러(104)내의 스타트 펄스출력단에는, 제어신호 SPA(/SPA는, SPA의 반전신호)로 절환이 제어되는 아날로그 스위치 등으로 구성되는 절환 스위치 SW1, SW2가 제공되고, 상기 스위치 SW1, SW2의 절환제어에 의해, 스타트 펄스신호 SPD를 출력하는 라인의 선택이 가능해진다.

입출력단자 SPD1에 입력하는 경우, 제어신호 SPA를 "High" 레벨로 한다. 제어신호 SPA가 "High" 레벨일 때, SPD1측의 절환 스위치 SW1이 도통하고, 타방의 SPD2측의 절환 스위치 SW2는 비도통상태로 된다. 반대로, 입출력단자 SPD2에 입력하는 경우는, 제어신호 SPA를 "Low" 레벨로 한다. 제어신호 SPA가 "Low" 레벨일 때, SPD1측의 절환 스위치 SW1이 비도통상태로 되고, 타방의 SPD2측의 절환 스위치 SW2가 도통하게 된다.

제어신호 SPA를 "High" 레벨로 하였을 때, 소스드라이버(S1)의 입출력단자 SPD1으로부터 스타트 펄스신호 SPD가, 클록신호 CK에 동기를 취해 입력되고, 소스드라이버(S1)내의 쌍방향 시프트 레지스터로 전파되고, 다음 단의 소스드라이버(S2)에 입력되고, 이하, 동일하게 종속접속된 소스드라이버(S)로 전파되어, 최종단의 소스드라이버 S(n)내까지 전파된다. 이 때, 스타트 펄스신호 SPD는, 최종단의 소스드라이버 S(n)의 입출력단자 SPD2로부터 출력되지만, SPD1로의 입력을 선택한 상태에서, 콘트롤러(104)의 절환 스위치 SW2가 비도통이기 때문에, 콘트롤러(104)내에 스타트 펄스신호 SPD가 전파되지 않는다.

또한, 제어신호 SPA를 "Low" 레벨로 하였을 때, 상기와 반대로, 스타트 펄스신호 SPD는, n번째의 소스드라이버 S(n)을 초단으로 하여, 입출력단자 SPD2에 입력되고, 최종단으로 되는 1번째의 소스드라이버(S1) 내까지 전파된다. 이 때에도, 스타트 펄스신호 SPD는, 최종단으로 되는 소스드라이버(S1)의 입출력단자 SPD1로부터 출력되지만, SPD2로의 입력을 선택한 상태에서, 콘트롤러(104)의 절환 스위치(SW1)가 비도통이기 때문에 콘트롤러(104)내에 전파되지는 않는다. 또한, 이 경우, 각 소스드라이버(S) 내에서의 스타트 펄스신호 SPD의 전파방향을 결정하는 절환신호 RL도, 앞과는 반대의 레벨로 설정된다.

다음, 상기 도14에 도시한 시스템구성을, 도15a,b의 블록도를 사용하여 상세히 설명한다. 도15a,b에 있어서, OS1~OSm은, 각 소스드라이버(S)로부터 액정패널(100)로의 출력단자이다.

도15a에서는, 콘트롤러(104)내의 절환 스위치 SW1,SW2의 제어신호 SPA는 "High" 레벨로, SPD(1)측의 절환 스위치 SW1이 도통되어 있다. 이 상태에서, 스타트 펄스신호 SPD는, 소스드라이버(S1)의 입출력단자 SPD1로부터 입력되고, 입출력단자 SPD2로부터 출력되며, 다음 단의 소스드라이버(S2)의 입출력단자 SPD1에 입력되고, 이하 동일하게 전파된다.

도15b는, 절환 스위치 SW1, SW2의 제어신호 SPA와 절환신호 RL을 도15a와는 반대의 레벨로 설정하고, 스타트 펄스신호 SPD의 전파방향을 반대로 한 것이다. 즉, 도15b에서, 스타트 펄스신호 SPD는, n번째의 소스드라이버 S(n)의 입출력단자 SPD2로부터 입력되고, 입출력단자 SPD1으로부터 출력되어, 다음 단의 소스드라이버 S(n-1)에 입력되며, 이하 동일하게 1번째의 소스드라이버(S1)까지 전파된다.

또한, 도16a,b에, 소스드라이버 S(n)의 입출력단자 SPD1에 접속된 라인을, TCP(101)상의 배선 및 프린트기판(102)상의 배선을 통해, 직접 콘트롤러(104)에 접속한 예를 도시한다(전술한 도15a,b는 소스드라이버 S(n)의 입출력단자 SPD(2)에 접속된 라인을, TCP(101)상의 배선 및 프린트기판(102)상의 배선을 통해, 직접 콘트롤러(104)에 접속하고 있다). 또한, 도17에, 도16에 대응하는 액정모듈의 구성도를 도시한다.

이와 같은 대응, 즉, 각 소스드라이버(S) 내의 시프트 레지스터를 쌍방향 시프트 레지스터로서, 스타트 펄스신호 SPD의 전파방향을 절환을 가능하게 함으로써, 동일 구성의 소스드라이버(S)에서, 액정패널(100)의 상측에 탑재하는 구성은 물론, 액정패널(100)의 하측에 탑재하는 구성에 대응할 수 있기 때문에, 구동용 반도체소자인 소스드라이버(S)의 비용을 절감할 수 있다.

또한, 스타트 펄스신호를 출력하는 콘트롤러(104)의 탑재위치를, 소스드라이버(S)군의 좌측에 배치할 것인지, 소스드라이버(S)군의 우측에 배치할 것인지에 대해, 액정모듈로서 고려하였을 때도, 스타트 펄스신호의 전파방향을 절환을 가능하게 함으로써, 예컨대 액정패널(100)의 상측에 탑재된 소스드라이버(S)군의 우측에서도 또한 좌측에서도 대응할 수 있고, 액정패널(100)의 하측에 탑재된 소스드라이버(S)군인 경우도 그 우측에서도 또한 좌측에서도 대응할 수 있어, 액정모듈의 소형화 및 박형화의 설계 용이성이 높아진다.

또한, 도14 및 도17에 도시한 바와 같이, 액정패널(100)의 상측과 하측의 어느 소스드라이버(S)를 실장하는 구성에 있어서, 동일한 프린트기판(102)의 유용이 가능해진다.

그러나, 최근, 액정모듈의 소형화, 박형화, 저비용화의 요청이 강하여, 이들에 대한 대응으로서 모듈전체로부터의 조립이 행하여지고 있다. 이 때문에, 지금까지의 소스드라이버(S)측이나 게이트드라이버측만의 검토가 아니라, 콘트롤러(104)를 포함한 검토가 필요하게 되었다.

따라서, 본원 출원인은, 상기한 요청에 따라, 종래의 액정모듈의 구성에 있어서의 개선점에 대해 예의 검토한 결과, 이하에 개시한 점에 개선의 여지가 있는 것을 발견하였다.

즉, 상기 종래의 구성에서는, 소스드라이버(S) 내의 쌍방향 시프트 레지스터에 의한 스타트 펄스신호 SPD의 전파방향을 절환을 가능하게 하기 위해, 콘트롤러(104)에, 초단의 소스드라이버(S1)의 입출력단자 SPD1(또는 입출력단자 SPD2)으로의 접속라인과, n번째의 소스드라이버 S(n)의 입출력단자 SPD2(또는 입출력단자 SPD1)으로의 접속라인의 합계 2本の 배선이 실시되고 있다. 따라서, 콘트롤러(104)와 소스드라이버(S)의 배선

이버(S)군 사이의 배선수가 증가하여, 필연적으로 소형화가 어렵게 되어 있다.

또한, 스타트 펄스신호 SPD의 입력선의 선택을, 컨트롤러(104) 내부에, 제어신호 SPA에 의해 도통 또는 비도통으로 하는 아날로그 스위치 등으로 구성되는 절환 스위치 SW1, SW2를 제공함으로써 대응하고 있다. 이 때문에, 컨트롤러(104)측의 구성을 복잡화하는 동시에, 절환 스위치 SW1, SW2를 통해 입출력단자 SPD1측과 입출력단자 SPD2측으로 신호를 각각 출력하기 때문에, 컨트롤러(104)측 LSI의 단자수가 증가한다. 그 결과, 컨트롤러(104)의 소형화, 저비용화가 어렵게 되어 있다.

여기에서는 소스드라이버(S)군을 예시하였지만, 표시장치의 게이트버스라인을 구동하는 게이트드라이버 군에 있어서도 동일한 문제가 있는 것은 물론이다.

발명이 이루고자하는 기술적 과제

본 발명의 목적은, 컨트롤러와 구동용 반도체소자군 사이의 배선의 삭감, 컨트롤러 내부의 상기 절환 스위치 등의 수단의 삭감 및 이에 따르는 컨트롤러측 LSI의 단자의 삭감이 가능한 표시용 구동장치를 제공하는 것이다.

상기 목적을 달성하기 위해, 본 발명의 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하고, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군; 및

외부로부터 공급되는 스타트 펄스신호를 각 구동용 반도체소자에 공급하기 위해 2계통으로 분기된 1본의 공급라인을 포함하고,

상기 2계통으로 분기된 1본의 공급라인은, 상기 구동용 반도체소자군에 있어서의 양단의 구동용 소자의 스타트 펄스신호의 입력단자에 각각 접속되고 상기 구동용 반도체소자군 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 함으로써, 1본의 공급라인으로, 스타트 펄스신호의 전파방향을 절환할 수 있는 것을 특징으로 하고 있다.

이에 의하면, 외부에서의 스타트 펄스신호의 공급라인을 1본으로 하고, 이를 2계통으로 분기하여 종속접속된 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 입력단자에 입력시켜, 구동용 반도체소자군 내부에서 어느 스타트 펄스신호를 도통시키도록 하고 있다.

따라서, 종래와 같이, 구동용 반도체소자군에 제어신호 등을 입력하는 컨트롤러측에 아날로그 스위치 등의 수단을 제공하여, 도통·비도통의 상태로 하는 것 같은 절환 동작을 하지 않고, 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치를 실현한다.

또한, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향을 설정함으로써, 전술한 바와 같이, 동일 구성의 구동용 반도체소자가 액정패널의 상측 및 하측의 어느 것에도 탑재가능하고, 또한, 스타트 펄스신호를 출력하는 컨트롤러의 탑재위치도, 예컨대 액정패널의 상측에 탑재된 구동용 반도체소자의 우측 및 좌측의 어디에도 설치할 수 있고, 또한, 구동용 반도체소자가 액정패널의 하측에 탑재되어 있는 경우도 같다. 그 결과, 1종류의 구동용 반도체소자로 각 배치에 대응할 수 있어, 구동용 반도체소자의 비용을 절감할 수 있다.

이 경우, 스타트 펄스신호의 전파방향이 절환할 수 있는 구성은, 종래에도 컨트롤러측의 회로수나 컨트롤러측에 구비되는 반도체장치의 단자수를 삭감하여 실현되기 때문에, 이러한 표시용 구동장치를 사용함으로써, 액정모듈을 더욱 소형화하고, 저비용화할 수 있다.

또한, 컨트롤러와 구동용 반도체소자군 사이의 배선이 1라인으로 끝나기 때문에, 2개의 배선이 실시되는 종래의 구성과 비교하여, 액정모듈의 소형화를 꾀할 수 있는 것은 물론, 소형화로 인해 피치가 미세화된 배선패턴을 확대하여 노이즈에 의한 영향도 감소시킬 수 있다. 또한, 컨트롤러로부터의 배선이 1본으로 끝나는 것은, 컨트롤러와 구동용 반도체소자군의 배치관계에 의한 배선변경도 없이, 모듈의 설계를 쉽게 한다는 이점도 있다.

상기 목적을 달성하기 위해, 본 발명의 다른 구동용 표시장치는, 쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자; 및

외부로부터 공급되는 스타트 펄스신호를 상기 구동용 반도체소자에 공급하기 위해 2계통으로 분기된 1본의 공급라인을 포함하고,

상기 2계통으로 분기된 1본의 공급라인은, 상기 구동용 반도체소자에 있어서의 양단의 스타트 펄스신호의 입력단자에 각각 접속되어 있고,

상기 구동용 반도체소자의 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 함으로써, 1본의 공급라인으로, 스타트 펄스신호의 전파방향을 절환할 수 있는 것을 특징으로 하고 있다.

상기 표시용 구동장치는, 구동용 반도체소자를 단체로 구비하는 1개 사용의 표시용 구동장치이지만, 이 경우도, 이러한 스타트 펄스신호의 공급라인을 1본화함으로써, 상기 구동용 반도체소자를 복수에 구비한 전술한 표시용 구동장치와 같은 작용·효과를 제공한다.

본 발명의 또 다른 표시용 구동장치는, 상기 목적을 달성하기 위해, 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비하여, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군; 및

각 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에 제공되고, 외부로부터 제공되는 절환신호에 의해 입출력의 절환이 가능한 입출력버퍼를 포함하고,

데이터신호의 전파방향에 대하여 초단으로 구성되는 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 전파방향에 대하여 최종단으로 구성되는 구동용 반도체소자의 스타트 펄스신호의 출력단자가 함께 접속되어 양 단자에 스타트 펄스신호가 공급되는 동시에, 최종단으로 되는 상기 구동용 반도체소자에 있어서의 스타트 펄스신호의 출력단자로부터의 신호출력이 저지되는 것을 특징으로 하고 있다.

이에 의하면, 데이터신호의 전파방향에 대하여 초단으로 되는 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 최종단으로 구성되는 구동용 반도체소자의 스타트 펄스신호의 출력단자가 함께 접속되고, 이들 양 단자에 스타트 펄스신호가 공급된다. 이 경우, 단지 초단의 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 최종단의 구동용 반도체소자의 스타트 펄스신호의 출력단자를 접속하였을 때에는, 스타트 펄스신호끼리의 충돌이 일어나지만, 여기서는, 최종단의 구동용 반도체소자의 스타트 펄스신호의 출력단자에 제공된 상기 입출력버퍼로부터의 신호출력이 저지되기 때문에, 이러한 문제가 없다.

이에 의해, 전술한 표시용 구동장치와 동일하게, 스타트 펄스신호의 공급라인을 1본화함에 의한 작용, 효과를 발휘한다.

그러나, 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자로부터의 신호출력의 저지는, 예컨대 상기 출력라인을 도중에서 절단하여 놓은 것이라도 대응가능하지만, 그 경우는, 스타트 펄스신호의 전파방향을 절환하는 경우나, 소스드라이버군(구동용 반도체소자군)에 대한 컨트롤러의 배치위치에 의해, TCP 패턴 등을 변경해야 하여, 비용 상승의 요인이나, 액정모듈의 설계의 용이성을 저해하는 문제가 있다.

따라서, 최종단으로 구성되는 구동용 반도체소자의 스타트 펄스신호의 출력단자로부터의 신호출력을 저지하는 구성에서는, 상기 출력단자에 제공된 입출력버퍼의 출력버퍼회로가, 상기 출력단자를 고임피던스 상태로 설정하는 구성을 채용하는 것이 바람직하다. 이에 의하면, 출력버퍼회로의 동작상태를, 구동용 반도체소자내에서, 출력버퍼회로에 제공한 논리게이트의 설정신호로서 전원 전압을 사용하여 대응할 수 있다. 그 결과, 이하에 기재한 바와 같은 점에서 우수하다.

우선은, 여기까지의 입출력버퍼에, 설정신호에 대응한 회로를 부가할 뿐으로 용이하게 고임피던스상태를 생성할 수 있다. 이 경우의 회로소자수의 증가는 미미하기 때문에 용이하게 실현할 수 있으며, 칩면적은 증대되지 않는다. 또한, TCP 패턴의 변경만으로 대응가능하기 때문에, 동일한 구동용 반도체소자를 1종류 사용할 뿐으로 저비용으로 실현할 수 있다. 또한, 전원(VCC,GND) 레벨을 입력할 뿐으로 용이하게 절환가능하여, 간단한 구성으로 실현할 수 있다. 또한, 내부회로에서 간단히 실현가능하여 외부회로가 불필요하기 때문에, 신뢰성 및 제조비용의 절감화에 우수하다.

상기 목적을 달성하기 위해, 본 발명의 또 다른 표시용 구동장치는 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자; 및

상기 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에 제공되고, 외부로부터 제공되는 절환신호에 의해 입출력의 절환이 가능한 입출력버퍼를 포함하고,

상기 구동용 반도체소자의 스타트 펄스신호의 입출력용의 양 단자가 접속되어, 상기 양 단자에 스타트 펄스신호가 공급되는 동시에, 상기 데이터의 전파방향에서 스타트 펄스신호의 출력측으로 되는 단자에 제공된 상기 입출력버퍼로부터의 신호출력이 저지되는 것을 특징으로 하고 있다.

상기 표시용 구동장치는, 구동용 반도체소자를 단체로 구비하는 1개 사용의 표시용 구동장치이지만, 이 경우에도, 이러한 구성으로 함으로써, 상술한 표시용 구동장치와 같은 작용·효과를 제공한다.

본 발명의 또 다른 표시용 구동장치는, 상기 목적을 달성하기 위해서, 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비하여, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군을 포함하고,

각 구동용 반도체소자에 스타트 펄스신호용의 입력단자와 출력단자가 2계통 제공되는 동시에, 상기 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호용의 각 입력단자에, 외부로부터 스타트 펄스신호를 공급하기 위한 1본의 공급라인이, 2계통으로 분기되어 접속되어 있는 것을 특징으로 한다.

이에 의하면, 각 구동용 반도체소자에 스타트 펄스신호의 입력단자와 출력단자가 2계통 제공되고, 종속접속된 이들 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 각 입력단자에, 2계통으로 분기된 스타트 펄스신호의 공급라인이 접속되어 있다.

따라서, 전술한 표시용 구동장치와 같은, 스타트 펄스신호의 공급라인을 1본화함에 의한 작용·효과를 제공한다.

또한, 이 구성에서는, 구동용 반도체소자군의 양측으로부터 입력되는 스타트 펄스신호의 어느 일방을 도통시키고, 전파방향 최종단으로 되는 구동용 반도체소자의 출력단자를 접속하지 않음으로서, 전술한 표시용 구동장치와 같이, 입출력버퍼의 동작을 제어할 필요가 없다. 그 결과, 입출력버퍼의 동작을 제어하기 위한 신호라인등이 불필요하여, 각 구동용 반도체소자를 탑재하는 TCP 등의 설계가 용이하게 된다.

상기 목적을 달성하기 위해, 본 발명의 표시용 구동장치는, 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자를 포함하고,

상기 구동용 반도체소자에 스타트 펄스신호용의 입력단자와 출력단자가 2계통 제공되는 동시에, 상기 구

동용 반도체소자의 스타트 펄스신호용의 각 입력단자에, 외부로부터 스타트 펄스신호를 공급하기 위한 1본의 공급라인이, 2계통으로 분기되어 접속되어 있는 것을 특징으로 하고 있다.

상기 표시용 구동장치는, 구동용 반도체소자를 단체로 구비하는 1개 사용의 표시용 구동장치이지만, 이 경우에도, 이러한 구성으로 함으로써, 상술한 표시용 구동장치와 같은 작용·효과를 제공한다.

본 발명의 또 다른 목적, 특징 및 우수한 점은 이하의 기재에 의해 충분히 이해될 것이다. 또한, 본 발명의 이점은 첨부도면을 참조한 다음 설명으로부터 명백하게 될 것이다.

발명의 구성 및 작용

[실시예 1]

본 발명의 표시용 구동 장치 및 표시 액정 모듈의 일 실시예에 대해 도1 내지 도7에 따라 설명한다. 이하의 설명에서는 표시용 구동 장치로서 소스 드라이버군을 예로 들었으나, 이와 같은 표시 구동 장치를 채용한 액정 모듈 및 표시 구동 장치의 특징은 게이트 드라이버군에도 적용 가능하다.

도1은 실시예 1의 액정모듈의 표시 액정 장치의 시스템구성을 도시한다. 도1에 도시된 바와 같이, 액정 패널(2)에는, 소스버스라인의 구동장치로서, 쌍방향 시프트 레지스터를 구비하는 소스 드라이버 LSI로 이루어지는 n개의 소스드라이버(S)(이하, "소스드라이버(S)군"이라 칭한다)가 각각 TCP(1)상에 탑재된 상태로 설치되어 있다.

각 소스드라이버(S)는, 각각 TCP(1)상에 탑재된 상태로, 프린트기판(3)에 접속된(후술하는) 콘트롤러(4)로부터 공급되는 스타트 펄스신호 SPD나 클럭신호 CK 등의 각종신호의 입출력 단자에 대하여, 직렬로 접속되어 있다.

각 소스드라이버(S)를 탑재한 TCP(1)는, 그 출력측이 액정패널(2)과 전기적으로 접속되고, 입력측이 프린트기판(3)과 전기적으로 접속되어 있다. 따라서, 프린트기판(3)과 액정패널(2)이, 소스드라이버(S)군을 통해 전기적으로 접속된다.

여기서, 액정패널(2)과 TCP(1) 간의 전기적 접속은, TCP(1)의 출력측의 외부 리드 단자와, 액정패널(2)의 유리 기판상에 제공된(도시하지 않음) ITO(Indium Tin Oxide : 인듐 주석 산화막) 배선으로 되는 단자를, 예컨대, ACF(Anisotropic Conductive Film: 이방성 도전막)을 통해 열압착하여 이루어진다. 또한, TCP(1)의 프린트기판(3)과의 전기적 접속은, TCP(1)의 입력측의 외부 리드 단자와 프린트기판(3)상의 배선을 ACF 또는 납땜에 의해 서로 전기적으로 접속한다.

상기 구성에서, 각 소스드라이버(S) 사이의 신호의 교환이나, 소스드라이버(S)군과 콘트롤러(4) 사이의 신호의 교환은, TCP(1)상의 배선 및 프린트기판(3)상의 배선을 통해 진행한다.

콘트롤러(4)는, 프린트기판(3)상의 소스드라이버(S)군의 소스드라이버(S1)측, 또는 소스드라이버 S(n)측에 배치된다. 도1의 액정모듈에서, 1번째의 소스드라이버(S1)측에 콘트롤러(4)가 배치되고, 소스드라이버(S1)에 신호가 공급된다.

상기 콘트롤러(4)는, 소스드라이버(S)군에 대하여, 제어신호 및 전원을 공급하기 위한 것으로, 제어신호 및 전원은 영상신호의 수평동기신호와 동기를 취한 스타트 펄스신호 SPD, 클럭신호 CK, 영상신호 Video, 소스드라이버(S) 내의 쌍방향 시프트 레지스터 및 입출력 버퍼 등을 절환하여 소스드라이버(S)를 통해 스타트 펄스신호 SPD의 전파방향을 결정하는 절환 신호 RL, 및 전원 VCC, GND 등을 포함한다. 또, 도1에 도시하지 않지만, 콘트롤러(4)는, 게이트 드라이버군에 대하여도 동일하게 제어신호 및 전원을 공급한다.

도1에 있어서, 콘트롤러(4)로부터 공급되는 클럭신호 CK, 영상신호 Video, 절환신호(RL), 전원(VCC, GND)는, 프린트기판(3)상의 배선 및 TCP(1)상의 배선을 통해, 소스드라이버(S1)의 입력단자(CK1), 입력단자(Video1), 입력단자(RL1), 전원단자(VCC) 및 전원단자(GND)에 입력되어, 소스드라이버(S1)안의 알루미늄선 등으로 이루어지는 내부배선을 통해 전파하고, 소스드라이버(S1)의 출력단자(CK2), 출력단자(Video2), 출력단자(RL2), 전원단자(VCC) 및 전원단자(GND)에 출력되어, 다음 단의 소스드라이버(S2)에 동일하게 입력된다. 또, 이들의 신호 공급 라인인, 프린트기판(3)상의 배선으로 공통선으로서, 각 소스드라이버(S)에 개별로 입력하는 구성일 수도 있다.

한편, 스타트 펄스신호 SPD의 입력이지만, 전술한 도14에 도시된 종래의 액정모듈에서는, 콘트롤러(104)로부터의 스타트 펄스 신호 SPD의 공급용 라인으로서, 1번째의 소스드라이버(S1)의 입출력 단자 SPD1에 이어지는 라인과, n번째의 소스드라이버 S(n)의 입출력 단자 SPD2에 이어지는 라인의 2개의 라인이 제공되어, 콘트롤러(104)의 복잡화 등의 전술한 문제점을 갖는다.

이와 대조적으로, 도1의 액정모듈에서는, 소스드라이버(S1)의 입출력 단자 SPD1 및 n번째의 소스드라이버 S(n)의 입출력 단자 SPD2가, 프린트기판(3)상의 배선(각 TCP(1)상의 배선을 프린트기판(3)상의 배선과 더불어 이용할 수 있다)에 의해 서로 접속되고, 콘트롤러(4)로부터의 스타트 펄스신호 SPD의 공급라인은, 이 공통라인으로 신호를 공급하는 1라인만으로 되어있다.

그리고, 각 소스드라이버(S)에서의 입출력단자 SPD1과 입출력단자 SPD2가 제공된, (후술하는) 입출력 버퍼의 출력 버퍼 회로의 동작상태를 제어하기 위한 설정신호를 입력하는 라인으로서, 예컨대 제 2 전원단자(VCC1, GND1)가, 개개의 소스드라이버(S)마다 제공된다.

이들 제 2 전원단자(VCC1, GND1)로부터 얻어지는 전위레벨을, 영상신호를 전파시키고 싶은 방향에 따라, 각 소스드라이버(S)에 제공된 입출력 버퍼의 출력 버퍼 회로의 설정단자에 설정신호로서 입력하여, 스타트 펄스신호의 전파방향을 결정한다.

상세히 후술하겠지만, 전파방향에 대해 최종단으로 되는 소스드라이버(S)를 제외한 소스드라이버(S)의

출력 버퍼 회로를, 종래의 출력 버퍼 회로와 동일하게 동작시켜, 최종단의 소스드라이버(S)의 스타트 펄스 신호 SPD의 출력측의 단자에 제공된 버퍼회로만 고임피던스 상태로 한다.

도2는, 상기 소스드라이버(S)군 중의 1개의 소스드라이버(S)에서의, 입출력단자 SPD1에 제공된 SPD 입출력 버퍼(B1) 및 입출력 단자 SPD2에 제공된 SPD 입출력 버퍼(B2)의 구체적인 회로구성을 도시한다. 또한, 소스드라이버(S)는 모두 동일구성이다.

상기 SPD 입출력 버퍼(B1)는, 인버터(11), NAND 게이트(12), NOR 게이트(13), p-채널 MOSFET(14), 및 n-채널 MOSFET(15)로 이루어지는 입력 버퍼 회로(10)와, 인버터(21), NAND 게이트(22), NOR 게이트(23), p-채널 MOSFET(24), 및 n-채널 MOSFET(25)로 이루어지는 출력 버퍼 회로(20)로 이루어진다.

입력 버퍼 회로(10)에 있어서, 인버터(11)의 입력단자는 입출력단자 SPD1에 접속되고, 그 출력단자는 2단자 입력의 NAND 게이트(12)의 한편의 입력단자와, 2단자입력의 NOR 게이트(13)의 한편의 입력단자와 접속된다.

NAND 게이트(12)의 다른 입력단자에는 절환신호(RL)가 입력되고, NOR 게이트(13)의 다른 입력단자에는 인버터(도시하지 않음)를 통해 절환신호(/RL)(/RL은 RL의 반전신호)가 입력된다.

NAND 게이트(12)의 출력단자는 p-채널 MOSFET(14)의 게이트에 접속되고, NOR 게이트(13)의 출력단자는 n-채널 MOSFET(15)의 게이트에 접속된다.

또한, p-채널 MOSFET(14)의 드레인은 전원단자(VCC)에 접속되어 "High" 레벨의 전위(VCC)로 유지되고, n-채널 MOSFET(15)의 소스는 전원단자(GND)에 접속되어 "Low" 레벨의 전위(GND)로 유지된다.

또한, p-채널 MOSFET(14)의 소스는 n-채널 MOSFET(15)의 드레인에 접속되어 있고, 그 접속점은, 쌍방향 시프트 레지스터 회로(전파회로)의 초단의 래치회로(도시하지 않음)에 접속된다.

출력 버퍼 회로(20)에 있어서, 인버터(21)의 입력단자는 쌍방향 시프트 레지스터회로의 초단의 래치회로에 접속되고, 출력단자는 4입력단자의 NAND 게이트(22)의 1입력단자와, 4입력단자의 NOR 게이트(23)의 1입력단자와 접속된다.

NAND 게이트(22)의 나머지 3개의 입력단자에는, 절환신호(/RL), 설정신호(/SEL1)(/SEL1는 SEL1의 반전신호), 설정신호(SEL2)가 입력된다. NOR 게이트(23)의 나머지 3개의 입력단자에는, 절환신호(RL), 설정신호(SEL1), 설정신호(/SEL2)(/SEL2는 SEL2의 반전신호)가 입력된다.

NAND 게이트(22)의 출력단자는 p-채널 MOSFET(24)의 게이트에 접속되고, NOR 게이트(23)의 출력단자는 n-채널 MOSFET(25)의 게이트에 접속되어 있다.

또한, p-채널 MOSFET(24)의 드레인은 전원단자 VCC에 접속되어 "High" 레벨의 전위 VCC에 유지되고, n-채널 MOSFET(25)의 소스는 전원단자 GND에 접속되고 "Low" 레벨의 전위 GND에 유지된다. 또한, p-채널 MOSFET(24)의 소스는 n-채널 MOSFET(25)의 드레인에 접속되고, 그 접속점은 입출력단자 SPD1에 접속된다.

다음에, SPD 입출력버퍼(B2)는 도1의 우측의 회로에서 표시되고, 인버터(31), NAND 게이트(32), NOR 게이트(33), p-채널 MOSFET(34), 및 n-채널 MOSFET(35)로 구성되는 입력버퍼회로(30)와, 인버터(41), NAND 게이트(42), NOR 게이트(43), p-채널 MOSFET(44), 및 n-채널 MOSFET(45)로 구성되는 출력버퍼회로(40)로 이루어진다.

입력버퍼회로(30)에 있어서, 인버터(31)의 입력단자는 입출력단자 SPD2에 접속되고, 출력단자는 NAND 게이트(32)의 일방의 입력단자로, NOR 게이트(33)의 일방의 입력단자로 접속된다. NAND 게이트(32)의 타방의 입력단자에는, (도시하지 않음)인버터를 통해 절환신호(/RL)가 입력되고, NOR 게이트(33)의 타방의 입력단자에는 절환신호(RL)가 입력된다.

NAND 게이트(32)의 출력단자는 p-채널 MOSFET(34)의 게이트에 접속되고, NOR 게이트(33)의 출력단자는 n-채널 MOSFET(35)의 게이트에 접속된다.

또한, p-채널 MOSFET(34)의 드레인은 전원단자 VCC에 접속되어 "High" 레벨의 전위 VCC로 유지되고, n-채널 MOSFET(35)의 소스는 전원단자 GND에 접속되어 "Low" 레벨의 전위 GND로 유지된다. 또한, p-채널 MOSFET(34)의 소스는 n-채널 MOSFET(35)의 드레인에 접속되고, 그 접속점은 전술한 쌍방향 시프트 레지스터회로의 최종단의 래치회로에 접속된다.

출력버퍼회로(40)에 있어서, 인버터(41)의 입력단자는 전술의 쌍방향 시프트 레지스터회로의 최종단의 래치회로에 접속되고, 출력단자는 4단자입력의 NAND 게이트(42)의 1입력단자와, 동일하게 4단자입력의 NOR 게이트(43)의 1입력단자와 접속된다.

NAND 게이트(42)의 나머지 3개의 입력단자에는, 절환신호 RL, 설정신호 SEL1, 설정신호 SEL2가 입력된다. NOR 게이트(43)의 나머지 3개의 입력단자에는, 절환신호 /RL, 설정신호/SEL1, 설정신호/SEL2가 입력된다.

NAND 게이트(42)의 출력단자는 p-채널 MOSFET(44)의 게이트에 접속되고, NOR 게이트(43)의 출력단자는 n-채널 MOSFET(45)의 게이트에 접속된다.

또한, p-채널 MOSFET(44)의 드레인은 전원단자 VCC에 접속되어 "High" 레벨의 전위 VCC로 유지되고, n-채널 MOSFET(45)의 소스는 전원단자 GND에 접속되어 "Low" 레벨의 전위 GND로 유지된다. 또한, p-채널 MOSFET(44)의 소스는 n-채널 MOSFET(45)의 드레인에 접속되고, 그 접속점은 입출력단자 SPD2에 접속된다.

상기 구성에서는, 절환신호 RL이 "High" 레벨인 경우, SPD 입출력버퍼(B1)는, SPD1에 "High" 레벨이

입력되면, 입력버퍼회로(10)의 n-채널 MOSFET(15)이 ON 상태로 되고, p-채널 MOSFET(14)가 고임피던스상태로 된다. 한편, SPD1에 "Low" 레벨이 입력되면, n-채널 MOSFET(15)가 고임피던스상태로 되고 p-채널 MOSFET(14)는 ON 상태로 된다.

이 때, 출력버퍼회로(20)에 있어서는, 절환신호 RL이 "High" 레벨이기 때문에, 인버터(21)의 출력 및 설정신호 SEL1·SEL2의 레벨에 관계없이, p-채널 MOSFET(24) 및 n-채널 MOSFET(25)가 모두 OFF되고, 그 결과, 하이 임피던스상태로 된다. 따라서, SPD 임출력버퍼(B1)는, 입력버퍼회로(10)로만 동작하고, 그 결과, 입력버퍼로서 동작한다.

한편, SPD 임출력버퍼(B2)에 있어서는, 입력버퍼회로(30)는, 인버터(31)의 입력단자에 입력되는 신호레벨에 관계없이, 절환신호 RL이 "High" 레벨일 때, p-채널 MOSFET(34) 및 n-채널 MOSFET(35)는 모두 고임피던스상태로 된다.

이 때, 출력버퍼회로(40)에 있어서는, SPD1에 "High" 레벨이 입력되면, 쌍방향 시프트 레지스터를 전송하여, 인버터(41)의 입력단자에 "Low" 레벨의 입력되고, SPD1에 "Low" 레벨이 입력되면, 쌍방향 시프트 레지스터를 전송하여, 인버터(41)의 입력단자에 "High" 레벨이 입력된다. 여기서, p-채널 MOSFET(44) 및 n-채널 MOSFET(45)는, NAND 게이트(42), NOR 게이트(43)에 입력되는 설정신호 SEL1·SEL2에 의해, 일방이 ON 상태로 되고, 타방이 OFF 상태로 되거나, 또는, 양쪽 모두 OFF 상태로 되어 고임피던스상태로 된다. 따라서, SPD 임출력버퍼(B2)는, SPD1 신호에 의해 일방이 ON 상태가 되도록 설정신호 SEL1·SEL2를 설정함으로써, 출력버퍼로서 동작한다.

절환신호 RL이 "Low" 레벨인 경우, 상기 반대 상황이 발생하고, SPD 임출력버퍼(B1)은 출력버퍼로서 동작하여, SPD 임출력버퍼(B2)는 입력버퍼로서 동작한다.

상기 구성의 SPD 임출력버퍼 B1·B2에 있어서의, 절환신호 RL, 설정신호 SEL1, 설정신호 SEL2의 논리레벨에 대한 동작을 표1에 도시한다.

[표 1]

	RL	SEL1	SEL2	SPD1	SPD2
①	H	H	H	INPUT	OUTPUT
②	H	L	H	INPUT	HIGH IMPIEDNCE
③	L	H	H	HIGH IMPIEDNCE	INPUT
④	L	L	H	OUTPUT	INPUT
⑤	H	*1	L	INPUT	HIGH IMPIEDNCE
⑥	L	*1	L	HIGH IMPIEDNCE	INPUT

* 1 SEL1은 "H", "L" 어느쪽의 설정이라도 가능.

표1로부터, 스타트 펄스신호 SPD의 전파방향을, 소스드라이버(S1)로부터 소스드라이버 S(n)의 방향으로 하는 경우는, SPD 임출력버퍼(B2)의 출력버퍼회로(40)에 있어서의, 절환신호 RL, 설정신호 SEL1, 설정신호 SEL2의 논리레벨은, 초단의 소스드라이버(S1)부터 소스드라이버 S(n-1)까지는, 임출력단자 SPD1이 "입력", 임출력단자 SPD2가 "출력"으로 되는 표1의 논리레벨의 편성으로 하고, 최종단의 n번째의 소스드라이버 S(n)에 있어서는, 임출력단자 SPD1이 "입력", 임출력단자 SPD2가 "하이 임피던스"로 된다, 표1에 성립된 논리레벨에 맞게 설정하면 좋다.

구체적으로는, 콘트롤러(4)로부터의 절환신호 RL을 "High" 레벨로 하는 한편, SPD 임출력버퍼(B2)의 출력버퍼회로(40)에 있어서의 설정신호 SEL1·SEL2를, 초단의 소스드라이버(S1)부터 소스드라이버 S(n-1)까지는, 입력단자 SEL1 및 SEL2를 VCC 라인으로부터 인출되는 제2의 전원단자 VCC1과 접속하고, 설정신호 SEL1 및 설정신호 SEL2를 "High" 레벨로 한다. 그리고, 최종단의 n번째의 소스드라이버 S(n)만, 입력단자 SEL1을 GND 라인으로부터 인출되는 제2의 전원단자 GND1과 접속하여, 설정신호 SEL1을 "Low" 레벨로 하는 동시에, 입력단자 SEL2를 제2의 전원단자 VCC1과 접속하여 설정신호 SEL2는 "High" 로 하거나, 입력단자 SEL1을 제2의 전원단자 GND1 또는 제2의 VCC1에 접속하여 설정신호 SEL1을 "Low" 또는 "High" 레벨로 하고, 입력단자 SEL2를 제2의 전원단자의 GND2와 접속하여, 설정신호 SEL2를 "Low" 레벨로 한다.

또한, 스타트 펄스신호 SPD의 전파방향을, 소스드라이버 S(n)으로부터 소스드라이버(S1)의 방향으로 하는 경우는, SPD 임출력버퍼(B1)의 출력버퍼회로(20)에 있어서의, 절환신호 RL, 설정신호 SEL1, 설정신호 SEL2의 논리레벨은, n번째의 소스드라이버 S(n)으로부터 소스드라이버(S2)까지는, 임출력단자 SPD2가 "입력", 임출력단자 SPD1이 "출력"으로 되는 표1에 있어서의 ④의 논리레벨의 편성으로 하고, 1번째의 소스드라이버(S1)에 있어서는, 임출력단자 SPD2가 "입력", 임출력단자 SPD1이 "하이 임피던스"로 된다. 표1에 있어서의 ③ 또는 ⑥의 논리레벨의 편성으로 하는 것이 좋다.

구체적으로는, 콘트롤러(4)로부터의 절환신호 RL을 "Low" 레벨로 하는 한편, SPD 임출력버퍼(B1)의 출력버퍼회로(20)에 있어서의 설정신호를, n번째의 소스드라이버 S(n)으로부터 소스드라이버(S2)까지는, 입력단자 SEL1을 제2의 전원단자 GND1과 접속하여 설정신호 SEL1을 "Low" 레벨로 하고, 입력단자 SEL2를 제2의 전원단자 VCC1과 접속하여 설정신호 SEL2를 "High" 레벨로 한다. 그리고, 최종단으로 되는 1번째의 소스드라이버(S1)만, 입력단자 SEL1·SEL2를 모두 제2의 전원단자 VCC1과 접속하여 설정신호 SEL1·SEL2를 "High" 레벨로 하거나, 또는 입력단자 SEL1을 제2의 전원단자 GND1 및 제2의 VCC1에 접속하여 설정신호 SEL1을 "Low"혹 "High" 레벨로 하고, 입력단자 SEL2를 제2의 전원단자의 GND2와 접속하여 설정신호 SEL2를 "Low" 레벨로 설정한다.

도3a,b에, 도1의 액정모듈의 구성을 채용하였다, 복수의 소스드라이버(S)를 구비한 표시용 구동 장치에 있어서의, 스타트 펄스신호 SPD의 전파방향에 대한 절환신호 RL, 설정신호 SEL1·SEL2의 공급예를 도시한다. 도3a,b에 있어서, OS1~OSm은, 각 소스드라이버(S)에서 액정패널(2)로의 출력단자이다(도4a,b, 도6a,b, 도7a,b에 있어서도 동일).

도3a에서는, 스타트 펄스신호 SPD가, 소스드라이버(S1)에 입출력단자 SPD1로부터 입력되고, 소스드라이버(S1)로부터 소스드라이버 S(n)으로 전파된다. 한편, 도3b에서는, 스타트 펄스신호 SPD는, n번째의 소스드라이버 S(n)의 입출력단자 SPD2로부터 입력되고, 소스드라이버 S(n)으로부터 소스드라이버(S1)로 전파된다.

또한, 도4a,b에, 소스드라이버(S)를 1개 사용하는 표시용 구동장치에 있어서의, 스타트 펄스신호 SPD의 전파방향에 대한 절환신호 RL, 설정신호 SEL1·SEL2의 공급예를 도시한다. 도4a에서는, 스타트 펄스신호 SPD가, 소스드라이버(S)로 입출력단자 SPD1으로부터 입력되고, 그 내부로 전파된다. 한편, 도4b에서는, 스타트 펄스신호 SPD는, 소스드라이버(S)의 입출력단자 SPD2로부터 입력되고 내부로 전파된다.

또한, 도5, 도6a,b에는, 전술한 도17, 도16a,b에 해당한다, 액정패널(1)의 하측에 소스드라이버(S)를 설치한 액정모듈에서, 본 발명의 구성을 채용한 다른 실시예의 액정모듈의 구성, 및 복수의 소스드라이버(S)를 구비한 표시용 구동장치에 있어서의, 스타트 펄스신호 SPD의 전파방향에 대한 절환신호 RL, 설정신호 SEL1·SEL2의 공급예를 도시한다.

도6a에서는, 스타트 펄스신호 SPD가, 소스드라이버(S1)의 입출력단자 SPD2로부터 입력되고, 소스드라이버(S1)로부터 소스드라이버 S(n)으로 전파된다. 도6b에서는, 스타트 펄스신호 SPD는, 소스드라이버 S(n)의 입출력단자 SPD1으로부터 입력되고, 소스드라이버 S(n)로부터 소스드라이버(S1)로 전파된다.

또한, 도7a,b에, 액정패널(1)의 하측에 소스드라이버(S)를 1개 사용하는 표시용 구동장치에 있어서의, 스타트 펄스신호 SPD의 전파방향에 대한 절환신호 RL, 설정신호 SEL1·SEL2의 공급예를 도시한다. 한편, 상기한 도1, 도5로서는, SPD2측 및 SPD1측의 접속라인이, TCP(1)상의 배선이나 프린트기판(3)상의 배선을 통해 직접 컨트롤러(4)의 단자까지 접속된 구성을 도시한다. 그러나, 각 소스드라이버(S)내의 내부배선을 이용하여 소스드라이버(S) 사이의 접속선을 통해 신호를 전파시키는 구성이라도 좋다.

또한, 프린트기판(3)을 제공하지 않고, 각 소스드라이버(S) 사이의 신호의 교환이나, 소스드라이버(S)군과 컨트롤러(4)와의 신호의 교환을, TCP(1)상의 배선과 액정패널(2)의 유리기판상의 배선(예컨대 ITO 선)을 통해 행하여지는 구성으로서는 좋다.

또한, 각 소스드라이버(S)를 구성하는 LSI(컨트롤러(4)의 LSI를 포함하더라도 좋다)를, 칩 온 글래스(chip-on-glass(COG))로서 설치하여, 액정패널(2)의 유리기판상의 배선(예컨대 ITO 선)을 통해 신호의 교환을 하는 구성일 수도 있다.

이와 같이, 본 발명에 이러한 상기한 구성을 채용함으로써, 컨트롤러(4)측에 아날로그 스위치 등의 수단을 제공하여, 도통·비도통의 상태로 절환 동작 없이, 스타트 펄스신호 SPD의 전파방향을 절환할 수 있는 표시용 구동장치를 제공할 수 있기 때문에, 종래 컨트롤러측의 회로수나 컨트롤러측에 구비되는 반도체장치의 단자수를 삭감하여, 액정모듈의 소형화 및 저비용화를 꾀할 수 있다.

또한, 컨트롤러(4)와 소스드라이버(S)군과의 사이의 배선이 1라인으로 끝나기 때문에, 2개의 배선이 실시되는 종래의 구성에 비교하여, 액정모듈의 소형화를 꾀할 수 있는 것은 물론, 소형화로 인해 피치가 미세화된 배선패턴을 확대하여 노이즈에 의한 영향도 절감할 수 있다. 또한, 컨트롤러(4)로부터의 배선이 1본으로 끝나는 것은, 컨트롤러와 소스드라이버(S)군의 배치관계에 의한 배선변경도 없이, 모듈의 설계를 쉽게 한다는 이점도 있다.

또한, 상기한 바와 같이, 본 실시예의 액정모듈에서는, SPD 입출력버퍼 B2·B1의 각 출력버퍼회로(40·20)가, 출력단자(SPD2·SPD1)를 고임피던스상태에 설정 함으로써, 출력단자(SPD2·SPD1)부터의 스타트 펄스신호 SPD의 출력을 저지하는 구성을 채용하고 있어, 출력버퍼회로(40·20)의 동작상태를, 소스드라이버(S)내에서, 출력버퍼회로(40·20)에 제공한 논리게이트의 설정신호로서 전원 전압을 사용함으로써 유지한다.

그 결과, 종래의 입출력 버퍼에, 설정신호 SEL1·SEL2와 호환되는 회로를 부가함으로써 용이하게 고임피던스상태를 만들어낼 수 있다. 이 경우의 회로소자수의 증가가 미미하고, 구성이 용이하게 실현되어, 칩면적이 증대되지 않는다. 또한, TCP(1)의 패턴의 변경만으로 대응가능하기 때문에, 동일한 구동용 반도체소자를 1종류만 사용해서 저비용을 실현할 수 있다. 또한, 전원(VCC,GND) 레벨을 입력할 뿐으로 용이하게 절환가능하여, 간단한 구성으로 실현할 수 있다. 또한, 내부회로에서 간단히 실현가능하여 외부회로는 불필요하기 때문에, 신뢰성 및 제조비용의 절감화에 우수하다.

[실시예 2]

본 발명의 다른 실시예 대해, 도8 내지 도13에 따라서 설명하면, 이하와 같다. 또, 설명의 편의상, 실시예 1의 도면에 도시한 구성요소와 동일한 기능을 갖는 구성요소에 대해서는, 동일한 부호를 붙여, 그 설명을 생략한다. 또한, 여기서도, 표시용 구동장치로서 소스드라이버군을 예에 들지만, 그 특징점 및 그것을 쓴 액정모듈의 특징점을 게이트 드라이버군에 대하여도 적용가능하다.

본 실시예의 액정모듈에서의 표시용 구동장치의 시스템구성을 도8에 도시한다. 도8에 도시한 시스템구성은, 컨트롤러(4)로부터 출력되는 1개의 스타트 펄스신호 SPD가 2계통으로 분기되고, 종속접속된 소스드라이버(S)군의 양단의 소스드라이버(S1)와 소스드라이버 S(n)의 각 스타트 펄스신호 SPD용의 단자에 공급되는 점에서, 실시예 1로 설명한 시스템구성(도1 참조)과 동일하다. 다른 점은, 각 소스드라이버(S)에서의 스타트 펄스신호 SPD용의 단자부분에 있다.

실시예 1의 경우, 소스드라이버군을 구성하는 각 소스드라이버(S)에는, 스타트 펄스신호 SPD용의

단자로서, 입출력단자 SPD1·SPD2가 구비되고, 소스드라이버(S)군의 양단의 소스드라이버(S)의 입출력단자 SPD1·SPD2에, 2계통으로 분기한 스타트 펄스신호 SPD를 공급하고 있다.

2계통으로 분기한 스타트 펄스신호 SPD의 선택(도통/비도통)은, 데이터신호의 전파방향에 따라, 입출력단자 SPD1·SPD2 중 어느 한편이 입력단자로서 기능하고, 타면이 출력단자로서 기능하도록, 입출력단자 SPD1·SPD2에 제공한 SPD 입출력버퍼(B1·B2)의 동작을 제어함으로써 행하고 있다. 그 동작제어에는, 쌍방향 시프트 레지스터의 전파방향을 절환하기 위한 절환신호 RL에 가하여, 두 가지의 설정신호 SEL1·SEL2를 쓰고 있었다.

이에 대하여, 본 실시예의 경우, 소스드라이버군을 구성하는 각 소스드라이버(S)에는, 스타트 펄스신호 SPD용의 단자로서, 전파방향 양측에 입력단자와 출력단자가 1개씩 두 쌍이 구비되고 있다. 즉, 각 소스드라이버에는, 스타트 펄스신호 SPD용의 입력단자와 출력단자가 2계통 구비되고, 소스드라이버(S)군의 양단의 소스드라이버(S1)와 소스드라이버 S(n)의 입력단자 SPD①·SPD④에, 2계통으로 분기한 스타트 펄스신호 SPD를 공급하는 구성이다.

이에 의하면, 동작을 제어하는 입출력버퍼를 사용할 필요가 없기 때문에, 입출력버퍼의 동작을 제어하기 위한 상기한 설정신호 SEL1·SEL2를 필요로 하지 않고, 소스드라이버(S)를 탑재하고 있는 TCP(1)상의 이들의 설정신호 SEL1·SEL2용의 패턴이 불필요하여, 간소화를 꾀하고, TCP(1)의 설계가 용이하게 된다.

이하, 본 실시예의 액정모듈에서의 표시용 구동장치의 시스템구성에 관해서 상세히 설명한다.

도8의 시스템구성에 있어서도, 도1의 시스템구성과 같이, 소스드라이버(S)군은 종속접속되고, 콘트롤러(4)로부터 공급된다. 클럭신호 CK, 영상신호 Video, 절환신호 RL 및 전원 VCC와 GND 등이, 프린트기판(3)상의 배선 및 TCP(1)상의 배선을 통해, 소스드라이버(S1)의 입력단자 CK1, 입력단자 Video1, 입력단자 RL1, 전원단자 VCC, 전원단자 GND로부터 입력되고, 소스드라이버(S1) 안의 알루미늄선 등으로 이루어지는 내부배선을 전파하고, 소스드라이버(S1)의 출력단자 CK2, 출력단자 Video2, 출력단자 RL2, 전원단자 VCC, 전원단자 GND로부터 출력되어, 다음단의 소스드라이버(S2)에 같이 입력한다. 또, 실시예 1과 같이, 이들의 신호공급라인은, 프린트기판(3)상의 배선을 공통선으로, 각 소스드라이버(S)에 각각 입력하는 구성이라도 좋다.

한편, 콘트롤러(4)로부터 공급되는 스타트 펄스신호 SPD는 2계통으로 분기되어, 종속접속된 소스드라이버(S)군의 양단에 위치하는 1번째의 소스드라이버(S1)의 입력단자 SPD①과, n번째의 소스드라이버 S(n)의 입력단자 SPD④와의 양쪽에, 프린트기판(3)상 및 TCP(1)상의 배선을 통하여 공급된다.

도9에, 상기 소스드라이버(S)군 중의 1개의 소스드라이버(S)에서, 4개의 스타트 펄스신호 SPD용의 단자 SPD①~SPD④에 관계되는 회로블록을 도시한다. 또, 소스드라이버(S)군의 각 소스드라이버(S)는 모두 동일구성이다.

이 도로부터 알 수 있는 바와 같이, 소스드라이버(S) 내부에 구비된 쌍방향 시프트 레지스터(60)는, 입력단자 SPD①로부터 출력단자 SPD②에 전파되는 제1계통과, 입력단자 SPD④로부터 출력단자 SPD③에 전파되는 제2계통으로 이루어진다.

입력단자 SPD① 및 SPD④에는, SPD 입력버퍼 B11·B14가 각각 제공되고, 출력단자 SPD② 및 SPD③에는, 출력버퍼 B12·B13가 각각 제공된다. 클럭신호 CK는, 쌍방향 시프트 레지스터(60)에, 입력단자 CK에 제공된 CK 입력버퍼(B20)를 통해 입력되어, 출력단자 CK2에 제공된 CK 출력버퍼(B21)를 통해 출력된다. 또한, 절환신호 RL은, 쌍방향 시프트 레지스터(60)내에 인버터를 통해, 그대로 또는 반전입력된다.

이 소스드라이버(S)에서, 입력단자 SPD①로부터 입력한 스타트 펄스신호 SPD는, 입력버퍼 B11를 통해 쌍방향 시프트 레지스터(60)에 들어가고, 도에 있어서 좌측으로부터 우측으로 내부를 전파하여, SPD 출력버퍼 B12를 통해 출력단자 SPD②로부터 출력된다(제1계통).

또한, 입력단자 SPD④로부터 입력한 스타트 펄스신호 SPD는, 입력버퍼 B14를 통해 쌍방향 시프트 레지스터(60)에 들어가고, 도에 있어서 우측에서 좌측으로 내부를 전파하여, SPD 출력버퍼 B13를 통해 출력단자 SPD③으로부터 출력된다(제2계통).

도8의 시스템구성에서는, 이러한 도9에 도시한 소스드라이버(S)를 n개 종속접속하고 있다. 즉, 1번째의 소스드라이버(S1)의 출력단자 SPD②와, 2번째의 소스드라이버(S2)의 입력단자 SPD①가 서로 접속되고, 2번째의 소스드라이버(S2)의 출력단자 SPD③과, 1번째의 소스드라이버(S1)의 입력단자 SPD④가 서로 접속된다. 동일하게, n번째의 소스드라이버 S(n)까지 접속되어 있다.

그리고, 소스드라이버(S)군의 양단에 있는 1번째의 소스드라이버(S1)의 입력단자 SPD① 및 n번째의 소스드라이버 S(n)의 입력단자 SPD④에, 스타트 펄스신호 SPD가 공급된다.

이러한 종속접속된 소스드라이버군에 입력되는 2계통의 스타트 펄스신호 SPD중, 어느쪽의 계통을 선택할까는, 쌍방향 시프트 레지스터의 전송방향을 절환하는 절환신호 RL에서, 일방이 도통, 타방이 비도통이라는 것으로 실현된다.

도10에, 상기 2계통의 쌍방향 시프트 레지스터(60)의 상세한 회로도를 도시한다. 여기에 도시한 쌍방향 시프트 레지스터(60)의 회로구성은 공지된 것이기 때문에, 그 상세한 설명은 생략한다.

이러한 쌍방향 시프트 레지스터(60)에 있어서, 절환신호 RL이 "High" 레벨일 때, 입력단자 SPD④로부터 입력된 신호가, 클럭신호 CK의 상승에서 동기를 취하여 전파되고, 출력단자 SPD③에 출력된다. 한편, 절환신호 RL이 "Low" 레벨일 때는, 반대로 입력단자 SPD①로부터 입력된 신호가, 클럭신호 CK의 상승에서 동기를 취하여 전파되고, 출력단자 SPD②에 출력된다.

도11a에, 도8의 시스템구성에 있어서, 절환신호 RL을 "Low" 레벨로 하였을 때의, 스타트 펄스신호 SPD의 전파방향을 도시한다. 절환신호 RL을 "Low" 레벨로 함으로써, 콘트롤러(4)로부터의 스타트 펄스신호 SPD는, 1번째의 소스드라이버(S1)의 입력단자 SPD①로부터 입력되고, 내부의 쌍방향 시프트 레지스터(60)를 통해 전송되고 출력단자 SPD②로부터 출력되어, 다음단의 소스드라이버(S2)의 입력단자 SPD①에 입력한다. 이후, 순차와 같이 하여, 전파된 스타트 펄스신호 SPD는 전파방향의 최종단인 n번째의 소스드라이버 S(n)의 출력단자 SPD②까지 도달한다. 이 최종단인 n번째의 소스드라이버 S(n)의 출력단자 SPD②에는 아무것도 접속되지 않는다. 도11b는, 도11a와 비교하여, 액정패널(2)에 대한 소스드라이버(S)군의 탑재장소(액정패널(2)의 상측으로 할 때와 하측으로 할 때의 차이)가 다르거나, 또는 액정패널(2)에의 탑재장소는 같고, 콘트롤러(4)의 배치위치가 다른 경우이다.

이 경우에도, 절환신호 RL은 "Low" 레벨이고, 스타트 펄스신호 SPD는, n번째의 소스드라이버 S(n)의 입력단자 SPD①로부터 입력되고, 내부의 쌍방향 시프트 레지스터(60)를 통해 전송되어 출력단자 SPD②로부터 출력되고, 다음단의 소스드라이버 S(n-1)의 입력단자 SPD①에 입력된다. 이후, 순차 같이 하여, 전파된 스타트 펄스신호 SPD는 전파방향의 최종단으로 되는 1번째의 소스드라이버(S1)의 출력단자 SPD②까지 도달한다. 이 최종단으로 되는 1번째의 소스드라이버(S1)의 출력단자 SPD②에는 아무것도 접속되어 있지 않다.

도12a,b는, 절환신호 RL을 "High" 레벨로 하고, 쌍방향 시프트 레지스터(60)의 시프트방향을 도11a,b와 반대로 행하고 있는 경우이다.

도12a에서는, 스타트 펄스신호 SPD는, n번째의 소스드라이버 S(n)의 입력단자 SPD④로부터 입력되고, 내부의 쌍방향 시프트 레지스터(60)를 통해 전송되어, 출력단자 SPD③으로부터 출력되고, 다음단의 소스드라이버 S(n-1)의 입력단자 SPD④에 입력된다. 이후, 순차 같이 하여, 전파된 스타트 펄스신호 SPD는 전파방향의 최종단으로 되는 1번째의 소스드라이버(S1)의 출력단자 SPD③까지 도달한다. 이 최종단으로 되는 1번째의 소스드라이버(S1)의 출력단자 SPD③에는 아무것도 접속되지 않는다.

도12b는, 도12a와 비교하여, 액정패널(2)에 대한 소스드라이버(S)군의 탑재장소(액정패널(2)의 상측으로 할 때와 하측으로 할 때의 차이)가 다르거나, 또는 액정패널(2)에의 탑재장소는 같고, 콘트롤러(4)의 배치위치가 다른 경우이다.

도12b에서는, 스타트 펄스신호 SPD는, 1번째의 소스드라이버(S1)의 입력단자 SPD④로부터 입력되고, 내부의 쌍방향 시프트 레지스터(60)를 통해 전송되고 출력단자 SPD③에서 출력되고, 다음단의 소스드라이버(S2)의 입력단자 SPD④에 입력된다. 이후, 순차 같이 하여, 전파된 스타트 펄스신호 SPD는 전파방향의 최종단으로 되는 n번째의 소스드라이버 S(n)의 출력단자 SPD③까지 도달한다. 이 최종단으로 되는 n번째의 소스드라이버 S(n)의 출력단자 SPD③에는 아무것도 접속되지 않는다.

또한, 도13a,b에, 도9에 도시한 소스드라이버(S)를 1개 사용한 표시용 구동장치의 예를 도시한다. 액정패널(2)에의 소스드라이버(S)의 탑재장소 및 콘트롤러의 배치의 차이를 도시하고 있다. 절환신호 RL이 "Low" 레벨이면, 스타트 펄스신호 SPD는 입력단자 SPD①로부터 입력되어 전파되고, 절환신호 RL이 "High" 레벨이면, 스타트 펄스신호 SPD는 입력단자 SPD④로부터 입력된다. 도13a,b에 있어서의 출력단자 SPD② 및 SPD③에는 어느 것도 접속되지 않는다.

전술한 바와 같이, 이런 구성으로 함으로써, 실시예 1과 비교하여, 설정신호 SEL1·SEL2가 불필요하기 때문에, 소스드라이버(S)를 탑재하고 있는 TCP(1)상의 이들의 선택신호 SEL1·SEL2용의 패턴이 불필요하고, 간소화되어, TCP(1)의 설계가 용이하게 된다.

콘트롤러(4)로부터 소스드라이버(S)군에의 스타트 펄스신호 SPD의 공급라인을 1본화하고, 이를 분기하여 종속접속된 양단의 소스드라이버(S)의 입력단자에 공급하는 구성에 의한 효과에 대해서는, 실시예 1에서 설명한 바와 같다.

또한, 상술한 실시예 1,2에 있어서, 표시용 구동장치의 구동용 반도체소자로서 소스드라이버(S)의 예를 들었다. 따라서, 이 경우의 스타트 펄스신호 SPD는, 액정패널(2)에 표시를 행하기 위한 수평동기신호, 또는, 수평동기신호로부터 생성된 신호이다.

한편, 전술한 바와 같이, 쌍방향 시프트 레지스터를 내장하여 스타트 펄스신호 SPD를 전송하는 게이트드라이버에도 본 발명은 적용할 수 있다. 이 경우의 콘트롤러(4)로부터 공급되는 스타트 펄스신호 SPD는, 액정패널(2)에 표시를 행하기 위한 수직동기신호, 또는, 수직동기신호로부터 생성된 신호이다.

발명의 효과

이상과 같이, 본 발명의 제1의 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하는 복수의 구동용 반도체소자가 종속접속되어, 스타트 펄스신호의 전파방향의 절환이 가능한 표시용 구동장치에 있어서, 외부로부터 공급되는 스타트 펄스신호의 공급라인이 1개만이고, 상기 1개의 스타트 펄스신호의 공급라인이 2계통으로 분기되어, 종속접속된 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 입력단자에 각각 접속되고, 구동용 반도체소자군 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 하는 것을 특징으로 하고 있다.

이에 의하면, 외부에서의 스타트 펄스신호의 공급라인을 1개로 하고, 이를 2계통으로 분기하여 종속접속된 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 입력단자에 입력시켜, 구동용 반도체소자군 내부에서 어떤 스타트 펄스신호를 도통시킨다.

따라서, 종래와 같이, 구동용 반도체소자군으로 제어신호 등을 입력하는 콘트롤러측에 아날로그 스위치 등의 수단을 제공하여, 도통·비도통의 상태로 하는 것과 같은 절환 동작을 하지 않고, 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치를 실현한다.

그리고, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향을 설정함으로써, 전술한 바와 같이, 동일 구성의 구동용 반도체소자를 액정패널의 상측 및 하측의 어느 것에도 탑재가능해지고, 또한, 스타트 펄스신호를 출력하는 컨트롤러의 탑재위치도, 예컨대 액정패널의 상측에 탑재된 구동용 반도체소자의 우측 및 좌측의 어디에도 설치할 수 있고, 또한, 구동용 반도체소자가 액정패널의 하측에 탑재되어 있는 경우도 동일하다. 그 결과, 1종류의 구동용 반도체소자로 각 배치에 대응할 수 있기 때문에 구동용 반도체소자의 비용을 절감할 수 있다.

이 경우, 스타트 펄스신호의 전파방향을 절환할 수 있는 구성을, 종래부터 컨트롤러측의 회로수나 컨트롤러측에 구비되는 반도체장치의 단자수를 삭감하여 실현하기 때문에, 이러한 표시용 구동장치를 사용함으로써, 액정모듈의 소형화 및 저비용화를 꾀할 수 있다.

또한, 컨트롤러와 구동용 반도체소자군 사이의 배선이 1라인으로 끝나기 때문에, 2개의 배선이 실시되는 종래의 구성에 비해, 액정모듈의 소형화를 꾀할 수 있음은 물론, 소형화를 위해 피치의 미세화에 의한 배선패턴을 확대하여 노이즈에 의한 영향도 감소시킬 수 있다. 또한, 컨트롤러로부터의 배선이 1본으로 끝나는 것은, 컨트롤러와 구동용 반도체소자군과의 배치관계에 의한 배선변경도 없고, 모듈의 설계를 쉽게 하는 이점도 있다.

본 발명의 제2의 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하는 구동용 반도체소자를 단일로 구비하여, 스타트 펄스신호의 전파방향의 절환이 가능한 표시용 구동장치에 있어서, 외부로부터 공급되는 스타트 펄스신호의 공급라인이 1개만이고, 상기 1개의 스타트 펄스신호의 공급라인이 2계통으로 분기되어, 상기 구동용 반도체소자 양측의 스타트 펄스신호의 입력단자에 각각 접속되고, 상기 구동용 반도체소자 내부에 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 하는 것을 특징으로 하고 있다.

이는 구동용 반도체소자를 단일로 구비하는 1개 사용의 표시용 구동장치이나, 이 경우도, 이러한 스타트 펄스신호의 공급라인을 1본화한 것으로, 상기 구동용 반도체소자를 복수개 구비한 제1 표시용 구동장치와 같은 작용·효과를 제공한다.

본 발명의 제3의 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비한 복수의 구동용 반도체소자가 종속접속되어, 각 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에, 외부로부터 제공되는 절환신호에 의해 입출력의 절환이 가능한 입출력버퍼가 제공되고, 스타트 펄스신호의 전파방향의 절환이 가능한 표시용 구동장치에 있어서, 데이터신호의 전파방향에 대해 초단으로 되는 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 전파방향에 대해 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자가 함께 접속되어 양 단자에 스타트 펄스신호가 공급되는 동시에, 최종단으로 되는 상기 구동용 반도체소자에 있어서의 스타트 펄스신호의 출력단자로부터의 신호출력이 저지되는 것을 특징으로 하고 있다.

이에 의하면, 데이터신호의 전파방향에 대해 초단으로 되는 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자가 함께 접속되고, 이들 양 단자에 스타트 펄스신호가 공급된다. 이 경우, 단지 초단의 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 최종단의 구동용 반도체소자의 스타트 펄스신호의 출력단자를 접속하였을 때는, 스타트 펄스신호끼리의 충돌이 일어나지만, 여기서는, 최종단의 구동용 반도체소자의 스타트 펄스신호의 출력단자에 제공된 상기 입출력버퍼로부터의 신호출력이 저지되기 때문에, 이러한 문제가 없다.

이에 의해, 상술한 제1의 표시용 구동장치와 같은, 스타트 펄스신호의 공급라인을 1본화한 것에 의한 작용·효과를 발휘한다.

그러나, 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자로부터의 신호출력의 저지는, 예컨대 상기 출력라인을 도중에서 절단하여 놓은 것이라도 대응가능하지만, 그 경우는, 스타트 펄스신호의 전파방향을 절환하는 경우나, 소스드라이버군(구동용 반도체소자군)에 대한 컨트롤러의 배치위치에 의해서, TCP 패턴 등을 변경해야 하며, 비용 상승의 요인이나, 액정모듈의 설계의 용이성을 저해하는 문제가 있다.

따라서, 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자로부터의 신호출력을 저지하는 구성에서는, 상기 출력단자에 제공된 입출력버퍼의 출력버퍼회로가, 상기 출력단자를 고임피던스상태에 설정하는 구성을 채용하는 것이 바람직하다. 이에 의하면, 출력버퍼회로의 동작상태를, 구동용 반도체소자 내에서, 출력버퍼회로에 제공된 논리게이트의 설정신호로서 전원 전압을 사용하여 대응할 수 있다. 그 결과, 이하와 같은 점에서 우수하다.

우선, 여기까지의 입출력버퍼에, 설정신호에 대응한 회로를 부가하는 것만으로 용이하게 고임피던스상태를 생성할 수 있다. 이 경우의 회로소자수의 증가는 미미하여 용이하게 실현가능하며, 칩면적은 증대되지 않는다. 또한, TCP 패턴의 변경만으로 대응가능하기 때문에, 동일한 구동용 반도체소자를 1종류 사용하는 것에 의해 저비용으로 실현할 수 있다. 또한, 전원(VCC, GND) 레벨을 입력하는 것만으로 용이하게 절환가능하여 간단한 구성으로 실현할 수 있다. 또한, 내부회로에서 간단히 실현가능하여 외부회로는 불필요하기 때문에, 신뢰성 및 제조비용의 절감에 우수하다.

본 발명의 제4 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비한 구동용 반도체소자를 단일로 구비하고, 상기 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에, 외부로부터 제공되는 절환신호에 의해 입출력 절환이 가능한 입출력버퍼가 제공되고, 스타트 펄스신호의 전파방향의 절환이 가능한 표시용 구동장치에 있어서, 상기 구동용 반도체소자의 스타트 펄스신호의 입출력용의 양 단자가 접속되어 이들 양 단자에 스타트 펄스신호가 공급되는 동시에, 데이터신호의 전파방향에서 스타트 펄스신호의 출력측으로 되는 단자에 제공된 상기 입출력버퍼로부터의 신호출력이 저지되는 것을 특징으로 하고 있다.

이는, 구동용 반도체소자를 단일로 구비하는 1개 사용의 표시용 구동장치이지만, 이 경우도, 이

러한 구성으로 함으로써, 상술한 제3 표시용 구동장치와 같은 작용·효과를 제공한다.

본 발명의 제5 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하는 복수의 구동용 반도체소자가 종속접속되고, 스타트 펄스신호의 전파방향의 절환이 가능한 표시용 구동장치에 있어서, 각 구동용 반도체소자에 스타트 펄스신호의 입력단자와 출력단자가 2계통 제공되는 동시에, 종속접속된 이들 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 각 입력단자에, 외부로부터 공급되는 1개의 스타트 펄스신호의 공급라인이 2계통으로 분기되어 접속되는 것을 특징으로 하고 있다.

이에 의하면, 각 구동용 반도체소자에 스타트 펄스신호의 입력단자와 출력단자가 2계통 제공되고, 종속접속된 이들 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호의 각 입력단자에, 2계통으로 분기된 스타트 펄스신호의 공급라인이 접속된다.

따라서, 상술한 제1의 표시용 구동장치와 같은, 스타트 펄스신호의 공급라인을 1분화함에 의한 작용, 효과를 제공한다.

또한, 이 구성에서는, 구동용 반도체소자군의 양측으로부터 입력되는 스타트 펄스신호의 어느 하나를 도통시켜, 전파방향 최종단으로 구성되는 구동용 반도체소자의 출력단자를 접속하지 않은 것으로, 제3의 표시용 구동장치와 같이, 입출력버퍼의 동작을 제어할 필요가 없다. 그 결과, 입출력버퍼의 동작을 제어하기 위한 신호라인 등이 불필요하여, 각 구동용 반도체소자를 탑재하는 TCP 등의 설계가 용이하다.

또한, 본 발명의 제6 표시용 구동장치는, 쌍방향 시프트 레지스터를 구비하는 구동용 반도체소자를 단체로 구비하고, 스타트 펄스신호의 전파방향의 절환이 9가능한 표시용 구동장치에 있어서, 구동용 반도체소자에 스타트 펄스신호의 입력단자와 출력단자가 2계통 제공되는 동시에, 상기 구동용 반도체소자의 스타트 펄스신호의 각 입력단자에, 외부로부터 공급되는 1개의 스타트 펄스신호의 공급라인이 2계통으로 분기되어 접속되는 것을 특징으로 하고 있다.

이는, 구동용 반도체소자를 단체로 구비하는 1개 사용의 표시용 구동장치이지만, 이 경우도, 이러한 구성으로 함으로써, 상술한 제5 표시용 구동장치와 같은 작용·효과를 제공한다.

발명의 상세한 설명에 있어서의 구체적인 실시예는, 어디까지나 본 발명의 기술내용을 밝히는 것으로 그와 같은 구체예에만 한정하여 협의로 해석되는 것이 아니라, 본 발명의 정신과 다음에 기재하는 특허청구범위 내에서, 여러가지로 변경하여 실시할 수 있다.

(57) 청구의 범위

청구항 1

쌍방향 시프트 레지스터를 구비하고, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군; 및

외부로부터 공급되는 스타트 펄스신호를 각 구동용 반도체소자에 공급하기 위해 2계통으로 분기된 1본의 공급라인을 포함하고,

상기 2계통으로 분기된 1본의 공급라인은, 상기 구동용 반도체소자군에 있어서의 양단의 구동용 소자의 스타트 펄스신호의 입력단자에 각각 접속되어 있고,

상기 구동용 반도체소자군 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 함으로써, 1본의 공급라인으로 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치.

청구항 2

제1항에 있어서, 각 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에 제공된 입출력버퍼를 더 포함하고,

데이터신호의 전파방향에 따라, 상기 입출력버퍼의 동작을 제어함으로써, 상기 2계통의 스타트 펄스신호의 도통/비도통을 절환할 수 있는 표시용 구동장치.

청구항 3

쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자;

외부로부터 공급되는 스타트 펄스신호를 상기 구동용 반도체소자에 공급하기 위해 2계통으로 분기된 1본의 공급라인을 포함하고,

상기 2계통으로 분기된 1본의 공급라인은, 상기 구동용 반도체소자에 있어서의 양단의 스타트 펄스신호의 입력단자에 각각 접속되고,

상기 구동용 반도체소자의 내부에서 2계통의 스타트 펄스신호의 일방을 도통, 타방을 비도통으로 함으로써, 1본의 공급라인으로 스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치.

청구항 4

스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비하고, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군; 및

각 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에 제공되고, 외부로부터 제공되는 절환신호에 의해 입출력의 절환이 가능한 입출력버퍼를 포함하고,

데이터신호의 전파방향에 대해 초단으로 되는 구동용 반도체소자의 스타트 펄스신호의 입력단자와, 전파방향에 대해 최종단으로 되는 구동용 반도체소자의 스타트 펄스신호의 출력단자가 함께 접속되어 양 단자에 스타트 펄스신호가 공급되는 동시에, 최종단으로 되는 상기 구동용 반도체소자에 있어서의 스타트 펄스신호의 출력단자로부터의 신호출력이 저지되는 표시용 구동장치.

청구항 5

제4항에 있어서, 최종단으로 되는 상기 구동용 반도체소자의 스타트 펄스신호의 출력단자에 제공된 상기 입출력버퍼의 출력버퍼회로가, 상기 출력단자를 고 임피던스 상태로 설정하여 신호출력을 저지하는 표시용 구동장치.

청구항 6

제5항에 있어서, 상기 입출력버퍼의 출력버퍼회로의 동작상태를, 전원라인의 신호레벨을 설정신호로서 제어하는 표시용 구동장치.

청구항 7

스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자; 및

상기 구동용 반도체소자의 스타트 펄스신호의 입력단자 및 출력단자에 제공되고, 외부로부터 제공되는 절환신호에 의해 입출력의 절환이 가능한 입출력버퍼를 포함하고,

상기 구동용 반도체소자의 스타트 펄스신호의 입출력용의 양 단자가 접속되고, 상기 양 단자에 스타트 펄스신호가 공급되는 동시에, 데이터신호의 전파방향에서 스타트 펄스신호의 출력측으로 되는 단자에 제공된 상기 입출력 버퍼로부터의 신호출력이 저지되는 표시용 구동장치.

청구항 8

제7항에 있어서, 상기 입출력버퍼의 출력버퍼회로의 동작상태를, 전원라인의 신호레벨을 설정신호로서 제어하는 표시용 구동장치.

청구항 9

스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비하고, 복수의 구동용 반도체소자가 종속접속되어 이루어지는 구동용 반도체소자군을 포함하고,

각 구동용 반도체소자에 스타트 펄스신호용의 입력단자와 출력단자가 2계통 제공되는 동시에,

상기 구동용 반도체소자군에 있어서의 양단의 구동용 반도체소자의 스타트 펄스신호용의 각 입력단자에, 외부로부터 스타트 펄스신호를 공급하기 위한 1본의 공급라인이, 2계통으로 분기되어 접속되는 표시용 구동장치.

청구항 10

스타트 펄스신호의 전파방향을 절환할 수 있는 표시용 구동장치로서,

쌍방향 시프트 레지스터를 구비한 단일의 구동용 반도체소자를 포함하고,

상기 구동용 반도체소자에 스타트 펄스신호용의 입력단자와 출력단자가 2계통 제공되는 동시에, 상기 구동용 반도체소자의 스타트 펄스신호용의 각 입력단자에, 외부로부터 스타트 펄스신호를 공급하기 위한 1본의 공급라인이, 2계통으로 분기되어 접속되는 표시용 구동장치.

청구항 11

제1항에 있어서, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향이 설정되는 표시용 구동장치.

청구항 12

제3항에 있어서, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향이 설정되는 표시용 구동장치.

청구항 13

제4항에 있어서, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향이 설정되는 표시용 구동장치.

청구항 14

제7항에 있어서, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향이 설정되는 표시용 구동장치.

청구항 15

제9항에 있어서, 데이터신호의 전파방향에 따라 스타트 펄스신호의 전파방향이 설정되는 표시용 구동장치.

청구항 16

청구항 1에 기재한 표시용 구동장치를 구비한 액정모듈.

청구항 17

청구항 3에 기재한 표시용 구동장치를 구비한 액정모듈.

청구항 18

청구항 4에 기재한 표시용 구동장치를 구비한 액정모듈.

청구항 19

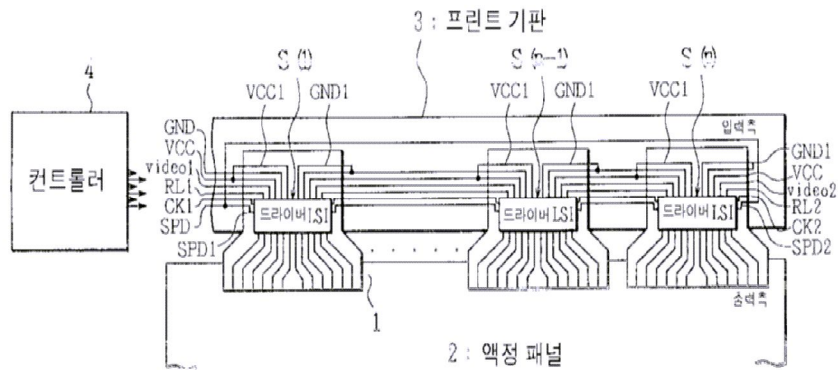
청구항 7에 기재한 표시용 구동장치를 구비한 액정모듈.

청구항 20

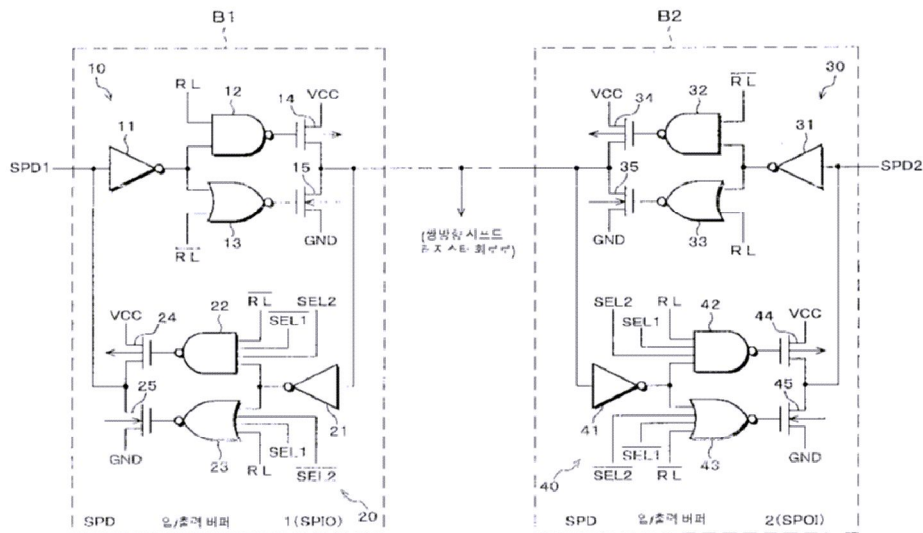
청구항 9에 기재한 표시용 구동장치를 구비한 액정모듈.

도면

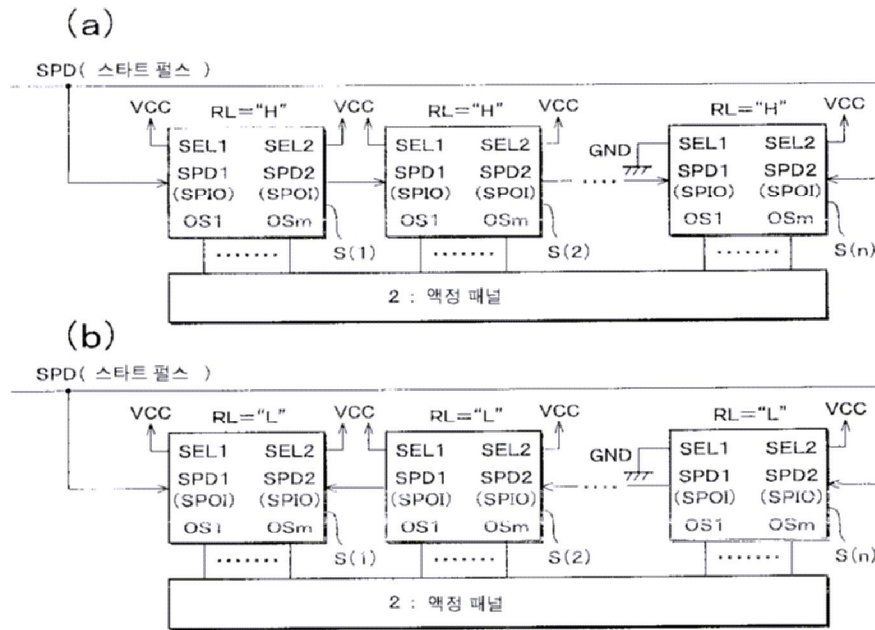
도면1



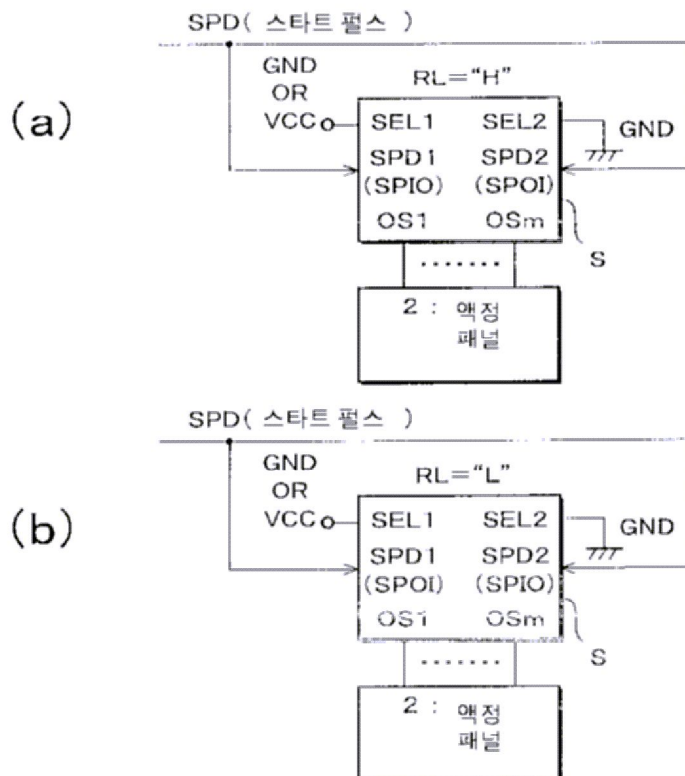
도면2



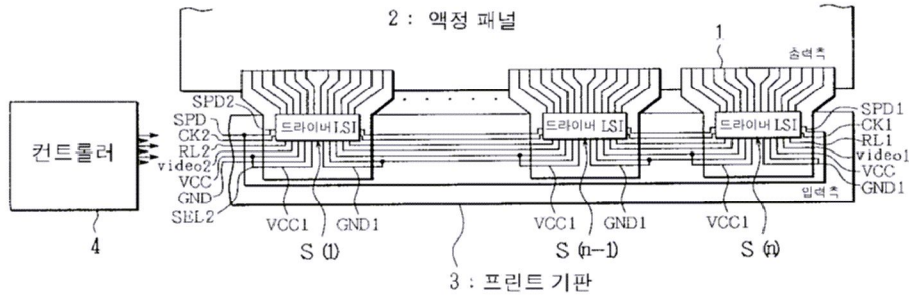
도면3



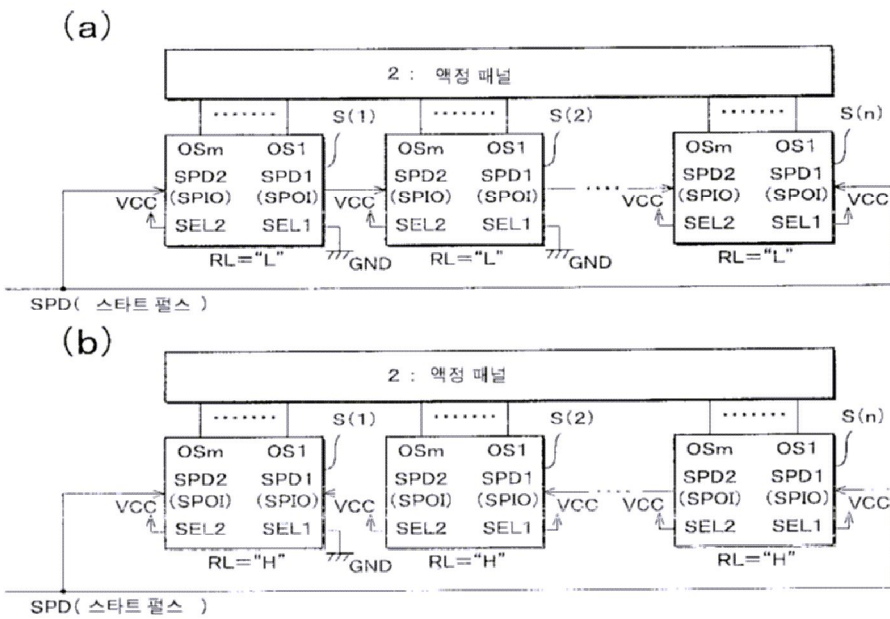
도면4



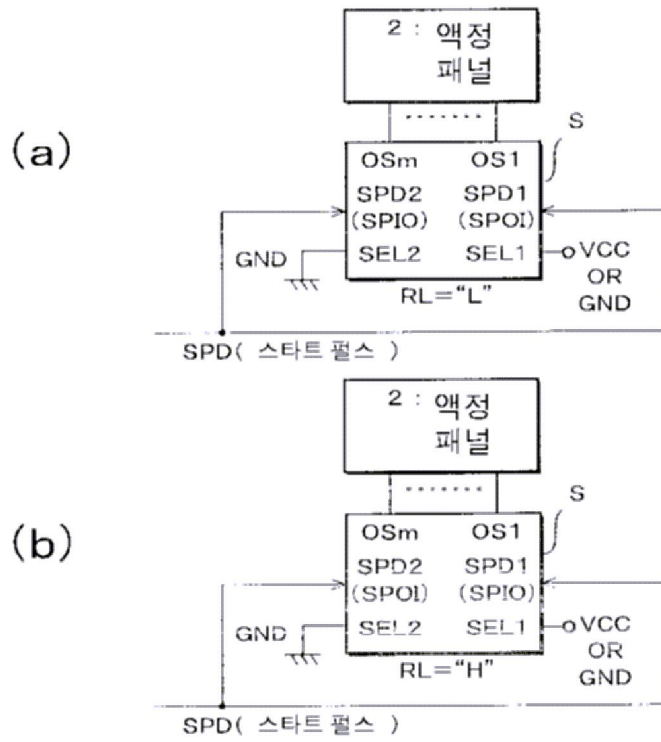
도면5



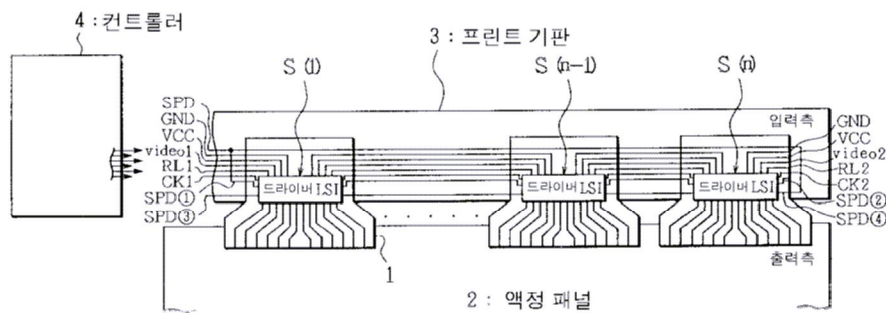
도면6



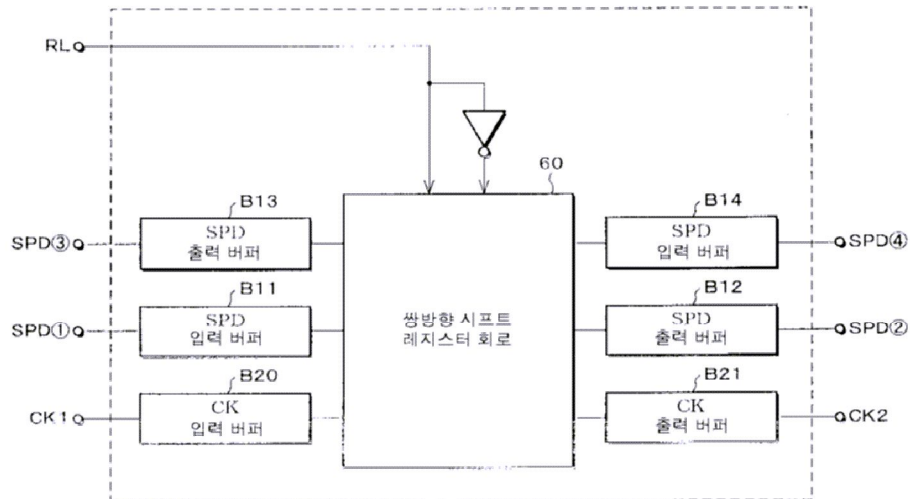
도면7



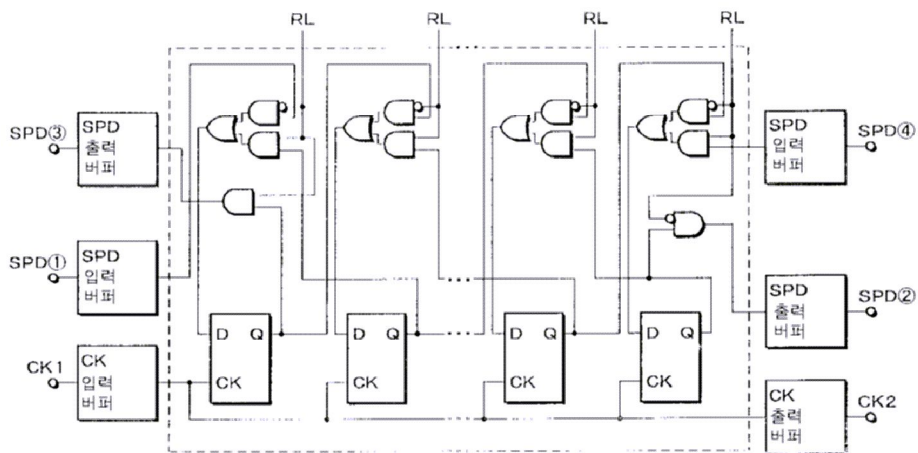
도면8



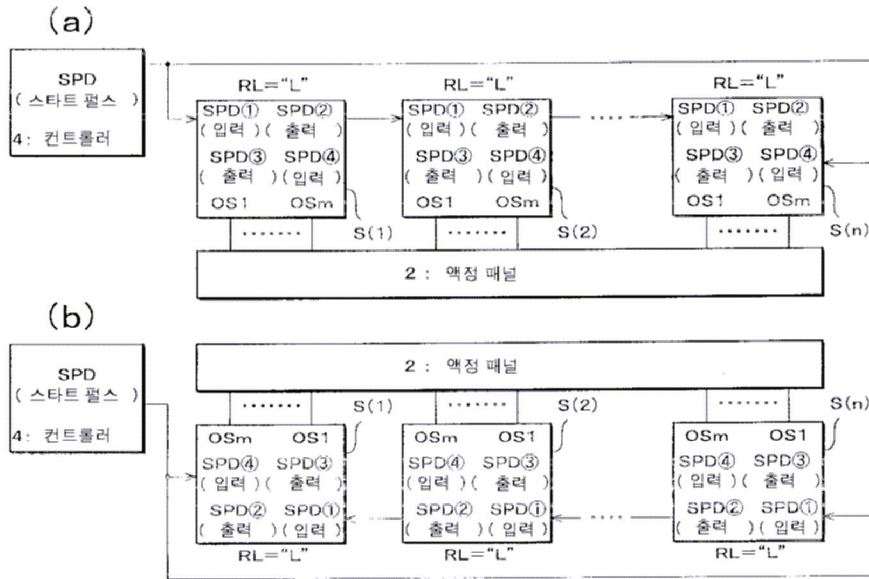
도면9



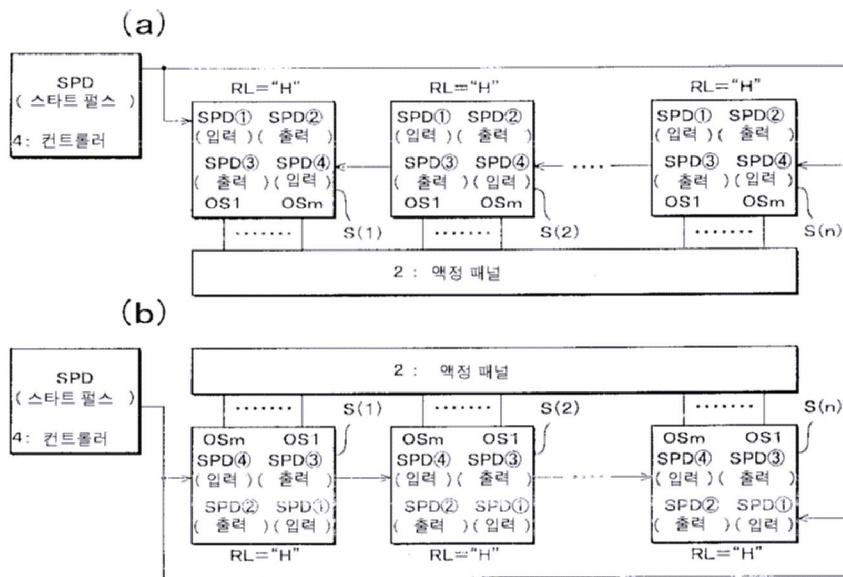
도면10



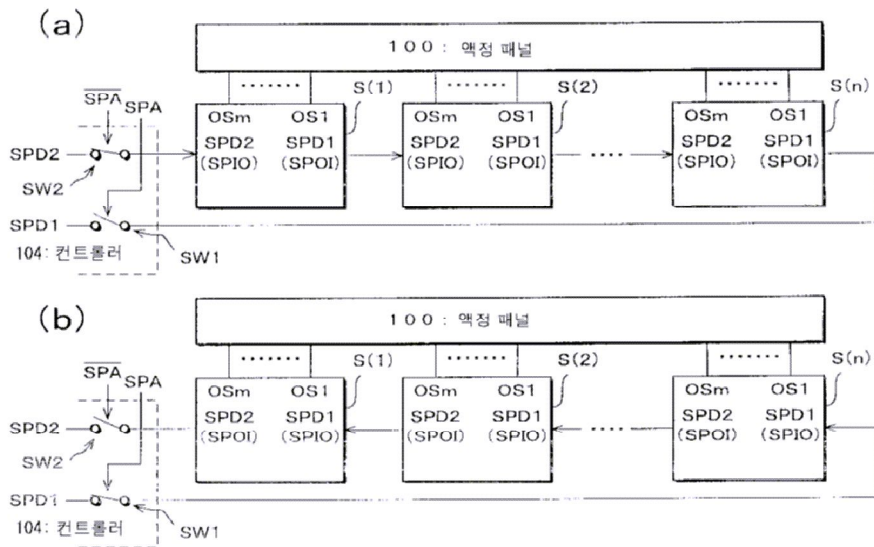
도면11



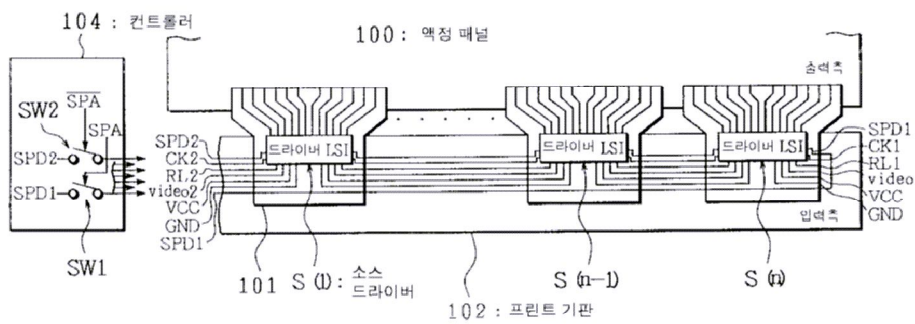
도면12



도면 16



도면 17



专利名称(译)	显示驱动装置和使用其的液晶模块		
公开(公告)号	KR1020010029651A	公开(公告)日	2001-04-06
申请号	KR1020000020307	申请日	2000-04-18
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	ORISAKA YUKIHISA 오리사카유키히사 OGAWA YOSHINORI 오가와요시노리		
发明人	오리사카유키히사 오가와요시노리		
IPC分类号	G09G3/36 G02F1/133 G09G G09G3/20 G02F		
CPC分类号	G09G3/3677 G09G3/3688 G09G2310/0283		
优先权	1999279685 1999-09-30 JP 1999362976 1999-12-21 JP		
其他公开文献	KR100360148B1		
外部链接	Espacenet		

摘要(译)

本发明的显示驱动装置包括双向移位寄存器。它包括分支到2系统的起始脉冲信号，用于提供源极驱动器组，其中多个源极驱动器被子连接并且被制造，并且起始脉冲信号从外部提供给每个源极驱动器作为1的供电线。1分支到2系统的供电线连接到源极驱动器组中两端的源极驱动器的起始脉冲信号的输入端子。它获得源驱动器组内2系统启动的起始脉冲信号的单向。另一方面是不进行的。以这种方式，它可以将起始脉冲信号的无线电方向切换到1的供电线。

