



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년10월18일
(11) 등록번호 10-1320019
(24) 등록일자 2013년10월14일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0073492

(22) 출원일자 2006년08월03일

심사청구일자 2011년08월01일

(65) 공개번호 10-2008-0012541

(43) 공개일자 2008년02월12일

(56) 선행기술조사문헌

KR1020040053641 A*

KR1020060020074 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김종우

경기도 안양시 만안구 냉천로98번길 14, 소방빌라 A-202호 (안양동)

(74) 대리인

특허법인가산

전체 청구항 수 : 총 11 항

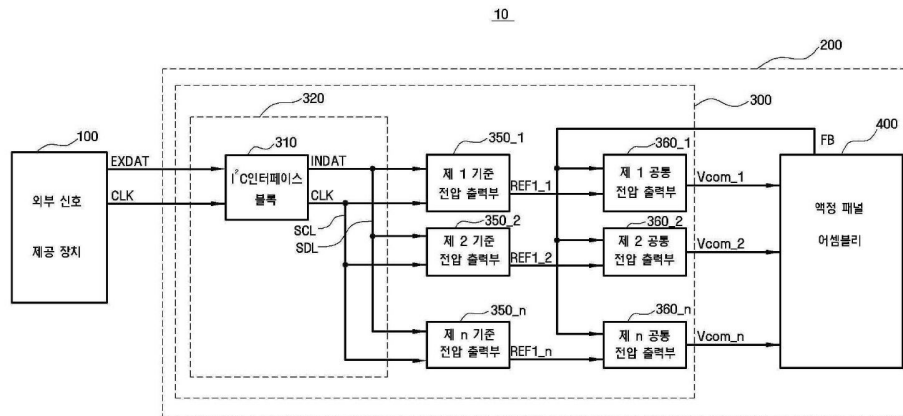
심사관 : 이성현

(54) 발명의 명칭 구동 IC, 액정 표시 장치 및 표시 시스템

(57) 요약

표시 품질을 향상할 수 있는 구동 IC, 액정 표시 장치 및 표시 시스템이 제공된다. 구동 IC는 외부로부터 외부 데이터 신호를 입력받아 내부 데이터 신호를 제공하는 인터페이스부와, 내부 데이터 신호를 제공받아 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 기준 전압 출력부 및 공통 전극의 전압을 피드백 받아 각 제1 기준 전압과 공통 전극의 전압을 비교하여 그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 포함한다.

대표도



특허청구의 범위

청구항 1

외부로부터 외부 데이터 신호를 입력받아 내부 데이터 신호를 제공하는 인터페이스부;

상기 내부 데이터 신호를 제공받아 상기 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 기준 전압 출력부; 및

공통 전극의 전압을 피드백 받아 상기 각 제1 기준 전압과 상기 공통 전극의 전압을 비교하여 그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 포함하고,

상기 인터페이스부는 병렬 인터페이스이고,

상기 인터페이스부는 상기 외부 데이터 신호의 하이 레벨 또는 로우 레벨을 카운트하여 상기 외부 데이터 신호를 상기 내부 데이터 신호로 변환하는 적어도 하나의 카운터를 포함하는 구동 IC.

청구항 2

삭제

청구항 3

삭제

청구항 4

제 1항에 있어서,

상기 기준 전압 출력부는 상기 데이터 신호를 아날로그 형태의 상기 제1 기준 전압으로 변환하는 디지털 아날로그 컨버터를 포함하는 구동 IC.

청구항 5

제 1항에 있어서,

상기 기준 전압 출력부는 상기 데이터 신호를 저장하는 메모리와, 상기 데이터 신호를 아날로그 형태의 상기 제1 기준 전압으로 변환하는 디지털 아날로그 컨버터를 포함하는 구동 IC.

청구항 6

제 1항에 있어서,

상기 공통 전압 출력부는 연산 증폭기를 포함하는 구동 IC.

청구항 7

제 1항에 있어서,

상기 공통 전압 출력부는 상기 공통 전극의 전압을 피드백 받아 교류의 제2 기준 전압을 제공하는 커패시터와, 상기 제1 기준 전압과 상기 제2 기준 전압의 차이를 증폭하는 연산 증폭기를 포함하는 구동 IC.

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

외부 데이터 신호를 제공하는 외부 신호 제공 장치; 및

화소 전극이 형성된 제1 기관과, 공통 전극이 형성된 제2 기관을 포함하는 액정패널 어셈블리와, 상기 외부 데이터 신호를 입력받아 내부 데이터 신호를 출력하는 인터페이스부와, 상기 내부 데이터 신호를 제공받아 상기 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 기준 전압 출력부와, 상기 공통 전극의 전압을 피드백 받아 상기 각 제1 기준 전압과 상기 공통 전극의 전압을 비교하여 그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 구비하는 구동 장치를 포함하는 액정 표시 장치를 포함하고,

상기 인터페이스부는 병렬 인터페이스이고,

상기 인터페이스부는 상기 외부 데이터 신호의 하이 레벨 또는 로우 레벨을 카운트하여 상기 외부 데이터 신호를 상기 내부 데이터 신호로 변환하는 적어도 하나의 카운터를 포함하는 표시 시스템.

청구항 12

삭제

청구항 13

삭제

청구항 14

제 11항에 있어서,

상기 각 기준 전압 출력부는 상기 내부 데이터 신호를 제공받아 상기 내부 데이터 신호를 저장하는 메모리와, 상기 내부 데이터 신호를 아날로그 형태의 상기 제1 기준 전압으로 변환하는 하나의 디지털 아날로그 컨버터를 포함하는 표시 시스템.

청구항 15

제 11항에 있어서,

상기 공통 전압 출력부는 상기 공통 전극의 전압을 피드백 받아 교류의 제2 기준 전압을 제공하는 커패시터와, 상기 각 제1 기준 전압과 상기 제2 기준 전압의 차이를 증폭하는 연산 증폭기를 포함하는 표시 시스템.

청구항 16

삭제

청구항 17

삭제

청구항 18

제 11항에 있어서,

상기 각 제1 기준 전압 출력부는 상기 내부 데이터 신호를 아날로그 형태의 상기 제1 기준 전압으로 변환하는 디지털 아날로그 컨버터를 포함하는 표시 시스템.

청구항 19

제 18항에 있어서,

상기 각 제1 기준 전압 출력부는 상기 내부 데이터 신호를 저장하는 비휘발성 메모리를 더 포함하는 표시 시스템.

청구항 20

제 11항에 있어서,

상기 공통 전압 출력부는 상기 공통 전극의 전압을 피드백 받아 교류의 제2 기준 전압을 제공하는 커패시터와, 상기 제1 기준 전압과 상기 제2 기준 전압의 차이를 증폭하는 연산 증폭기를 포함하는 표시 시스템.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0021] 본 발명은 구동 IC, 액정 표시 장치 및 표시 시스템에 관한 것이다.
- [0022] 액정 표시 장치는 화소 전극 및 박막 트랜지스터가 형성된 제1 기판과, 공통 전극 및 컬러 필터가 형성된 제2 기판과, 제1 및 제2 기판 사이에 주입된 액정층을 포함한다. 제1 기판의 화소 전극과 제2 기판의 공통 전극 간의 전위차에 따라 액정이 틸트(tilt)되어 영상이 표시된다. 화소 전극에는 데이터 전압이 인가되고, 공통 전극에는 공통 전압이 인가된다. 화소 전극에는 프레임마다 공통 전압을 기준으로 정극성의 영상 데이터 전압과 부극성의 영상 데이터 전압이 인가된다.
- [0023] 그런데, 킥백(kickback) 현상으로 인해 플리커가 발생하고, 공통 전압이 인가된 공통 전극의 전압이 왜곡되어 표시 품질이 저하된다. 따라서 플리커를 줄이고, 공통 전극의 전압의 왜곡을 줄여 표시 품질을 향상시킬 필요가 있다.

발명이 이루고자 하는 기술적 과제

- [0024] 본 발명이 이루고자 하는 기술적 과제는 표시 품질을 향상할 수 있는 구동 IC를 제공하는 것이다.
- [0025] 본 발명이 이루고자 하는 다른 기술적 과제는 표시 품질을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.
- [0026] 본 발명이 이루고자 하는 또 다른 기술적 과제는 표시 품질을 향상시키기 위해 공통 전압을 조절하는 표시 시스템을 제공하는 것이다.
- [0027] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- [0028] 상기 기술적 과제를 달성하기 위한 본 발명의 일 태양에 따른 구동 IC는 외부로부터 외부 데이터 신호를 입력받아 내부 데이터 신호를 제공하는 인터페이스부와, 상기 내부 데이터 신호를 제공받아 상기 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 기준 전압 출력부 및 공통 전극의 전압을 피드백 받아 상기 각 제1 기준 전압과 상기 공통 전극의 전압을 비교하여 그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 포함한다.
- [0029] 상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 태양에 따른 액정 표시 장치는 화소 전극이 형성된 제1 기판과, 공통 전극이 형성된 제2 기판을 포함하는 액정패널 어셈블리 및 기 설정된 다수의 내부 데이터 신호를 출력하는 메모리부와, 상기 내부 데이터 신호를 제공받아 상기 각 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 디지털 아날로그 컨버터와, 상기 공통 전극의 전압을 피드백 받아 상기 제1 기준 전압과 상기 공통 전극의 전압을 비교하여 그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 구비하는 구동 장치를 포함한다.
- [0030] 상기 또 다른 기술적 과제를 달성하기 위한 본 발명의 일 태양에 따른 표시 시스템은 외부 데이터 신호를 제공하는 외부 신호 제공 장치 및 화소 전극이 형성된 제1 기판과, 공통 전극이 형성된 제2 기판을 포함하는 액정패널 어셈블리와, 상기 외부 데이터 신호를 입력받아 내부 데이터 신호를 출력하는 인터페이스부와, 상기 내부 데이터 신호를 제공받아 상기 내부 데이터 신호에 대응하는 제1 기준 전압을 출력하는 적어도 하나의 기준 전압 출력부와, 상기 공통 전극의 전압을 피드백 받아 상기 각 제1 기준 전압과 상기 공통 전극의 전압을 비교하여

그 결과에 따라 공통 전압을 출력하는 적어도 하나의 공통 전압 출력부를 구비하는 구동 장치를 포함하는 액정 표시 장치를 포함한다.

[0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0032] 도 1은 본 발명의 일 실시예에 따른 표시 시스템을 설명하기 위한 블록도이고, 도 2는 도 1의 액정 표시 장치의 한 화소의 등가 회로도이다.

[0033] 도 1을 참조하면 본 발명의 일 실시예에 따른 표시 시스템(10)은 외부 신호 제공 장치(100)와 액정 표시 장치(200)를 포함하고, 액정 표시 장치(200)는 구동 IC(300)와, 액정 패널 어셈블리(400)를 포함한다.

[0034] 외부 신호 제공 장치(100)가 외부 데이터 신호(EXDAT)와 클럭 신호(CLK)를 액정 표시 장치(200)에 제공하면, 구동 IC(300)는 액정 패널 어셈블리(400)로부터 피드백된 공통 전극의 전압(FB)과, 외부 데이터 신호(EXDAT)에 대응하는 제1 기준 전압(REF_1, ..., REF_n)을 이용하여 다수의 공통 전압(Vcom_1, ..., Vcom_n)을 출력한다.

[0035] 출력된 공통 전압(Vcom_1, ..., Vcom_n)은 직류 성분과 교류 성분을 갖는데, 직류 성분은 제1 기준 전압(REF_1, ..., REF_n)이고, 교류 성분은 피드백된 공통 전극의 전압(FB)을 이용하여 생성된다. 여기서 직류 성분인 제1 기준 전압(REF_1, ..., REF_n)은 플리커를 줄이기 위해 외부 신호 제공 장치(100)로부터 제공된 외부 데이터 신호(EXDAT)에 대응하는 전압이고, 교류 성분은 공통 전압(Vcom_1, ..., Vcom_n)의 왜곡을 줄이기 위해 피드백된 공통 전극의 전압(FB)에 대응하는 전압이다.

[0036] 이러한 표시 시스템(10)은 액정 표시 장치(200)의 테스트 시스템일 수 있다. 즉, 생산자(maker)가 액정 표시 장치(200)를 테스트하는 과정에서, 플리커를 최소화하는 공통 전압(Vcom_1, ..., Vcom_n)이 출력되도록 외부 데이터 신호(EXDAT)를 외부 신호 제공 장치(100)를 통해 액정 표시 장치(200)에 제공한다. 또는 사용자(user)가 액정 표시 장치(200)를 사용하는 중에 표시 품질을 향상시키기 위해 외부 신호 제공 장치(100)를 통해 외부 데이터 신호(EXDAT)를 액정 표시 장치(200)에 제공하여 공통 전압(Vcom_1, ..., Vcom_n)을 조절한다. 여기서 외부 신호 제공 장치(100)는 컴퓨터일 수 있다.

[0037] 이하에서 각 기능 블록별로 구체적으로 설명한다. 먼저, 외부 신호 제공 장치(100)는 액정 표시 장치(200)의 플리커를 감소시키기 위해 외부 데이터 신호(EXDAT)를 제공한다. 생산자(maker) 또는 사용자(user)가 액정 표시 장치(200)의 플리커를 감소시키기 위해 외부 신호 제공 장치(100)를 통해 외부 데이터 신호(EXDAT)를 액정 표시 장치(200)로 제공할 수 있다. 외부 데이터 신호(EXDAT)와 플리커는 도 3 및 도 4를 참조하여 후술한다.

[0038] 구동 IC(300)는 외부 데이터 신호(EXDAT)와 클럭 신호(CLK)를 입력받아, 외부 데이터 신호(EXDAT)에 대응하는 다수의 공통 전압(Vcom_1, ..., Vcom_n)을 출력한다.

[0039] 구동 IC(300)는 인터페이스부(320)와, 적어도 하나의 기준 전압 출력부(350_1, ..., 350_n)와, 적어도 하나의 공통 전압 출력부(360_1, ..., 360_n)를 포함한다. 이하에서는 구동 IC(300)가 n개의 기준 전압 출력부(350_1, ..., 350_n)와, n개의 공통 전압 출력부(360_1, ..., 360_n)를 포함하는 경우를 예로 들어 설명한다.

[0040] 인터페이스부(320)는 직렬로 입력된 외부 데이터 신호(EXDAT)를 다수의 기준 전압 출력부(350_1, ..., 350_n)에 각각 제공한다. 여기서 인터페이스부(320)는 디지털 직렬 인터페이스의 하나인 아이스퀘어씨(Inter Integrated Circuit, 이하 'I²C'라 함) 인터페이스일 수 있다.

[0041] I²C 인터페이스는 2-와이어 인터페이스로써, 마스터(master)와 슬레이브(slave) 사이에 데이터 통신을 위한 시리얼 데이터 라인(SDL)과, 마스터 및 슬레이브 사이의 데이터 통신을 제어하고 동기화하기 위한 클럭 라인(SC L)을 포함한다.

[0042] 즉, 마스터인 외부 신호 제공 장치(100)는 하나의 시리얼 데이터 라인(SDL)을 통해 외부 데이터 신호(EXDAT)를 제공하고, 하나의 클럭 라인을 통해 클럭 신호(CLK)를 제공한다. 여기서, 슬레이브인 다수의 기준 전압 출력부(350_1, ..., 350_n)에 각각 제공되는 내부 데이터 신호(INDAT)가 직렬로 하나의 시리얼 데이터 라인(SDL)을 통해 제공된다. 이러한 형태의 데이터 전송 방식을 직렬 인터페이스라고 한다. 슬레이브인 다수의 기준 전압 출력부(350_1, ..., 350_n)는 클럭 신호(CLK)에 동기되어, 시리얼 데이터 라인(SDL)을 통해 제공된 내부 데이터 신호

(INDAT)를 입력받는다.

[0043] 여기서 인터페이스부(320)는 I^2C 인터페이스 블록(310)을 더 포함하는데, I^2C 인터페이스 블록은 외부 데이터 신호(EXDAT)를 다수의 기준 전압 출력부(350_1, ..., 350_n)가 처리할 수 있는 형태의 내부 데이터 신호(INDAT)로 변환한다. 예를 들어, 외부 데이터 신호(EXDAT)를 TTL 신호의 내부 데이터 신호(INDAT)로 변환한다. 다만, 인터페이스부(320)는 I^2C 인터페이스 블록(310)을 포함하지 않고, 시리얼 데이터 라인(SDL)과 시리얼 클럭 라인(SCL)만으로 구성될 수 있으며, 이 경우, 외부 데이터 신호(EXDAT)와 내부 데이터 신호(INDAT)는 동일할 수 있다. 내부 데이터 신호(INDAT)와 클럭 신호(CLK)에 대해서는 도 5를 참조하여 후술한다.

[0044] 한편, 다수의 기준 전압 출력부(350_1, ..., 350_n)는 각각 외부 신호 제공 장치(100)로부터 제공받은 내부 데이터 신호(INDAT)에 대응하여 제1 기준 전압(REF_1, ..., REF_n)을 출력한다. 각 기준 전압 출력부(350_1, ..., 350_n)는 내부 데이터 신호(INDAT)에 대응하는 아날로그 형태의 제1 기준 전압(REF_1, ..., REF_n)을 출력하는 디지털 아날로그 컨버터(340_1, ..., 340_n)를 포함할 수 있다.

[0045] 여기서 제1 기준 전압(REF_1, ..., REF_n)은 플리커를 감소시키기 위한 전압 레벨을 갖는데, 공통 전압 출력부(360_1, ..., 360_n)가 출력하는 공통 전압(Vcom_1, ..., Vcom_n)의 직류 성분이 된다. 이러한 기준 전압 출력부(350_1, ..., 350_n)의 내부 회로 및 동작은 도 6을 참조하여 후술한다.

[0046] 다수의 공통 전압 출력부(360_1, ..., 360_n)는 각각 액정 패널 어셈블리(400)의 공통 전극으로부터 공통 전극의 전압(FB)을 피드백 받고, 제1 기준 전압(REF_1, ..., REF_n)과 공통 전극의 전압(FB)을 비교하여 그 결과에 따라 공통 전압(Vcom_1, ..., Vcom_n)을 출력한다. 더 자세히 말하면, 각 공통 전압 출력부(360_1, ..., 360_n)는 피드백된 공통 전극의 전압(FB)에 대응하여 교류 성분을 생성하고, 직류의 제1 기준 전압(REF_1, ..., REF_n)과 합한다.

[0047] 액정 패널 어셈블리(400)의 공통 전극의 전압(FB)은, 액정 패널 어셈블리(400)의 화소 전극에 프레임마다 극성이 다른 영상 데이터 전압이 인가되면 화소 전극과 공통 전극간의 커패시턴스 성분 즉, 액정 커패시터로 인해 화소 전극에 인가된 영상 데이터 전압과 커플링되어 왜곡된다. 여기서 왜곡 성분은 교류 형태이다. 따라서 왜곡 성분과 위상이 반대인 교류 성분을 생성하여 제1 기준 전압(REF_1, ..., REF_n)과 더하여 공통 전압(Vcom_1, ..., Vcom_n)을 출력한다. 즉, 커플링에 의해 왜곡되더라도 공통 전극의 전압(FB)이 직류의 제1 기준 전압(REF_1, ..., REF_n)으로 유지되도록, 제1 기준 전압(REF_1, ..., REF_n)을 보상하여 공통 전압(Vcom_1, ..., Vcom_n)을 출력한다. 공통 전압 출력부(360_1, ..., 360_n)의 내부 회로와, 피드백된 공통 전극의 전압(FB)을 이용하여 공통 전압(Vcom_1, ..., Vcom_n)을 보상하는 과정은 도 7을 참조하여 후술한다. 한편, 도 1에서는 액정 패널 어셈블리(400)로부터 하나의 공통 전극의 전압(FB)이 피드백되어 각 공통 전압 출력부(360_1, ..., 360_n)에 제공되는 경우가 도시되어 있으나, 이에 한정되지 않고, 공통 전압 출력부(360_1, ..., 360_n)가 공통 전극의 여러 부분에서 각각 서로 다른 공통 전극의 전압(FB)을 피드백 받을 수 있다.

[0048] 액정 패널 어셈블리(400)는 공통 전극의 전압(FB)을 공통 전압 출력부(360_1, ..., 360_n)로 피드백하고, 공통 전압(Vcom_1, ..., Vcom_n)을 제공받아 영상을 표시한다.

[0049] 도 2를 참조하면, 액정 패널 어셈블리(400)의 한 화소는 박막 트랜지스터 및 화소 전극(PE)이 형성된 제1 표시판(410)과, 공통 전극(CE)이 형성된 제2 표시판(420)과, 제1 표시판(410) 및 제2 표시판(420) 사이에 주입된 액정층(430)을 포함한다.

[0050] 제1 표시판(410)의 화소 전극(PE)과 대향하도록 제2 표시판(420)의 공통 전극(CE)의 일부 영역에 색필터(CF)가 형성될 수 있다. 한 화소는 i번째 게이트선(Gi)과 j번째 데이터선(Dj)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 커패시터(liquid crystal capacitor, Clc) 및 유지 커패시터(storage capacitor, Cst)를 포함한다. 유지 커패시터(Cst)는 필요에 따라 생략될 수 있다.

[0051] 이러한 액정 패널 어셈블리(400)의 공통 전극에 구동 IC(300)로부터 제공된 공통 전압(Vcom_1, ..., Vcom_n)이 인가되면, 플리커가 감소되며, 극성이 다른 영상 데이터 전압이 인가되더라도, 공통 전극의 전압(FB)이 왜곡되지 않으므로, 표시 품질이 향상된다.

[0052] 여기서, 도 3 및 도 4를 참조하여, 플리커와 플리커를 감소시키기 위해 제공되는 외부 데이터 신호에 대해 설명한다. 도 3은 플리커를 설명하기 위한 회로도이고, 도 4는 도 1의 외부 데이터 신호를 설명하기 위한 신호도이다.

[0053] 도 3을 참조하면, 화소는 스위칭 소자(Q)와, 스위칭 소자(Q)의 드레인 전극(d)과 j번째 데이터 라인(Dj) 사이에

형성된 기생 커패시터(Cgd)와, 화소 전극(PE)과 공통 전극 사이에 형성된 액정 커패시터(Clc)와, 화소 전극(P)과 유지 전압(Vst)이 인가되는 유지 전극 사이에 형성된 유지 커패시터(Cst)가 전기적으로 연결되어 있는 등 가 회로로 볼 수 있다.

[0054] 도 4에는 연속하는 2개의 프레임에서, 도 3에 도시된 화소(PX)에 인가되는 게이트 신호(Vg)와, 데이터 신호(Vd)와, 화소 전극의 전압(Vc), 공통 전극의 전압(FB) 및 제1 기준 전압(REF_1)이 도시되어 있다. 여기서, 플리커를 감소시키기 위한 외부 데이터 신호(EXDAT)에 대하여 설명하므로, 편의상 공통 전극의 전압(FB)이 왜곡되는 현상은 고려하지 않고, 공통 전극의 전압(FB)의 직류 성분과 공통 전압(Vcom_1)의 직류 성분의 제1 기준 전압(REF_1)만을 도시하였다.

[0055] 게이트 신호(Vg)는 게이트 온/오프 전압(Von, Voff)으로서, 한 프레임마다 순차적으로 도 3의 i번째 게이트 라인(Gi)에 제공된다. 데이터 신호(Vd)는 첫 번째 프레임(FRAME1)에서 정극성의 영상 데이터 전압(POS), 두 번째 프레임(FRAME2)에서 부극성의 영상 데이터 전압(NEG)으로서, j번째 데이터 라인(Dj)을 통해 화소 전극(도 3의 PE 참조)에 제공된다.

[0056] 구체적으로 설명하면, 첫 번째 프레임(FRAME1)에서 정극성의 영상 데이터 전압(POS)이 화소 전극(PE)에 인가되면, 화소 전극의 전압(Vc)은 대략 정극성의 영상 데이터 전압(POS)으로 된다. 이때, 게이트 오프 전압(Voff)이 스위칭 소자(Q)의 게이트 전극(g)에 인가되면, 게이트 전극(g)의 급격한 전압 감소가 기생 커패시터(Cgd)에 의해 커플링(coupling)되어 화소 전극의 전압(Vc)을 끌어 내린다. 이러한 킥백 현상에 의해 화소 전극의 전압(Vc)은 정극성의 영상 데이터 전압(POS)에서 킥백 전압(ΔV)만큼 낮아진다.

[0057] 마찬가지로, 두 번째 프레임(FRAME2)에서 화소 전극의 전압(Vc)은 부극성의 영상 데이터 전압(NEG)에서 킥백 전압(ΔV)만큼 낮아진다.

[0058] 즉, 액정 패널 어셈블리(400)의 화소 전극의 전압(Vc)은 킥백에 의해 소정 레벨 감소되어, 공통 전극의 전압(FB)을 기준으로 정극성의 영상 데이터 전압(POS)과 부극성의 영상 데이터 전압(NEG)의 RMS(Root Mean Square) 값이 다르게 되어 플리커가 발생한다.

[0059] 여기서, 제1 기준 전압(REF_1)은 정극성의 영상 데이터 전압(POS)과 부극성의 영상 데이터 전압(NEG)의 RMS(Root Mean Square) 값을 같게 한다. 제1 기준 전압(REF_1)은 외부 데이터 신호(EXDAT)에 대응하는 아날로그 형태의 전압이다. 즉, 생산자(maker) 또는 사용자(user)가 플리커를 감소시키기 위해 외부 신호 제공 장치(도 1의 100 참조)를 통해 제1 기준 전압(REF_1)에 대응하는 외부 데이터 신호(EXDAT)를 액정 표시 장치(200)에 제공한다. 따라서 플리커가 감소되어 액정 표시 장치(도 1의 200 참조)의 표시 품질이 향상된다.

[0060] 한편, 도 5를 참조하여, 플리커를 감소시키는 내부 데이터 신호 및 클럭 신호가 전송되는 형식을 설명한다. 도 5는 내부 데이터 신호와 클럭 신호를 설명하기 위한 신호도이다.

[0061] 도 5를 참조하면, 시리얼 데이터 라인(SDL) 상의 신호는 시작 신호(S), 주소 신호(ADR), 응답 신호(ACK), 리드/라이트 신호(R/W), 내부 데이터 신호(INDAT)로 이루어진다.

[0062] 구체적으로 설명하면, 클럭 신호(CLK)가 하이 레벨이고, 시작 신호(S)가 하이 레벨에서 로우 레벨로 전이되는 경우에 주소 신호(ADR), 응답 신호(ACK), 리드/라이트 신호(R/W) 및 내부 데이터 신호(INDAT)의 전송이 시작(START)된다.

[0063] 주소 신호(ADR)는 다수의 기준 전압 출력부(350_1, ..., 350_n) 중 하나를 지정하는 신호이다. 즉, 7비트의 주소 신호로 128개의 기준 전압 출력부(350_1, ..., 350_n)를 각각 지정할 수 있다.

[0064] 리드/라이트 신호(R/W)는 외부 신호 제공 장치(100)와 기준 전압 출력부(350_1, ..., 350_n) 사이에 데이터 전달 방향을 의미한다. 본 발명에서는 외부 신호 제공 장치(100)가 다수의 기준 전압 출력부(350_1, ..., 350_n)에 내부 데이터 신호(INDAT)를 제공하므로, 라이트(write)인 경우로서 로우 레벨이 될 수 있다.

[0065] 응답 신호(ACK)는 주소 신호(ADR)로 지정된 하나의 기준 전압 출력부(350_1, ..., 350_n)와, 그 외의 기준 전압 출력부(350_1, ..., 350_n)가 주소 신호로 지정되었는지 여부를 외부 신호 제공 장치(100)로 알리는 신호이다. 예를 들어, 하나의 주소 신호로 지정된 제1 기준 전압 출력부(350_1)는 로우 레벨의 응답 신호(ACK)를 외부 신호 제공 장치(100)로 전송하고, 그 외의 기준 전압 출력부(350_2, ..., 350_n)는 하이 레벨의 응답 신호(ACK)를 외부 신호 제공 장치(100)로 전송한다.

[0066] 외부 신호 제공 장치(100)는 로우 레벨의 응답 신호(ACK)를 수신하면, 해당 기준 전압 출력부(350_1)에 내부 데

이터 신호(INDAT)를 전송한다. 내부 데이터 신호(INDAT)의 전송은 로우 레벨의 응답 신호(ACK)를 수신할 때까지 진행된다. 외부 신호 제공 장치(100)가 하이 레벨의 응답 신호(ACK)를 수신하면, 내부 데이터 신호(INDAT) 전송을 중단하고, 다시 시작(START)하여, 다른 기준 전압 출력부(350_2, ..., 350_n)에 내부 데이터 신호(INDAT)를 전송하기 위해 시작 신호(S), 주소 신호(ADR) 등을 제공한다.

- [0067] 인터페이스부(320)는 I^2C 인터페이스인 경우를 예를 들어 설명하였지만, 3-와이어 인터페이스인 시리얼 주변 인터페이스(Serial Peripheral Interface, 이하 'SPI'라 함)로 이루어질 수 있다. 도면에 도시하지 않았지만, SPI 인터페이스는 데이터 전송을 위한 제1 시리얼 데이터 라인, 데이터 수신을 위한 제2 시리얼 데이터 라인 및 동기화를 위한 시리얼 클럭 라인을 포함한다.
- [0068] 여기서, 도 6을 참조하여, 인터페이스부로부터 제공된 내부 데이터 신호를 처리하는 기준 전압 출력부에 대해 상세히 설명한다. 도 6은 도 1의 기준 전압 출력부를 설명하기 위한 내부 회로도이다.
- [0069] 도 6을 참조하면, 각 기준 전압 출력부(350_1, ..., 350_n)는 메모리(330_1, ..., 330_n)와 디지털 아날로그 컨버터(340_1, ..., 340_n)를 포함한다.
- [0070] 각 메모리(330_1, ..., 330_n)는 외부 신호 제공 장치(100)로부터 내부 데이터 신호(INDAT)를 제공받고, 이를 저장한다. 따라서, 외부 신호 제공 장치(100)가 외부 데이터 신호(EXDAT)를 제공하지 않더라도, 메모리(330_1, ..., 330_n)가 내부 데이터 신호(INDAT)를 디지털 아날로그 컨버터(340_1, ..., 340_n)에 제공하므로, 제1 기준 전압(REF_1, ..., REF_n)이 지속적으로 출력된다.
- [0071] 도 6에서는 제1 내지 제n 메모리(330_1, ..., 330_n)는 각각 기능적으로 분리되어 있음을 의미하고, 물리적으로 분리되어야 하는 것을 의미하지는 않는다. 여기서 메모리(330_1, ..., 330_n)는 I^2C 방식에 대응하여 7bit의 내부 데이터 신호(INDAT)를 저장하는 메모리(330_1, ..., 330_n)로서, $n \times 7\text{bit}$ 을 저장할 수 있는 비휘발성 메모리(330_1, ..., 330_n)일 수 있다. 예를 들어 메모리(330_1, ..., 330_n)는 이이퍼롬(Electrically Erasable Programmable Read-Only Memory, EEPROM)일 수 있다.
- [0072] 각 디지털 아날로그 컨버터(340_1, ..., 340_n)는 내부 데이터 신호(INDAT)에 대응하는 아날로그 형태의 제1 기준 전압(REF_1, ..., REF_n)을 출력한다. 즉, 플리커를 줄이기 위한 내부 데이터 신호(INDAT)가 제1 기준 전압(REF_1, ..., REF_n)으로 변환되고, 제1 기준 전압(REF_1, ..., REF_n)은 공통 전압(Vcom_1, ..., Vcom_n)의 직류 성분이 된다.
- [0073] 여기서 도 7a 내지 도 9를 참조하여, 직류 성분인 제1 기준 전압과, 피드백된 공통 전극의 전압에 대응하는 교류 성분을 이용하여 공통 전압을 출력하는 공통 전압 출력부에 대해 설명한다. 도 7a는 도 1의 공통 전압 출력부를 설명하기 위한 회로도이고, 도 7b는 7a의 변형례를 나타내는 회로도이고, 도 8은 도 7의 커패시터를 설명하기 위한 신호도이고, 도 9는 공통 전압 출력부로부터 출력되는 공통 전압을 설명하기 위한 신호도이다.
- [0074] 도 7a를 참조하면, 공통 전압 출력부(360_1, ..., 360_n)는 각각 커패시터(C1, ..., Cn), 연산 증폭기(OP1, ..., OPn), 다수의 저항(R1, ..., R2n)을 포함한다.
- [0075] 왜곡된 공통 전극의 전압(FB)이 액정 패널 어셈블리(400)로부터 피드백되어 공통 전압 출력부(360_1, ..., 360_n)에 각각 제공된다.
- [0076] 또는 도 7b에 도시된 바와 같이, 공통 전압 출력부(360_1, ..., 360_n) 각각은, 공통 전극의 여러 부분에서 공통 전극의 전압(FB_1, FB_2, ..., FB_n)을 피드백 받을 수 있다. 바람직하게는 각 공통 전압(Vcom_1, ..., Vcom_n)이 인가되는 부분으로부터 공통 전극의 전압(FB_1, FB_2, ..., FB_n)이 각각 공통 전압 출력부(360_1, ..., 360_n)로 피드백될 수 있다.
- [0077] 여기서 도 8을 참조하면, 공통 전극의 전압(FB)은 영상 데이터 전압(IMVOL)에 커플링되어 왜곡된다. 상세히 설명하면, 정극성의 영상 데이터 전압(POS)이 화소 전극에 인가되면, 액정 커패시터(도 2의 C1c 참조)에 의해 공통 전극의 전압(FB)도 상승하고, 부극성의 영상 데이터 전압(NEG)이 화소 전극에 인가되면, 공통 전극의 전압(FB)도 하강하여 도 8에 도시된 바와 같이 공통 전극의 전압(FB)이 왜곡된다.
- [0078] 각 공통 전압 출력부(360_1, ..., 360_n)의 커패시터(C)는 이렇게 왜곡된 공통 전극의 전압(FB)의 교류 성분인 제2 기준 전압(REF2)을 연산 증폭기(OP1, ..., OPn)에 제공한다. 즉, 제2 기준 전압 노드(도 7의 N 참조)의 전압은 제2 기준 전압(REF2)이 된다.
- [0079] 도 9에 도시된 바와 같이, 연산 증폭기(OP1, ..., OPn)는 제2 기준 전압(REF2)과 기준 전압 출력부(350_1, ...,

350_n)로부터 제공된 제1 기준 전압(REF1₁, ..., REF1_n)의 차이를 증폭하여 공통 전압(Vcom₁, ..., Vcom_n)을 출력한다. 즉, 공통 전압(Vcom₁, ..., Vcom_n)은 실질적으로 직류의 제1 기준 전압(REF1₁, ..., REF1_n)에서 제2 기준 전압(REF2)을 뺀 전압이다.

[0080] 이러한 공통 전압(Vcom₁, ..., Vcom_n)이 액정 패널 어셈블리(400)에 제공되는 경우, 액정 커패시터(도 2의 C1c 참조)에 의해 왜곡이 일어나더라도 공통 전압(Vcom₁, ..., Vcom_n)과 상쇄되어, 공통 전극의 전압(FB)은 제1 기준 전압(REF₁, ..., REF_n)의 전압 레벨이 된다. 즉, 공통 전극의 전압(FB)이 일정한 직류 전압으로 유지된다.

[0081] 따라서 플리커가 발생하지 않고, 공통 전극의 전압(FB)이 왜곡되지 않고 일정한 질류 전압으로 유지되어 액정 표시 장치(도 1의 200 참조)의 표시 품질이 향상된다.

[0082] 이러한 표시 시스템(도 1의 10 참조)에 의하면, 표시 품질을 향상시킬 수 있도록 공통 전압(Vcom₁, ..., Vcom_n)을 쉽게 조절할 수 있다. 또한, 기준 전압 출력부(도 1의 350₁, ..., 350_n 참조) 및 공통 전압 출력부(도 1의 360₁, ..., 360_n 참조)의 수를 증가시켜 공통 전극의 여러 부분에 공통 전압을 인가하는 경우 더욱 우수한 표시 품질을 얻을 수 있으며, 이러한 경우에도 쉽게 공통 전압(Vcom₁, ..., Vcom_n)을 조절할 수 있다.

[0083] 도 10은 본 발명의 다른 실시예에 따른 표시 시스템(11)을 설명하기 위한 블록도이다. 도 1과 실질적으로 동일한 구성 요소에 대해서는 동일한 도면 부호를 사용하며, 설명의 편의상 해당 구성 요소에 대한 상세한 설명은 생략하기로 한다.

[0084] 도 10을 참조하면, 이전 실시예와 달리 인터페이스부(321)가 병렬 인터페이스이다. 예를 들어, 도 10에 도시된 바와 같이 슬레이브인 기준 전압 출력부(350₁, ..., 350_n)가 n개 있는 경우, 외부 신호 제공 장치(101)는 n개의 병렬 데이터 라인(PDL₁, ..., PDL_n)을 통해 외부 데이터 신호(EXDAT₁, ..., EXDAT_n)를 n개의 기준 전압 출력부(350₁, ..., 350_n)에 각각 전송한다.

[0085] 즉, 인터페이스부(321)는 다수의 병렬 데이터 라인(PDL₁, ..., PDL_n)과 카운터(311₁, ..., 311_n)를 포함하여, 외부 신호 제공 장치(101)에서 제공된 외부 데이터 신호(EXDAT₁, ..., EXDAT_n)를 다수의 병렬 데이터 라인(PDL₁, ..., PDL_n)을 통해 다수의 기준 전압 출력부(350₁, ..., 350_n)에 각각 전송한다.

[0086] 각 카운터(311₁, ..., 311_n)는 외부 데이터 신호(EXDAT₁, ..., EXDAT_n)를 제공받아 다수 비트의 내부 데이터 신호(INDAT₁, ..., INDAT_n)로 변환하여 제1 기준 전압 출력부(350₁, ..., 350_n)에 제공한다. 여기서 외부 데이터 신호(EXDAT₁, ..., EXDAT_n)가 소정의 전압을 기준으로 하이 레벨 또는 로우 레벨을 갖는 펄스인 경우, 카운터(311₁, ..., 311_n)는 하이 레벨 또는 로우 레벨에 따라 증가 또는 감소되는 업다운 카운터(up/down counter)일 수 있다.

[0087] 카운터(311₁, ..., 311_n)는 이에 한정되지 않고, 다양하게 구현될 수 있다. 예를 들면, 외부 데이터 신호(EXDAT₁, ..., EXDAT_n)의 하이 레벨을 카운팅 하면서 1씩 감소하는 다운 카운터(down counter)이거나 1씩 증가하는 업 카운터(up counter)일 수 있다.

[0088] 이와 같은 인터페이스부(321)를 갖는 표시 시스템(11)의 경우도, 외부 신호 장치(101)을 통해 공통 전압(Vcom₁, ..., Vcom_n)을 쉽게 조절하여 표시 품질을 향상시킬 수 있다.

[0089] 도 11은 본 발명의 일 실시예에 따른 액정 표시 장치를 설명하기 위한 블록도이다. 도 1과 실질적으로 동일한 구성 요소에 대해서는 동일한 도면 부호를 사용하며, 설명의 편의상 해당 구성 요소에 대한 상세한 설명은 생략하기로 한다.

[0090] 도 11을 참조하면, 액정 표시 장치(202)는 액정 패널 어셈블리(400)와 구동 장치를 포함하는데, 구동 장치는 메모리부(330), 적어도 하나의 디지털 아날로그 컨버터(340₁, ..., 340_n) 및 적어도 하나의 공통 전압 출력부(360₁, ..., 360_n)를 포함한다.

[0091] 본 발명의 표시 시스템(도 1의 10, 도 10의 11 참조)에서 플리커가 발생하지 않도록, 공통 전압이 조절(Vcom₁, ..., Vcom_n)되면, 외부 신호 제공 장치(도 1의 100, 도 10의 101 참조)는 제거된다. 즉, 플리커를 발생시키지 않는 공통 전압(Vcom₁, ..., Vcom_n)은 메모리(도 6의 330₁, ..., 330_n 참조)에 저장된 내부 데이터 신호(INDAT)가 변환되어 생성된다. 또한, 구동 IC(도 1의 300 참조)의 인터페이스부(도 1의 320 참조)도 제거 될 수 있다.

[0092] 따라서 도 11에 도시된 바와 같이 액정 표시 장치(202)는 기 설정된 내부 데이터 신호(INDAT₁, ..., INDAT_n)를 출력하는 메모리부(330)와, 각 메모리(330₁, ..., 330_n)로부터 내부 데이터 신호(INDAT₁, ..., INDAT_n)를 제공

받아 아날로그 형태의 제1 기준 전압(REF1_1, ..., REF1_n)을 출력하는 적어도 하나의 디지털 아날로그 컨버터(340_1, ..., 340_n)와, 공통 전극의 전압(FB)을 피드백받아 제1 기준 전압(REF1_1, ..., REF1_n)과 비교하여 그 결과에 따라 공통 전압(Vcom_1, ..., Vcom_n)을 출력하는 공통 전압 출력부(360_1, ..., 360_n)를 포함한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같은 본 발명에 실시예에 구동 IC, 액정 표시 장치 및 표시 시스템에 의하면, 다음과 같은 효과가 있다.

첫째, 플리커를 최소화하도록 외부에서 쉽게 공통 전압을 조절할 수 있다.

둘째, 공통 전극의 전압 왜곡을 줄일 수 있다.

셋째, 플리커를 줄이고 공통 전극의 전압 왜곡을 줄임으로써 표시 품질을 향상시킬 수 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 표시 시스템을 설명하기 위한 블록도이다.

도 2는 도 1의 액정 표시 장치의 한 화소의 등가 회로도이다.

도 3은 플리커를 설명하기 위한 회로도이다.

도 4는 도 1의 외부 데이터 신호를 설명하기 위한 신호도이다.

도 5는 내부 데이터 신호와 클럭 신호를 설명하기 위한 신호도이다.

도 6은 도 1의 기준 전압 출력부를 설명하기 위한 내부 회로도이다.

도 7a는 도 1의 공통 전압 출력부를 설명하기 위한 회로도이다.

도 7b는 7a의 변형례를 나타내는 회로도이다.

도 8은 도 7의 커패시터를 설명하기 위한 신호도이다.

도 9는 공통 전압 출력부로부터 출력되는 공통 전압을 설명하기 위한 신호도이다.

도 10은 본 발명의 다른 실시예에 따른 표시 시스템을 설명하기 위한 블록도이다.

도 11은 본 발명의 일 실시예에 따른 액정 표시 장치를 설명하기 위한 블록도이다.

(도면의 주요부분에 대한 부호의 설명)

10: 표시 시스템 100: 외부 신호 제공 장치

200: 액정 표시 장치 300: 구동 IC

310: I²C 인터페이스 320: 인터페이스부

330: 메모리 340: 디지털 아날로그 컨버터

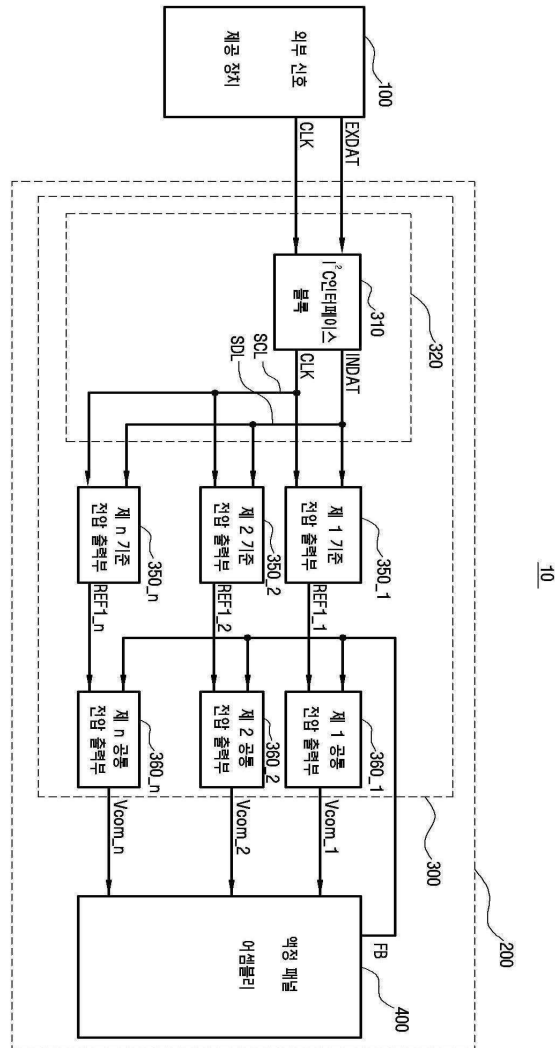
350: 기준 전압 출력부 360: 공통 전압 출력부

400: 액정 패널 어셈블리 410: 제1 표시판

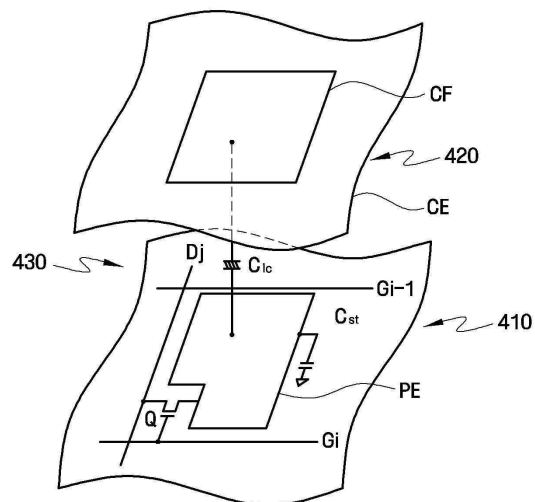
420: 제2 표시판 430: 액정층

도면

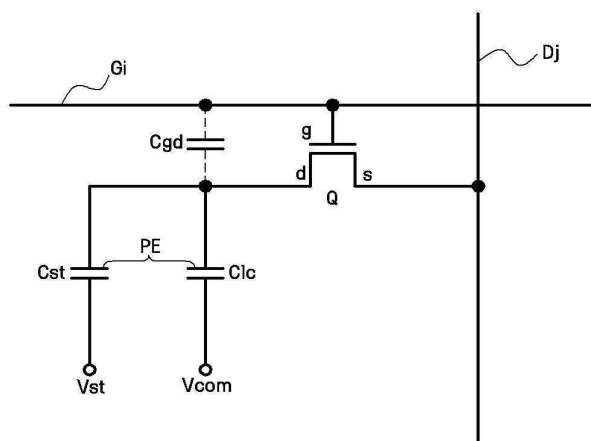
도면1



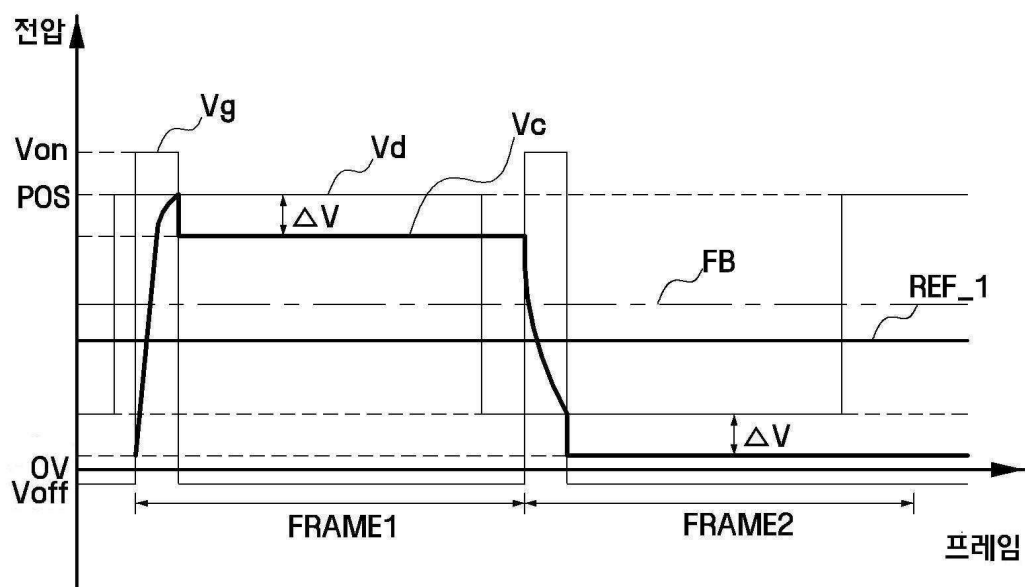
도면2



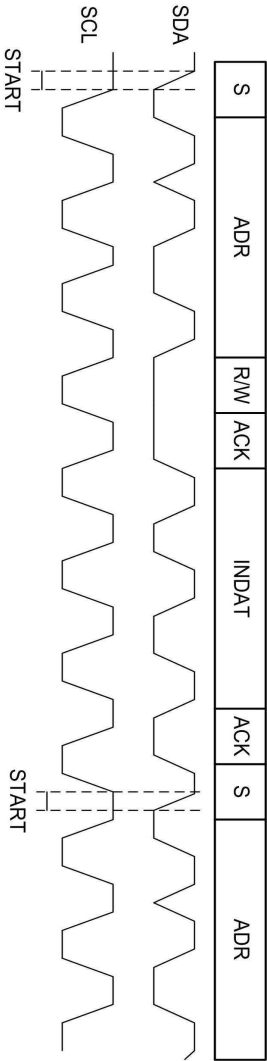
도면3



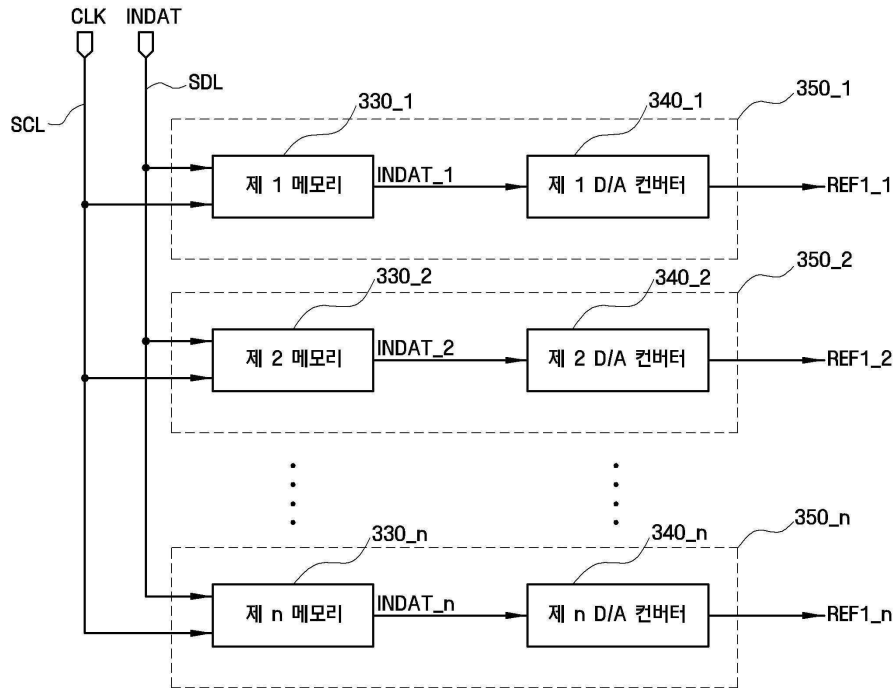
도면4



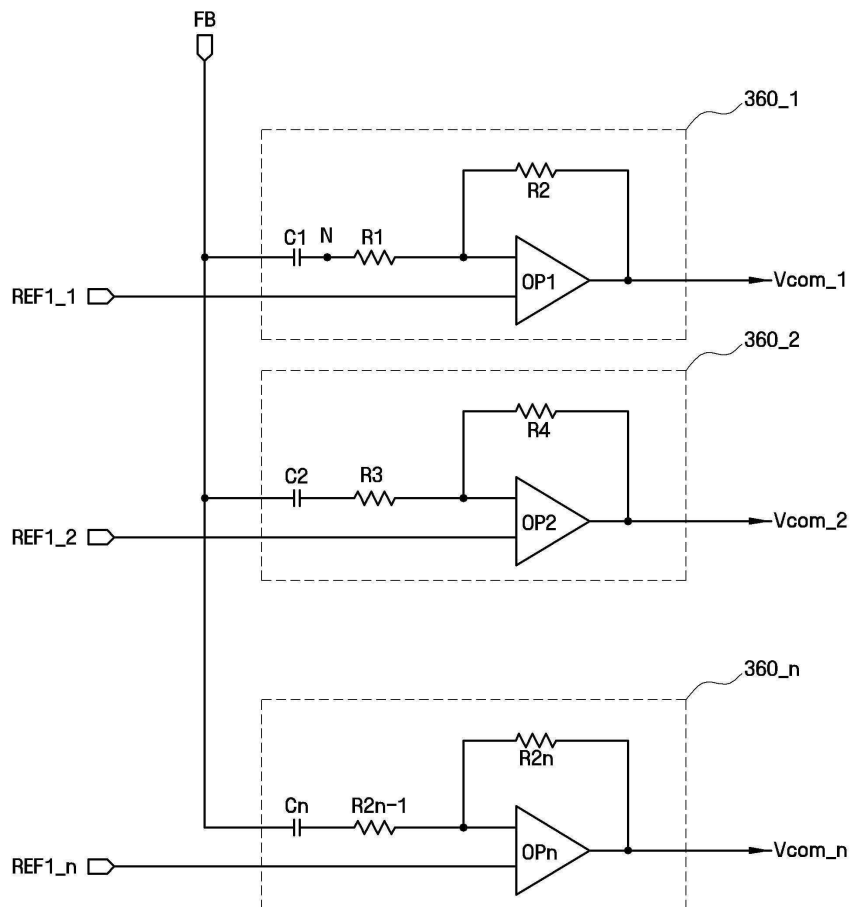
도면5



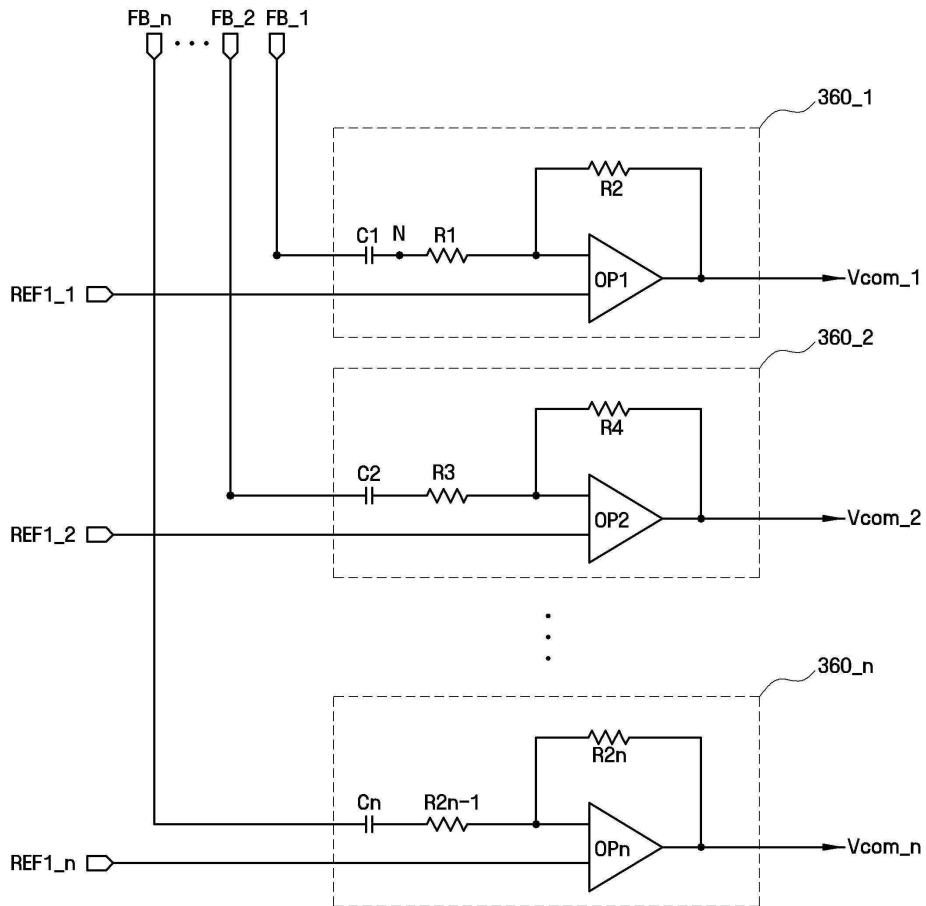
도면6



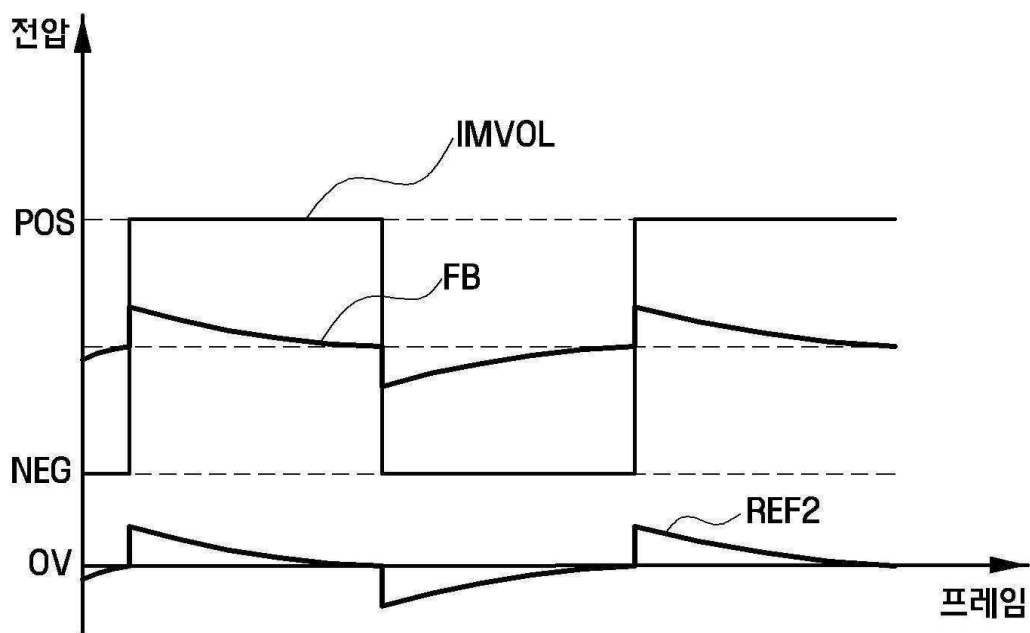
도면7a



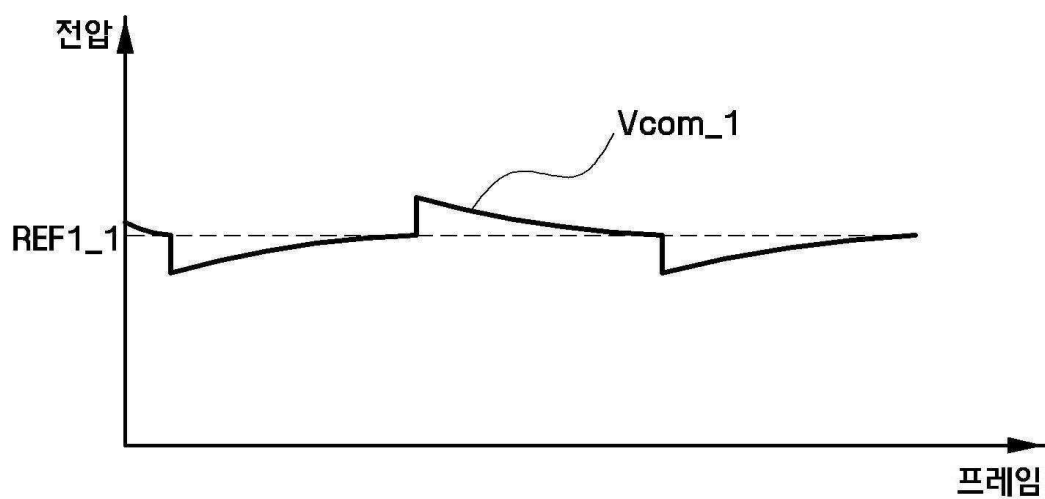
도면7b



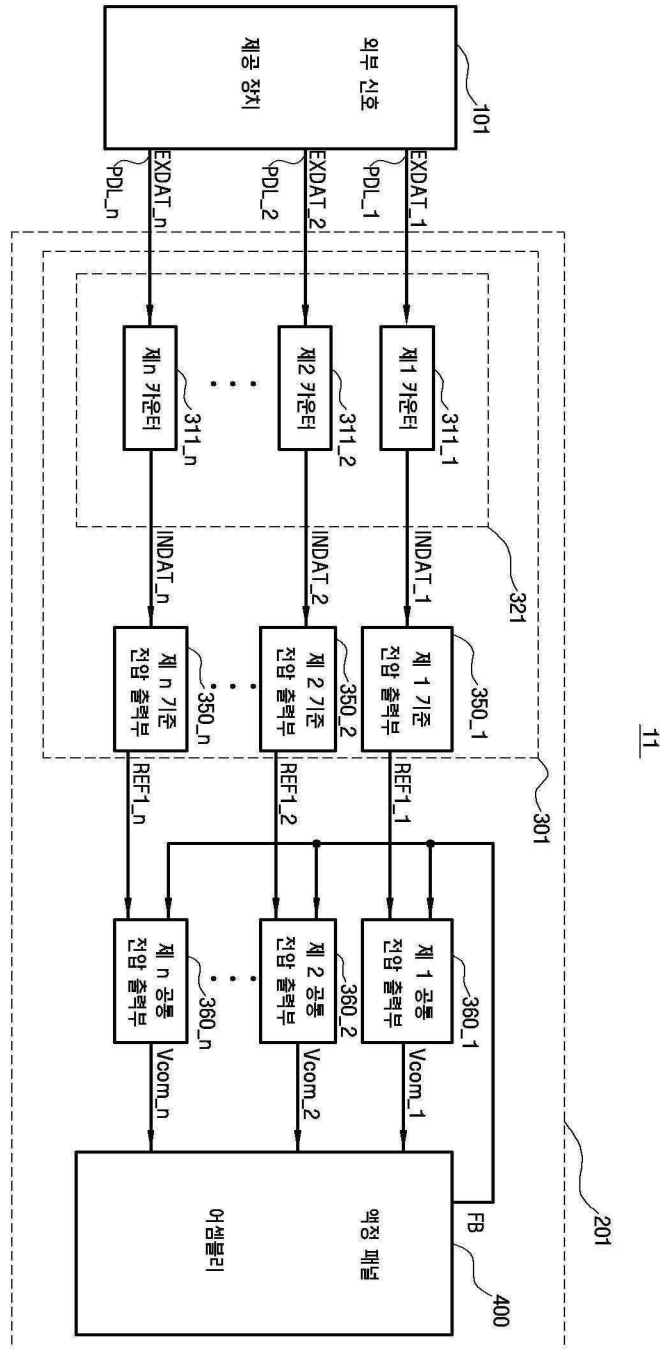
도면8



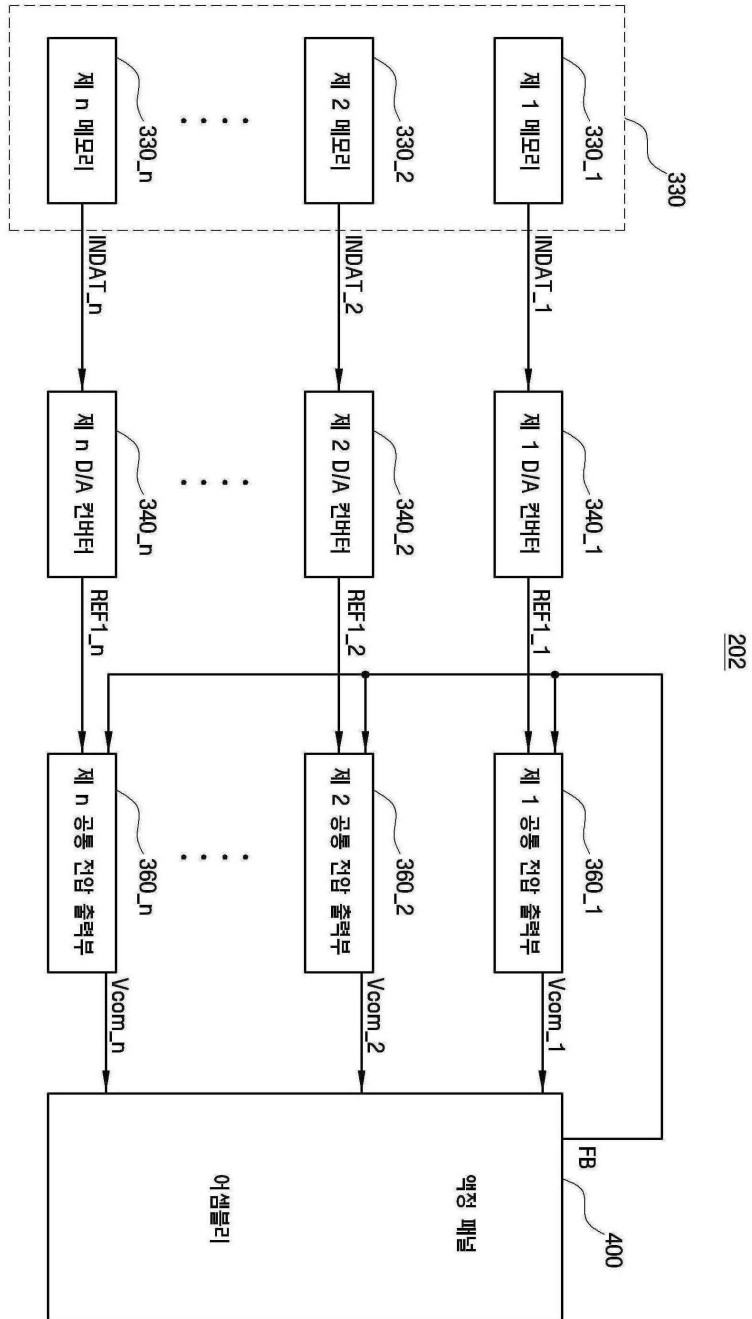
도면9



도면10



도면11



专利名称(译)	标题：驱动IC，液晶显示器和显示系统		
公开(公告)号	KR101320019B1	公开(公告)日	2013-10-18
申请号	KR1020060073492	申请日	2006-08-03
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JONG WOO		
发明人	KIM, JONG WOO		
IPC分类号	G09G3/20 G09G G02F1/133 G02F G09G3/36		
CPC分类号	H03K5/086 G09G3/3655		
其他公开文献	KR1020080012541A		
外部链接	Espacenet		

摘要(译)

驱动IC包括;接口单元，从外部接收外部数据信号并输出内部数据信号，至少一个参考电压输出单元，接收内部数据信号并输出对应于内部数据信号的第一参考电压，以及至少一个公共接收来自公共电极的电压和第一参考电压的电压输出单元比较第一参考电压和来自公共电极的电压，并且基于比较结果输出公共电压。

