

특허청구의 범위

청구항 1

1 프레임 기간 계조의 표시를 유지하는 홀드형 표시 장치로서,

1 프레임의 표시 정보를 시계열적으로 복수 필드로 분할하여 표시하고,

각 화소는, 1 프레임 기간 내에 각 필드의 계조를 표시함으로써 외부 시스템으로부터 요구된 1개의 계조를 표시하고,

상기 1 프레임 기간 내의 각 필드의 계조는, 각각 상이한 계조 전압 생성 회로에서 생성된 전압에 기초하여 표시하는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서,

상기 외부 시스템으로부터 요구된 계조가 최대 계조와 최소 계조 사이의 중간 계조인 경우에, 상기 1 프레임 기간 내의 각 필드의 계조 중 적어도 1개의 필드의 계조는, 상기 외부 시스템으로부터 요구된 계조보다도 낮은 것을 특징으로 하는 표시 장치.

청구항 3

제2항에 있어서,

상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조인 경우에, 상기 1 프레임 기간 내의 각 필드의 계조 중 적어도 1개의 필드의 계조는, 상기 최소 계조인 것을 특징으로 하는 표시 장치.

청구항 4

제3항에 있어서,

상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조 중 저계조측에 포함되는 경우에, 상기 1 프레임 기간 내의 각 필드의 계조 중 적어도 1개의 필드의 계조는, 상기 최소 계조이며,

상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조 중 고계조측에 포함되는 경우에, 상기 1 프레임 기간 내의 각 필드의 계조 중 적어도 다른 1개의 필드의 계조는, 상기 최대 계조인 것을 특징으로 하는 표시 장치.

청구항 5

외부 시스템으로부터 입력되는 표시 데이터에 따른 계조를 표시하는 표시 장치로서,

매트릭스 형상으로 배열된 복수의 화소를 갖는 표시 패널과,

상기 외부 시스템으로부터 입력되는 표시 데이터를 1 프레임 기간분 유지 가능한 메모리와,

상기 표시 데이터의 중간 계조를 상이한 계조로 변환하는 제1 및 제2 계조 변환 회로와,

상기 외부 시스템으로부터의 입력 신호에 기초하여 상기 표시 패널을 구동하기 위한 제어 신호를 생성하는 신호 생성 회로와,

상기 표시 데이터의 계조에 대응하는 전압을 상기 표시 패널의 화소에 출력하는 제1 드라이버와,

상기 전압을 공급할 화소를 주사하는 제2 드라이버

를 포함하고,

상기 제1 드라이버는, 상기 제1 계조 변환 회로에 의해 변환된 표시 데이터에 기초하여 상기 표시 패널의 각 화소에 출력하는 전압을 생성하는 제1 전압 생성 회로와, 상기 제2 계조 변환 회로에 의해 변환된 표시 데이터에 기초하여 상기 표시 패널의 각 화소에 출력하는 전압을 생성하는 제2 전압 생성 회로를 갖고,

상기 제1 계조 변환 회로는, 상기 메모리로부터 제1회째에 판독된 제1 표시 데이터의 계조를 변환하고,

상기 제2 계조 변환 회로는, 상기 메모리로부터 제2회째에 판독된 제2 표시 데이터의 계조를 변환하고,
 상기 외부 시스템으로부터 입력되는 표시 데이터가 중간 계조인 경우에, 변환 후의 제2 표시 데이터에 의한 휘도는, 변환 후의 상기 제1 표시 데이터에 의한 휘도보다도 낮고,
 상기 제2 드라이버는, 상기 제어 신호에 따라서 1 프레임 기간 내에 2회, 상기 화소를 주사하고,
 상기 제1 드라이버는, 상기 제2 드라이버에 의한 제1회째의 주사에 따라서, 변환 후의 제1 표시 데이터에 대응하는 상기 제1 전압 생성 회로에서 생성된 전압을 상기 화소에 출력하고, 상기 제2 드라이버에 의한 제2회째의 주사에 따라서, 변환 후의 제2 표시 데이터에 대응하는 상기 제2 전압 생성 회로에서 생성된 전압을 상기 화소에 출력하는 것을 특징으로 하는 표시 장치.

청구항 6

제5항에 있어서,

상기 제1 및 제2 전압 생성 회로는, 각각 정극성(正極性)의 전압을 생성하는 회로와 부극성(負極性)의 전압을 생성하는 회로를 갖는 것을 특징으로 하는 표시 장치.

청구항 7

제6항에 있어서,

상기 제1 전압 생성 회로는, 미리 정해진 계조보다도 고계조의 경우에는 최대 계조와 대응하는 전압을 생성하고,

상기 제2 전압 생성 회로는, 상기 미리 정해진 계조보다도 저계조의 경우에는 최소 계조와 대응하는 전압을 생성하는 것을 특징으로 하는 표시 장치.

청구항 8

제7항에 있어서,

상기 제1 및 제2 전압 생성 회로는, 각각 복수개의 저항이 직렬로 접속된 저항 분압 회로이며,

상기 제1 전압 생성 회로의 저항 분할비는, 상기 중간 계조 중 고계조측의 저항 분할비가 0이며,

상기 제2 전압 생성 회로의 저항 분할비는, 상기 중간 계조 중 저계조측의 저항 분할비가 0인 것을 특징으로 하는 표시 장치.

청구항 9

제8항에 있어서,

상기 제1 및 제2 전압 생성 회로는, 각각 복수 개소로부터 기준 전압이 입력되며,

상기 제1 전압 생성 회로는, 상기 기준 전압을 입력받는 개소가 저계조측에 많고,

상기 제2 전압 생성 회로는, 상기 기준 전압을 입력받는 개소가 고계조측에 많은 것을 특징으로 하는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

종래기술의 문헌 정보

- <51> [특허 문헌 1] 일본특허공개공보 제2005-6275호
- <52> [특허 문헌 2] 일본특허공개공보 제2003-280599호

발명이 속하는 기술 및 그 분야의 종래기술

- <53> 본 발명은, 액정 디스플레이, 유기EL(Electro Luminescence) 디스플레이, LCOS(Liquid Crystal On Silicon) 디스플레이 등의 홀드 응답형 표시 장치에 관한 것으로, 특히, 동화상의 표시에 적용한 표시 장치에 관한 것이다.
- <54> 종래, 표시 디스플레이를 동화상 표시의 관점에서 분류한 경우, 임펄스 응답형 디스플레이와 홀드 응답형 디스플레이로 대별된다. 상기 임펄스 응답형 디스플레이는, 예를 들면, 브라운관의 잔광 특성과 같이, 휘도 응답이 주사 직후부터 저하하는 타입의 디스플레이이다. 또한, 상기 홀드 응답형 디스플레이는, 예를 들면, 액정 디스플레이와 같이, 표시 데이터에 기초하는 휘도를 다음 주사까지 계속해서 유지하는 타입의 디스플레이이다.
- <55> 상기 홀드 응답형 디스플레이는, 정지 화상을 표시하는 경우에는 깜박거림이 없는 양호한 표시 품질을 얻을 수 있지만, 동화상을 표시하는 경우에는 이동하는 물체의 주위가 희미하게 보이는, 소위 동화상 불선명이 발생하여, 표시 품질이 현저하게 저하한다고 하는 과제가 있다. 이 동화상 불선명의 발생은, 물체의 이동에 수반하여 시선을 이동할 때에, 휘도가 고정된 표시 화상에 대하여 이동 전후의 표시 이미지를 관측자가 보간하는, 소위 망막 잔상에 기인한다. 그 때문에, 상기 홀드 응답형 디스플레이에서는, 응답 속도를 어느 정도만 향상시켜도 동화상 불선명을 완전하게 해소할 수 없다. 따라서, 상기 홀드 응답형 디스플레이에서는, 예를 들면, 보다 짧은 주파수에서 표시 화상을 갱신하거나, 혹은 흑색 화면 등의 삽입에 의해 망막 잔상을 캔슬함으로써, 상기 임펄스 응답형 디스플레이에 가깝게 하여, 동화상 불선명을 경감하는 방법이 제안되어 있다.
- <56> 동화상 표시가 요구되는 표시 디스플레이로서 대표적인 것은, 텔레비전 수상 기이며, 그 주사 주파수는, 예를 들면, NTSC 방식에서는 60Hz의 비월 주사, PAL 방식에서는 50Hz의 순차 주사와 같이 규격화되어 있다. 이 주사 주파수에 기초하여 생성한 표시 화상의 프레임 주파수를 60Hz 또는 50Hz로 한 경우, 주파수는 높지 않기 때문에 동화상 불선명이 발생하게 된다.
- <57> 이 텔레비전 수상기에서의 동화상 불선명을 개선하기 위해, 전술한 바와 같은 보다 짧은 주파수에서 표시 화상을 갱신하는 기술로서는, 예를 들면, 주사 주파수를 높임과 함께, 프레임간의 표시 데이터에 기초하여 보간 프레임의 표시 데이터를 생성하여, 화상의 갱신 속도를 높이는 방법(이하, 보간 프레임 생성 방식으로 약칭함)이 제안되어 있다(예를 들면, 특허 문헌 1을 참조).
- <58> 또한, 전술한 바와 같은 흑색 화면(흑색 프레임)을 삽입하는 기술로서는, 예를 들면, 표시 데이터 사이에서 흑색 표시 데이터를 삽입하는 방법(이하, 흑색 표시 데이터 삽입 방식으로 약칭함)이 제안되어 있다(예를 들면, 특허 문헌 2를 참조).

발명이 이루고자 하는 기술적 과제

- <59> 상기 홀드 응답형 디스플레이에 상기 기술을 제공함으로써, 동화상 불선명을 개선할 수 있지만, 그에 수반하여 이하와 같은 과제가 발생하는 것이 알려져 있다.
- <60> 보간 프레임 생성 방식에서는, 원래 존재하지 않는 보간 프레임의 표시 데이터를 생성하게 된다. 그 때문에, 보다 정확한 표시 데이터를 생성하자고 하면, 회로 규모가 증대한다. 또한, 반대로, 회로 규모를 억제하면 보간 프레임의 표시 데이터에 생성 미스가 발생하여, 표시 품질이 현저하게 저하할 우려가 있다.
- <61> 한편, 상기 흑색 프레임을 삽입하는 방식에서는, 원리적으로 보간 프레임의 표시 데이터의 생성 미스는 발생하지 않는다. 또한, 회로 규모의 점에서도 보간 프레임 생성 방법과 비교해서 유리하다. 그러나, 상기 흑색 표시 데이터 삽입 방식 및 브링크 백라이트 방식은, 어느 것에서도 흑색 프레임분만큼 전계조에서의 표시 휘도가 저하한다. 이 휘도 저하분을 보상하기 위해, 예를 들면, 흑색 표시 데이터 삽입 방식에 대하여 백라이트의 휘도를 상승시키면, 그 부분만큼 소비 전력의 증대를 초래함과 함께, 발열 대책에 많은 노동력을 필요로 한다. 또한, 흑색 표시에서의 광 누설의 절대값이 증대함으로써 콘트라스트의 저하를 초래한다. 또한, 상기 브링크 백라이트 방식에서는, 비점등 상태에서부터 점등 상태로 이행하기 위해 대전류를 요하거나, 형광 재료의 차이에 의해 가시광의 응답 속도가 파장마다 상이한 것에 의한 착색이 발생하거나 한다.
- <62> 본 발명의 목적은, 휘도의 저하나 콘트라스트의 저하, 발광에 요하는 전력의 증가를 억제하면서, 동화상 불선명을 저감한 표시 장치를 제공하는 것이다.
- <63> 본 발명의 상기 및 그 밖의 목적과 신규한 특징은, 본 명세서의 기술 및 첨부 도면에 의해 명확해질 것이다.

발명의 구성 및 작용

- <64> 본원에서 개시되는 발명의 개략을 설명하면, 이하와 같다.
- <65> (1) 1 프레임 기간 계조의 표시를 유지하는 홀드형 표시 장치에서, 각 화소는, 1 프레임 기간 내에 복수의 계조를 표시함으로써 외부 시스템으로부터 요구된 1개의 계조를 표시하고, 상기 1 프레임 기간 내의 복수의 계조는, 각각 상이한 계조 전압 생성 회로에서 생성된 전압에 기초하여 표시하는 표시 장치이다.
- <66> (2) 상기 (1)에서, 상기 외부 시스템으로부터 요구된 계조가 최대 계조와 최소 계조 사이의 중간 계조인 경우에, 상기 1 프레임 기간 내의 복수의 계조 중 적어도 1개의 계조는, 상기 외부 시스템으로부터 요구된 계조보다도 낮은 표시 장치이다.
- <67> (3) 상기 (2)에서, 상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조인 경우에, 상기 1 프레임 기간 내의 복수의 계조 중 적어도 1개의 계조는, 상기 최소 계조인 표시 장치이다.
- <68> (4) 상기 (3)에서, 상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조 중 저계조측에 포함되는 경우에, 상기 1 프레임 기간 내의 복수의 계조 중 적어도 1개의 계조는, 상기 최소 계조이며, 상기 외부 시스템으로부터 요구된 계조가 상기 중간 계조 중 고계조측에 포함되는 경우에, 상기 1 프레임 기간 내의 복수의 계조 중 적어도 다른 1개의 계조는, 상기 최대 계조인 표시 장치이다.
- <69> (5) 외부 시스템으로부터 입력되는 표시 데이터에 따른 계조를 표시하는 표시 장치로서, 매트릭스 형상으로 배열된 복수의 화소를 갖는 표시 패널과, 상기 외부 시스템으로부터 입력되는 표시 데이터를 1 프레임 기간분 유지 가능한 메모리와, 상기 표시 데이터의 중간 계조를 상이한 계조로 변환하는 제1 및 제2 계조 변환 회로와, 상기 외부 시스템으로부터의 입력 신호에 기초하여 상기 표시 패널을 구동하기 위한 제어 신호를 생성하는 신호 생성 회로와, 상기 표시 데이터의 계조에 대응하는 전압을 상기 표시 패널의 화소에 출력하는 제1 드라이버와, 상기 전압을 공급하는 화소를 주사하는 제2 드라이버를 포함하고, 상기 제1 드라이버는, 상기 제1 계조 변환 회로에 의해 변환된 표시 데이터에 기초하여 상기 표시 패널의 각 화소에 출력하는 전압을 생성하는 제1 전압 생성 회로와, 상기 제2 계조 변환 회로에 의해 변환된 표시 데이터에 기초하여 상기 표시 패널의 각 화소에 출력하는 전압을 생성하는 제2 전압 생성 회로를 갖고, 상기 제1 계조 변환 회로는, 상기 메모리로부터 제1회째에 판독된 제1 표시 데이터의 계조를 변환하고, 상기 제2 계조 변환 회로는, 상기 메모리로부터 제2회째에 판독된 제2 표시 데이터의 계조를 변환하고, 상기 외부 시스템으로부터 입력되는 표시 데이터가 중간 계조인 경우에, 변환 후의 제2 표시 데이터에 의한 휘도는, 변환 후의 상기 제1 표시 데이터에 의한 휘도보다도 낮고, 상기 제2 드라이버는, 상기 제어 신호에 따라 1 프레임 기간 내에 2회, 상기 화소를 주사하고, 상기 제1 드라이버는, 상기 제2 드라이버에 의한 제1회째의 주사에 따라서, 변환 후의 제1 표시 데이터에 대응하는 상기 제1 전압 생성 회로에서 생성된 전압을 상기 화소에 출력하고, 상기 제2 드라이버에 의한 제2회째의 주사에 따라서, 변환 후의 제2 표시 데이터에 대응하는 상기 제2 전압 생성 회로에서 생성된 전압을 상기 화소에 출력하는 표시 장치이다.
- <70> (6) 상기 (5)에서, 상기 제1 및 제2 전압 생성 회로는, 각각 정극성의 전압을 생성하는 회로와 부극성의 전압을 생성하는 회로를 갖는 표시 장치이다.
- <71> (7) 상기 (6)에서, 상기 제1 전압 생성 회로는, 미리 정해진 계조보다도 고계조인 경우에는 최대 계조와 대응하는 전압을 생성하고, 상기 제2 전압 생성 회로는, 상기 미리 정해진 계조보다도 저계조인 경우에는 최소 계조와 대응하는 전압을 생성하는 표시 장치이다.
- <72> (8) 상기 (7)에서, 상기 제1 및 제2 전압 생성 회로는, 각각 복수개의 저항이 직렬로 접속된 저항 분압 회로로서, 상기 제1 전압 생성 회로의 저항 분할비는, 상기 중간 계조 중 고계조측의 저항 분할비가 거의 0이며, 상기 제2 전압 생성 회로의 저항 분할비는, 상기 중간 계조 중 저계조측의 저항 분할비가 거의 0인 표시 장치이다.
- <73> (9) 상기 (8)에서, 상기 제1 및 제2 전압 생성 회로는, 각각 복수 개소로부터 기준 전압이 입력되고, 상기 제1 전압 생성 회로는, 상기 기준 전압을 입력받는 개소가 저계조측에 많고, 상기 제2 전압 생성 회로는, 상기 기준 전압을 입력받는 개소가 고계조측에 많은 표시 장치이다.
- <74> <발명을 실시하기 위한 최량의 형태>
- <75> 이하, 본 발명에 대해서, 도면을 참조해서 실시 형태(실시예)와 함께 상세하게 설명한다.

- <76> 또한, 실시예를 설명하기 위한 전체 도면에서, 동일 기능을 갖는 것은, 동일 부호를 붙이고, 그 반복 설명은 생략한다.
- <77> 또한, 이하의 설명에서는, 외부 시스템으로부터 입력되는 1 화면분의 기간을 1 프레임 기간으로 하고, 표시 패널에 대하여 모든 주사 라인을 선택하는 기간을 1 필드 기간으로 정의한다. 따라서, 일반적인 표시 장치에서는 1 프레임 기간과 1 필드 기간은 동등하게 된다.
- <78> 또한, 표시 장치에서, 표시 데이터가 일정한 상태에서 주사를 반복함으로써 얻어지는 회도를 정적 회도, 1 필드 기간에서의 평균 회도를 동적 회도, 관찰자가 시인하는 회도를 목시 회도로 정의한다. 따라서, 일반적인 홀드 응답형 표시 장치에서는 표시 데이터가 변화되지 않는 경우, 정적 회도, 동적 회도, 목시 회도는 거의 동등하게 된다.
- <79> 본 발명에서는, 외부 시스템으로부터 입력되는 1 프레임 기간에 대하여 복수의 필드 기간(예를 들면, 2 필드 기간)을 할당함과 함께, 복수 필드의 동적 회도로부터 얻어지는 목시 회도가, 외부 시스템이 요구하는 표시 회도와 일치하도록 표시 데이터의 변환을 행한다. 이 경우, 목시 회도는 복수 필드 기간에서의 동적 회도의 평균값과 거의 일치한다.
- <80> 상기에서의 표시 데이터의 변환은, 한쪽의 필드의 동적 회도가 다른 쪽의 필드의 동적 회도와 비교하여, 전체 계조에서 높거나 혹은 동등하게 되도록 하는 변환을 행한다. 이하의 설명에서는, 이러한 변환을 한 경우, 다른 쪽과 비교해서 회도가 높은 필드를 명필드라고 부르고, 회도가 낮은 필드를 암필드라고 부른다.
- <81> 외부 시스템으로부터 입력되는 1 프레임 기간에 대하여 2 프레임을 할당한 경우, 본 발명의 홀드 응답형 표시 장치는, 적어도 1 화면분의 표시 데이터를 기억하는 프레임 메모리와, 2 종류의 데이터 변환 회로를 포함한다. 프레임 메모리에 기입된 표시 데이터는, 동일한 데이터를, 기입한 2배의 속도로 2회로 나누어서 관독함과 함께, 1회째와 2회째에서는 상이한 데이터 변환 회로에 의해 표시 데이터의 변환이 행해지고, 변환이 행해진 데이터를 표시 패널에의 입력 데이터로서, 표시 패널에 전송한다.
- <82> 이때, 정적 회도가 0 내지 1의 범위를 취한다고 하면, 예를 들면, 명필드의 동적 회도를 0.5, 암필드의 동적 회도를 0으로 한 경우, 이를 필드마다 전환함으로써 0.25의 목시 회도를 얻는다. 마찬가지로, 명필드의 동적 회도를 1, 암필드의 동적 회도를 0으로 하면, 0.5의 목시 회도를 얻는다. 이와 같이, 암필드의 동적 회도가 0이면, 상기 흑색 프레임 삽입 방식과 마찬가지로의 효과가 얻어져, 동화상 불선명을 개선할 수 있다.
- <83> 또한, 암필드의 동적 회도는, 반드시 최소의 회도인 0으로 할 필요는 없고, 표시하고자 하는 목시 회도로 되는 필드를 삽입함으로써 동화상 불선명을 저감 가능하다. 이에 기초하여, 명필드의 동적 회도를 1, 암필드의 동적 회도를 0.5로 한 경우, 목시 회도는 0.75로 되지만, 이 경우에도 통상의 구동 방식에 의해서도 동화상 불선명을 개선할 수 있다. 또한, 명필드, 암필드와 함께 동적 회도를 1로 한 경우, 목시 회도도 1로 되어 회도 저하를 하는 것은 아니다. 또한, 명필드의 동적 회도를 1, 암필드의 동적 회도를 0.9로 하면, 목시 회도는 0.95로 되어, 통상의 구동 방식에 의해서도 약간 회도가 저하하지만, 그에 따라 동화상 불선명을 저감할 수 있다.
- <84> 또한, 본 발명과 유사한 기술로서, 소위 FRC(Frame Rate Control) 방식이라고 불리는 다계조화 방식이 일반적으로 알려져 있다. FRC 방식이란, 프레임마다 상이한 계조 표시를 반복함으로써, 데이터 드라이버가 갖는 이상의 다계조화를 실현하는 방식이다. 이에 대하여, 본 발명은 동화상 불선명의 개선과 그것을 실현하는 장치의 제공으로서, 그것을 실현하기 위하여, 1 프레임 기간을 명필드와 암필드로 나눔과 함께, 외부 시스템으로부터 입력되는 프레임 주파수에 대하여 2배의 주파수로 구동하는 점이 상이하다.
- <85> 이하, 1 프레임을 2 프레임에서 구동한 경우의 본 발명의 실시예에 대하여 설명한다.
- <86> <실시예>
- <87> 도 1 및 도 2는, 본 발명에 따른 일 실시예의 표시 장치의 표시 원리를 설명하기 위한 모식도로서, 도 1은 4 화소×3 화소로 구성된 표시 장치의 각 필드의 동적 회도 및 목시 회도의 이미지를 도시하는 도면이며, 도 2는 각 필드의 동적 회도의 설정 방법을 설명하는 그래프이다.
- <88> 본 실시예의 표시 장치의 표시 원리를 설명하기 위하여, 도 1에 도시하는 바와 같이, 4 화소×3 화소의 표시 장치를 예로 든다. 본 실시예의 표시 장치에서는, 1 프레임을 명필드와 암필드의 2 필드로 구성하고, 1 프레임 기간 내에서 명필드 및 암필드의 표시를 행한다. 이때, 한쪽의 필드(명필드)의 각 화소의 동적 회도(1A)는, 다른 쪽의 필드(암필드)의 각 화소의 동적 회도(1B)보다도 통상적으로 높거나, 혹은 동등하게 되도록 하는 표시를 행한다. 즉, 어느 것의 화소에 대해서도, (명필드의 동적 회도)≥(암필드의 동적 회도)로 된다. 이와 같이 하

면, 1 프레임 기간의 각 화소의 목시 휘도(1C)는, 명필드의 동적 휘도(1A)와 암필드의 동적 휘도(1B)의 평균과 거의 일치한다. 그 때문에, 이를 프레임마다 반복함으로써 목적으로 하는 목시 휘도를 얻을 수 있다.

<89> 또한 이때, 명필드의 동적 휘도(1A)와 암필드의 동적 휘도(1B)는, 예를 들면, 도 2에 도시한 바와 같은 방법으로 설정한다. 도 2는, 입력 계조에 대한 상대 휘도의 관계를 나타낸 그래프도로서, 각 화소의 휘도가 256계조인 경우를 나타내고 있다. 또한, 도 2에서, 점선으로 나타내고 있는 것이 외부 시스템으로부터 요구되고 있는 목시 휘도이며, 입력 계조가 0인 경우 휘도가 0(최소 휘도), 입력 계조가 255인 경우 휘도가 1(최대 휘도)로 된다.

<90> 본 실시예에서는, 각 화소의 목시 휘도는, 명필드의 동적 휘도와 암필드의 동적 휘도의 합성에 의해 얻어진다. 그 때문에, 입력 계조가 중간 계조인 경우, 명필드의 상대 휘도(동적 휘도)는 외부 시스템으로부터 요구되고 있는 목시 휘도보다도 높고, 암필드의 상대 휘도(동적 휘도)는 외부 시스템으로부터 요구되고 있는 목시 휘도보다도 낮게 설정된다.

<91> 또한 이때, 명필드의 휘도는, 예를 들면, 목시 휘도의 상대 휘도가 0.5로 되는 191계조에서 최대 휘도로 되는 것으로 하고, 191계조부터 255계조까지는 최대 휘도로 표시되는 것으로 한다. 한편, 암필드의 휘도는, 목시 휘도의 상대 휘도가 0.5로 되는 191계조까지 최소 휘도로 하고, 191계조부터 255계조 사이는 최소 휘도부터 최대 휘도까지 연속적으로 변화하도록 한다.

<92> 도 3은, 본 실시예의 표시 원리를 적용한 액정 표시 장치의 회로 구성의 일례를 도시하는 모식도이다. 또한, 도 4는 도 3에 도시한 데이터 드라이버의 회로 구성의 일례를 도시하는 모식도이다.

<93> 본 실시예의 액정 표시 장치는, RGB 각색 256계조에서 계 1677만색의 컬러 표시에 대응한 표시 장치인 것으로 한다. 도 3에서, 201은 RGB 각 8비트의 계 24비트로 구성되는 입력 표시 데이터, 202는 입력 제어 신호군이다. 입력 제어 신호군(202)은, 1 프레임 기간(1 화면분을 표시하는 기간)을 규정하는 수직 동기 신호 Vsync, 1 수평 주사 기간(1 라인분을 표시하는 기간)을 규정하는 수평 동기 신호Hsync, 표시 데이터의 유효 기간을 규정하는 디스플레이 타이밍 신호 DISP, 및 표시 데이터와 동기한 기준 클럭 신호 DCLK로 구성되는 것으로 한다. 또한, 도 3에서, 203은 구동 선택 신호이다. 이 구동 선택 신호(203)에 기초하여, 종래의 구동 방식인지 동화상 불선명을 개선한 구동 방식인지의 선택을 행한다. 또한, 입력 표시 데이터(201), 입력 제어 신호군(202), 구동 선택 신호(203)는, 예를 들면, 텔레비전 본체나 PC 본체, 휴대 전화 본체 등의 외부 시스템으로부터 전송된다.

<94> 또한, 도 3에서, 204는 타이밍 신호 생성 회로, 205는 메모리 제어 신호군, 206은 테이블 이니셜라이즈 신호, 207은 데이터 선택 신호, 208은 데이터 드라이버 제어 신호군, 209는 주사 드라이버 제어 신호군이다. 데이터 드라이버 제어 신호군(208)은, 표시 데이터에 기초하는 계조 전압의 출력 타이밍을 규정하는 출력 타이밍 신호 CL1, 소스 전압의 극성을 결정하는 교류화 신호 M, 및 표시 데이터와 동기한 클럭 신호 PCKL로 구성되는 것으로 한다. 또한, 주사 드라이버 제어 신호군(209)은, 1 라인의 주사 기간을 규정하는 시프트 신호 CL3, 선두 라인의 주사 개시를 규정하는 수직 스타트 신호 FLM로 구성되는 것으로 한다.

<95> 또한, 도 3에서 210은, 적어도 표시 데이터의 1 프레임분의 용량을 갖는 프레임 메모리로서, 메모리 제어 신호군(205)에 기초하여 표시 데이터의 리드/라이트 처리를 행한다. 또한, 211은 메모리 제어 신호군(205)에 기초하여 프레임 메모리(210)로부터 판독된 메모리 리드 데이터, 212는 테이블 이니셜라이즈 신호에 기초하여 내부에 저장된 데이터를 출력하는 ROM(Read Only Memory), 213은 ROM(212)으로부터 출력되는 테이블 데이터, 214는 명필드 변환 테이블, 215는 암필드 변환 테이블이다. 이때, 각 테이블의 값은, 전원 투입시에 테이블 데이터(213)에 기초하는 설정이 이루어지고, 판독된 메모리 리드 데이터(211)는 각각의 테이블에 설정된 값에 기초하여 변환이 이루어진다. 또한 이때, 명필드 변환 테이블(214)은, 명필드를 위한 데이터 변환 회로의 기능을 갖고, 암필드 변환 테이블(215)은, 암필드를 위한 데이터 변환 회로의 기능을 가진다. 도 3에서, 216은 명필드 변환 테이블(214)에서 변환된 명필드 표시 데이터, 217은 암필드 변환 테이블(215)에서 변환된 암필드 표시 데이터이다. 또한, 218은 표시 데이터 선택 회로로서, 데이터 선택 신호(207)에 기초하여, 명필드 표시 데이터(216) 또는 암필드 표시 데이터(217) 중 어느 한쪽을 선택하여, 출력한다. 219는 필드 표시 데이터로서, 선택된 표시 데이터와, 표시 데이터가 명필드와 암필드 중 어느 쪽인지를 나타내는 필드 지시 신호 F로 구성되는 것으로 한다.

<96> 또한, 도 3에서, 220은 기준 전압 생성 회로, 221은 기준 전압, 222는 데이터 드라이버이다. 이때, 데이터 드라이버(222)는, 예를 들면, 도 4에 도시하는 바와 같이, 명필드 표시 데이터에 대한 정극성 256레벨의 전위를 생성하는 제1 계조 전압 생성 회로(222a), 명필드 표시 데이터에 대한 부극성 256레벨의 전위를 생성하는 제2

계조 전압 생성 회로(222b), 암필드 표시 데이터에 대한 정극성 256레벨의 전위를 생성하는 제3 계조 전압 생성 회로(222c), 암필드 표시 데이터에 대한 부극성 256레벨의 전위를 생성하는 제4 계조 전압 생성 회로(222d)의 4개의 계조 전압 생성 회로와, 각색 8비트의 필드 표시 데이터(219) 및 필드 지시 신호 F, 및 극성 신호 M에 대응한 1레벨의 계조 전압을 선택하는 계조 전압 선택 회로(222e)와, 출력 타이밍 신호 CL1에 기초하여 선택한 계조 전압을 액정 표시 패널(226)의 신호 라인(226a)에 출력하는 출력 버퍼(222f)를 포함한다. 또한, 데이터 드라이버(222)가 상기 제1 내지 제4 계조 전압 생성 회로(222a~222d)를 갖는 경우, 이들 계조 전압 생성 회로(222a~222d)를, 도 3에 도시한 명필드 변환 테이블(214) 및 암필드 변환 테이블(215)의 대신으로 하여도 된다. 또한, 제1 내지 제4 계조 전압 생성 회로(222a~222d)는, 데이터 드라이버(222)의 내부에 한하지 않고, 외부에 설치하여도 된다. 도 3에서, 223은, 데이터 드라이버(222)에서 생성된 데이터 전압(계조 전압)이다.

<97> 또한, 도 3에서, 224는 주사 드라이버, 225는 주사 라인 선택 신호이다. 주사 드라이버(224)는, 주사 드라이버 신호군(209)에 기초하여 주사 라인 선택 신호(225)를 생성하여, 액정 표시 패널(226)의 주사 라인(226b)에 출력한다.

<98> 또한, 상세한 설명은 생략하지만, 액정 표시 패널(226)의 1 화소는, 게이트 전극 및 소스 전극, 및 드레인 전극을 갖는 TFT(Thin Film Transistor)와, 화소 전극과, 액정층과 대향 전극으로 구성된다. 이때, 각 화소의 드레인 전극은 신호 라인(226a)에 접속되어 있고, 게이트 전극은 주사 라인(226b)에 접속되어 있다. 그리고, 주사 신호를 게이트 전극에 인가함으로써 TFT의 스위칭 동작을 행하고, TFT가 개방 상태에서는 데이터 전압(계조 전압)이 드레인 전극을 통해서 소스 전극에 기입되고, 폐쇄 상태에서는 소스 전극에 기입된 전압이 유지된다. 이 소스 전극의 전압을 V_s 로 하고, 대향 전극의 전압을 V_{com} 으로 한다. 이때, 액정층은, 예를 들면, 액정층의 상하에 배치된 소스 전극(화소 전극)의 전압 V_s 와 대향 전극의 전압 V_{com} 의 전위차에 기초하여 배향을 바꾼다. 그리고, 액정층의 상하에 배치된 편광판을 통함으로써, 백라이트로부터의 투과 광량이 변화되어 계조 표시를 행한다.

<99> 도 5는 데이터 드라이버의 제1 계조 전압 생성 회로의 구성예를 도시하는 모식도이다. 또한, 도 6은 데이터 드라이버의 제2 계조 전압 생성 회로의 구성예를 도시하는 모식도이다. 또한, 도 7은 데이터 드라이버의 제3 계조 전압 생성 회로의 구성예를 도시하는 모식도이다. 또한, 도 8은 데이터 드라이버의 제4 계조 전압 생성 회로의 구성예를 도시하는 모식도이다.

<100> 본 실시예의 액정 표시 장치에서, 데이터 드라이버(222)는, 도 4에 도시한 바와 같이, 4개의 계조 전압 생성 회로(222a, 222b, 222c, 222d)를 가진다. 이 4개의 계조 전압 생성 회로 중, 제1 계조 전압 생성 회로(222a)는, 명필드 표시 데이터를 정극성으로 표시시킬 때에 이용하는 회로로서, 예를 들면, 도 5에 도시한 바와 같이, R_{BP1} 부터 R_{BP255} 의 254개의 저항이 직렬로 접속된 저항 분압 회로로 이루어진다. 이때, 제1 계조 전압 생성 회로(222a)에는, 예를 들면, 기준 전압 V_{COA} 부터 V_{C3A} 가 입력되고, 저항 분압 회로에 의해 최소 계조(0계조)에 대응하는 전압 V_{BP0} 부터 최대 계조(255계조)에 대응하는 전압 V_{BP255} 까지의 256가지의 정극성의 전압이 계조 전압 선택 수단(222e)에 공급된다.

<101> 또한, 제2 계조 전압 생성 회로(222b)는, 명필드 표시 데이터를 부극성으로 표시시킬 때에 이용하는 회로로서, 예를 들면, 도 6에 도시한 바와 같이, R_{BN1} 부터 R_{BN255} 의 254개의 저항이 직렬로 접속된 저항 분압 회로로 이루어진다. 이때, 제2 계조 전압 생성 회로(222b)에는, 예를 들면, 기준 전압 V_{C4A} 부터 V_{C7A} 가 입력되고, 저항 분압 회로에 의해 최소 계조(0계조)에 대응하는 전압 V_{BN0} 부터 최대 계조(255계조)에 대응하는 전압 V_{BN255} 까지의 256가지의 부극성의 전압이 계조 전압 선택 수단(222e)에 공급된다.

<102> 또한, 제3 계조 전압 생성 회로(222c)는, 암필드 표시 데이터를 정극성으로 표시시킬 때에 이용하는 회로로서, 예를 들면, 도 7에 도시한 바와 같이, R_{DP1} 부터 R_{DP255} 의 254개의 저항이 직렬로 접속된 저항 분압 회로로 이루어진다. 이때, 제3 계조 전압 생성 회로(222c)에는, 예를 들면, 기준 전압 V_{COB} 부터 V_{C3B} 가 입력되고, 저항 분압 회로에 의해 최소 계조(0계조)에 대응하는 전압 V_{DP0} 부터 최대 계조(255계조)에 대응하는 전압 V_{DP255} 까지의 256가지의 정극성의 전압이 계조 전압 선택 수단(222e)에 공급된다.

<103> 또한, 제4 계조 전압 생성 회로(222d)는, 암필드 표시 데이터를 부극성으로 표시시킬 때에 이용하는 회로로서, 예를 들면, 도 8에 도시한 바와 같이, R_{DN1} 부터 R_{DN255} 의 254개의 저항이 직렬로 접속된 저항 분압 회로로 이루어진다. 이때, 제4 계조 전압 생성 회로(222d)에는, 예를 들면, 기준 전압 V_{C4B} 부터 V_{C7B} 가 입력되고, 저항 분압

회로에 의해 최소 계조(0계조)에 대응하는 전압 V_{DNO} 부터 최대 계조(255계조)에 대응하는 전압 V_{DN255} 까지의 256가지의 부극성의 전압이 계조 전압 선택 수단(222e)에 공급된다.

- <104> 도 9 내지 도 12는, 본 실시예의 표시 장치의 작용, 효과의 하나를 설명하기 위한 모식도로서, 도 9는 계조 전압 생성 회로가 1개의 정극성용 회로와 부극성용 회로로 이루어지는 경우에 요구되는 특성을 설명하는 도면, 도 10은 명필드 표시 데이터의 계조 전압에 요구되는 특성을 설명하는 도면, 도 11은 암필드 표시 데이터의 계조 전압에 요구되는 특성을 설명하는 도면, 도 12는 각 저항 분압 회로의 저항값의 설정예를 도시하는 도면이다.
- <105> 본 실시예의 표시 장치에서는, 1 프레임을 2 필드로 구성하고, 도 2에 도시한 바와 같은 방법에서, 외부 시스템으로부터 요구된 계조를 명필드 표시 데이터, 및 암필드 표시 데이터로 변환하고, 1 프레임 기간중에 그것을 전환하여 표시함으로써, 외부 시스템으로부터 요구된 계조를 의사적으로 표시한다.
- <106> 이때, 상기 데이터 드라이버(222)의 계조 전압 생성 회로는, 종래의 표시 장치와 같이, 1조의 정극성용 저항 분압 회로와 부극성용 저항 분압 회로이어도 무방하다. 그러나, 종래의 저항 분압 회로가 1조의 데이터 드라이버인 경우, 각 저항 분압 회로의 저항 분할비는, 통상, 외부 시스템으로부터 요구되는 계조에 맞추어 설정되어 있다. 이때, 도 9에 도시하는 바와 같이, 저계조측과 고계조측은 계조 전압의 전위차가 거칠고, 중간 계조는 계조 전압의 전위차가 세세하도록 저항 분할비가 설정되어 있다.
- <107> 한편, 본 실시예와 같이, 표시 데이터를 명필드 표시 데이터로 변환한 경우, 도 10에 도시하는 바와 같이, 예를 들면, 191계조부터 255계조는 상대 휘도가 최대 휘도로 되도록 변환되어 있고, 실질적으로는 최소 계조(0계조)부터 191계조까지의 사이에서 계조 전압을 바꾸면 된다. 또한 이때, 구체적으로는, 최소 계조(0계조)부터 중간 계조, 예를 들면, 127계조 근처까지의 전위차가 세세하고, 127계조 근처부터 191계조까지의 전위차가 거칠고, 191계조부터 255계조는 전위차가 거의 0으로 되도록 저항 분할비를 설정하는 것이 바람직하다.
- <108> 또한, 표시 데이터를 암필드 표시 데이터로 변환한 경우, 도 11에 도시하는 바와 같이, 예를 들면, 최소 계조(0계조)부터 191계조는 상대 휘도가 최소 휘도로 되도록 변환되어 있고, 실질적으로는 191계조부터 최대 계조(255계조)까지의 사이에서 계조 전압을 바꾸면 된다. 또한 이때, 구체적으로는, 최소 계조(0계조)부터 191계조 근처까지의 전위차가 거의 0, 191계조부터 255계조는 전위차가 세세하게 되도록 저항 분할비를 설정하는 것이 바람직하다.
- <109> 즉, 본 실시예와 같이 표시 데이터를 명필드 표시 데이터, 또는 암필드 표시 데이터로 변환하여 표시하는 경우, 명필드 표시 데이터를 표시하는 경우에 필요한 전압 영역 및 전압 분해능과, 암필드 표시 데이터를 표시하는 경우에 필요한 전압 영역 및 전압 분해능이 상이하다. 그 때문에, 정극성 및 부극성이 1개씩인 1조의 저항 분압 회로에서는, 각 필드의 표시 데이터에 적합한 계조 표시 특성을 얻는 것이 곤란하다.
- <110> 따라서, 디바이스 드라이버에 2조의 저항 분압 회로를 설정하고, 한쪽의 조의 저항 분할비를 명필드의 표시에 필요한 전압 영역 및 전압 분해능으로 설정하고, 다른 한쪽의 조의 저항 분할비를 암필드의 표시에 필요한 전압 영역 및 전압 분해능으로 설정함으로써, 각 필드의 표시 데이터에 적합한 계조 표시 특성을 얻을 수 있어, 순조로운 계조 표현이 가능하게 된다.
- <111> 전술한 바와 같이, 디바이스 드라이버에 2조의 저항 분압 회로를 설정한 경우, 제1부터 제4까지의 계조 전압 생성 회로의 각 저항의 값의 설정예를 도 12에 도시한다. 도 12는, 명필드 표시 데이터의 계조와 휘도, 및 암필드 표시 데이터의 계조와 휘도가 각각 도 2에 도시한 바와 같은 관계에 있는 경우의 설정예이다. 이때, 명필드용의 제1 계조 전압 생성 회로(222a) 및 제2 계조 전압 생성 회로(222b)는, 191계조부터 최대 계조(255계조)까지의 사이의 저항 R_{BP191} 부터 R_{BP255} , 및 R_{BN191} 부터 R_{BN255} 의 저항값을 각각 0 또는 거의 0으로 한다. 또한, 최소 계조(0계조)부터 중간 계조, 예를 들면, 127계조 근처까지는 저항값이 작은 저항을 이용하여 전위차의 변화를 세세하게 한다. 그리고, 127계조 근처부터 191계조까지는 저항값을 크게 하여 전위차의 변화를 거칠게 한다.
- <112> 또한, 암필드용의 제3 계조 전압 생성 회로(222c) 및 제4 계조 전압 생성 회로(222d)는, 최소 계조(0계조)부터 191계조까지의 사이의 저항 R_{DP0} 부터 R_{DP191} , 및 R_{DN0} 부터 R_{DN191} 의 저항값을 각각 0 또는 거의 0으로 한다. 그리고, 191계조부터 최대 계조(255계조)까지의 사이는 저항값이 작은 저항을 이용하여 전위차의 변화를 세세하게 설정한다.
- <113> 또한, 도 12에 도시한 저항값의 설정예는 일례로서, 이에 한정되지 않고, 적절히 변경 가능한 것은 물론이다.
- <114> 또한, 각 계조 전압 생성 회로의 저항값을, 예를 들면, 도 12에 도시한 바와 같이 설정한 경우, 명필드용에서는

191계조부터 255계조까지, 암필드용에서는 0계조부터 191계조까지에서는 전위차가 0으로 된다. 그 때문에, 명필드용 생성 회로에서는, 기준 전압을 입력받는 개소(계조)를 저계조측에 많게 하고, 암필드용 생성 회로에서는, 기준 전압을 입력받는 개소(계조)를 고계조측에 많게 하여도 된다.

- <115> 이상 설명한 바와 같이, 본 실시예의 표시 장치에 의하면, 휘도의 저하나 콘트라스트의 저하, 발광에 요하는 전력의 증가를 억제하면서, 동화상 불선명을 저감할 수 있다.
- <116> 또한, 명필드 표시 데이터의 계조 전압을 생성하는 회로와, 암필드 표시 데이터의 계조 전압을 생성하는 회로를 독립하여 설치함으로써, 각 필드의 표시 데이터에서 필요로 되는 전압 영역 및 전압 분해능에서 계조 전압을 생성할 수 있어, 순조로운 계조 표시가 가능하게 된다.
- <117> 또한, 본 실시예에서는, 1 프레임을 2 필드로 구성하는 경우를 예로 들었지만, 이에 한정하지 않고, 예를 들면, 1 프레임을 3 필드, 4 필드로 구성하여도 된다. 이 경우, 적어도 1개의 필드를 암필드로 한다.
- <118> 이상, 본 발명을, 상기 실시예에 기초하여 구체적으로 설명하였지만, 본 발명은, 상기 실시예에 한정되는 것이 아니고, 그 요지를 일탈하지 않는 범위에서, 각종 변경 가능한 것은 물론이다.
- <119> 예를 들면, 상기 실시예에서는 액정 표시 장치를 예로 들었지만, 이에 한정하지 않고, 상기 액정 표시 장치와 마찬가지로의 원리로 동화상을 표시하는 홀드 응답형 표시 장치에 본 발명을 적용 가능한 것은 물론이다. 즉, 본 발명은, 예를 들면, 유기EL 디스플레이나 LCOS 디스플레이 등의 표시 장치에도 적용할 수 있다.

발명의 효과

- <120> 본 발명에 따르면, 외부 시스템으로부터 요구된 계조에 상관없이 흑색 계조를 삽입하는 것이 아니고, 상기 수단 (1) 내지 수단(4)와 같이, 외부 시스템으로부터 요구된 계조가 저계조측인 경우에는, 소정의 계조와 최소 계조 (흑색 계조)를 전환해서 표시함으로써, 외부 시스템으로부터 요구된 계조를 의사적으로 표시한다. 그리고, 외부 시스템으로부터 요구된 계조가 고계조측인 경우에, 소정의 계조와 최대 계조를 전환해서 표시함으로써, 외부 시스템으로부터 요구된 계조를 의사적으로 표시한다. 그 때문에, 휘도의 저하나 콘트라스트의 저하, 발광에 요하는 전력의 증가를 억제하면서, 동화상 불선명을 저감할 수 있다.
- <121> 즉, 휘도가 낮은 경우(저계조측)에는, 동화상 불선명을 인식하기 쉽기 때문에, 최소 계조를 삽입함으로써 동화상 불선명을 저감하고, 휘도가 높은 경우(고계조측)에는, 동화상 불선명을 인식하기 어렵기 때문에, 삽입할 저 계조를 높게함으로써, 휘도의 저하나 콘트라스트의 저하를 저감한다.
- <122> 또한, 상기 수단(1) 내지 (4)와 같이 외부 시스템으로부터 요구된 계조를 의사적으로 표현하는 경우, 중간 계조는, 외부 시스템으로부터 요구된 계조보다 높은 계조와, 요구된 계조보다 낮은 계조를 전환해서 표시한다. 이 때, 요구된 계조보다 높은 계조는, 고계조측에서 최대 계조로 되고, 낮은 계조는 저계조측에서 최소 계조로 된다. 그 때문에, 상기 수단(1)과 같이 복수의 계조의 전압을 각각 상이한 계조 전압 생성 회로에서 생성함으로써, 요구된 계조보다 높은 계조를 표시시키는 경우, 및 요구된 계조보다 낮은 계조를 표시시키는 경우의 각각의 최적의 계조 특성을 실현할 수 있다.
- <123> 또한, 상기 수단(1) 내지 (4)와 같은 표시 장치의 구체적인 구성예는, 예를 들면, 상기 수단(5) 내지 (9)와 같이 된다.

도면의 간단한 설명

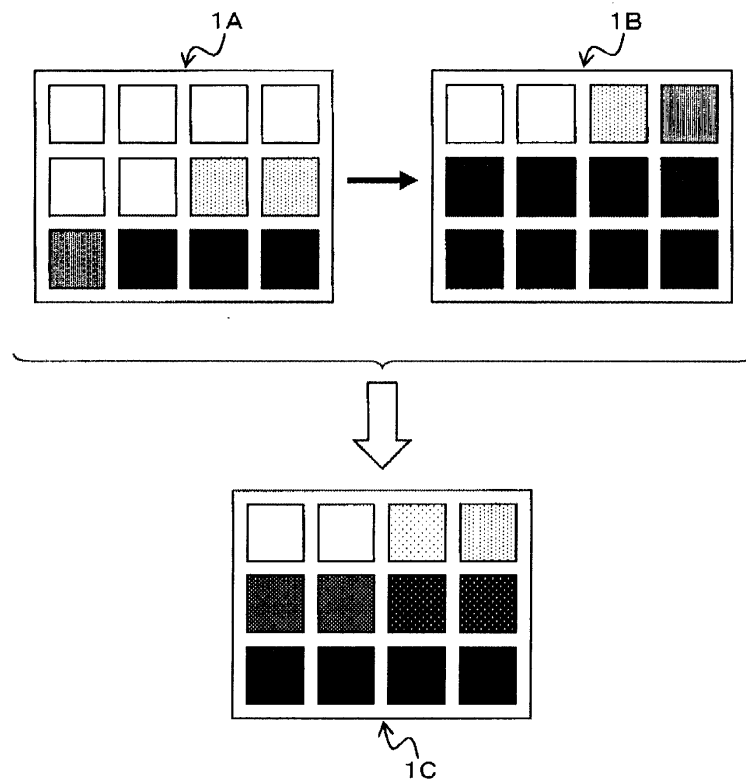
- <1> 도 1은 본 발명에 따른 일 실시예의 표시 장치의 표시 원리를 설명하기 위한 모식도로서, 4 화소×3 화소로 구성된 표시 장치의 각 필드의 동작 휘도 및 표시 휘도의 이미지를 도시하는 도면.
- <2> 도 2는 본 발명에 따른 일 실시예의 표시 장치의 표시 원리를 설명하기 위한 모식도로서, 각 필드의 동적 휘도의 설정 방법을 설명하는 그래프.
- <3> 도 3은 본 실시예의 표시 원리를 적용한 액정 표시 장치의 회로 구성의 일례를 도시하는 모식도.
- <4> 도 4는 도 3에 도시한 데이터 드라이버의 회로 구성의 일례를 도시하는 모식도.
- <5> 도 5는 데이터 드라이버의 제1 계조 전압 생성 회로의 구성예를 도시하는 모식도.
- <6> 도 6은 데이터 드라이버의 제2 계조 전압 생성 회로의 구성예를 도시하는 모식도.

- <7> 도 7은 데이터 드라이버의 제3 계조 전압 생성 회로의 구성예를 도시하는 모식도.
- <8> 도 8은 데이터 드라이버의 제4 계조 전압 생성 회로의 구성예를 도시하는 모식도.
- <9> 도 9는 계조 전압 생성 회로가 1조의 정극성용(正極性用) 회로와 부극성용(負極性用) 회로로 이루어지는 경우에 요구되는 특성을 설명하는 도면.
- <10> 도 10은 명필드 표시 데이터의 계조 전압에 요구되는 특성을 설명하는 도면.
- <11> 도 11은 암필드 표시 데이터의 계조 전압에 요구되는 특성을 설명하는 도면.
- <12> 도 12는 각 저항 분압 회로의 저항값의 설정예를 도시하는 도면.
- <13> <도면의 주요 부분에 대한 간단한 설명>
- <14> 1A : 명필드의 정적 휘도
- <15> 1B : 암필드의 정적 휘도
- <16> 1C : 표시 휘도(목시 휘도)
- <17> 201 : 입력 표시 데이터
- <18> 202 : 입력 제어 신호군
- <19> 203 : 구동 선택 신호
- <20> 204 : 타이밍 신호 생성 회로
- <21> 205 : 메모리 제어 신호군
- <22> 206 : 테이블 이니셜라이즈 신호
- <23> 207 : 데이터 선택 신호
- <24> 208 : 데이터 드라이버 제어 신호군
- <25> 209 : 주사 드라이버 제어 신호군
- <26> 210 : 프레임 메모리
- <27> 211 : 메모리 리드 데이터
- <28> 212 : ROM
- <29> 213 : 테이블 데이터
- <30> 214 : 명필드 변환 테이블
- <31> 215 : 암필드 변환 테이블
- <32> 216 : 명필드 표시 데이터
- <33> 217 : 암필드 표시 데이터
- <34> 218 : 표시 데이터 선택 회로
- <35> 219 : 필드 표시 데이터
- <36> 220 : 기준 전압 생성 회로
- <37> 221 : 기준 전압
- <38> 222 : 데이터 드라이버
- <39> 222a : 제1 계조 전압 생성 회로
- <40> 222b : 제2 계조 전압 생성 회로
- <41> 222c : 제3 계조 전압 생성 회로

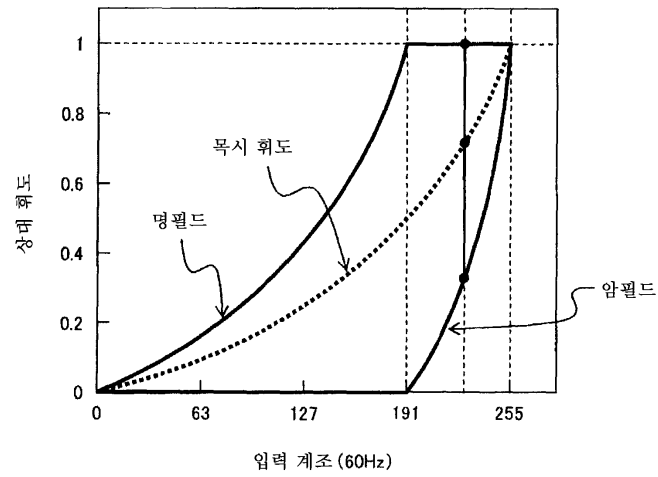
- <42> 222d : 제4 계조 전압 생성 회로
- <43> 222e : 계조 전압 선택 회로
- <44> 222f : 출력 버퍼
- <45> 223 : 데이터 전압
- <46> 224 : 주사 드라이버
- <47> 225 : 주사 라인 선택 신호
- <48> 226 : 액정 표시 패널
- <49> 226a : 신호 라인
- <50> 226b : 주사 라인

도면

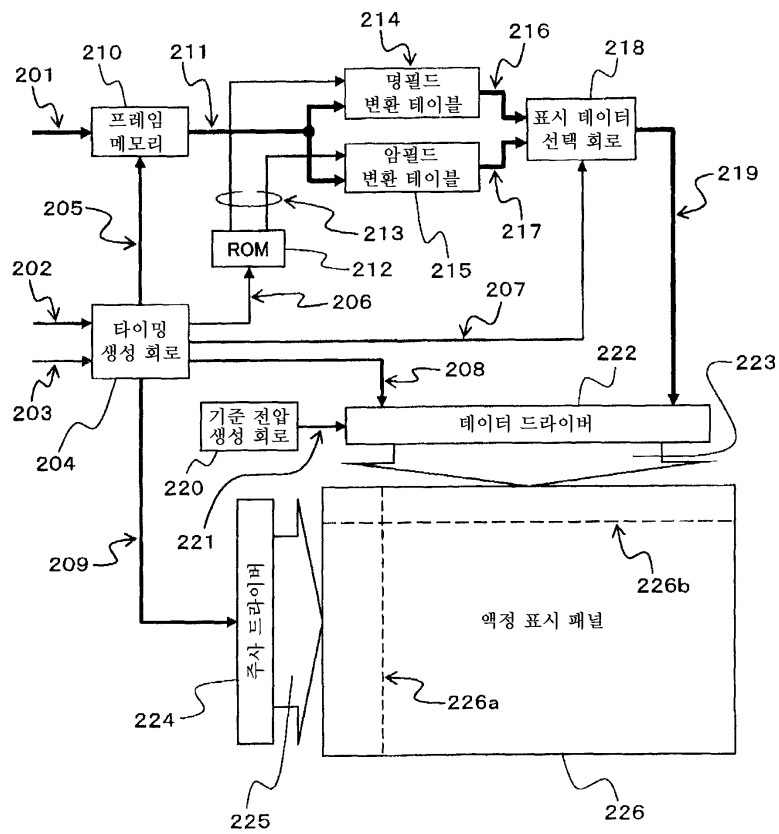
도면1



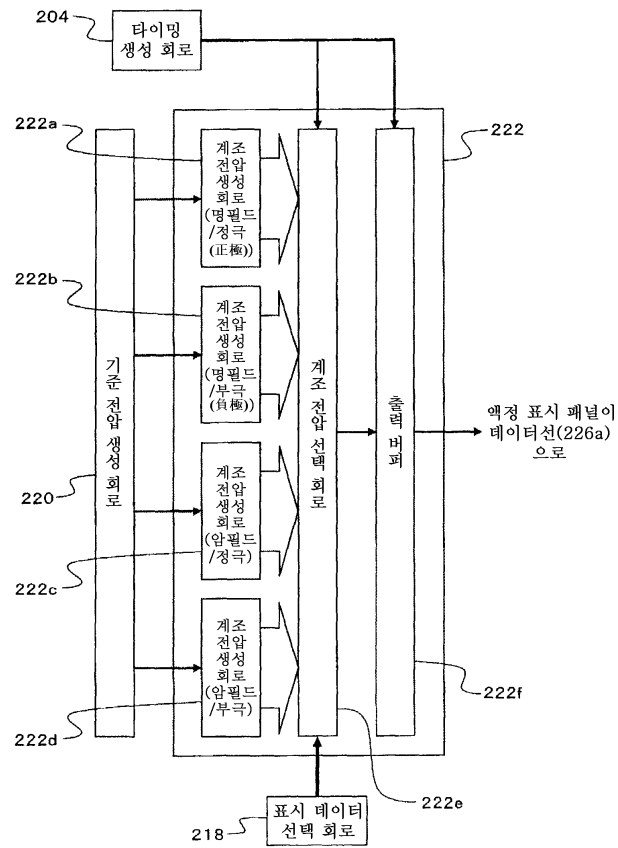
도면2



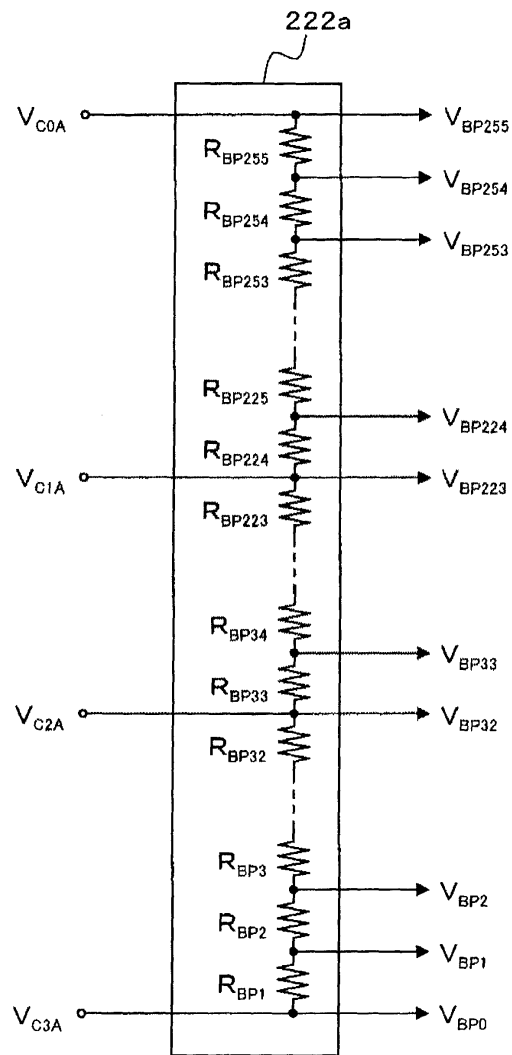
도면3



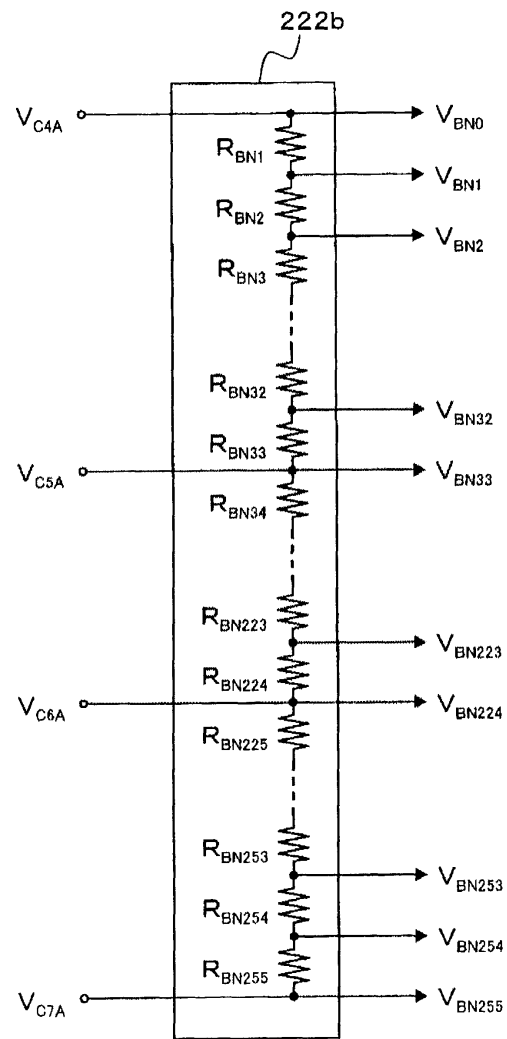
도면4



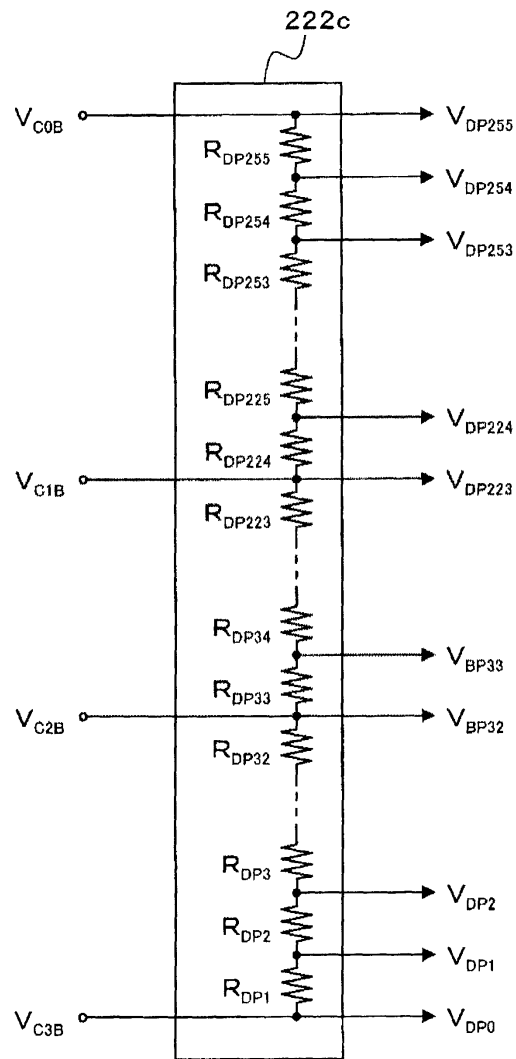
도면5



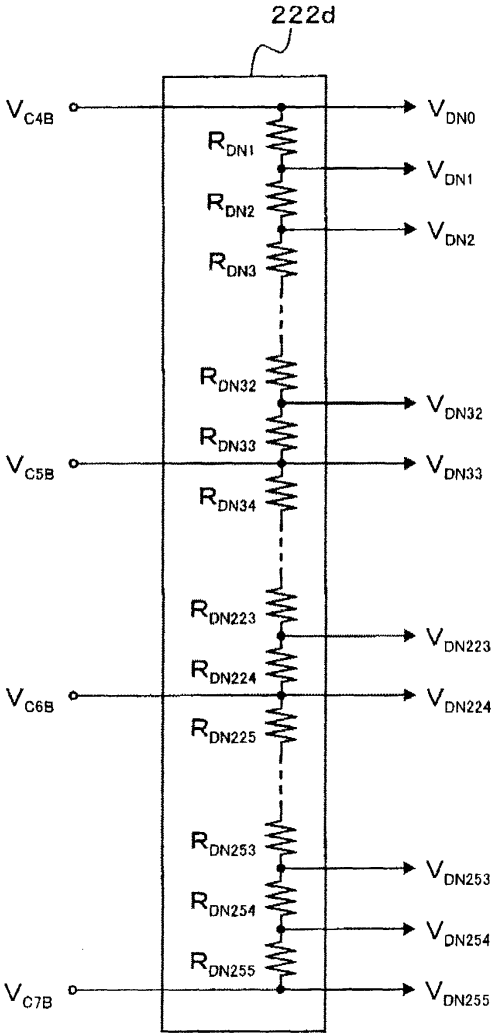
도면6



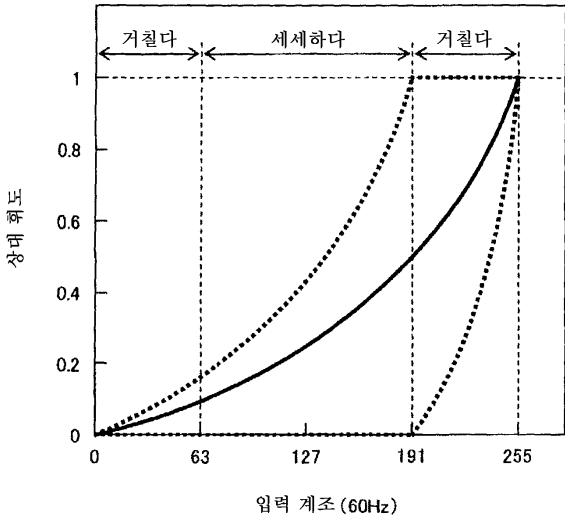
도면7



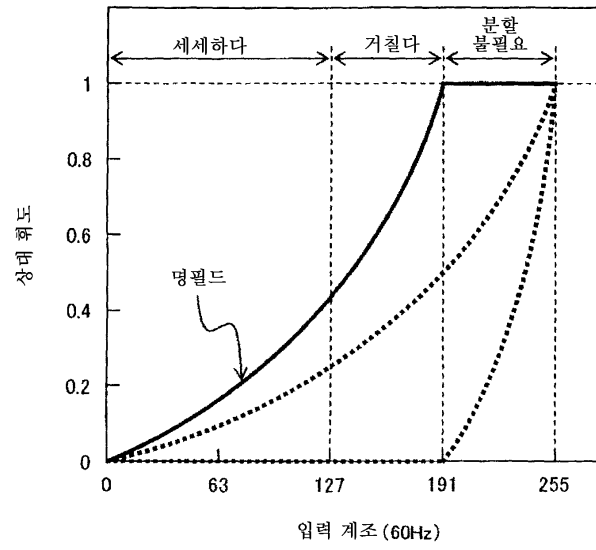
도면8



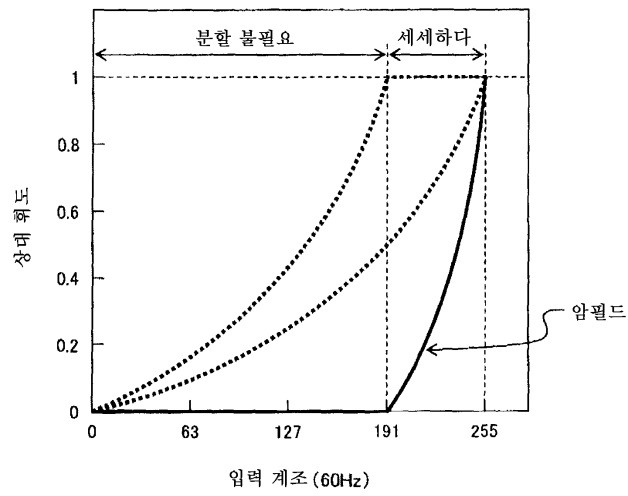
도면9



도면10



도면11



도면12

$m-1$	$R_{BPm}, R_{BNm}(\Omega)$	$R_{DPm}, R_{DNm}(\Omega)$
0	10	$\cong 0$
1	9	$\cong 0$
2	10	$\cong 0$
$\vdots$	$\vdots$	$\vdots$
62	9	$\cong 0$
63	10	$\cong 0$
64	10	$\cong 0$
$\vdots$	$\vdots$	$\vdots$
126	35	$\cong 0$
127	40	$\cong 0$
128	45	$\cong 0$
$\vdots$	$\vdots$	$\vdots$
190	100	$\cong 0$
191	$\cong 0$	10
192	$\cong 0$	11
$\vdots$	$\vdots$	$\vdots$
253	$\cong 0$	20
254	$\cong 0$	18
255	$\cong 0$	20

专利名称(译)	显示设备		
公开(公告)号	KR100859391B1	公开(公告)日	2008-09-22
申请号	KR1020060115285	申请日	2006-11-21
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	ENDOU KENTA 엔도우겐다 OOISI YOSHIHISA 오오이시요시히사		
发明人	엔도우겐다 오오이시요시히사		
IPC分类号	G02F1/133		
CPC分类号	G09G2360/18 G09G2310/0251 G09G2320/0257 G09G3/2011 G09G5/003 G09G2320/0285 G09G3/3688 G09G3/3648		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE		
优先权	2005335074 2005-11-21 JP		
其他公开文献	KR1020070053644A		
外部链接	Espacenet		

摘要(译)

提供一种显示装置，其中减少运动图像模糊，同时抑制亮度降低，对比度降低和发光所需的功率增加。在保持在一个帧周期中显示灰度的保持型显示装置中，每个像素被分成一帧基于在不同灰度电压产生电路中产生的电压显示一个帧周期内的多个灰度，该设备。

