



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년08월18일
(11) 등록번호 10-0852843
(24) 등록일자 2008년08월11일

(51) Int. Cl.

G02F 1/1333 (2006.01)

(21) 출원번호 10-2002-0014953

(22) 출원일자 2002년03월20일

심사청구일자 2007년02월21일

(65) 공개번호 10-2003-0075627

(43) 공개일자 2003년09월26일

(56) 선행기술조사문헌

KR100222272 B1

(뒷면에 계속)

(73) 특허권자

비오이 하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

전진영

서울특별시영등포구여의도동한양아파트디동1204호

안성준

경기도이천시대월면사동리현대6차아파트604동1001호

(74) 대리인

나승택, 조영현

전체 청구항 수 : 총 3 항

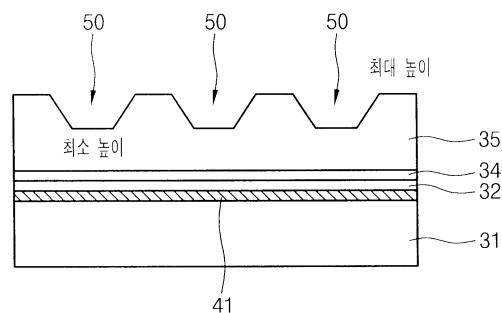
심사관 : 김주승

(54) 반사형 패널 제조 방법

(57) 요약

본 발명은 반사형 패널 제조 방법에 관한 것으로, 각 배선위에 액정 주입 통로를 형성하여 액정 주입을 용이하게 함으로써, 셀 공정에서 발생하는 액정 주입 불량을 제거할 수 있는 기술을 제공한다. 이를 위한 본 발명의 반사형 패널 제조 방법은 투명 기판위에 복수개의 게이트 신호 배선을 형성한 후 게이트 절연막을 형성하고 그 위에 활성층 및 데이터 신호 배선을 형성하는 단계와, 상기 구조물 위에 채널 보호를 위하여 패시베이션막을 형성하는 단계와, 상기 패시베이션막 위에 유기 절연막을 형성하는 단계와, 상기 구조물 위에 신호 배선간 연결, 소오스 전극과 화소 전극과의 연결을 위하여 비아 콘택홀을 형성하는 단계와, 상기 유기 절연막 위에 시야각 특성 개선을 위하여 엠보싱 패턴을 형성하되, 각 신호 배선 위에, 일정한 폭을 가지며 상기 엠보싱 패턴의 최소 유기 절연막 두께와 동일한 유기 절연막 두께를 갖는 액정 주입 통로를 게이트 신호 배선 및 데이터 신호 배선중 한쪽 또는 양쪽에 형성하는 단계와, 상기 구조물 위에 반사판 역할을 하는 화소 전극을 형성하는 단계를 구비한 것을 특징으로 한다.

대표도 - 도2c



41

(56) 선행기술조사문헌

KR1020000029277 A

KR1020000068127 A

KR1020000070734 A

KR1020010081675 A

특허청구의 범위

청구항 1

투명 기판위에 복수개의 게이트 신호 배선을 형성한 후 게이트 절연막을 형성하고 그 위에 활성층 및 데이터 신호 배선을 형성하는 단계와,

상기 구조물 위에 채널 보호를 위하여 패시베이션막을 형성하는 단계와,

상기 패시베이션막 위에 유기 절연막을 형성하는 단계와,

상기 구조물 위에 신호 배선간 연결, 소오스 전극과 화소 전극과의 연결을 위하여 비아 콘택홀을 형성하는 단계와,

상기 유기 절연막 위에 시야각 특성 개선을 위하여 엠보싱 패턴을 형성하되, 각 신호 배선 위에, 일정한 폭을 가지며 상기 엠보싱 패턴의 최소 유기 절연막 두께와 동일한 유기 절연막 두께를 갖는 액정 주입 통로를 게이트 신호 배선 및 데이터 신호 배선중 한쪽 또는 양쪽에 형성하는 단계와,

상기 구조물 위에 반사판 역할을 하는 화소 전극을 형성하는 단계를 구비한 것을 특징으로 하는 반사형 패널 제조 방법.

청구항 2

제 1 항에 있어서,

상기 액정 주입 통로가 존재하는 상기 유기 절연막의 두께는 상기 유기 절연막의 최고 두께의 80% 이하인 것을 특징으로 하는 반사형 패널 제조 방법.

청구항 3

제 1 항에 있어서,

상기 액정 주입 통로가 존재하는 상기 유기 절연막의 두께는 0~2 μ m의 범위인 것을 특징으로 하는 반사형 패널 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 반사형 패널 제조 방법에 관한 것으로, 특히 각 배선위에 액정 주입 통로를 형성하여 액정 주입을 용이하게 함으로써, 셀 공정에서 발생하는 액정 주입 불량률을 제거할 수 있는 반사형 패널 제조 방법에 관한 것이다.
- <12> 반사형 박막 트랜지스터 액정표시장치(TFT-LCD : Thin Film Transistor Liquid Crystal Display)에서 저 유전 상수를 갖는 유기 절연막(Resin)을 층간 절연막으로 이용하는 방법이 현 산업에 이용되어 지고 있다. 이러한 유기 절연막(Resin)을 적용하여 제작되는 패널은 개구율 증가 및 시야각 개선 패턴(엠보싱(Embossing))의 형성 등 많은 이점을 가지고 있으나, 상대적으로 두꺼운 유기 절연막(Resin)을 적용함으로써 공정 상의 많은 어려움이 존재한다. 대표적으로, 어레이 공정에서의 공정 증가, 유기물 층간 절연막 적용에 따른 홀(hole) 형성 어려움, 셀(Cell) 공정에서의 액정 주입 문제등이 바로 그것이다.
- <13> 반사형 TFT LCD에서 층간 절연막으로 유기 절연막을 사용하는 방법은, 투과형 TFT LCD 대비 상대적으로 적은 광 효율에 기인하는 것으로써, 이를 극복하기 위해 최대한의 개구율 확보 필요성으로부터 대두 되었다. 즉, 높은 개구율을 갖는 투과형 TFT LCD에 적용되는 기술인 유기 절연막 적용 기술{저유전 상수를 갖는 유기 절연막을 매트릭스(Matrix) 형태로 형성되는 각 신호배선위에 형성함으로써, 개구율을 증가시키고, 그 위에 형성되는 화소 전극과 신호배선과의 용량결합에 의한 화면폭위 저하를 방지하는 기술}을 반사형에 접목함으로써, 개구율을 증가시켜 광효율을 향상 시키고자 하는 것이다. 여기에 시야각 개선을 개선하기 위한 엠보싱 패턴(Embossing

Pattern)의 형성이 첨가되어 현재의 많은 반사형 패넬에서 적용되어지고 있다.

- <14> 도 1a는 유기 절연막 및 엠보싱 패턴이 삽입되는 일반적인 반사형 TFT LCD의 화소 평면도로서, 부호 1은 엠보싱을 나타내고, 부호 2는 TFT 영역을 나타낸다.
- <15> 도 1b는 도 1a에 도시된 A-A'선의 단면도이다.
- <16> 도시된 바와 같이, 투명 기관(11)위에 복수의 게이트 신호 배선을 형성하고 게이트 절연막(12)이 형성한다. 그 다음, 상기 게이트 절연막(12) 위에 활성층 및 데이터 신호 배선(13)을 형성한다. 그 다음, 상기 전체 구조물 위에 채널을 보호하기 위해 패시베이션막(14)을 형성하고, 유기 절연체막(15)을 형성한다. 그 다음, 신호 배선간 연결, 소오스 전극과 화소 전극과의 연결등의 목적을 위하여 비아 콘택홀을 형성한다. 그 다음, 시야각 특성 개선을 위한 엠보싱 패턴을 형성한다. 그 다음, 반사판 역할을 하는 화소 전극(17)을 형성하게 된다.
- <17> 한편, 엠보싱 패턴은 최대 높이(a)와 최소 높이(b)가 약 $1\mu\text{m}$ 정도의 차이를 보이며 형성되게 된다. 일반적으로 이러한 엠보싱 패턴은 TFT 영역과 신호 배선 영역을 제외하고 형성된다.

발명이 이루고자 하는 기술적 과제

- <18> 그러나, 이와 같이 종래의 방법에 의해 제작된 반사형 TFT LCD는 다음과 같은 문제점을 가지고 있다.
- <19> 도 1a 및 도 1b에 도시된 바와 같이, 개구율 증가를 위하여 각 신호 배선(게이트와 데이터 신호 배선)위에 형성되어 있는 유기 절연막(15)이 두껍게 형성되어 있다. 그리고, 배선과 화소 전극(일반적으로 반사면) 사이의 용량 결합 문제를 해결하기 위해 이 영역에서는 엠보싱 패턴이 형성이 되지 않는 경우, 또한 여기에 TFT 영역에서도 두꺼운 엠보싱 패턴이 형성되지 않는 경우, 하나의 화소가 마치 주변이 높은 벽에 둘러 싸여있는 형태가 되며, 이는 셀 공정에서의 액정 주입시 액정의 흐름을 방해하는 요소가 된다.
- <20> 따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로, 본 발명의 목적은 각 배선위에 액정 주입 통로를 형성하여 액정 주입을 용이하게 함으로써, 셀 공정에서 발생하는 액정 주입 불량량을 제거할 수 있는 반사형 패넬 제조 방법을 제공하는데 있다.

발명의 구성 및 작용

- <21> 상기 목적을 달성하기 위한 본 발명의 반사형 판넬 제작 방법은,
- <22> 투명 기관위에 복수개의 게이트 신호 배선을 형성한 후 게이트 절연막을 형성하고 그 위에 활성층 및 데이터 신호 배선을 형성하는 단계와,
- <23> 상기 구조물 위에 채널 보호를 위하여 패시베이션막을 형성하는 단계와,
- <24> 상기 패시베이션막 위에 유기 절연막을 형성하는 단계와,
- <25> 상기 구조물 위에 신호 배선간 연결, 소오스 전극과 화소 전극과의 연결을 위하여 비아 콘택홀을 형성하는 단계와,
- <26> 상기 유기 절연막 위에 시야각 특성 개선을 위하여 엠보싱 패턴을 형성하되, 각 신호 배선 위에, 일정한 폭을 가지며 상기 엠보싱 패턴의 최소 유기 절연막 두께와 동일한 유기 절연막 두께를 갖는 액정 주입 통로를 게이트 신호 배선 및 데이터 신호 배선중 한쪽 또는 양쪽에 형성하는 단계와,
- <27> 상기 구조물 위에 반사판 역할을 하는 화소 전극을 형성하는 단계를 구비한 것을 특징으로 한다.
- <28> 상기 액정 주입 통로가 존재하는 상기 유기 절연막의 두께는 상기 유기 절연막의 최고 두께의 80% 이하인 것을 특징으로 한다.
- <29> 상기 액정 주입 통로가 존재하는 상기 유기 절연막의 두께는 $0\sim 2\mu\text{m}$ 의 범위인 것을 특징으로 한다.
- <30> 이하, 본 발명의 실시예에 관하여 첨부도면을 참조하면서 상세히 설명한다.
- <31> 도 2a는 본 발명에 의한 액정 주입통로를 갖는 화소의 평면도이고, 도 2b는 도 2a에 도시된 B-B'선의 단면도이고, 도 2c는 도 2b에 도시된 C-C'선의 단면도이다. 도 2a의 부호 21은 엠보싱을 나타내고, 부호 22는 TFT 영역을 나타내는 것이며, 일반적인 유기 절연막 적용 반사형 TFT LCD의 구조와 제작 방법은 동일하다.
- <32> 먼저, 투명 기관(31)위에 복수의 게이트 신호 배선(41)을 형성하고, 게이트 절연막(32)을 형성하며, 다음으로

활성층 및 데이터 신호 배선(33)을 형성한다.

<33> 그 다음, 채널 보호를 위하여 패시베이션막(Passivation Layer)(34)을 형성한 후 유기 절연층(35)을 형성한다.

<34> 그 다음, 신호 배선간 연결, 소오스 전극과 화소 전극과의 연결 등을 위하여 비아(VIA) 콘택홀을 형성한다.

<35> 그 다음, 시야각 특성 개선을 위하여 엠보싱 패턴을 형성한다. 이 때, 각 배선 위에는 화면 품위를 저하시키지 않고(배선과 화소전극간의 용량 결합에 의한 저하) 액정의 주입이 용이하도록 일정한 폭을 갖는 액정 주입 통로(50)를 형성한다. 이 통로(50)는 액정 주입시 기존 배리어(Barrier) 역할을 했던 배선위의 유기 절연막(35)중 일부분을 엠보싱 패턴의 최소 높이와 동일하게 형성한다. 따라서 추가의 공정이 발생되지는 않는다.

<36> 그 다음, 반사판 역할을 하는 화소 전극(36)을 형성한다.

<37> 본 발명은 에치 스톱퍼(Etch Stopper) 공정을 이용한 반사형 제조시에도 적용 될 수 있다.

발명의 효과

<38> 이상에서 자세히 설명된 바와 같이, 본 발명에 의한 반사형 패널 제조 방법에 의하면, 각 배선위에 액정 주입 통로를 형성함으로써, 셀 공정에서 발생하는 액정 주입 불량을 제거 할 수 있다.

<39> 아울러 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가등이 가능할 것이며, 이러한 수정 변경등은 이하의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면의 간단한 설명

<1> 도 1a는 유기 절연막 및 엠보싱 패턴이 삽입되는 일반적인 반사형 TFT LCD의 화소 평면도

<2> 도 1b는 도 1a에 도시된 A-A'선의 단면도

<3> 도 2a는 본 발명에 의한 액정 주입통로를 갖는 화소의 평면도

<4> 도 2b는 도 2a에 도시된 B-B'선의 단면도

<5> 도 2c는 도 2b에 도시된 C-C'선의 단면도

<6> (도면의 주요 부분에 대한 부호의 설명)

<7> 31 : 투명 기판 32 : 게이트 절연막

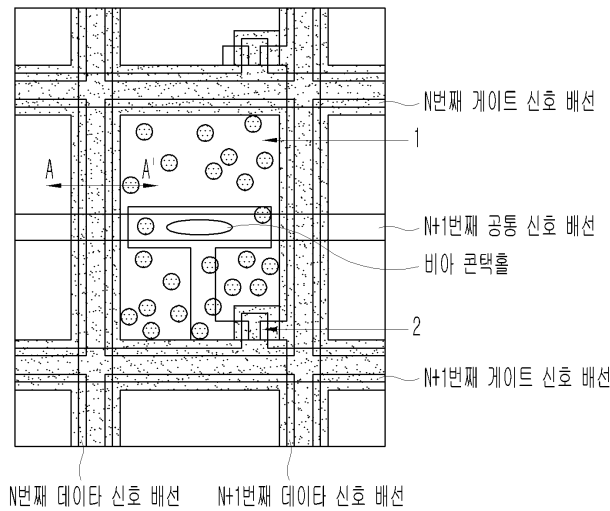
<8> 33 : 데이터 신호 배선 34 : 패시베이션막

<9> 35 : 유기 절연막 36 : 화소전극

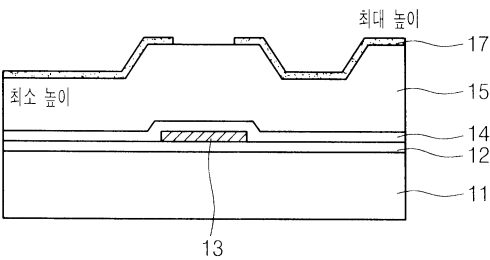
<10> 41 : 게이트 신호 배선 50 : 액정 주입 통로

도면

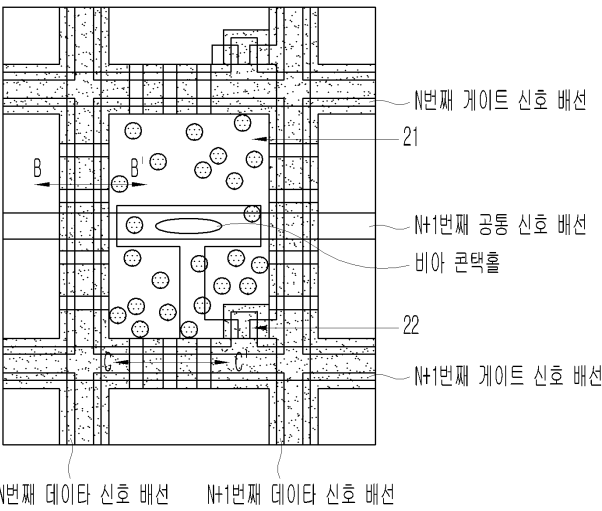
도면1a



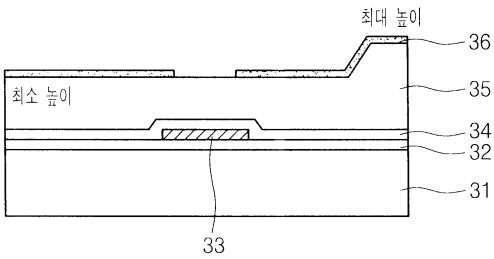
도면1b



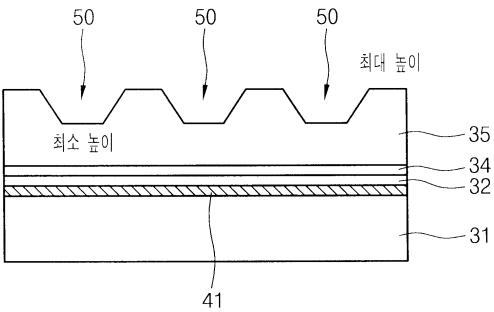
도면2a



도면2b



도면2c



专利名称(译)	制造反射板的方法		
公开(公告)号	KR100852843B1	公开(公告)日	2008-08-18
申请号	KR1020020014953	申请日	2002-03-20
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	CHUN JINYOUNG 전진영 AHN SEONGJUN 안성준		
发明人	전진영 안성준		
IPC分类号	G02F1/1333		
CPC分类号	G02F1/133345 G02F1/133553 G02F1/1341 G02F1/1343 G02F1/136227 G02F1/136286 G02F1/1368 G02F2201/123		
代理人(译)	赵龙HYUN		
其他公开文献	KR1020030075627A		
外部链接	Espacenet		

摘要(译)

本发明涉及反射面板的制造方法，提供在布线的每个顶部形成液晶注入通道的技术，并且便于液晶注入，从而可以消除在单元工艺中产生的液晶注入劣化。为了这。并且本发明的反射面板制造方法包括在上部形成有源层的步骤和在透明基板上形成多个栅极信号布线后形成栅极绝缘层的数据信号布线，形成步骤用于结构水上的沟道保护的钝化膜，在钝化膜上形成有机绝缘膜的步骤，在结构水上的信号布线与源电极之间的连接以及形成用于形成通孔接触孔的步骤像素电极的连接，以及形成用作栅极信号布线的像素电极的步骤和在一侧或两者上的数据信号布线之间形成的台阶，以及结构上的反射器浇注具有该像素电极的液晶注入路径。介电层的有机厚度与其具有的压花图案的介电层的最小有机厚度相同在每个信号布线上的固定宽度上，压花图案形成在有机绝缘膜上，以提高视角特性。

