

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁸ G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년01월31일 10-0547070 2006년01월20일
--	-------------------------------------	--

(21) 출원번호	10-2003-0002365	(65) 공개번호	10-2003-0061677
(22) 출원일자	2003년01월14일	(43) 공개일자	2003년07월22일

(30) 우선권주장 JP-P-2002-00005845 2002년01월15일 일본(JP)

(73) 특허권자 가부시킴가이샤 히타치세이사쿠쇼
일본국 도쿄도 치요다구 마루노우치 1초메 6반 6고

히타치디바이스 엔지니어링가부시킴가이샤
일본국 지바켄 모바라시 하야노 3681

(72) 발명자 고토준
일본지바켄모바라시야찌요1-3-11

사이또가즈토시
일본지바켄모바라시고바야시2363-4

오오꾸라마코토
일본도쿄도후쥬시오시따테쥬1-33-7-402

다까사끼유키오
일본가나가와켄가와사끼시야사오꾸오우젠지히가시4-12-12

야마모토마사나오
일본지바켄모바라시고바야시2506-36

(74) 대리인 주성민
구영창

심사관 : 임동재

(54) 다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시장치 및 그 제조 방법

요약

본 발명은, 드레인 및 소스 영역의 활성화가 충분히 행해지는 구성으로 하는 다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시 장치 및 그 제조 방법을 제공한다. 또한, 본 발명은 LDD 영역에서의 불순물 농도의 제어가 용이한 구성인 다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시 장치 및 그 제조 방법을 제공한다. 본 발명에 따른 다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시 장치는, 다결정 반도체층은 상면에 절연막을 개재하여 게이트 전극이 형성되어 있고, 이 게이트 전극의 한쪽의 측의 다결정 반도체층을 드레인 영역, 다른쪽의 측의 다결정 반도체층을 소스 영역으로 하는 것

이며, 다결정 반도체층의 상기 게이트 전극의 하측(특히, 바로 아래)의 영역에는 활성화된 p형 불순물이 주입되어 있고, 다결정 반도체층의 상기 게이트 전극의 하측(특히, 바로 아래) 이외의 영역에는 활성화된 n형 불순물이 주입되어 있는 것이다. 이 다결정 반도체층은, 게이트 전극의 하측의 영역으로부터 드레인 영역 및 소스 영역에 이르는 각 영역에는 게이트 전극의 하측으로부터 드레인 영역 및 소스 영역에 이르는 거리에 따라, 활성화된 p형 불순물이 순차적으로 감소하는 분포로 되어 있는 특징을 갖고 있다.

대표도

도 1

색인어

다결정 반도체층, 활성화, LDD 영역, 시일재 SL, 배선층

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 박막 트랜지스터의 일 실시예를 나타내는 다결정 반도체층의 불순물 분포를 도시하는 설명도.

도 2는 본 발명에 따른 박막 트랜지스터가 형성되는 액정 표시 장치의 일 실시예를 나타내는 구성도.

도 3은 본 발명의 액정 표시 장치의 화소의 일 실시예를 나타내는 평면도.

도 4는 도 3의 IV-IV선을 따라 절취한 단면도.

도 5는 본 발명에 따른 박막 트랜지스터의 제조 방법의 일 실시예를 나타내는 공정도.

〈도면의 주요 부분에 대한 부호의 설명〉

AR : 액정 표시부

CL : 용량 신호선

Cstg : 용량 소자

DL : 드레인 신호선

GL : 게이트 신호선

He : 영상 신호 구동 회로

PX : 화소 전극

SL : 시일재

SUB1, SUB2 : 투명 기관

V : 수직 주사 구동 회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 다결정 박막 트랜지스터를 이용한 화상 표시 장치 및 그 제조 방법에 관한 것이다.

예를 들면, 액정 표시 장치는 액정을 개재하여 대향 배치되는 각 기관 중 한쪽의 기관의 액정층의 면에, 한 쌍의 게이트 신호선과 한 쌍의 드레인 신호선으로 둘러싸인 영역을 화소 영역으로 하고, 이 화소 영역에 편측의 게이트 신호선으로부터의 주사 신호에 의해 작동되는 박막 트랜지스터와, 이 박막 트랜지스터를 개재하여 편측의 드레인 신호선으로부터의 영상 신호가 공급되는 화소 전극을 구비하여 구성되어 있다.

또한, 이 박막 트랜지스터로서, 그 반도체층을 다결정의 예를 들면 Si(poly-Si)를 이용한 것이 알려져 있다.

이러한 반도체층은 기관면에 비정질 Si(a-Si)로 이루어지는 층을 형성한 후, 예를 들면 레이저광의 조사에 의해 다결정화하여 형성된다.

또한, 박막 트랜지스터는 다결정화된 상기 반도체층을, 예를 들면 붕소(B)를 주입하여 p형으로 하고, 상기 반도체층의 표면에 산화막을 형성한 후, 이 산화막의 상면에 반도체층을 교차하도록 하여 게이트 전극을 형성하고, 이 게이트 전극을 마스크로 하여 예를 들면 인(P)을 주입함으로써, 게이트 전극 바로 아래의 영역에 대하여 양측의 영역, 즉 드레인 영역 및 소스 영역을 n형으로 하는 것에 의해 구성된다.

또, 상기 드레인 영역 및 소스 영역을 형성할 때는 상기 게이트 전극 바로 아래의 영역과 드레인 영역 및 소스 영역의 각 계부에서, 마스크(포토리지스트)를 후퇴시켜 인(P)을 주입시켜 n⁻형 영역으로서 소위 LDD 영역(Lightly Doped Drain)를 형성하는 것이 통상이다.

발명이 이루고자 하는 기술적 과제

그러나, 이와 같이 구성되는 다결정 박막 트랜지스터는 그 반도체층 내에서의 n형 불순물인 인의 활성화가 매우 곤란하다고 하는 문제가 있다.

또한, 이에 의해 상기 LDD 영역에서의 불순물 농도의 제어가 곤란하다고 하는 문제도 있다.

본 발명의 목적은 드레인 및 소스 영역의 활성화가 충분히 행해진 다결정 박막 트랜지스터를 갖는 표시 특성이 우수한 화상 표시 장치 및 그 제조 방법을 제공하는 것에 있다.

본 발명의 다른 목적은 다결정 박막 트랜지스터의 LDD 영역에서의 불순물 농도의 제어가 용이하기 때문에, 효율이 좋은 화상 표시 장치 및 그 제조 방법을 제공하는 것에 있다.

발명의 구성 및 작용

본원에 있어서 개시되는 발명 중, 대표적인 것의 개요를 간단히 설명하면 이하와 같다.

본 발명의 제1 실시 형태에 따르면, 본 발명에 따른 다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시 장치는, 다결정 반도체층은 상면에 절연막을 개재하여 게이트 전극이 형성되어 있고, 이 게이트 전극의 한쪽의 측의 다결정 반도체층을 드레인 영역, 다른 쪽의 측의 다결정 반도체층을 소스 영역으로 하는 것이며, 다결정 반도체층의 상기 게이트 전극의 하측(특히 바로 아래)의 영역에는 활성화된 p형 불순물이 주입되어 있고, 다결정 반도체층의 상기 게이트 전극의 하측(특히 바로 아래) 이외의 영역에는 활성화된 n형 불순물이 주입되어 있다.

이 구성에 의해, 다결정 박막 트랜지스터는 드레인 및 소스 영역의 활성화가 충분히 행해져, 그 결과 표시 특성이 우수한 화상 표시 장치를 제공할 수 있다.

이 다결정 반도체층은 게이트 전극의 하측의 영역으로부터 드레인 영역 및 소스 영역에 이르는 각 영역에는 게이트 전극의 하측으로부터 드레인 영역 및 소스 영역에 이르는 순차적으로 감소하는 분포로 되어 있는 특징을 갖고 있다.

또한, 이 다결정 박막 트랜지스터의 활성화된 n형 불순물이 주입된 다결정 반도체층은 비정질 반도체에 n형 불순물을 도핑하고, 그 후 레이저광의 조사에 의한 어닐링에 의해 형성되는 것이다.

본 발명의 다른 실시 형태에 따르면, 다결정 Si층을 갖는 트랜지스터를 이용한 화상 표시 장치에 있어서, 다결정 Si층은 상면에 절연막을 개재하여 게이트 전극이 형성되어 있고, 이 게이트 전극의 한쪽의 측의 다결정 Si층을 드레인 영역, 다른 쪽의 측의 다결정 Si층을 소스 영역으로 하는 것이며, 다결정 Si층의 상기 게이트 전극의 하측(특히 바로 아래)의 영역에는 활성화된 붕소가 주입되어 있고, 다결정 Si층의 상기 게이트 전극의 하측(특히 바로 아래) 이외의 영역에는 활성화된 인이 주입되어 있으며, 게이트 전극의 하측의 영역으로부터 드레인 영역 및 소스 영역에 이르는 각 영역에는 게이트 전극의 하측(특히 바로 아래)로부터 드레인 영역 및 소스 영역에 이르게 따라 활성화된 붕소가 순차적으로 감소하는 분포로 되는 것이다.

이 구성에 의해, 다결정 Si 트랜지스터는 드레인 및 소스 영역의 활성화가 충분히 행해져, 그 결과 표시 특성이 우수한 화상 표시 장치를 제공할 수 있다.

또한, 이 다결정 Si 트랜지스터의 다결정 Si층은 비정질 Si층에 인을 도핑한 후에 레이저광의 조사에 의한 어닐링에 의해 형성되는 것을 특징으로 한다.

본 발명의 다른 실시 형태에 따르면, 화상 표시 장치의 제조 방법에 있어서, 기판의 상면에 형성된 비정질 Si층에 n형 불순물을 주입하는 공정과, 이 비정질 Si층에 레이저광을 조사함으로써 n형 폴리 Si층을 형성하는 공정과, 이 n형 폴리 Si층의 상면에 절연막을 형성하는 공정과, 이 n형 폴리 Si층의 드레인 영역 및 소스 영역 사이의 영역에 선택적으로 p형 불순물을 주입하는 공정과, 이 p형 불순물을 주입한 영역 상의 일부에 게이트 전극을 형성하는 공정을 포함한다.

이에 의해, 드레인 및 소스 영역의 활성화가 충분히 행해져 다결정 Si 트랜지스터를 제조할 수 있고, 그 결과 우수한 표시 특성의 화상 표시 장치를 제조할 수 있다.

또한, 게이트 전극을 가열함으로써 p형 불순물의 활성화를 행하는 공정을 포함한다.

게이트 전극의 가열은, 예를 들면 단파장 아크 램프를 이용한 RTA(Rapid Thermal Annealing)에 의해 행하는 것이다.

본 발명의 다른 실시 형태에 따르면, 다결정 Si층을 갖는 트랜지스터를 이용한 화상 표시 장치에 있어서, 기판의 상면에 형성된 비정질 Si층에 인 이온을 주입하는 공정과, 상기 비정질 Si층에 레이저광을 조사함으로써 n형 폴리 Si층을 형성하는 공정과, 상기 n형 폴리 Si층의 상면에 절연막을 형성하는 공정과, 상기 n형 폴리 Si층의 드레인 영역 및 소스 영역 사이의 영역에 선택적으로 붕소 이온을 주입하는 공정과, 상기 붕소 이온을 주입한 영역 상의 일부에 게이트 전극을 형성하는 공정을 포함한다.

또한, 단파장 아크 램프를 이용하여 상기 p형 불순물의 활성화를 행하는 공정을 포함한다.

이하, 본 발명에 따른 다결정 박막 트랜지스터 및 그 제조 방법의 실시예를 도면을 이용하여 설명한다.

〈제1 실시예〉

(전체 구성)

도 2는 본 발명에 따른 다결정 박막 트랜지스터가 적용되는 액정 표시 장치의 일 실시예를 나타내는 전체 구성도이다. 도 2는 등가 회로로서 도시되어 있지만 실제의 기하학적 배치에 대응시켜 나타내고 있다.

우선, 액정을 개재하여 상호 대향 배치되는 한 쌍의 투명 기판 SUB1, SUB2이 있고, 액정은 한쪽의 투명 기판 SUB1에 대한 다른 쪽의 투명 기판 SUB2의 고정을 겸하는 시일재 SL에 의해 봉입되어 있다.

시일재 SL에 의해 둘러싸인 상기 한쪽의 투명 기판 SUB1의 액정층의 면에는 그 x 방향으로 연장하고 y 방향으로 병설된 게이트 신호선 GL과 y 방향으로 연장하고 x 방향으로 병설된 드레인 신호선 DL이 형성되어 있다.

각 게이트 신호선 GL과 각 드레인 신호선 DL로 둘러싸인 영역은 화소 영역을 구성함과 함께, 이들 각 화소 영역의 매트릭스형상의 집합체는 표시 영역인 액정 표시부 AR를 구성하도록 되어 있다.

또한, x 방향으로 병설되는 각 화소 영역의 각각에는 이들 각 화소 영역 내에 주행된 공통의 용량 신호선 CL이 형성되어 있다. 이 용량 신호선 CL은 각 화소 영역에 형성되는 용량 소자 Cstg의 한쪽의 전극에 접속되므로, 일정한 전압이 인가되도록 되어 있다.

각 화소 영역에는 그 편측의 게이트 신호선 GL으로부터의 주사 신호에 의해 작동되는 박막 트랜지스터 TFT와, 이 박막 트랜지스터 TFT를 개재하여 편측의 드레인 신호선 DL로부터의 영상 신호가 공급되는 화소 전극 PX가 형성되어 있다. 이 화소 전극 PX는 상기 용량 소자 Cstg의 다른 쪽의 전극에 접속되어 있다. 이 용량 소자 Cstg는 화소 전극 PX에 공급된 영상 신호를 비교적 긴 시간 축적시키기 위해서 포함된 것이다.

박막 트랜지스터 TFT는 그 반도체층이 다결정의 예를 들면 Si(p-Si)로 구성된 것으로 되어 있다.

또한, 화소 전극 PX는 다른 쪽의 투명 기판 SUB2의 액정층의 면에 각 화소 영역에 공통으로 형성한 대향 전극 CT와의 사이에 전계를 발생시켜, 이 전계에 의해 액정의 광 투과율을 제어하도록 되어 있다.

상기 게이트 신호선 GL의 각각의 일단은 상기 시일재 SL을 넘어 연장되며, 그 연장단은 투명 기판 SUB1의 표면에 형성된 수직 주사 구동 회로 V에 접속되도록 되어 있다. 이 수직 주사 구동 회로 V는 다수의 MIS형 트랜지스터와 이들을 접속시키는 배선층으로 형성되어 있다.

마찬가지로, 상기 드레인 신호선 DL의 각각의 일단은 상기 시일재 SL을 넘어 연장되며, 그 연장단은 투명 기판 SUB2의 표면에 형성된 영상 신호 구동 회로 He에 접속되도록 되어 있다. 이 영상 신호 구동 회로 He도 다수의 MIS형 트랜지스터와 이들을 접속시키는 배선층으로 형성되어 있다.

여기서, 상기 수직 주사 구동 회로 V 및 영상 신호 구동 회로 He를 구성하는 MIS형 트랜지스터는 그 반도체층이 상기 박막 트랜지스터 TFT의 그것과 마찬가지로 다결정층으로 형성되어 있다. 이 때문에, MIS형 트랜지스터의 형성에 있어서는 박막 트랜지스터의 형성과 병행하여 이루어지는 것이 통상이다.

또한, x 방향으로 병설된 각 화소 영역에 공통인 상기 용량 신호선 CL은, 예를 들면 도면 중 우측의 단부에서 공통으로 접속되고, 그 접속선은 시일재 SL을 넘어 연장되며, 그 연장단에서 단자 CLT를 구성하고 있다.

상기 각 게이트 신호선 GL은 수직 주사 회로 V로부터의 주사 신호에 의해, 그 하나가 순차적으로 선택되도록 되어 있다.

또한, 상기 각 드레인 신호선 DL의 각각에는 영상 신호 구동 회로 He에 의해, 상기 게이트 신호선 GL의 선택의 타이밍에 맞춰 영상 신호가 공급되도록 되어 있다.

(화소의 구성)

도 3은 상기 화소 영역의 일 실시예를 나타내는 평면도이고, 그 IV-IV선을 따라 절취한 단면을 도 4에 나타내고 있다.

또, 이 화소 영역은 예를 들면, 그 x 방향으로 주행하는 가상선에 의해 2개로 구분되어, 상측의 영역을 광투과 영역, 하측의 영역을 광반사 영역으로서 형성되고, 소위 광투과 모드와 광반사 모드를 전환하여 사용할 수 있는 액정 표시 장치를 구성하고 있다.

각 도면에서, 우선, 투명 기판 SUB1의 액정층의 면에는 SiO 혹은 SiN으로 이루어지는 기초층 GW가 형성되어 있다. 이 기초층 GW는 투명 기판 SUB1에 포함되는 이온성 불순물이 후술하는 박막 트랜지스터 TFT에 영향을 주는 것을 회피하기 위해서 형성되어 있다.

그리고, 이 기초층 GW의 표면에는, 예를 들면 폴리실리콘층으로 이루어지는 반도체층 PS가 형성되어 있다. 이 반도체층 PS는, 예를 들면 플라즈마 CVD 장치에 의해 성막한 비정질 Si막을 엑시머 레이저에 의해 다결정화한 것이다.

이 반도체층 PS는 후술하는 게이트 신호선 GL에 인접하여 형성되는 띠 형상의 부분과 이 부분에 일체로 되어 화소 영역의 거의 절반(도면 중 하측)을 차지하는 거의 구형의 부분으로 형성되어 있다.

띠 형상의 부분의 반도체층 PS는 후술하는 박막 트랜지스터 TFT의 반도체층으로서 형성되며, 거의 구형의 부분의 반도체층 PS는 후술하는 용량 소자 Cstg의 각 전극 중의 하나의 전극으로서 형성되도록 되어 있다.

그리고, 이와 같이 반도체층 PS가 형성된 투명 기관 SUB1의 표면에는 상기 반도체층 PS를 덮도록, 예를 들면 SiO_2 혹은 SiN 으로 이루어지는 제1 절연막 GI가 형성되어 있다.

이 제1 절연막 GI는 상기 박막 트랜지스터 TFT의 게이트 절연막으로서 기능함과 함께, 후술하는 용량 소자 Cstg의 유전체막의 하나로서 기능하도록 되어 있다.

그리고, 제1 절연막 GI의 상면에는 도면 중 x 방향으로 연장하며 y 방향으로 병설되는 게이트 신호선 GL이 형성되고, 이 게이트 신호선 GL은 후술하는 드레인 신호선 DL과 함께 구형의 화소 영역을 구획하도록 되어 있다.

또, 이 게이트 신호선 GL은 내열성을 갖는 도전막이면 충분하고, 예를 들면 Al, Cr, Ta, TiW 등이 선택된다. 이 실시예에서는 게이트 신호선 GL로서 예를 들면 TiW가 이용되고 있다.

이 게이트 신호선 GL은 그 일부가 화소 영역 내로 연장되고, 상기 띠 형상의 반도체층 AS에 교차하도록 하고 중첩되어 있다. 이 게이트 신호선 GL의 연장부 GL은 박막 트랜지스터 TFT의 게이트 전극 GT로서 형성되어 있다.

또, 이 게이트 신호선 GL의 형성 후에는 제1 절연막 GI를 개재하여 불순물의 이온 주입을 하여, 상기 반도체층 PS에서 상기 게이트 전극 GT의 바로 아래를 제외한 영역을 도전화시킴으로써, 박막 트랜지스터 TFT의 소스 영역 및 드레인 영역이 형성됨과 함께, 용량 소자 Cstg의 각 전극 중 하나의 전극이 형성되도록 되어 있다.

또한, 화소 영역의 중앙에서의 제1 절연막 GI의 상면에는 도면 중 x 방향으로 연장하는 용량 신호선 CL이 형성되고, 이 용량 신호선 CL은 화소 영역의 도면 중 하측의 영역으로 연장하는 용량 전극 CT과 일체로 형성되도록 되어 있다. 이 용량 신호선 CL(용량 전극 CT)은, 예를 들면 게이트 신호선 GL과 동층이며 또한 동일한 재료로 형성되어 있다.

상기 게이트 신호선 GL 및 용량 신호선 CL(용량 전극 CT)을 덮도록 상기 제1 절연막 GI의 상면에는 제2 절연막 IN이 예를 들면 SiO_2 혹은 SiN 에 의해 형성되어 있다.

또한, 이 제2 절연막 IN의 상면에는 화소 영역의 거의 절반의 영역(도면 중 하측의 영역)을 차지하도록 하여, 예를 들면 알루미늄(Al)으로 이루어지는 화소 전극 PX(R)가 형성되어 있다. 이 화소 전극 PX(R)는 반사막을 겸하며, 그것이 형성된 영역에서 광 반사부를 형성하도록 되어 있다.

이 화소 전극 PX(R)는 상기 박막 트랜지스터 TFT에 근접하는 부분에서, 상기 제2 절연막 IN 및 제1 절연막 GI에 형성된 콘택트홀 CH1을 통해 상기 반도체층 PS와 접속되어 있다.

화소 전극 PX(R)와 접속되는 반도체층 PS는 박막 트랜지스터 TFT의 소스 영역에 상당하는 부분이 되어 있고, 이에 대하여 박막 트랜지스터 TFT의 드레인 영역은 상기 게이트 전극 GT와 중첩되는 부분을 사이로 하여 반대측의 반도체층 PS 영역에 형성되며, 이 부분에서 콘택트홀 CH2을 통해서 후술하는 드레인 신호선 DL에 접속되도록 되어 있다.

또한, 이 화소 전극 PX(R)는 상기 용량 전극 CT에 중첩하도록 하여 화소의 거의 중앙부까지 연장되며, 상기 용량 소자 Cstg의 하나의 전극을 구성하도록 되어 있다.

이에 의해, 용량 소자 Cstg는 용량 전극 CT을 한쪽의 전극, 거의 구형의 반도체층 AS를 다른 쪽의 전극, 제1 절연막 GI를 유전체막으로 하는 제1 용량 소자와, 용량 전극 CT을 한쪽의 전극, 화소 전극 PX(R)를 다른 쪽의 전극, 제2 절연막 IN을 유전체막으로 하는 제2 용량 소자가 병렬로 접속된 2단 구성의 용량 소자를 구성하고 있다.

또한, 제2 절연층 IN의 상면에는 도면 중 y 방향으로 연장하며 x 방향으로 병설되는 드레인 신호선 DL이 형성되어 있다. 이 드레인 신호선 DL은 상술한 게이트 신호선 GL에 의해 화소 영역을 구획하도록 되어 있다.

드레인 신호선 DL은, 예를 들면 알루미늄, TiW를 기초층으로 한 알루미늄, MoSi를 기초층으로 한 알루미늄이 이용되고 있다. 알루미늄이 폴리실리콘층과 직접 접촉하면, 예를 들면 400℃ 이상의 프로세스 온도에서는 도통 불량을 생기는 경우가 있기 때문에, 상술한 기초층을 형성하는 것이 유효하다

이 드레인 신호선 DL은 그 일부가 제2 절연막 IN 및 제1 절연막 GI에 형성된 컨택트홀 CH2을 통해 상기 박막 트랜지스터 TFT의 드레인 영역(드레인 신호선 DL과 접속되는 측을 드레인 영역으로 이 명세서에서는 정의함)에 접속되어 있다.

그리고, 이 드레인 신호선 DL 및 상기 화소 전극 PX(R)를 덮도록 제2 절연막 IN의 상면에는 제3 절연막 PSV가 형성되어 있다. 이 제3 절연막 PSV는, 예를 들면 SiO₂ 혹은 SiN에 의해 형성되어 있다. 그러나, 유기막을 도포 등에 의해 형성하도록 하여도 된다. 도포 등에 의해 형성하는 유기막의 경우, 그 표면을 평탄화할 수 있어, 액정의 배향을 양호한 상태로 할 수 있다.

이 제3 절연막 PSV의 상면에는, 예를 들면 ITO(Indium Tin Oxide)막으로 이루어지는 투광성의 재료의 화소 전극 PX(T)가 형성되고, 이 화소 전극 PX(T)는 화소 영역의 상측의 부분에까지 연장되어 형성되어 있다. 광반사 영역을 제외한 화소 영역의 약 절반의 영역은 이 화소 전극 PX(T)에 의해 광투과 영역으로서 형성된다.

이 화소 전극 PX(T)는 박막 트랜지스터 TFT에 인접하는 부분에서 상기 제3 절연막 PSV에 형성된 컨택트홀 CH3을 통해 상기 화소 전극 PX(R)와 접속되어 있다.

이에 의해, 화소 전극 PX(T)는 상기 화소 전극 PX(R)를 개재하여 박막 트랜지스터 TFT의 소스 영역과 접속되게 되어, 박막 트랜지스터 TFT가 온했을 때에는 드레인 신호선 DL로부터의 영상 신호가 박막 트랜지스터 TFT를 개재하여 화소 전극 PX(R)은 물론이고 화소 전극 PX(T)에도 공급되도록 된다.

또, 상기 화소 전극 PX(R), PX(T)는 이들 화소 전극 PX(R), PX(T)가 형성된 투명 기관 SUB1과 액정을 개재하여 대향 배치되는 다른 투명 기관 SUB2의 액정층의 면에 각 화소 영역에 공통으로 형성된 투광성의 대향 전극과의 사이에 전계를 발생시켜, 이 전계에 의해 액정의 광 투과율을 제어하도록 되어 있다.

(박막 트랜지스터)

도 1은 상기 박막 트랜지스터 TFT의 게이트 전극 GT의 근방의 예를 들면 다결정 Si층으로 이루어지는 반도체층 PS의 불순물 농도를 상세히 도시하는 설명도이다.

도 1로부터 명백한 바와 같이, 게이트 전극 GT의 바로 아래의 상기 반도체층 PS는 p형 도전형의 영역으로 되어 있고, 그 p형 도전형의 영역으로부터 드레인 영역에 걸쳐 p형 농도의 불순물이 거의 직선적으로 낮게 되어, 다시 말하면 n형 농도의 불순물이 거의 직선적으로 높게 되어 n형 도전형의 드레인 영역에 이르게 되어 있다.

마찬가지로, 게이트 전극 GT의 바로 아래의 p형 도전형의 영역으로부터 소스 영역에 걸쳐 p형 농도의 불순물이 거의 직선적으로 낮게 되어, 다시 말하면 n형 농도의 불순물이 거의 직선적으로 높게 되어 n형 도전형의 소스 영역에 이르게 되어 있다.

구체적으로는, 최초, 반도체층 PS는 그 전역에서 예를 들면 인(P)으로 이루어지는 활성화된 n형 불순물이 주입되어 있으며, 그 후 게이트 전극 GT의 바로 아래에 상응하는 상기 반도체층 PS의 영역에는, 예를 들면 붕소(B)로 이루어지는 활성화된 p형 불순물이 주입되어 있음과 동시에, 상기 게이트 전극 GT 바로 아래로부터 드레인 영역 및 소스 영역에 이르는 각 영역인 LDD 영역에는 게이트 전극 GT 바로 아래로부터 드레인 영역 및 소스 영역에 이름에 따라 활성화된 p형 불순물이 순차적으로 적어지는 분포로 되어 있다.

또한, 실시예에 있어서 본 발명의 다결정 반도체층을 갖는 트랜지스터를, 표시 영역의 각 화소의 스위칭 소자로서 사용하는 예를 설명하였지만, 구동 회로 영역에 배치된 회로(예를 들면, 주사 구동 회로 또는 영상 신호 회로 또는 기관 상에 형성할 수 있는 그 밖의 회로)의 스위칭 소자로서 본 발명의 다결정 반도체층을 갖는 트랜지스터를 사용하여 화상 표시 장치를 제조할 수 있다.

(제조 방법)

도 5의 (a) 내지 (g)는 상기 박막 트랜지스터의 제조 방법의 일 실시예를 나타내는 공정 도면이다. 이하, 순차적으로 설명한다.

공정 1.

투명 기판 SUB1의 상면에 비정질 Si층으로 이루어지는 반도체층 AS를, 예를 들면 CVD법에 의해 형성한다. 이 반도체층의 막 두께는, 예를 들면 약 50nm가 적당하다.

그리고, 상기 반도체층의 표면으로부터 n형 불순물인 인(P)을 예를 들면 15keV, $1 \times 10^{15} \text{cm}^{-2}$ 의 조건에서 이온 주입한다(도 5의(a)).

여기서, 이온 주입되는 n형 이온은 소위 임계 주입량(예를 들면 인인 경우, $6 \times 10^{14} \text{cm}^{-2}$) 이상의 양을 주입하도록 하고 있다. 캐리어 농도를 높게 하여 오믹 콘택트를 양호하게 하기 위함이다.

공정 2.

상기 반도체층 AS에 예를 들면 엑시머 레이저를 조사하여, 상기 반도체층 AS를 다결정화함으로써 n⁺형의 폴리실리콘으로 이루어지는 반도체층 PS로 한다(도 5의 (b)).

여기서, 레이저광의 조사는 상기 반도체층 AS를 국부적으로 조사하고, 그것을 상기 반도체층 AS의 전역에 걸쳐 주사하도록 하고 있다. 레이저광의 조사점은 약 1000℃까지 상승하지만, 그것을 주사함으로써 투명 기판 SUB1에 열적인 악영향이 미치지 않도록 하고 있다.

이 공정에서의 인 이온의 활성화는 인 이온 자체의 활성화는 곤란함에도 불구하고, 레이저광에 의한 고온 처리에 의해 용이하게 행할 수 있다.

공정 3.

상기 반도체층 PS를 덮도록 투명 기판 SUB1의 표면에 예를 들면 SiO₂층으로 이루어지는 절연막 GI를 예를 들면 CVD법에 의해 형성한다. 이 절연막 GI의 막 두께는, 예를 들면 약 100nm이 적당하다(도 5의 (c)).

공정 4.

투명 기판 SUB1의 표면에 포토레지스트막 RE를 형성하고, 포토리소그래피 기술에 의해, 상기 반도체층 PS의 드레인 영역 및 소스 영역에 상당하는 부분의 영역에 형성되는 포토레지스트막 RE를 잔존시킨다.

그리고, 잔존된 포토레지스트막 RE를 마스크로 하여, 이 마스크의 표면으로부터 p형 이온인 붕소(B)를 예를 들면 30keV, $1.1 \times 10^{15} \text{cm}^{-2}$ 의 조건에서 이온 주입한다(도 5의 (d)).

이 경우의 p형 이온의 주입은 소위 임계 주입량(예를 들면 붕소인 경우, $2 \times 10^{16} \text{cm}^{-2}$) 이하로 하는 것이 바람직하다. 이 후의 공정에서의 어닐링(공정 6)은 그 온도가 낮은 것을 감안한 것이다.

공정 5.

상기 포토레지스트막 RE를 제거하고, 상기 반도체층 PS를 덮도록 투명 기판 SUB1의 표면에 예를 들면 MoW로 이루어지는 금속층을 예를 들면 스퍼터링법에 의해 형성한 후, 금속층을 패터닝함으로써 게이트 전극을 형성한다(도 5의 (e)).

공정 6.

예를 들면 단파장 아크 램프를 이용한 RTA(Rapid Thermal Annealing)에 의해 반도체층 내의 붕소(B) 이온의 활성화를 도모한다.

이 경우, 게이트 전극은 단파장 아크 램프광에 의해 가열되고, 그 가열에 의해 게이트 전극의 바로 아래의 붕소(B) 이온이 완전히 활성화되어, 거기의 부분의 n형 폴리실리콘을 보상하여 p⁻형 영역이 형성되도록 된다.

또한, 게이트 전극의 형성 영역으로부터 드레인 영역 혹은 소스 영역에 이름에 따라, RTA에 의한 온도가 낮게 되어, 그에 따라 활성화율이 적어지므로, 농도 경사를 갖는 n-형 폴리실리콘층을 자기 정합적으로 형성할 수 있다(도 5의 (f)).

이 공정에서의 붕소 이온의 활성화는, 예를 들면 붕소 이온을 인 이온인 경우와 비교한 경우, 게이트 전극 GT의 발열에 의해 매우 효율이 좋은 활성화가 도모될 수 있는 것이 자명하다. 붕소 이온 자체가 예를 들면 인 이온과 비교하면 활성화되기 쉬운 이온이기 때문이다.

이것으로부터, LDD 영역의 농도 제어도 매우 용이하게 된다.

공정 7.

반도체층 PS의 게이트 전극 GT의 바로 아래 및 그 근방의 불순물 농도의 분포는 상기 도 1에 도시한 바와 같이 형성된다(도 5의 (g)).

상술한 실시예에서는 화소 영역 내에 형성되는 박막 트랜지스터 TFT에 대하여 설명한 것이지만, 상술한 바와 같이 주사 신호 구동 회로 V 및 영상 신호 구동 회로 He를 구성하는 MIS형 트랜지스터도 그 반도체층이 다결정 Si층 등의 다결정 반도체층으로 형성되는 것이므로, 이 MIS 트랜지스터에도 적용할 수 있는 것은 물론이다.

상술한 실시예에서는 액정 표시 장치에 형성되는 다결정 박막 트랜지스터 TFT에 대하여 설명한 것이지만, 예를 들면 EL(Electro Luminescence) 등의 화상 표시 장치 혹은 다른 장치에 형성되는 다결정 박막 트랜지스터에도 적용할 수 있는 것은 물론이다.

발명의 효과

이상 설명한 바로부터 자명한 바와 같이, 본 발명에 따르면, 드레인 및 소스 영역의 활성화가 충분히 행해진 박막 트랜지스터를 갖고, 표시 특성이 우수한 화상 표시 장치 및 그 제조 방법이 제공할 수 있다. 또한, 본 발명에 따르면, 다결정 박막 트랜지스터의 LDD 영역에서의 불순물 농도의 제어가 용이한 구성이므로 효율이 좋은 화상 표시 장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

다결정 반도체층을 갖는 트랜지스터를 이용한 화상 표시 장치에 있어서,

상기 다결정 반도체층은 상면에 절연막을 개재하여 게이트 전극이 형성되어 있고, 상기 게이트 전극의 일측의 다결정 반도체층을 드레인 영역, 타측의 다결정 반도체층을 소스 영역으로 하며,

상기 다결정 반도체층의 상기 게이트 전극의 하측의 영역에는 활성화된 p형 불순물이 주입되어 있고,

상기 다결정 반도체층의 상기 게이트 전극의 하측 이외의 영역에는 활성화된 n형 불순물이 주입되어 있으며,

상기 다결정 반도체층은, 상기 게이트 전극의 하측의 영역으로부터 상기 드레인 영역 및 상기 소스 영역에 이르는 각 영역에는, 상기 게이트 전극의 하측으로부터 상기 드레인 영역 및 상기 소스 영역에 도달함에 따라, 상기 활성화된 p형 불순물이 순차 감소하고 있는 분포로 되어 있는 것을 특징으로 하는 화상 표시 장치.

청구항 2.

삭제

청구항 3.

제1항에 있어서,

활성화된 n형 불순물이 주입된 상기 다결정 반도체층은 비정질 반도체에 n형 불순물을 도핑하고, 그 후 레이저광의 조사에 의한 어닐링에 의해 형성한 것인 것을 특징으로 하는 화상 표시 장치.

청구항 4.

제1항에 있어서,

상기 다결정 반도체층을 갖는 트랜지스터는 상기 화상 표시 장치에서의 표시 영역의 각 화소에 있어서의 스위칭 소자로서 이용되는 것을 특징으로 하는 화상 표시 장치.

청구항 5.

제1항에 있어서,

상기 다결정 반도체층을 갖는 트랜지스터는 상기 화상 표시 장치에서의 주사 구동 회로 또는 영상 신호 구동 회로에 사용되는 것을 특징으로 하는 화상 표시 장치.

청구항 6.

다결정 Si층을 갖는 트랜지스터를 이용한 화상 표시 장치에 있어서,

상기 다결정 Si층은 상면에 절연막을 개재하여 게이트 전극이 형성되어 있고, 상기 게이트 전극의 일측의 다결정 Si층을 드레인 영역, 타측의 다결정 Si층을 소스 영역으로 하며,

상기 다결정 Si층의 상기 게이트 전극의 하측의 영역에는 활성화된 붕소가 주입되어 있고,

상기 다결정 Si층의 상기 게이트 전극의 하측 이외의 영역에는 활성화된 인이 주입되어 있으며,

상기 게이트 전극의 하측의 영역으로부터 상기 드레인 영역 및 상기 소스 영역에 이르는 각 영역은, 상기 게이트 전극의 하측으로부터 드레인 영역 및 소스 영역에 도달함에 따라, 활성화된 붕소가 순차 감소하고 있는 분포로 되어 있는 것을 특징으로 하는 화상 표시 장치.

청구항 7.

제6항에 있어서,

상기 다결정 Si층은 비정질 Si층에 인을 도핑하고, 그 후 레이저광의 조사에 의한 어닐링에 의해 형성되는 것을 특징으로 하는 화상 표시 장치.

청구항 8.

삭제

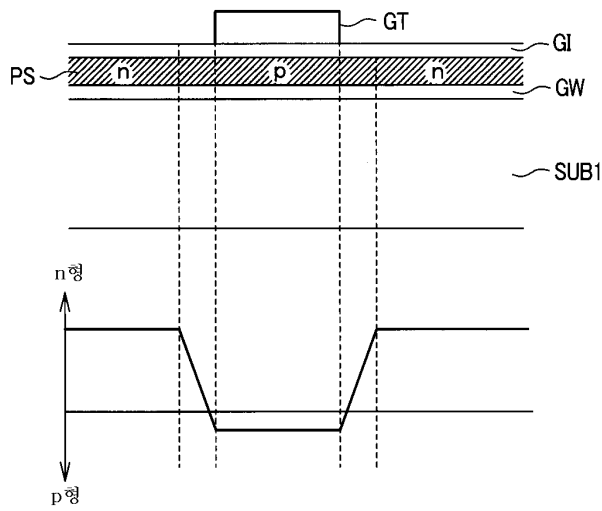
청구항 9.

삭제

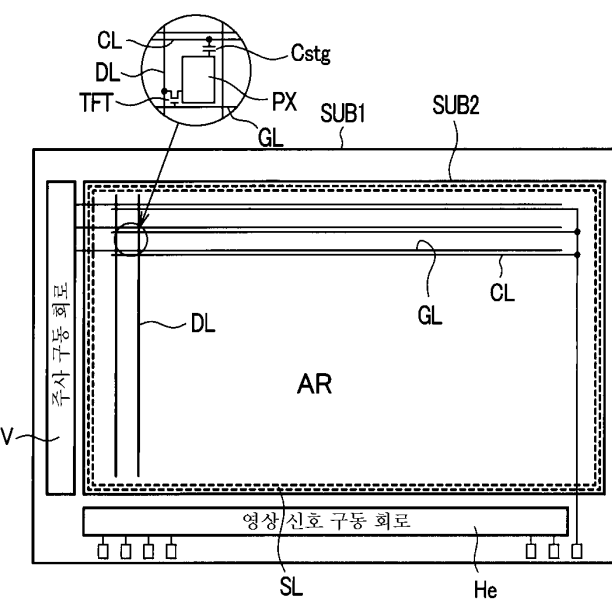
청구항 10.
삭제

도면

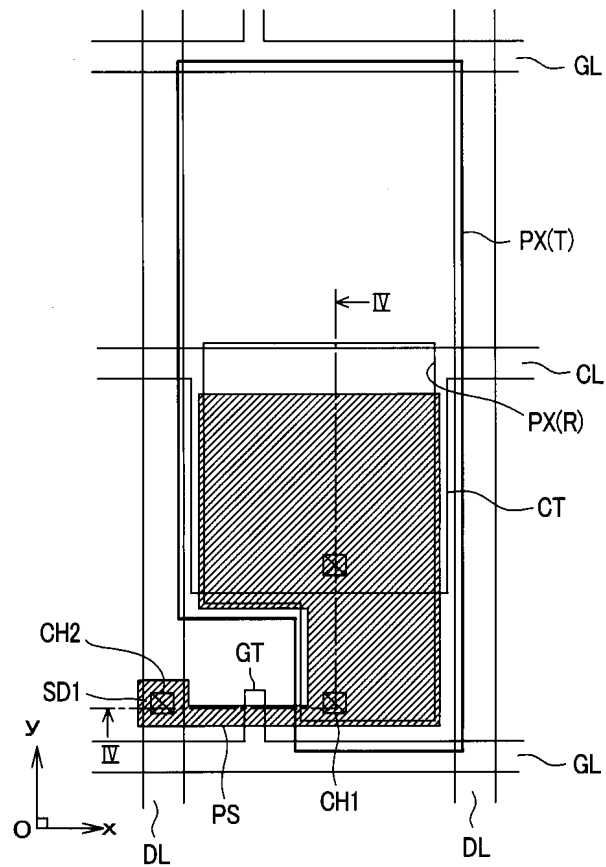
도면1



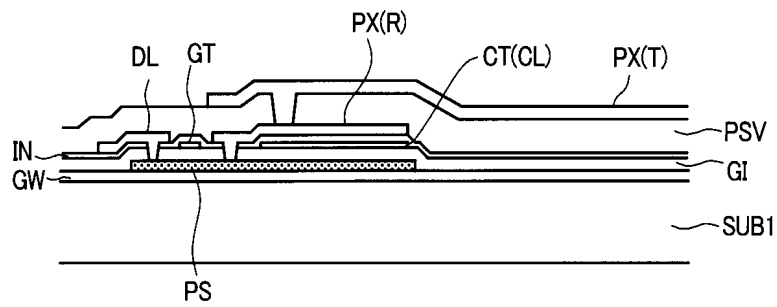
도면2



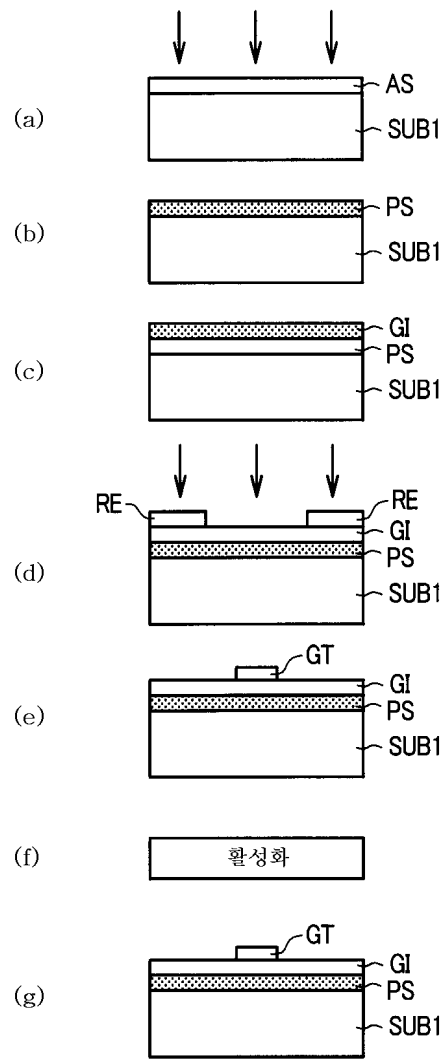
도면3



도면4



도면5



专利名称(译)	使用具有多晶半导体层的晶体管的图像显示装置		
公开(公告)号	KR100547070B1	公开(公告)日	2006-01-31
申请号	KR1020030002365	申请日	2003-01-14
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA 日立器件工程株式会社		
申请(专利权)人(译)	株式会社日立制作所 地伤装置工程可否让这个夏		
当前申请(专利权)人(译)	株式会社日立制作所 地伤装置工程可否让这个夏		
[标]发明人	GOTOU JUN 고토준 SAITOU KATSUTOSHI 사이또가쯔또시 OOKURA MAKOTO 오오쿠라마꼬또 TAKASAKI YUKIO 다까사끼유키오 YAMAMOTO MASANAO 야마모토마사나오		
发明人	고토준 사이또가쯔또시 오오쿠라마꼬또 다까사끼유키오 야마모토마사나오		
IPC分类号	G02F1/136 H01L21/336 H01L29/45		
CPC分类号	H01L29/66757 H01L29/458		
代理人(译)	CHU，晟敏		
优先权	2002005845 2002-01-15 JP		
其他公开文献	KR1020030061677A		
外部链接	Espacenet		

摘要(译)

本发明提供一个漏极和一个图像显示装置和使用具有多晶半导体层的晶体管的制造方法，使能的结构在源极区域充分地进行。本发明还提供一种图像显示装置和使用通过在LDD区中的杂质浓度容易控制具有多晶半导体层的结构的晶体管的制造方法。使用具有根据本发明的多晶半导体层的晶体管的图像显示装置，多晶半导体层被插入在所述栅电极的上表面上的绝缘膜被形成，以及在所述栅极电极的一侧的侧部区域中的多晶半导体层的漏极，而另一意在将p侧的源极区，所述多晶半导体层的所述栅电极的下侧的多晶半导体层和有注入激活p型杂质区域（具体地，正下方），多晶半导体层的栅电极并且将活化的n型杂质注入到除底部以外的区域中（特别是在正下方）。的多晶半导体层，从所述栅电极下方的区域，延伸到所述漏极区和根据名称来在漏极区与从栅极电极的下侧，其中，所述激活的p型杂质被降低依次分布在源极区的源极区域中的每个区域它有一个特点即是。 1 指数方面 多晶半导体层，活化，LDD区域，密封材料SL，

