

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
G09G 3/20

(11) 공개번호 특2001 - 0070517
(43) 공개일자 2001년07월25일

(21) 출원번호 10 - 2001 - 0001720
(22) 출원일자 2001년01월12일

(30) 우선권주장 2000 - 003331 2000년01월12일 일본(JP)

(71) 출원인 닛본 덴기 가부시끼가이샤
가네꼬 히사시
일본국 도쿄도 미나토구 시바 5쵸메 7방 1고

(72) 발명자 고바야시레이이찌
일본도쿄도미나토구시바5쵸메33 - 1엔이씨뷰테크놀로지가부시끼가이샤내
노구찌도시유키
일본도쿄도미나토구시바5쵸메33 - 1엔이씨뷰테크놀로지가부시끼가이샤내

(74) 대리인 장수길
주성민

심사청구 : 있음

(54) 블랭킹 기간 중에 블랭킹 데이터가 기입되는 표시 장치

요약

화소 행들을 갖는 표시부와 화소 행들을 구동하기 위한 시프트 레지스터들을 포함하는 표시 장치가 개시된다. 화소 행들은 상부 블랭킹 영역, 영상 표시 영역 및 하부 블랭킹 영역으로 구분되며, 주사 기간은 영상 표시 기간 및 블랭킹 기간으로 구분된다. 시프트 레지스터들은 서로 독립적으로 제어되는 제1 내지 제3 그룹으로 분류된다. 제1 및 제3 그룹에서는 각각 블랭킹 기간 중에 상부 및 하부 영역에 대한 시프트 동작이 수행된다. 제1 및 제3 그룹은 블랭킹 기간 중에 상부 및 하부 블랭킹 영역에 블랭킹 데이터가 기입되도록 표시부를 구동하며, 제2 그룹은 영상 표시 기간 중에 영상 표시 영역에 영상 데이터가 기입되도록 표시부를 구동한다.

대표도
도 3

색인어
액정 표시 장치, 시프트 레지스터, 블랭킹 영역, 영상 표시 영역, 주사선

명세서

도면의 간단한 설명

도 1은 종래의 액정 표시 장치 구조를 나타내는 도면, 및 시프트 레지스터들의 게이트 펄스를 나타내는 타이밍 차트.

도 2의 (a) 내지 (k)는 공지된 게이트 펄스를 생성하는 신호들의 타이밍 차트.

도 3은 본 발명의 제1 실시예에 따른 액정 표시 장치 구조를 나타내는 도면, 및 블랭킹 동작 내의 게이트 펄스들을 나타내는 타이밍 차트.

도 4의 (a) 내지 (i)는 게이트 펄스들을 생성하는 3종류의 신호의 타이밍 차트.

도 5의 (a) 내지 (h)는 본 발명의 제2 실시예에서의 신호들의 타이밍 차트.

< 도면의 주요 부분에 대한 부호의 설명 >

1: 제1 시프트 레지스터 그룹

2: 제2 시프트 레지스터 그룹

3: 제3 시프트 레지스터 그룹

7: 액정 패널

8, 9: 블랭킹 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치에 관한 것으로, 특히, 표시 화면의 상부 및 하부 영역에 블랙 블랭크를 형성할 수 있는 표시 장치에 관한 것이다.

액정 패널 등 대부분의 표시 장치에서, 한 표시 기간에 대한 주사선보다 많은 화소 행들이 열 방향으로 배열되어 있다. 이러한 경우에, 보다 많은 주사선을 위한 입력된 영상 신호가 표시 장치에 인가된다. 예를 들어, 영상 신호가 한 표시 기간 내에 1080개의 주사선을 가지며 표시 장치 내에 주사선의 총 수가 1125개인 것을 가정할 수 있다. 이러한 경우에, 영상 신호는, 상기 표시 기간 내에 1080개의 주사선을 갖는 것으로 처리되며, 열 방향으로 1200 화소 행을 갖는 액정 패널 상에 표시된다.

일본 특허 No. 2820061에 개시된 바와 같이, 폴리 실리콘 기술을 사용하여 패널 상에 복잡한 드라이버 회로가 구성된 액정 패널에서, 드라이버가 동시에 복수의 게이트를 개방시키고 블랙 블랭크를 기입하거나 또는 블랭킹을 행하는 것이 공지되어 있다. 주사선 수를 증가시키기 위해 디지털 신호 처리가 수행되는 임의의 액정 표시는, 프레임 메모리와 같은 고가의 요소를 필요로 한다. 이로 인해 제조 단가의 상승을 피할 수 없게 된다.

또한, 어떠한 드라이버(액정 구동 회로)도 폴리 실리콘 기술을 사용하여 형성될 수 없는, 비정질 실리콘을 사용하는 액정 패널에서, 시프트 레지스터 구조가 채택되어 단순한 구조로 상부 블랭킹 및 하부 블랭킹 모두를 수행할 수 있게 된다. 이러한 시프트 레지스터 구조에서, 복수의 게이트들은, 이들이 공지된 방법으로 구동되는 한은, 동시에 개방될 수 없다.

도 1은 이러한 시프트 레지스터 구조에서의 공지된 드라이버를 나타낸다. 액정 패널(101)은 수직 방향으로 1200개의 화소 행을 갖는다. 이들 화소 행 중에서, 1080개의 화소 행들은 한 표시 기간 중에 주사선으로서 기능한다. 도 2a 내지 2k는, 1125개의 주사선을 사용해서 영상 신호가 표시되는 것을 나타내는 정 논리 타이밍 차트이다. 6개의 수직 드라이버(102 내지 107)가 제공된다. 드라이버(102 내지 107) 각각은 200의 출력 포트를 갖는다. 드라이버들(102 내지 107)은 수직 구동용 클럭 신호 VCK에 응답하여 구동되는 시프트 레지스터들이다. 도 2c에 도시된 바와 같이 제1단 드라이버(102)에 수직 스타트 펄스 VSP가 인가되고, 클럭 신호 VCK에 응답하여 시프팅 동작을 통해 획득된 출력으로서의 게이트 펄스 GP001 내지 GP200이 제1단 드라이버에서 액정 패널(101)로 순차로 공급된다. 시프트 레지스터들이 직렬로(in cascade) 연결되어 수직 스타트 펄스 VSP가 후속단의 시프트 레지스터를 구동시키도록 한다. 출력 인에이블 신호 VOE는 게이트 펄스 GP의 출력을 제어한다. 이러한 레지스터 구조를 갖는 드라이버는 동시에 복수의 게이트를 개방시킬 수 없다.

도 1의 상태 스텝 S1은, 액정 표시 패널(101)에서 표시 기간의 제1 라인에 대응하는 영상 데이터를 기입하는데이터 펄스를 나타낸다. 인에이블 신호 VOE는 항상 활성이다. 후속 클럭 신호 VCK가 공급되면, 게이트 펄스가 수직 방향 아래로 시프트되어, 후속 라인에 대한 영상 데이터가 기입된다. 도 1의 상태 스텝 S2는 표시 기간의 1080번째 라인, 즉 마지막 라인에 대응하는 영상 데이터를 액정 패널(101)에 기입하는 게이트 펄스(109)를 나타낸다. 추가적인 클럭 신호 VCK가 공급되면, 블랭킹 데이터가 기입된다. 블랭킹 기간은 45 라인으로 이루어진다. 45 라인에 대한 기입 동작은 블랙 데이터의 기입 동작이다. 블랭킹 기간 내에서 45 라인에 대한 기입 동작 이후의 1126번째 라인은 제1 라인에 대응한다. 상태 스텝 S3에 도시된 바와 같이, 1126번째 라인 및 제1 라인 각각에 대해 게이트 펄스 111 및 112가 설정된다. 따라서, 제1 내지 제1125 라인에 대응하는 영상 데이터와 동일한 영상 데이터가 제1126 라인 및 후속 라인들로서 기입된다. 액정 패널(101)은 기입된 영상 데이터를 표시한다. 도 1에서, 사선 영역은 액정 패널(101)에 블랙 영상 데이터가 기입되는 기간 중의 블랭킹 기간을 나타낸다. 도 1의 백색 영역은 영상 표시 기간을 나타낸다. 도 1에서, 참조 번호 113은 블랭킹 기간의 시작이 영상 표시 기간의 시작으로 표시되는 표시 패널을 나타낸다. 영상 데이터를 표시하는 이러한 방법으로부터 이해할 수 있는 바와 같이, 표시 기간의 상부 및 하부 단에서 블랭킹 기간 내의 기입 동작이 가능하다. 그러나, 영상 데이터가 하부 블랭킹 이하에 표시되는 것을 피할 수는 없다. 종래의 블랭킹 장치는 화면의 상부 및 하부 영역에서 블랙 밴드를 표시할 수 없었다.

전술한 설명과 더불어, 일본 특개평9-325741에 한 영상 표시 시스템이 개시되어 있다. 이 참고 문헌에서, 블랭킹 영역에 대응하는 행들이 활성 상태를 설정하기 위해 미리 선택되고, 어떠한 시프팅 동작없이도 이 행들에 블랭킹 데이터가 기입된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 한 목적은 시프트 레지스터들을 이용하여 적절한 블랭킹 표시를 행할 수 있는 표시 장치를 제공하는 것이다.

본 발명의 한 형태를 달성 위해, 화소 행들을 갖는 표시부, 및 상기 화소 행들을 구동하는 시프트 레지스터들을 포함하는 표시 장치가 개시된다. 화소 행들은 상부 블랭킹 영역, 영상 표시 영역 및 하부 블랭킹 영역으로 구분되며, 주사 기간은 영상 표시 기간 및 블랭킹 기간으로 구분된다. 시프트 레지스터들은 독립적으로 제어되는 제1 내지 제3 그룹으로 분류된다. 제1 및 제3 그룹에서는 각각 블랭킹 기간 중에 상부 및 하부 영역에 대한 시프트 동작이 수행된다. 제1 및 제3 그룹은 블랭킹 기간 중에 상부 및 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동하고, 제2 그룹은 영상 표시 기간 중에 영상 표시 영역으로 영상 데이터가 기입되도록 표시부를 구동한다.

여기서, 제1 그룹은 블랭킹 기간의 제1 부분 중에 상부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동할 수 있고, 제3 그룹은 블랭킹 기간의 제2 부분 중에 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동할 수 있다.

이 경우에, 제1 그룹은, 블랭킹 기간의 제1 부분 중에, 상부 블랭킹 영역에 대응하는 화소 행들 중의 홀수 행들로 블랭킹 데이터가 일시에 기입되고, 다음에 상부 블랭킹 영역에 대응하는 화소 행들 중의 짝수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동할 수 있다. 또한, 제3 그룹은, 블랭킹 기간의 제2 부분 중에, 하부 블랭킹 영역에 대응하는 화소 행들 중의 홀수 행들로 블랭킹 데이터가 일시에 기입되고, 다음에 하부 블랭킹 영역에 대응하는 화소 행들 중의 짝수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동할 수 있다.

이 경우에, 상부 블랭킹 영역 내의 화소 행들의 절반에 대응하는 제1 행 선택 펄스들이, 제1 그룹에 순차로 공급되고 제1 그룹 내에서 시프트되어 일시에 표시부로 출력될 수 있다. 또한, 하부 블랭킹 영역 내의 화소 행들의 절반에 대응하는 제2 행 선택 펄스들이, 제3 그룹에 순차로 공급되고 상기 제3 그룹 내에서 시프트되어 일시에 표시부로 출력될 수 있다.

이 경우에, 제1 행 선택 펄스들은 표시부로의 출력 이후에 제1 그룹으로부터 제거될 수 있다. 또한, 제2 행 선택 펄스들은 표시부로의 출력 이후에 제3 그룹으로부터 제거될 수 있다.

이 경우에, 제3 행 선택 펄스가, 블랭킹 기간 중에, 제1 그룹에 공급되고 상부 블랭킹 영역 내의 화소 행들에 대해 시프트될 수 있으며, 영상 표시 기간 중에, 영상 표시 영역 내의 화소 행들의 스타트 행을 구동시키는 데 사용될 수 있다.

또한, 시프트 레지스터들 각각은, 수평 표시 기간 중에, 대응하는 화소행들을 순차로 구동할 수 있다.

본 발명의 다른 형태로서, 화소 행들을 갖는 표시부를 포함하되, 이 화소 행들은 상부 블랭킹 영역, 영상 표시 영역 및 하부 블랭킹 영역으로 구분되며, 주사 기간은 영상 표시 기간 및 블랭킹 기간으로 구분되는 표시 장치에 대한 블랭킹 방법이 제공된다. 이 방법은, (a) 블랭킹 기간 중에 상부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동하는 단계; (b) 블랭킹 기간 중에 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동하는 단계; 및 (c) 영상 표시 기간 중에 영상 표시 영역으로 영상 데이터가 기입되도록 표시부를 구동하는 단계에 의해 달성된다.

이 경우에, (a) 단계는, (d) 블랭킹 기간의 제1 부분 중에 상부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동하는 단계에 의해 달성될 수 있다. 또한, (b) 단계는, (e) 제1 부분 이후에 블랭킹 기간의 제2 부분 중에 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 표시부를 구동하는 단계에 의해 달성될 수 있다.

또한, (a) 단계는, 상기 블랭킹 기간의 상기 제1 부분 중에, (f) 상부 블랭킹 영역에 대응하는 화소 행들 중의 홀수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동하는 단계; 및 (g) (f) 단계 이후에 상부 블랭킹 영역에 대응하는 화소 행들 중의 짝수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동하는 단계에 의해 달성될 수 있다. 또한, (b) 단계는, 상기 블랭킹 기간의 상기 제2 부분 중에, (h) 하부 블랭킹 영역에 대응하는 화소 행들 중의 홀수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동하는 단계; 및 (i) (h) 단계 이후에 하부 블랭킹 영역에 대응하는 화소 행들 중의 짝수 행들로 블랭킹 데이터가 일시에 기입되도록 표시부를 구동하는 단계에 의해 달성될 수 있다.

이 경우에, (f) 단계는, (j) 상부 블랭킹 영역 내의 화소 행들의 절반에 대응하는 제1 행 선택 펄스들을 설정하는 단계; 및 (k) 설정된 제1 행 선택 펄스들을 표시부로 일시에 출력하는 단계에 의해 달성될 수 있다. 또한, (g) 단계는, (l) 설정된 제1 행 선택 펄스들을 한 화소 행만큼 시프트하는 단계; 및 (m) 시프트된 제1 행 선택 펄스들을 표시부로 일시에 출력하는 단계에 의해 달성될 수 있다.

이 경우에, (h) 단계는, (n) 하부 블랭킹 영역 내의 화소 행들의 절반에 대응하는 제2 행 선택 펄스들을 설정하는 단계; 및 (o) 설정된 제2 행 선택 펄스들을 표시부로 일시에 출력하는 단계에 의해 달성될 수 있다. 또한, (i) 단계는, (p) 설정된 제2 행 선택 펄스들을 한 화소 행만큼 시프트하는 단계; 및 (q) 시프트된 제2 행 선택 펄스들을 표시부로 일시에 출력하는 단계에 의해 달성될 수 있다.

또한, (f) 단계는, (m) 단계 이후에 제1 행 선택 펄스들을 제거하는 단계에 의해 달성될 수 있다. 또한, (g) 단계는, (q) 단계 이후에 제2 행 선택 펄스들을 제거하는 단계에 의해 달성될 수 있다.

또한, (f) 단계는, 블랭킹 기간 중에 상부 블랭킹 영역 내의 화소 행들에 대해 제3 행 선택 펄스를 시프트하여, 영상 표시 기간 중에 영상 표시 영역 내의 화소 행들의 스타트 행을 구동시키는 데 제3 행 선택 펄스가 사용되도록 하는 단계에 의해 달성될 수 있다.

또한, (c) 단계는, 수평 표시 기간에 대응하는 화소 행들을 수평 표시 기간 중에 순차로 구동하는 단계에 의해 달성된다.

발명의 구성 및 작용

이하로, 첨부된 도면을 참조하여 본 발명의 표시 장치가 상세히 설명될 것이다.

도 3은 본 발명의 제1 실시예에 따른 표시 장치의 구조를 나타낸다. 도 3을 참조하면, 이 표시 장치는 6개의 수직 드라이버(1, 2a, 2b, 2c, 2d 및 3)와 액정 패널(7)로 구성된다. 수직 드라이버(1, 2a, 2b, 2c, 2d 및 3)는 시프트 레지스터이다. 수직 드라이버들은 드라이버 1의 제1 시프트 레지스터 그룹(1), 드라이버 2a 내지 2d의 제2 시프트 레지스터 그룹(2), 및 드라이버 3의 제3 시프트 레지스터 그룹(3)으로 분류된다.

제1 시프트 레지스터 그룹(1)은, 다른 드라이버들과 독립적으로, 제1 클럭 신호 VCK1, 제1 수직 시프트 레지스터 입력 신호 VSP1 및 제1 수직 인에이블 신호 VOE1를 수신한다. 제2 시프트 레지스터 그룹(2)은, 제2 클럭 신호 VCK2 및 제2 수직 인에이블 신호 VOE2를 공통으로 수신한다. 그런데, 제2 수직 시프트 레지스터 입력 신호 VSP2는 제2 수직 시프트 레지스터 그룹(2)의 제1단 수직 드라이버(2a)에만 공급된다. 제3 시프트 레지스터 그룹(3)은, 다른 드라이버들과 독립적으로, 제3 클럭 신호 VCK3, 제3 수직 시프트 레지스터 입력 신호 VSP3 및 제3 수직 인에이블 신호 VOE3를 수신한다. 상기한 신호들은 제어 회로(도시 생략)로부터 공급된다.

제1 시프트 레지스터(1), 제2 시프트 레지스터(2) 및 제3 시프트 레지스터(3) 각각은 200개의 출력 포트를 갖고 있다. 기입 게이트 펄스들은 각 시프트 레지스터의 출력 포트들로부터 액정 패널(7)로 인가된다. 따라서, 1200개의 화소 행들이 구동될 수 있다. 제1 시프트 레지스터 그룹(1)으로부터 출력된 제1 게이트 펄스들은 수평 드라이버(도시 생략)에 의해 블랭킹 기간 중에 상부 블랭킹 영역(8)에 블랭킹 데이터를 기입하는데 사용된다. 또한, 제1 게이트 펄스는 수평 드라이버들에 의해 영상 표시 기간 중에 영상 데이터를 기입하는데 사용된다. 제3 시프트 레지스터 그룹(3)으로부터 출력된 제3 게이트 펄스들은 수평 드라이버들에 의해 블랭킹 기간 중에 하부 블랭킹 영역(9)에 블랭킹 데이터를 기입하는데 사용된다. 제3 게이트 펄스들의 사용은 이것에 제한되지 않는다. 제3 게이트 펄스들은, 또한, 수평 드라이버들에 의해 영상 표시 기간 중에 표시 패널(7)에 영상 데이터를 기입하는데 사용된다.

또한, 도 3은 액정 표시 패널(7) 상에서의 데이터의 기입 동작 시 상태 그램 S1 내지 S6의 시퀀스의 타이밍 차트를 나타내고 있다.

< 상태 스텝 S1 >

제3 시프트 레지스터 그룹(3)은 영상 표시 기간에 대응하는 영상 신호의 1080개 주사선 중 마지막 주사선을 기입하는데 사용되는 게이트 펄스(51)를 출력한다.

< 상태 스텝 S2>

제1 시프트 레지스터 그룹(1)은, 액정 패널(7)의 상부 블랭킹 영역(8)에, 30개의 홀수 라인, 즉, 제1 라인, 제3 라인, ..., 제59 라인에 대한 한 그룹의 게이트 펄스(52)를 출력한다. 30개의 홀수 라인에 대한 게이트 펄스(52)들은 활성이고, 30개의 짝수 라인에 대한 게이트 펄스들은 활성이 아니다. 따라서, 제1 시프트 레지스터 그룹(1)은 30개 라인 또는 30개의 화소 행에 대한 동시 기입 동작을 가능하게 한다. 이 때, 제3 시프트 레지스터 그룹(3)은 한 그룹의 게이트 펄스(52')를 출력하지 않으며, 시프트 동작을 행한다.

< 상태 스텝 S3>

제1 시프트 레지스터 그룹(1)은, 액정 패널(7)의 상부 블랭킹 영역(8)에, 30개의 짝수 라인, 즉, 제2 라인, 제4 라인, ..., 제60 라인에 대한 한 그룹의 게이트 펄스(52)를 출력한다. 30개의 짝수 라인에 대한 게이트 펄스(53)들은 활성이고, 30개의 홀수 라인에 대한 게이트 펄스들은 활성이 아니다. 따라서, 제1 시프트 레지스터 그룹(1)은 30개 라인 또는 30개의 화소 행에 대한 동시 기입 동작을 가능하게 한다. 이 때, 제3 시프트 레지스터 그룹(3)은 한 그룹의 게이트 펄스(53')를 출력하지 않으며, 시프트 동작을 행한다.

< 상태 스텝 S4>

제3 레지스터 그룹(3)은, 액정 패널(7)의 하부 블랭킹 영역(9)에, 30개의 홀수 라인, 즉, 제1141 라인, 제1143 라인, ..., 제1199 라인에 대한 한 그룹의 게이트 펄스(54)를 출력한다. 30개의 홀수 라인에 대한 게이트 펄스(54)들은 활성이고, 30개의 짝수 라인에 대한 게이트 펄스들은 활성이 아니다. 따라서, 제3 시프트 레지스터 그룹(3)은 30개 라인 또는 30개의 화소 행에 대한 동시 기입 동작을 가능하게 한다. 이 때, 제1 시프트 레지스터 그룹(1)은 한 그룹의 게이트 펄스(54')를 출력하지 않으며, 시프트 동작을 행한다.

< 상태 스텝 S5>

제3 레지스터 그룹(3)은, 액정 패널(7)의 하부 블랭킹 영역(9)에, 30개의 짝수 라인, 즉, 제1142 라인, 제1144 라인, ..., 제1200 라인에 대한 한 그룹의 게이트 펄스(55)를 출력한다. 30개의 짝수 라인에 대한 게이트 펄스(55)들은 활성이고, 30개의 홀수 라인에 대한 게이트 펄스들은 활성이 아니다. 따라서, 제3 시프트 레지스터 그룹(3)은 30개 라인 또는 30개의 화소 행에 대한 동시 기입 동작을 가능하게 한다. 이 때, 제1 시프트 레지스터 그룹(1)은 한 그룹의 게이트 펄스(55')를 출력하지 않으며, 시프트 동작을 행한다.

< 상태 스텝 S6>

제1 시프트 레지스터 그룹(1)은, 영상 표시 기간에 대응하는 1080개 주사선 중 첫번째 주사선인 영상 신호를 기입하기 위한 61번째 주사선에 대응하는 게이트 펄스(56)를 출력한다.

이들 게이트 펄스를 생성하기 위해, 3가지 유형의 신호들, 즉, 제1 클럭 신호 VCK1, 제1 수직 시프트 레지스터 입력 신호 VSP1 및 제1 수직 인에이블 신호 VOE1과; 제2 클럭 신호 VCK2, 제2 수직 시프트 레지스터 입력 신호 VSP2 및 제2 수직 인에이블 신호 VOE2와; 제3 클럭 신호 VCK3, 제3 수직 시프트 레지스터 입력 신호 VSP3 및 제3 수직 인에이블 신호 VOE3이, 제1 시프트 레지스터 그룹(1), 제2 시프트 레지스터 그룹(2) 및 제3 시프트 레지스터 그룹(3)에

공급된다. 도 4의 (a) 및 4의 (i)는 이들 9개 신호의 타이밍을 나타낸다.

제1 수직 인에이블 신호 VOE1은 제1 시프트 레지스터 그룹(1)의 출력을 제어한다. 제1 수직 인에이블 신호 VOE1은 상부 블랭킹 기간으로서의 블랭킹 기간의 일부 및 영상 표시 기간 중에 활성이다. 상부 블랭킹 기간은, 전술한 바와 같이, 상태 스텝 S2 및 S3에 대응한다. 제1 수직 인에이블 신호 VOE1은 영상 표시 기간 중에 대체로 활성이 되지만, 영상 표시 기간 중, 제1 시프트 레지스터 그룹(1)의 내부 시프트 레지스터 내에 어떠한 데이터도 홀드되지 않는 때는 비활성일 수 있다.

제2 수직 인에이블 신호 VOE2는 제2 시프트 레지스터 그룹(1)의 4개 시프트 레지스터들의 출력들을 제어한다. 제2 수직 인에이블 신호 VOE2는 영상 표시 기간 중에 활성이다. 제2 수직 인에이블 신호 VOE2는 영상 표시 기간 중에 대체로 활성이 되지만, 영상 표시 기간중, 제1 시프트 레지스터 그룹(1) 또는 제3 시프트 레지스터 그룹(3)의 사용에 의해 영상 데이터가 기입될 때는 비활성일 수 있다.

제3 수직 인에이블 신호 VOE3은 제3 시프트 레지스터 그룹(3)의 출력을 제어한다. 제3 수직 인에이블 신호 VOE3은 하부 블랭킹 기간으로서의 블랭킹 기간의 일부 및 영상 표시 기간 중에는 활성이다. 하부 블랭킹 기간은, 전술한 바와 같이, 상태 스텝 S4 및 S5에 대응한다. 제3 수직 인에이블 신호 VOE3은 영상 표시 기간 중에 대체로 활성이 되지만, 영상 표시 기간 중, 제1 시프트 레지스터 그룹(3)의 내부 시프트 레지스터 내에 어떠한 데이터도 홀드되지 않는 때는 비활성일 수 있다.

제1 수직 시프트 레지스터 입력 신호 VSP1은 제1 시프트 레지스터 그룹(1)의 시프트 동작에 대한 행 선택 신호이다. 이 신호 VSP1이 "H" 레벨로의 상승과 "L" 레벨로의 하강을 반복하면서 동시에 30개 라인을 기입하여, 상태 스텝 S2 및 S3에서 블랭킹이 달성된다. 보다 구체적으로는, 30개의 게이트 펄스(52)(또는53)에 대응하는 행 선택 신호(57)는 제1 시프트 레지스터 그룹(1) 내의 VCK 클럭 펄스에 응답하여 반전된다. 상태 스텝 S5 이후에, "H" 레벨의 신호(58)가 제1 시프트 레지스터 그룹(1)에 공급되어 제1 시프트 레지스터 그룹(1)에 의해 영상 표시 기간 중에 하나의 화소 행을 구동하는데 사용되며, 이 신호(58)는 시프트된다.

제2 수직 시프트 레지스터 입력 신호 VSP2는 제2 시프트 레지스터 그룹(2)의 시프트 동작에 대한 행 선택 신호이다. 상태 스텝 S5 이후에 "H" 레벨의 신호(59)가 제2 시프트 레지스터 그룹(2)에 공급되어 제2 시프트 레지스터 그룹(2)이 후속 라인 타이밍에서 게이트 펄스를 출력할 수 있도록 한다.

제3 수직 시프트 레지스터 입력 신호 VSP3은 제3 시프트 레지스터 그룹(3)의 시프트 동작에 대한 행 선택 신호이다. 이 신호 VSP3이 "H" 레벨로의 상승과 "L" 레벨로의 하강을 반복하면서 동시에 30개 라인을 기입하여, 상태 스텝 S4 및 S5에서 블랭킹이 달성되고, 이에 따라 신호(61)는 30개 게이트 펄스(54)(또는 55)에 대응하고 VCK 클럭에 응답하여 반전된다. 보다 구체적으로는, 30개의 게이트 펄스(52)(또는53)에 대응하는 행 선택 신호(57)는 제1 시프트 레지스터 그룹(1) 내의 VCK 클럭 펄스에 응답하여 반전된다.

제1 클럭 신호 VCK1는 영상 표시 기간 중에 매 수평 주기마다 로크 펄스(lock pulse)로서 기능한다. 제1 시프트 레지스터 그룹(1) 내에 어떠한 데이터도 홀드되지 않으면, 제3 클럭 신호 VCK3의 공급이 정지될 수 있다. 영상 표시 기간 이후에 동작이 상태 스텝 S1으로부터 상태 스텝 S4로 이동하는 동안 고속 클럭 신호(64)가 제3 시프트 레지스터 그룹(3)에 인가되어 전술한 30개의 게이트 펄스(54)와 30개의 게이트 펄스(55)가 하부 블랭킹 기간에 출력된다. 상

태 스텝 S4 및 S5에서, 제3 클럭 신호 VCK3이, 영상 표시 기간과 동일한 기간을 갖는 클럭 신호(65)로서 기능하여, 그 결과 표시 패널(7)에 블랭킹 데이터가 기입된다. 클럭 신호(65)는 수평 주기보다 짧거나 길수 있다. 제3 시프트 레지스터 그룹(3)에 고속 클럭 신호가 공급되어 제3 시프트 레지스터 그룹(3)으로부터 30개의 게이트 펄스가 제거된다.

즉, 시점 T1 내지 T2 중에 제1 시프트 레지스터 그룹(1)에 59개의 펄스들이 공급된다. 따라서, 30개의 홀수 화소 행에 대한 행 선택 신호 펄스(57)들이 일시에 출력된다. 다음에, 이 행 선택 신호 펄스(57)들이 하나씩 시프트되고 30개의 짝수 화소 행들에 대해 일시에 출력된다. 그 후에, 행 선택 펄스(57)들을 제거하기 위해 200개 펄스에 대해 제1 시프트 레지스터에 신호 VCK1이 공급된다. 그 후에, 제1 시프트 레지스터 그룹에 신호 VSP1 펄스(58)가 공급되고 신호 VCK1의 60개 펄스만큼 시프트된다.

또한, 즉, 시점 T1 내지 T5 중에 제3 시프트 레지스터 그룹(3)에 139개의 펄스들이 공급된다. 따라서, 30개의 홀수 화소 행에 대한 행 선택 신호 펄스(61)들이 일시에 출력된다. 다음에, 이 행 선택 신호 펄스(61)들이 하나씩 시프트되고 30개의 짝수 화소 행들에 대해 일시에 출력된다. 그 후에, 행 선택 펄스(61)들을 제거하기 위해 60개 펄스에 대해 제1 시프트 레지스터에 신호 VCK3이 공급된다.

본 발명의 제2 실시예에 따른 표시 장치가, 도 5를 참조하여 설명될 것이다. 제2 실시예는 비월 신호로서 HDTV 신호들에 의해 표현된 영상을 표시하며 1125개의 주사선을 갖는 액정 표시에 사용되기 위해 고안된 것이다. 소스 드라이버의 영상 출력 기간 중에, 액정 표시 화면 상에서, n번째 라인은 두 라인, 즉, m번째 기입 라인과 m+1번째 기입 라인으로 분할되고, 두개의 클럭 신호 VCK 및 두개의 게이트 펄스 GP가 n번째 라인에 대한 액정 패널에 공급된다. 따라서, 이 표시 장치는, 원래의 영상보다 두배 긴, 즉, 수직 방향으로 확장된 영상을 표시한다. 이러한 경우에, 상부 블랭킹 및 하부 블랭킹 모두가, 전술한 바와 같은 원하는 방식으로 표시될 수 있다. 드레인 선 전압의 부적절한 슬류(slew)를 고려할 때, 수직 인에이بل 신호 VOE가 항상 활성화인 것은 아니며 그 내구 한도는 감소된다. 따라서, 두 라인에 대한 신호들이 서로 다른 휘도를 갖는 것이 방지된다. 드레인 선 전압의 부적절한 슬류가 보상될 뿐만 아니라, 제1 기록 기간 및 제2 기록 기간이 서로 등가인 것으로 간주된다.

발명의 효과

본 발명에 따른 블랭킹 장치 및 블랭킹 방법은 다음의 장점을 갖는다. 우선, 전술한 바와 같이, 사용되는 레지스터들의 분할에 의해, 영상들에 독립적으로 블랭킹이 달성될 수 있다. 다음에, 블랭킹을 표시하기 위해 주사선의 수를 증가시키는 디지털 신호 처리를 행하는 장치가 사용될 필요가 없다. 또한, 주사선 수가 증가되더라도, 사용되는 프레임 메모리는, 그 저장 용량이 증가될 필요가 없다. 또한, 화소 매트릭스 내의 각 컬럼이, 입력 영상 신호에 의해 표현되는 주사선보다 많은 화소들로 이루어지는 경우에도, 블랭킹이 임의로 달성될 수 있다.

(57) 청구의 범위

청구항 1.

표시 장치에 있어서,

화소 행들을 갖는 표시부; 및

상기 화소 행들을 구동하는 시프트 레지스터들을 포함하며,

상기 화소 행들은 상부 블랭킹 영역, 영상 표시 영역 및 하부 블랭킹 영역으로 구분되며, 주사 기간은 영상 표시 기간 및 블랭킹 기간으로 구분되고,

상기 시프트 레지스터들은 제1 내지 제3 그룹으로 분류되어 상기 제1 내지 제3 그룹들이 독립적으로 제어되고,

상기 제1 및 제3 그룹에서는, 상기 블랭킹 기간 중에 각각 상기 상부 및 하부 영역에 대한 시프트 동작이 수행되고,

상기 제1 및 제3 그룹은 상기 블랭킹 기간 중에 상기 상부 및 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 상기 표시부를 구동하고, 상기 제2 그룹은 상기 영상 표시 기간 중에 상기 영상 표시 영역으로 영상 데이터가 기입되도록 상기 표시부를 구동하는 것을 특징으로 하는 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 그룹은 상기 블랭킹 기간의 제1 부분 중에 상기 상부 블랭킹 영역으로 상기 블랭킹 데이터가 기입되도록 상기 표시부를 구동하고,

상기 제3 그룹은 상기 블랭킹 기간의 제2 부분 중에 상기 하부 블랭킹 영역으로 상기 블랭킹 데이터가 기입되도록 상기 표시부를 구동하는 것을 특징으로 하는 표시 장치.

청구항 3.

제2항에 있어서,

상기 제1 그룹은, 상기 블랭킹 기간의 상기 제1 부분 중에, 상기 상부 블랭킹 영역에 대응하는 상기 화소 행들 중의 홀수 행들로 상기 블랭킹 데이터가 일시에 기입되고, 다음에 상기 상부 블랭킹 영역에 대응하는 상기 화소 행들 중의 짝수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하며,

상기 제3 그룹은, 상기 블랭킹 기간의 상기 제2 부분 중에, 상기 하부 블랭킹 영역에 대응하는 상기 화소 행들 중의 홀수 행들로 상기 블랭킹 데이터가 일시에 기입되고, 다음에 상기 하부 블랭킹 영역에 대응하는 상기 화소 행들 중의 짝수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하는 것을 특징으로 하는 표시 장치.

청구항 4.

제3항에 있어서,

상기 상부 블랭킹 영역 내의 상기 화소 행들의 절반에 대응하는 제1 행 선택 펄스들이, 상기 제1 그룹에 순차로 공급되고 상기 제1 그룹 내에서 시프트되어 상기 표시부로 일시에 출력되고,

상기 하부 블랭킹 영역 내의 상기 화소 행들의 절반에 대응하는 제2 행 선택 펄스들이, 상기 제3 그룹에 순차로 공급되고 상기 제3 그룹 내에서 시프트되어 상기 표시부로 일시에 출력되는 것을 특징으로 하는 표시 장치.

청구항 5.

제4항에 있어서,

상기 제1 행 선택 펄스들은 상기 표시부로의 출력 이후에 상기 제1 그룹으로부터 제거되고,

상기 제2 행 선택 펄스들은 상기 표시부로의 출력 이후에 상기 제3 그룹으로부터 제거되는 것을 특징으로 하는 표시 장치.

청구항 6.

제5항에 있어서,

제3 행 선택 펄스가, 상기 블랭킹 기간 중에, 상기 제1 그룹에 공급되고 상기 상부 블랭킹 영역 내의 상기 화소 행들에 대해 시프트되며, 상기 영상 표시 기간 중에, 상기 영상 표시 영역 내의 상기 화소 행들 중의 스타트 행을 구동시키는 데 사용되는 것을 특징으로 하는 표시 장치.

청구항 7.

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 시프트 레지스터들 각각은, 수평 표시 기간 중에 상기 화소 행들 중의 대응하는 행들을 순차로 구동하는 것을 특징으로 하는 표시 장치.

청구항 8.

화소 행들을 갖는 표시부를 포함하되, 상기 화소 행들은 상부 블랭킹 영역, 영상 표시 영역 및 하부 블랭킹 영역으로 구분되며, 주사 기간은 영상 표시 기간 및 블랭킹 기간으로 구분되는 표시 장치에서의 블랭킹 방법에 있어서,

- (a) 상기 블랭킹 기간 중에 상기 상부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 상기 표시부를 구동하는 단계;
- (b) 상기 블랭킹 기간 중에 상기 하부 블랭킹 영역으로 블랭킹 데이터가 기입되도록 상기 표시부를 구동하는 단계; 및
- (c) 상기 영상 표시 기간 중에 상기 영상 표시 영역으로 영상 데이터가 기입되도록 상기 표시부를 구동하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 9.

제8항에 있어서,

상기 (a) 단계는,

- (d) 상기 블랭킹 기간의 제1 부분 중에 상기 상부 블랭킹 영역으로 상기 블랭킹 데이터가 기입되도록 상기 표시부를 구동하는 단계를 포함하고,

상기 (b) 단계는,

- (e) 상기 블랭킹 기간의 제2 부분 중에 상기 하부 블랭킹 영역으로 상기 블랭킹 데이터가 기입되도록 상기 표시부를 구동하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 10.

제8항에 있어서,

상기 (a) 단계는, 상기 블랭킹 기간의 상기 제1 부분 중에,

- (f) 상기 상부 블랭킹 영역에 대응하는 상기 화소 행들 중의 홀수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하는 단계; 및
- (g) 상기 (f) 단계 이후에 상기 상부 블랭킹 영역에 대응하는 상기 화소 행들 중의 짝수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하는 단계를 포함하고,

상기 (b) 단계는, 상기 블랭킹 기간의 상기 제2 부분 중에,

(h) 상기 하부 블랭킹 영역에 대응하는 상기 화소 행들 중의 홀수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하는 단계; 및

(i) 상기 (h) 단계 이후에 상기 하부 블랭킹 영역에 대응하는 상기 화소 행들 중의 짝수 행들로 상기 블랭킹 데이터가 일시에 기입되도록 상기 표시부를 구동하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 11.

제10항에 있어서,

상기 (f) 단계는,

(j) 상기 상부 블랭킹 영역 내의 상기 화소 행들의 절반에 대응하는 제1 행 선택 펄스들을 설정하는 단계; 및

(k) 상기 설정된 제1 행 선택 펄스들을 상기 표시부로 일시에 출력하는 단계를 포함하며,

상기 (g) 단계는,

(l) 상기 설정된 제1 행 선택 펄스들을 한 화소 행만큼 시프트하는 단계; 및

(m) 상기 시프트된 제1 행 선택 펄스들을 상기 표시부로 일시에 출력하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 12.

제10항에 있어서,

상기 (h) 단계는,

(n) 상기 하부 블랭킹 영역 내의 상기 화소 행들의 절반에 대응하는 제2 행 선택 펄스들을 설정하는 단계; 및

(o) 상기 설정된 제2 행 선택 펄스들을 상기 표시부로 일시에 출력하는 단계를 포함하며,

상기 (i) 단계는,

(p) 상기 설정된 제2 행 선택 펄스들을 한 화소 행만큼 시프트하는 단계; 및

(q) 상기 시프트된 제2 행 선택 펄스들을 상기 표시부로 일시에 출력하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 13.

제11항에 있어서,

상기 (f) 단계는, 상기 (m) 단계 이후에 상기 제1 행 선택 펄스들을 제거하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 14.

제12항에 있어서,

상기 (g) 단계는, 상기 (q) 단계 이후에 상기 제2 행 선택 펄스들을 제거하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 15.

제11항에 있어서,

상기 (f) 단계는,

상기 블랭킹 기간 중에 상기 상부 블랭킹 영역 내의 상기 화소 행들에 대해 제3 행 선택 펄스를 시프트하는 단계를 포함하여, 상기 제3 행 선택 펄스가 상기 영상 표시 기간 중에 상기 영상 표시 영역 내의 상기 화소 행들의 스타트 행을 구동시키는 데 사용되도록 한 것을 특징으로 하는 방법.

청구항 16.

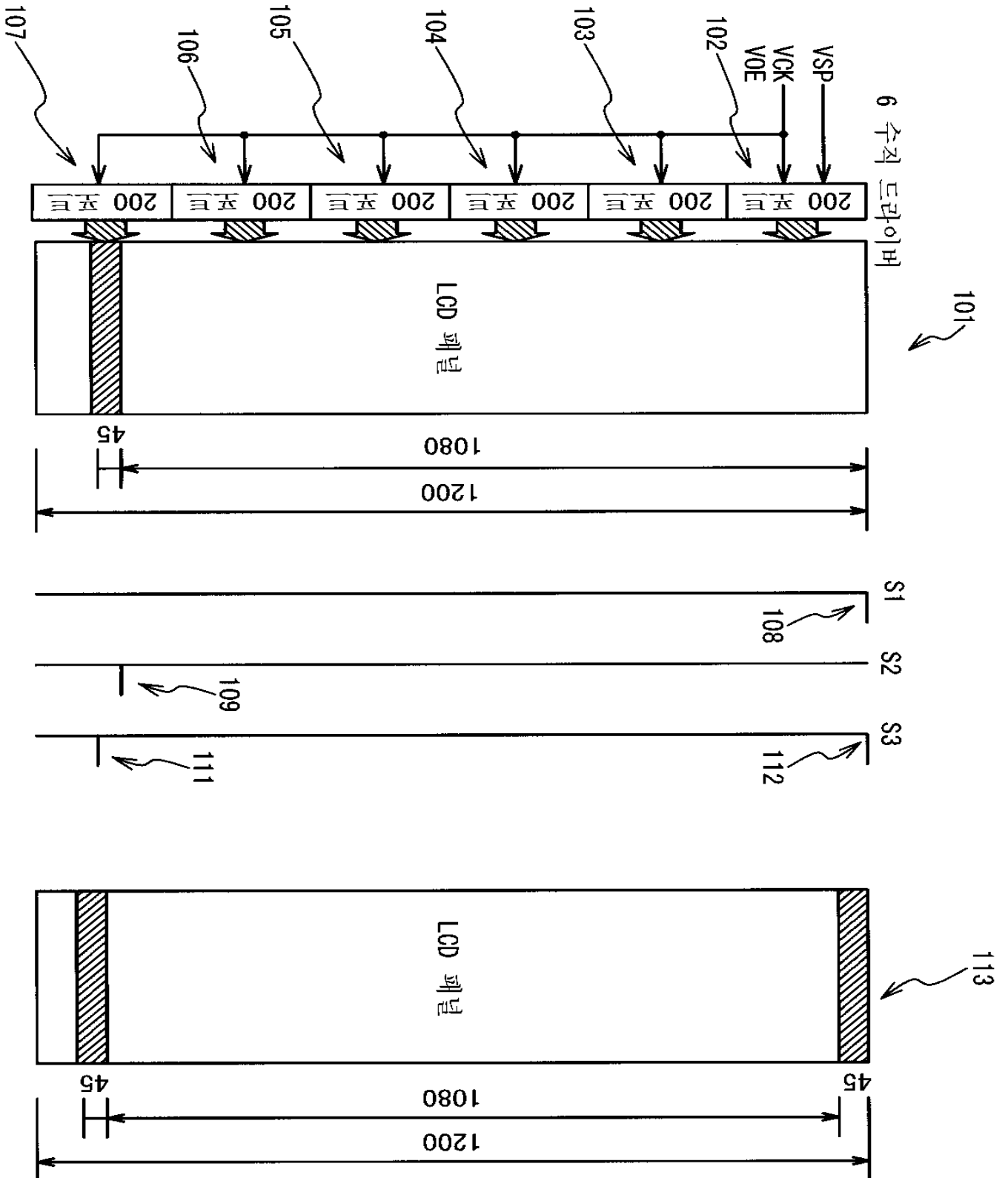
제8항 내지 제15항 중 어느 한 항에 있어서,

상기 (c) 단계는, 수평 표시 기간에 대응하는 상기 화소 행들을 상기 수평 표시 기간 중에 순차로 구동하는 단계를 포함하는 것을 특징으로 하는 방법.

도면

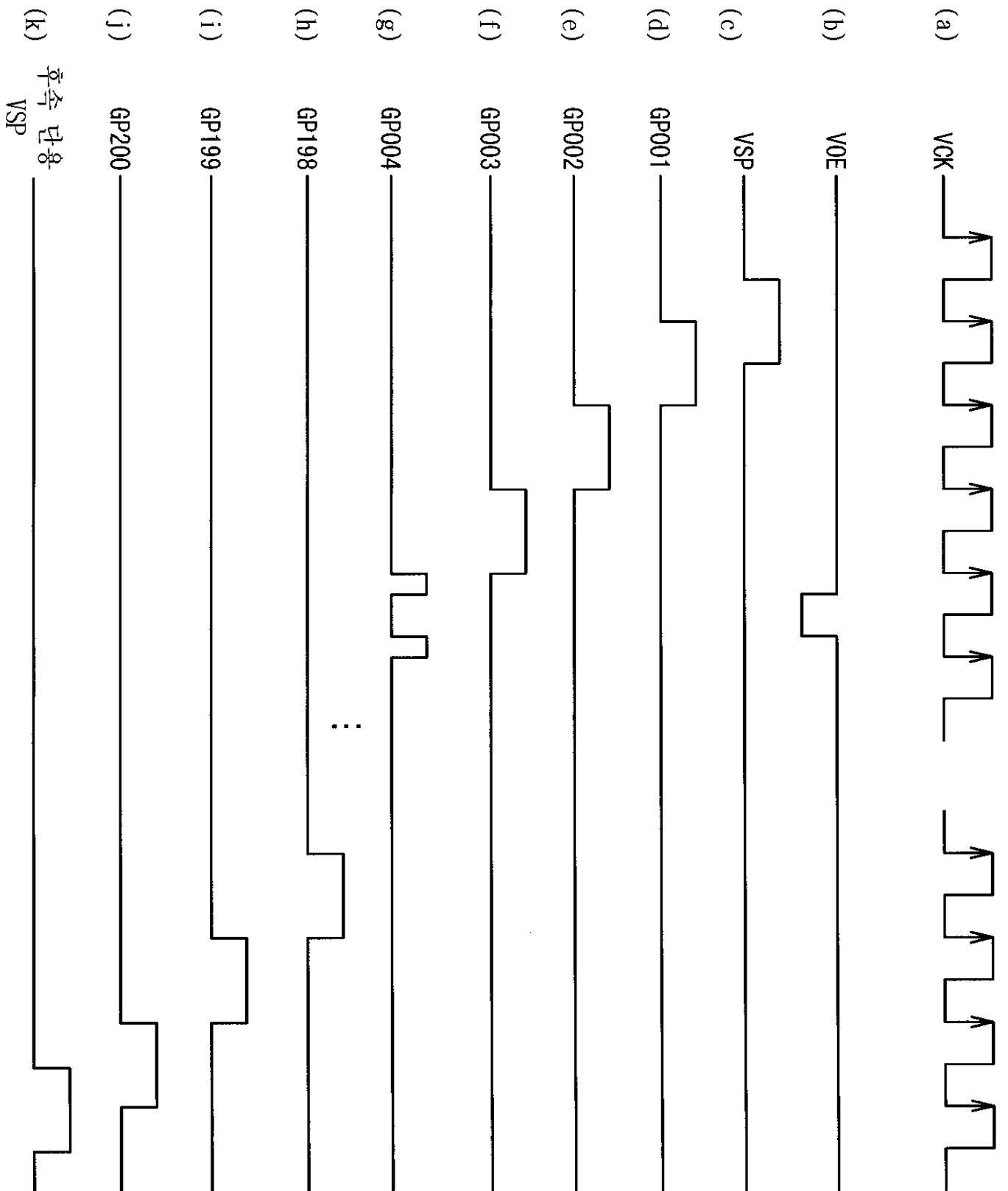
도면 1

(종래 기술)

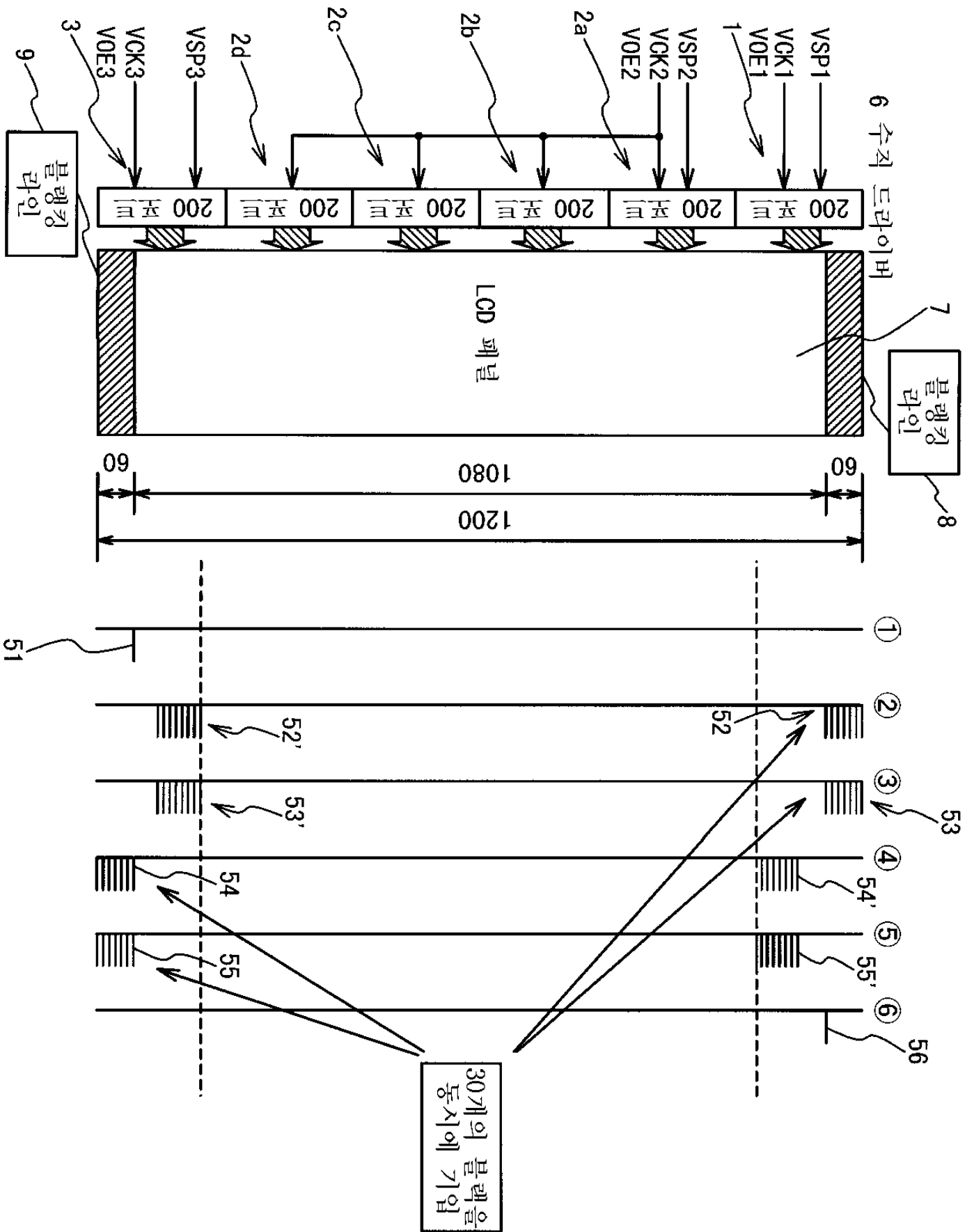


도면 2

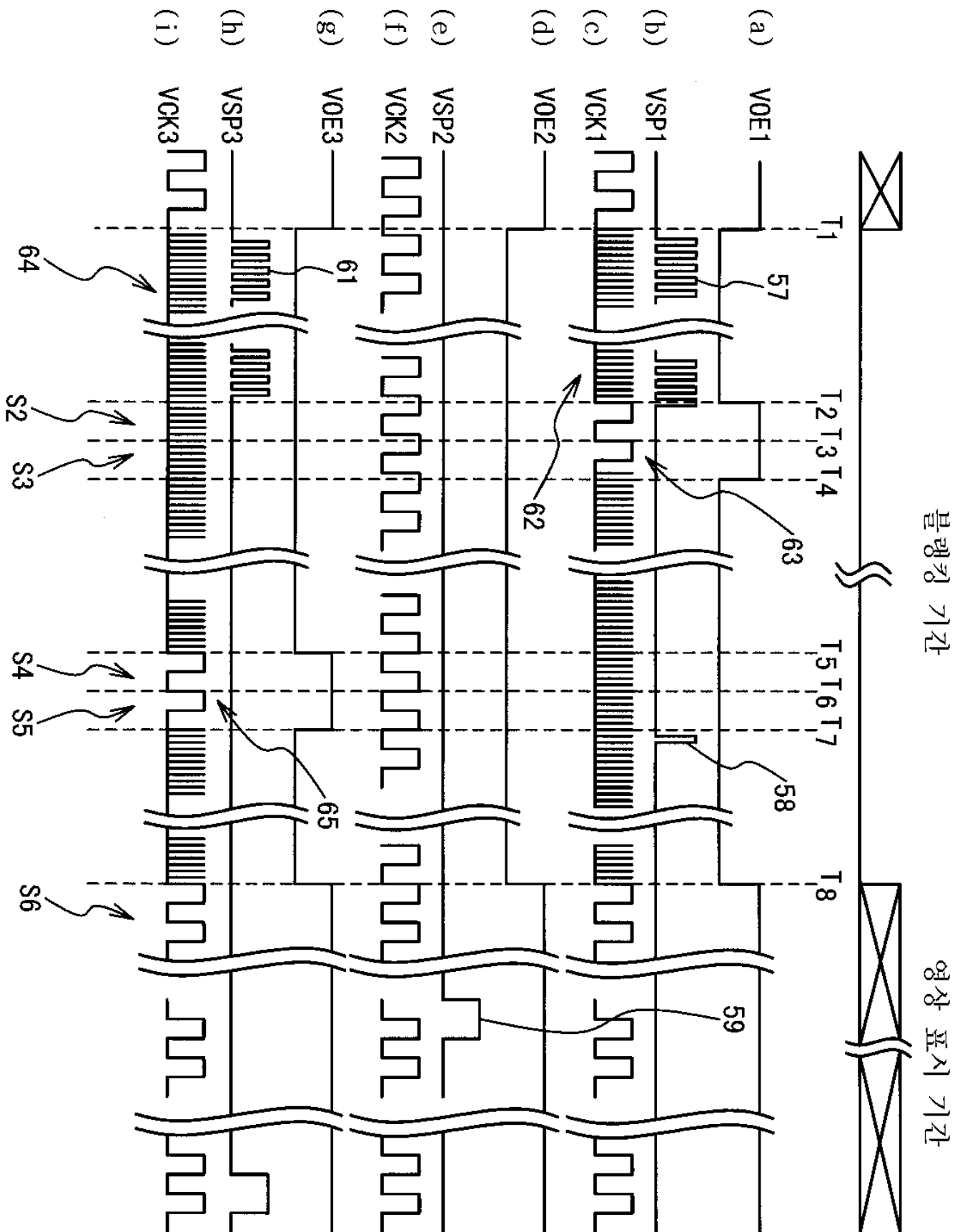
(종래 기술)



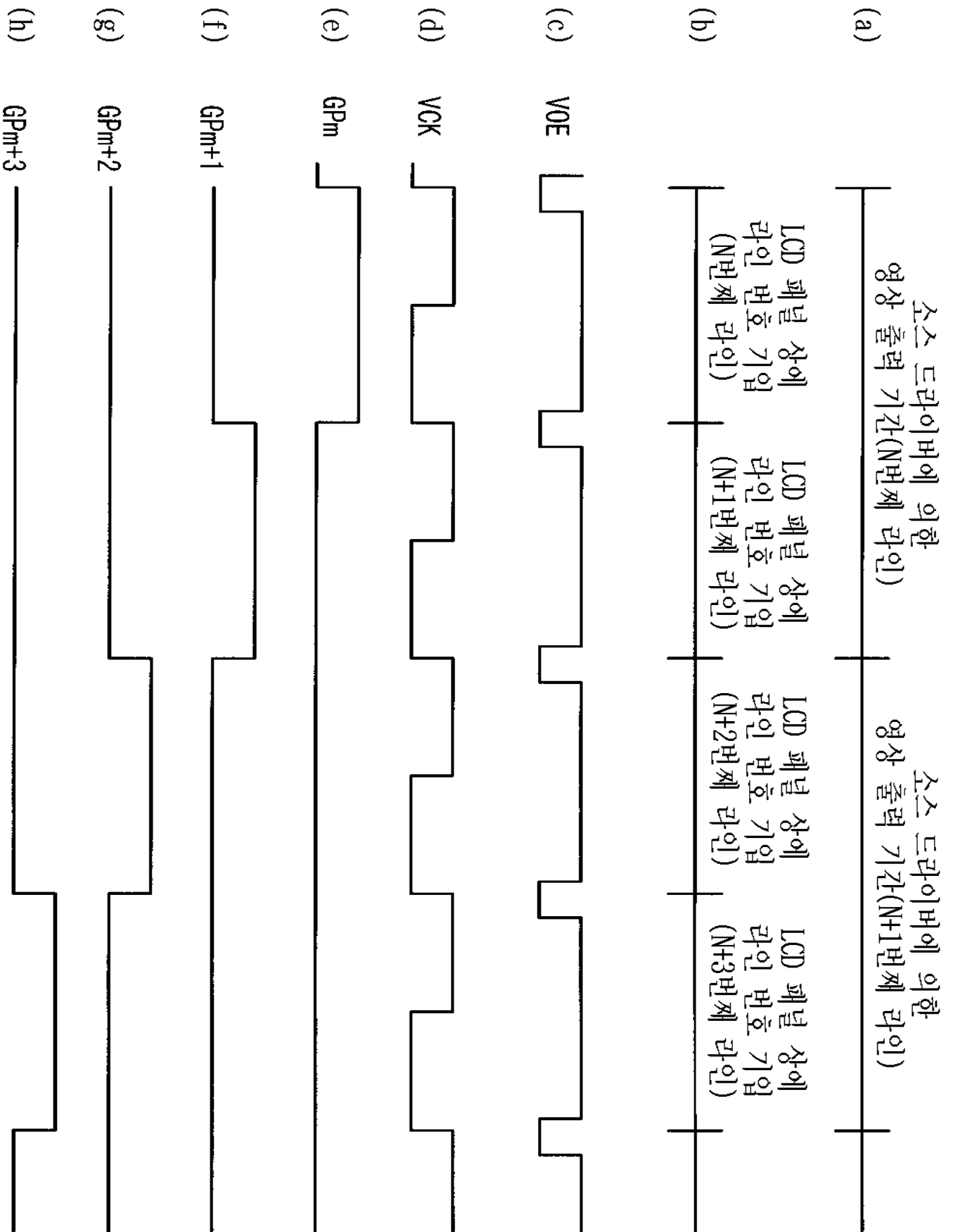
도면 3



도면 4



도면 5



专利名称(译)	一种显示装置，其中在消隐期间写入消隐数据		
公开(公告)号	KR1020010070517A	公开(公告)日	2001-07-25
申请号	KR1020010001720	申请日	2001-01-12
申请(专利权)人(译)	日本电气有限公司sikki		
当前申请(专利权)人(译)	日本电气有限公司sikki		
[标]发明人	KOBAYASHI REIICHI 고바야시레이이찌 NOGUCHI TOSHIYUKI 노구찌도시유키		
发明人	고바야시레이이찌 노구찌도시유키		
IPC分类号	G09G3/20 G02F1/133 G09G3/36 G09G G02F		
CPC分类号	G09G2310/0267 G09G3/20 G09G2310/0205 G09G3/3677 G09G2310/08 G09G2310/0232		
代理人(译)	CHANG, SOO KIL CHU, 晟敏		
优先权	2000003331 2000-01-12 JP		
其他公开文献	KR100391734B1		
外部链接	Espacenet		

摘要(译)

公开了一种显示装置，包括具有像素行和移位寄存器的显示单元，用于驱动像素行。像素行被分类为上部消隐区域，图像显示区域和下部消隐区域。并且扫描周期分为图像显示周期和消隐周期。它分为第一到第三组，其中移位寄存器彼此独立地控制。在第一和第三组中，在各个消隐时段中执行下部区域和上部分的移位操作。第一组和第三组驱动显示单元，使得消隐数据填充在消隐时段中的上部和下部消隐区域中。并且第二组驱动显示单元，使得视频数据被填充在图像显示时段中的图像显示区域中。液晶显示器，移位寄存器，消隐区域，图像显示区域，扫描线。

