(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) ◦ Int. Cl. 7
G02F 1/136

(45) 공고일자 2002년12월16일
(11) 등록번호 10 - 0364832
(24) 등록일자 2002년12월02일

(21) 출원번호 10 - 2000 - 0026787
(22) 출원일자 2000년05월18일
(65) 공개번호 특2001 - 0105059
(43) 공개일자 2001년11월28일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 배성식
경상북도구미시진평동642 - 3

(74) 대리인 정원기

심사관 : 조경화

(54) 액정 표시장치 제조방법

요약

가. 청구범위에 기재된 발명이 속하는 분야 :

액정 표시장치 어레이 기판.

나. 발명이 해결하려고 하는 기술적 과제 :

액정 표시장치 어레이 기판의 제조공정시 발생하는 정전기의 발생을 억제하는 단락배선을 식각할 때 발생하는 이중 금속으로된 단락배선의 일 금속 입자에 의한 이차 오염을 해결한다.

다. 그 발명의 해결방법의 요지 :

이중 금속으로 형성된 단락배선을 제거할 때, 회절노광을 이용하여 포토레지스트 패턴을 형성하고 에싱(ashing) 공정을 사용하여 단락배선의 일 금속막을 제거한다. 이후, 층간절연막 공정에서 타 금속막을 제거하여 일 금속막에 의한 이차오염을 방지한다.

대표도

도 6a

명세서

도면의 간단한 설명

도 1은 일반적인 액정 표시장치의 단면을 도시한 도면.

도 2는 액정 표시장치용 어레이 기판의 평면을 도시한 도면.

도 3은 도 2의 A 부분을 확대한 도면.

도 4a 내지 도 4e는 도 3의 절단선 Ⅳ-Ⅳ로 자른 단면의 제작공정을 도시한 도면.

도 5는 도 4c의 Z 부분을 확대한 도면.

도 6a 내지 도 6d는 도 3의 절단선 Ⅳ-Ⅳ로 자른 단면에서 게이트 단락배선 부분을 본 발명에 따른 제작방법으로 제작하는 도면.

도 7a 내지 도 7c는 본 발명에 따른 액정 표시장치용 어레이 기판을 제작할 때 사용하는 회절패턴 마스크의 예를 도시한 도면.

〈도면의 주요부분에 대한 부호의 설명〉

14 : 화소전극 30 : 게이트 배선

32 : 게이트 전극 35 : 게이트 단락배선

40 : 데이터 배선 42 : 소스 전극

44 : 드레인 전극 50 : 액티브층

O : 단선부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시장치에 관한 것으로서, 더 상세하게는, 단락배선(shorting bar)을 갖는 액정 표시장치의 어레이 기판에 관한 것이다.

최근 정보화 사회로 시대가 급진전함에 따라, 대량의 정보를 처리하고 이를 표시하는 디스플레이(display)분야가 발전하고 있다.

근대까지 브라운관(cathode-ray tube ; CRT)이 표시장치의 주류를 이루고 발전을 거듭해 오고 있다.

그러나, 최근 들어 박형화, 경량화, 저 소비전력화 등의 시대상에 부응하기 위해 평판 표시장치(plate panel display)의 필요성이 대두되었다. 이에 따라 색 재현성이 우수하고 박형인 박막 트랜지스터형 액정 표시소자(Thin film transistor-liquid crystal display ; 이하 TFT-LCD라 한다)가 개발되었다.

TFT-LCD의 동작을 살펴보면, 박막 트랜지스터에 의해 임의의 화소(pixel)가 스위칭 되면, 스위칭된 임의의 화소는 하부광원의 빛을 투과할 수 있게 한다.

도 1은 일반적인 액정 패널의 단면을 도시한 단면도이다.

액정 패널(20)은 여러 종류의 소자들이 형성된 두 장의 기판(2, 4)이 서로 대응되게 형성되어 있고, 상기 두 장의 기판(2, 4) 사이에 액정층(10)이 개재된 형태로 위치하고 있다.

상기 액정 패널(20)에는 색상을 표현하는 컬러필터가 형성된 상부 기판(4)과 상기 액정층(10)의 분자 배열방향을 변환시킬 수 있는 스위칭 회로가 내장된 하부 기판(2)으로 구성된다.

상기 상부 기판(4)에는 색을 구현하는 컬러필터층(8)과, 상기 컬러필터층(8)을 덮는 공통전극(12)이 형성되어 있다. 상기 공통전극(12)은 액정(10)에 전압을 인가하는 한쪽전극의 역할을 한다.

상기 하부 기판(2)은 일반적으로 박막 트랜지스터 어레이 기판이라고도 불리우며, 스위칭 역할을 하는 박막 트랜지스터(S)와, 상기 박막 트랜지스터(S)로부터 신호를 인가 받고 상기 액정(10)으로 전압을 인가하는 다른 한쪽의 전극역할을 하는 화소전극(14)으로 구성된다.

상기 화소전극(14)이 형성된 부분을 화소부(P)라고 한다.

그리고, 상기 상부 기판(4)과 하부 기판(2)의 사이에 주입되는 액정(10)의 누설을 방지하기 위해, 상기 상부 기판(4)과 하부 기판(2)의 가장자리에는 실란트(sealant : 6)로 봉인되어 있다.

일반적으로 상기 박막 트랜지스터에 사용되는 액티브층은 비정질 실리콘(a-Si:H)이 주류를 이루고 있으나, 근래에 들어 다결정 실리콘(poly-Si)을 사용하는 박막 트랜지스터를 채용한 액정 표시장치가 연구/개발되고 있다.

상기 액정 표시장치는 다종의 기능성 박막(절연막, 반도체막, 금속막 등)을 반복적으로 증착하고 식각하여 제작하게 되는데 이 때, 정전기가 발생하여 상기 박막 트랜지스터를 구성하는 절연막이나, 금속박막, 액티브층 등의 기능성 박막이 손상을 입을 수 있기 때문에 반드시 정전기를 방지하는 대책이 요구된다.

이를 위해 일반적인 액정 표시장치의 어레이 기판 제조공정에서는 다수의 매트릭스로 배열되는 게이트 배선 또는 데이터 배선을 각각 단락시키는 단락배선(shorting bar)을 형성하여 각 배선이 정전기에 대하여 서로 등전위를 형성하도록 하여 정전기에 의한 기능성 박막의 손상을 방지하고 있다.

도 2는 액티브층으로 다결정 실리콘이 사용되는 박막 트랜지스터를 채용한 액정 표시장치 어레이 기판(2)의 평면을 도시한 도면으로, 일반 적인 액정 표시장치 어레이 기판(2)의 개략적인 평면을 도시하고 있다.

도시된 도 2에서는 가로방향으로 연장된 다수개의 게이트 배선(30)이 형성되고, 세로방향으로는 상기 각 게이트 배선(30)과 각각 교차하는 형태로 다수개의 데이터 배선(40)이 연장되어 형성된다.

또한, 상기 게이트 배선(30)의 일 끝단에는 각각의 게이트 배선(30)을 각각 연결하는 게이트 단락배선(gate shorting bar ; 35)이 형성된다. 여기서, 상기 데이터 배선(40)도 데이터 단락배선(미도시)으로 연결되나 이하 설명될 내용에서는 게이트 배선(30)을 연결하는 게이트 단락배선(35)을 중심으로 설명한다.

상기 게이트 단락배선(35)은 최종적인 액정 표시장치 어레이 기판 제조공정(2)에서 식각되어 각각의 게이트 배선(30)은 서로 독립된 배선으로서의 역할을 하게 된다.

즉, 최종 공정에서서는 제 1 게이트 배선(30a)과 상기 제 1 게이트 배선(30a)과 인접한 제 2 게이트 배선(30b)을 연결하는 게이트 단락배선(35)의 O 부분을 절단하여 서로 독립된 게이트 배선(30)으로서의 역할을 하게끔 한다.

상기 게이트 단락배선(35)을 절단하는 방법은 어레이 기판(2)의 제조공정 중에서 박막 트랜지스터의 제조공정과 병행하여 제거되게 되며, 자세한 설명은 추후에 설명한다.

도 3은 도 2의 A 부분을 확대한 도면으로 박막 트랜지스터 어레이 기판(2)의 한 화소부분에 해당하는 도면이다.

도 3을 참조하여 일반적인 다결정 실리콘을 액티브층으로 사용하는 어레이 기판의 구조를 살펴보면, 가로방향으로는 게이트 배선(30)이 형성되며, 상기 게이트 배선(10)과 교차하는 세로방향으로 데이터 배선(40)이 형성된다.

또한, 상기 게이트 배선 및 데이터 배선(30, 40)이 교차하는 교차점 부근에는 각 배선으로부터 신호를 인가 받는 박막 트랜지스터(S)가 형성된다.

상기 박막 트랜지스터(S)는 상기 게이트 배선(30)과 연결된 게이트 전극(32)과 상기 데이터 배선(40)과 연결된 소스 전극(42)과 상기 소스전극(42)과 대응되는 방향에 형성된 드레인 전극(44)의 세 전극을 포함하고 있으며, 다결정 실리콘이 액티브층(50)으로서의 역할을 한다.

그리고, 상기 드레인 전극(44)은 화소전극(14)과 접촉하게 되며, 상기 박막 트랜지스터(S)는 상기 화소전극에 인가될 데이터 신호를 스위칭하는 역할을 하게 된다.

한편, 상기 데이터 배선(40)이 연장되어 형성되는 방향으로 상기 게이트 배선(30)의 일 끝단에는 게이트 단락배선(35)이 형성되며, 상기 게이트 단락배선(35)은 전단 및 후단의 게이트 배선(미도시)과 공통적으로 접촉하게 된다.

상기 게이트 단락배선(35)에는 단선부(O)가 존재하는데 이는 전단 또는 후단 게이트 배선(미도시)과 단선을 위함이다.

상기 게이트 단락배선(35)은 초기에 인접 게이트 전극과 공통으로 접촉하고 있으며, 박막 트랜지스터(S) 및 기타 기능성 박막의 증착시 발생하는 정전기에 의한 게이트 전극의 손상을 방지하는 기능을 하게 된다.

도 4a 내지 도 4d는 도 3의 절단선 Ⅳ - Ⅳ로 자른 단면의 제작공정을 도시한 공정도로서, 먼저 도 4a를 참조하여 종래 게이트 단락배선을 갖는 다결정 실리콘 박막 트랜지스터를 채용하는 박막 트랜지스터 어레이 기판을 제조공정을 살펴보면 다음과 같다.

도 4a는 기판(1) 상에 액티브층(50)을 형성하는 단계를 도시한 도면이다.

상기 액티브층(50)은 다결정 실리콘(p - Si)으로 형성되며, 상기 다결정 실리콘은 결정화공정을 통해 얻어지게 된다.

일반적으로 다결정 실리콘을 얻기 위해서는 비정질 실리콘을 상기 기판(1) 상에 증착하고, 상기 비정질 실리콘을 재결정화 하여야 한다.

여기서, 다결정 실리콘의 박막의 성장은 비정질 실리콘 박막에 기판온도를 250℃ 정도로 가열하면서 엑시머 레이저를 가해서 성장하는 레이저 열처리 방법과, 비정질 실리콘 상에 금속을 증착하여 다결정 실리콘을 형성하는 금속유도결정화(metal induced crystallization : MIC) 방법과, 비정질 실리콘을 고온에서 장시간 열처리하여 형성하는 고상 결정화(solid phase crystallization : SPC) 방법, 기판 상에 직접 다결정 실리콘을 증착하는 증착 방법이 주로 사용된다.

한편, 상기 액티브층(50)의 하부에는 완충층(buffer layer ; 60)이 형성되는데 이는 상기 비정질 실리콘을 결정화하여 다결정 실리콘으로의 재결정화과정에서 방생하는 열에 의해 상기 기판(1)의 내부에 존재하는 알카리 이온(예를 들면, K, Na 등)에 의한 상기 액티브층(50)의 막질의 특성저하를 방지하기 위함이다.

도 4b는 상기 액티브층(50) 상에 게이트 절연막(62)과 게이트 전극(32)을 형성하는 단계를 도시한 도면이다.

상기 게이트 절연막(62)은 일반적으로 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x) 등을 사용한다.

또한, 상기 게이트 전극(32)은 상기 게이트 전극(32)의 저항에 의한 신호지연을 방지하기 위해 제 1, 2 금속(64a, 64b)의 적층구조를 사용하게 되며, 제 1 금속(64a)은 저저항의 알루미늄(Al) 또는 알루미늄 합금(AlNd)을 사용하고, 제 2 금속으로는 몰리브덴(Mo) 또는 몰리브덴 합금(MoW)과 티타늄(Ti) 등을 사용하게 된다.

한편, 상기 게이트 전극(32)과 동시에 게이트 단락배선(35)도 형성하게 되는데, 상기 게이트 단락배선(35)도 역시 제 1, 2 금속(64a, 64b)의 적층구조로 된다.

상기와 같이 게이트 전극(32) 및 게이트 단락배선(35)을 형성한 후에 상기 게이트 전극(32)에 의해 노출되는 액티브층(50a, 50b)을 이온(Ion doping)하게 된다.

여기서, 상기 액티브층에 이온도핑을 하는 이유는 추후 공정에서 형성될 소스 및 드레인 전극과 상기 액티브층(50)과의 접촉저항을 낮춤과 동시에 상기 액티브층(50)에 전기적인 특성을 부여함을 목적으로 한다.

즉, 상기 액티브층(50)에 이온도핑을 하면 불순물 영역과 진성영역(50c)의 두 개의 영역이 형성되게 되며, 상기 불순물 영역은 소스영역 및 드레인 영역(50a, 50b)이 된다.

상기 이온도핑은 3족 내지 5족의 원소가 포함된 가스를 이용하며, 상기 액티브층(50)에 5족 원소가 도핑되면 n-형 반도체가, 3족 원소가 도핑되면 p-형 반도체가 형성된다.

도 4c는 도 4b의 공정에서 기판(1)의 전면에 걸쳐 층간 절연막(66)을 형성하는 단계를 도시한 도면이다.

상기 층간 절연막(66)은 앞서 설명한 게이트 절연막(62)과 동일 물질이 사용될 수 있다.

한편, 상기 층간 절연막(66)에는 상기 소스 및 드레인 영역(50a, 50b)의 일부가 노출되도록 소스 및 드레인 콘택홀(67a, 67b)이 형성된다.

여기서, 상기 소스 및 드레인 콘택홀(67a, 67b)을 형성할 때, 상기 게이트 단락배선(35)의 일부가 노출되는 홀이 형성되게 되며, 상기 홀을 형성할 때 사용되는 층간 절연막의 식각용액을 사용하여 상기 단락배선(35)을 식각하여 단락부(O)를 형성한다.

즉, 본 공정에서 게이트 배선을 공통적으로 접촉하고 있는 게이트 단락배선(35)이 각각 식각되게 되는 것이다.

도 4d는 상기 층간 절연막(66) 상에 소스 및 드레인 전극(42, 44)을 형성하는 단계를 도시한 도면이다.

상기 소스 및 드레인 전극(42, 44)은 상기 층간 절연막(66)에 형성된 소스 및 드레인 콘택홀(67a, 67b)을 통해 노출된 소스 및 드레인 영역(50a, 50b)과 접촉하게 된다.

한편, 본 공정에서는 도시되지는 않았지만 데이터 단락배선(미도시)이 형성되게 된다.

도 4e는 상기 소스 및 드레인 전극(42, 44)이 형성된 기판(1) 상의 전면에 걸쳐 보호막(68)과 화소전극(14)을 형성하는 단계를 도시한 도면이다.

상기 보호막(68)에는 상기 드레인 전극(44)의 일부가 노출된 화소전극 콘택홀(69)이 형성되며, 상기 화소전극 콘택홀(69)을 통해 노출된 드레인 전극(44)과 접촉하는 화소전극(14)이 상기 보호막(68) 상에 형성된다.

한편, 도면에 자세한 공정은 도시하지 않았지만, 상기 보호막(68)을 패터닝하여 상기 화소전극 콘택홀(69)을 형성하는 공정에서 동시에 상기 도 4d에서 형성한 데이터 단락배선(미도시)을 식각하게 된다.

상술한바와 같은 공정에서 어레이기판의 제작공정 중에 발생하는 정전기에 대한 대비로 각 배선(게이트 및 데이터 배선)을 각각 단락시키던 게이트 및 데이터 단락배선을 각각 단선 시키게 되는 것이다.

발명이 이루고자 하는 기술적 과제

도 5는 도 4c의 Z 부분을 확대한 도면으로, 게이트 단락배선(35)을 단선 시키는 공정을 도시한 도면이다.

앞서 설명했지만, 상기 게이트 단락배선(35)은 상기 층간절연막(66)에 소스 및 드레인 콘택홀을 형성하는 공정에서 상기 게이트 단락배선(35)의 일부가 노출되는 홀을 형성하고, 상기 홀을 통해서 동시에 상기 게이트 단락배선(35)을 제거하게 된다.

도 5는 상기와 같은 게이트 단락배선(35)의 제거단계를 자세히 도시한 도면이다.

상기와 같이 단락 배선을 제거하기 위해서는 우선 포토레지스터(PR)를 사용하여 패턴을 형성하고(단락배선을 식각하기 위해 게이트 단락배선 상부 상기 층간절연막 상에 홀을 형성하기 위해 패턴을 형성함) 패턴된 PR을 마스크로하여 우선 층간절연막(66)에 상기 게이트 단락배선(35)의 일부가 노출되도록 홀을 형성한다.

이후, 상기 층간절연막(66)의 식각시 사용한 식각액을 사용하여 노출된 게이트 단락배선(35)을 동시에 식각하게 되는데, 이 때, 사용하는 식각액은 BOE(또는 HF)을 사용하게 된다.

상기와 같이 층간절연막(66)의 식각에 사용되는 식각액을 동시에 상기 게이트 단락배선의 식각시 사용하기 때문에 제작공정과 식각장비의 부담이 줄어드는 장점이 있다.

그러나, 상기 게이트 단락배선(35)은 저저항의 알루미늄 합금과 고강도의 몰리브덴 합금의 제 1, 2 금속(64a, 64b)의 적층으로 이루어져 있다.

여기서, 상기 층간절연막(66)의 식각시 사용되는 식각액에 의해 식각되는 금속은 제 1 금속(64a)이며, 제 2 금속(64b)인 몰리브덴 합금은 상기 식각액에 의해 식각이 잘 되지 않게 된다.

따라서, 게이트 단락배선(35)의 제거공정이 완료되는 도 5에 도시한 도면에서와 같이 게이트 단락배선(35)의 단선부위 O 부분은 제 1 금속(64a)은 식각되고, 제 2 금속(64b)은 브릿지와 같은 형상을 하게 되는 것이다.

여기서 문제가 되는 부분이 상기 브릿지의 형태로 식각되지 않고 남는 제 2 금속(64b)부분이다.

상기 식각되지 않고 남은 제 2 금속(64b)은 추후 공정인 PR 제거공정 또는 세정공정 등에서 떨어져 나가게 되며, 이는 추후 증착공정 또는 사진식각공정 등에서 장비의 오염 또는 불순물로서의 중대한 문제를 발생하게 되고, 제품의 불량으로서 그 결과가 나타나게 된다.

상기와 같이 식각되지 않은 제 2 금속(64b)을 제거하기 위해 별도의 장비를 추가하여 공정 수를 늘릴 수 있으나, 이는 장비의 추가 구입 부담과 공정 수를 낮추는 현 공정기술에 반하기 때문에 도입이 어려운 상태이다.

상술한 종래의 단락배선을 제거하는데 발생할 수 있는 시각되지 않은 금속에 의한 불량을 개선하는데 본 발명의 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위해 본 발명에서는 식각영역이 정의된 기판을 구비하는 단계와; 상기 기판 상에 제 1 금속과 제 2 금속을 적층하는 단계와; 상기 제 2 금속 상에 포토레지스트를 도포하는 단계와; 상기 식각영역의 상부 상기 포토레지스트를 다수개의 투과영역과 차단영역이 교번되며 형성된 회절패턴 마스크를 사용하여 부분 노광하는 단계와; 상기 부분 노광된 포토레지스트가 일부분이 남도록 현상하는 단계와; 상기 현상된 포토레지스트를 건식식각하여 노광되지 않은 포토레지스트와 부분 노광된 포토레지스트 및 상기 부분 노광된 포토레지스트의 하부에 존재하는 제 2 금속을 동시에 식각하는 단계와; 상기 제 2 금속의 일부가 식각된 기판 상의 전면에 걸쳐 절연막을 증착하고, 포토레지스트를 도포하여 상기 제 2 금속의 일부가 식각되어 제 1 금속이 노출된 부분의 상기 절연막이 노출되도록 상기 포토레지스트를 패터닝하는 단계와; 식각액을 이용하여 상기 노출된 절연막을 식각하고, 상기 식각된 절연막에 의해 노출된 제 1 금속을 동시에 식각하는 단계를 포함하는 배선 식각방법을 제공한다.

또한, 본 발명에서는 완충층이 증착된 절연 기판을 구비하는 단계와; 상기 완충층 상에 소스 및 드레인 영역과 액티브영역을 포함하는 액티브층을 형성하는 단계와; 상기 액티브층 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 제 1, 2 금속을 적층하는 단계와; 상기 제 2 금속 상에 제 1 포토레지스트를 도포하고, 식각영역 갖는 게이트 단락배선영역과 게이트 전극영역을 정의하는 단계와; 상기 식각영역의 상부 상기 제 1 포토레지스트를 다수개의 투과영역과 차단영역이 교번되며 형성된 회절패턴 마스크를 사용하여 부분 노광하고, 상기 게이트 영역을 노광하는 단계와; 상기 게이트 영역과, 상기 부분 노광된 제 1 포토레지스트가 일부분이 남도록 현상하는 단계와; 상기 현상된 제 1 포토레지스트를 마스크로하여 게이트 전극을 형성하는 단계와; 상기 현상된 제 1 포토레지스트를 $SF_6(CF_4)/O_2$ 의 혼합가스를 이용해서 건식 식각하여 노광되지 않은 포토레지스트와 부분 노광된 포토레지스트 및 상기 부분 노광된 포토레지스트의 하부에 존재하는 제 2 금속을 동시에 식각하여 게이트 단락배선을 형성하는 단계와; 상기 게이트 전극이 형성되고, 상기 제 2 금속의 일부가 식각된 기판 상의 전면에 걸쳐 층간 절연막을 증착하고, 제 2 포토레지스트를 도포하여 상기 게이트 단락 배선의 제 2 금속의 일부가 식각되어 제 1 금속이 노출된 부분의 상기 층간절연막과 상기 액티브층의 소스 및 드레인 영역이 노출되도록 상기 제 2 포토레지스트를 패터닝하는 단계와; BOE(HF) 용액을 이용하여 상기 패터닝된 제 2 포토레지스트에 의해 노출된 층간 절연막을 식각하여 상기 소스 및 드레인영역의 일부가 노출되도록 소스 및 드레인 콘택홀을 형성하고, 상기 식각된 층간 절연막에 의해 노출된 상기 게이트 단락배선의 제 1 금속을 동시에 식각하는 단계와; 상기 제 2 포토레지스트를 제거하는 단계와; 상기 층간 절연막 상에 상기 노출된 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극을 형성하는 단계와; 상기 소스 및 드레인 전극이 형성된 기판의 전면에 걸쳐 보호막을 증착하고 상기 드레인 전극의 일부가 노출 되노록 패터닝하는 단계와; 상기 패터닝된 보호막 상에 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계를 포함하는 액정 표시장치용 어레이 기판 제조방법을 제공한다.

본 발명에서는 제 1, 2 금속의 적층으로 이루어진 단락배선을 제거하기 위해 2번에 걸쳐 식각하는 방법을 제시한다.

상기와 같이 2번에 걸쳐 상기 적층의 단락배선을 제거하여도 종래와 비교해서 제작공정상의 증가는 없다. 따라서, 하기 기술된 본 발명에서는 별도의 공정의 증가 없이 단락배선을 효과적으로 단선 시키는 방법을 제공하고, 이에 따라 식각되지 않는 금속에 의한 2차 오염을 방지한다.

이하, 첨부된 도면과 실시예들을 참조하여 본 발명에 따른 액정 표시장치의 제조방법을 상세히 설명한다.

도 6a 내지 도 6d는 액정 표시장치의 제작공정에 있어서, 게이트 단락배선을 본 발명에 따라 제거하는 공정을 중심으로 도시한 도면으로, 기타 박막트랜지스터의 형성방법은 종래의 제작공정과 같기 때문에 설명은 생략하고, 게이트 단락배선을 제거하는 방법을 중심으로 본 발명을 상세히 설명한다.

그리고, 종래와 동일한 기능을 하는 구성요소에 관한 도면의 부호는 종래와 동일한 부호를 부여한다.

먼저, 도 6a는 종래 도 4a의 공정 이후, 도 4b의 공정에서 게이트 전극 및 게이트 단락배선을 형성하는 부분에 해당하는 공정을 도시한 도면이다.

본 발명에서는 게이트 전극(미도시)과 게이트 단락배선(35)을 형성하는 공정에서 게이트 단락배선(35)이 단선될 부분(O)에 회절패턴 마스크(M)를 사용하여 게이트 단락배선(35)을 형성하게 된다.

상기와 같이 회절패턴 마스크(M)를 사용하여 포토레지스트(PR)를 노광하게 되면, 회절노광된 상기 포토레지스트 부분(O)은 완전히 노광되는 것이 아니라 추후 공정인 현상공정에서 이 부분은 절반정도만 현상되게 된다.

즉, 회절노광된 상기 포토레지스트 부분(O)은 일반 노광되는 부분에 비해서 노광되는 빛이 투과되는 비율이 작기 때문에 완전 노광되지 아니하고 부분 노광되게 된다.

따라서, 회절노광되는 부분(O)의 포토레지스트(PR)는 현상을 거치게 되면 도 6a에 도시된 도면에서와 같이 노광되지 않은 부분에 비해서 절반정도 현상되게 되는 것이다.

이 때, 도시되지는 않았지만 게이트 전극(미도시)이 동시에 형성된다.

도 6b는 도 6a의 사진식각 공정후에, 패턴된 잔류 포토레지스트(PR)를 제거하는 공정을 도시한 도면이다.

상기 잔류 포토레지스트(PR)는 SF_6 $(CF_4)/O_2$ 의 혼합가스를 사용하여 에싱(Ashing)하게 되는데, 이 때, 부분 노광된 포토레지스터 부분(O)과 그 이외의 부분에서 발생하는 식각과정은 다르게 된다.

즉, 노광되지 않은 부분이 포토레지스트가 완전히 식각될 때, 부분 노광된 포토레지스터 부분(O)에는 부분 노광된 포토레지스터와 함께, 그 하부에 존재하는 게이트 단락배선(35)의 제 2 금속(64b)도 함께 식각된다.

여기서, 상기 게이트 단락배선(35)의 제 2 금속(64b)이 식각되더라도 제 1 금속(64a)은 상기 제 2 금속(64b)이 식각되는 것에 상관없이 존재하기 때문에 게이트 단락배선으로서의 역할은 수행할 수 있게 된다.

도 6c는 도 4c의 층간절연막(66)을 증착하고 패터닝하여 소스 및 드레인 콘택홀을 형성하기 전 공정을 도시한 도면이다.

즉, 층간절연막(66)을 형성하고, 소스 및 드레인 콘택홀을 형성하기 위해 포토레지스트(PR)를 상기 층간 절연막(66) 상에 도포하고, 패터닝한 단계를 도시하고 있는 것이다.

다시 설명하면, 본 공정 이후부터는 도 4c의 공정과 같게 된다.

따라서, 도 6c에 도시한 도면에서와 같이 소스 및 드레인 콘택홀 형성용 마스크를 사용하여 소스 및 드레인 콘택홀이 형성될 부분의 층간 절연막이 노출되도록 패터닝하고, 게이트 단락배선(35)을 단선 시키기 위한 단선부(O)의 층간 절연막(66)이 노출되도록 동시에 패터닝한다.

이후, 도 6d에 도시된 도면에서와 같이 상기 층간절연막(66)을 식각하고, 동시에 상기 층간절연막의 식각에 사용된 식각액을 이용하여 게이트 단락배선(35) 중 잔류하는 제 1 금속(64a)을 제거하여 상기 단락배선(35)을 완전히 단선 시킨다.

여기서, 상기 층간 절연막(66)의 식각에 사용되는 식각액은 BOE(HF) 등을 사용한다.

상술한 바와 같이 본 발명에 따른 방법으로 어레이 기판의 게이트 단락배선(35)을 단선 시키게 되면 추가되는 공정과 식각되지 않는 금속에 의한 2차 오염을 방지할 수 있는 장점이 있다.

즉, 본 발명을 요약하면 다음과 같다.

먼저, 제 1, 2 금속(64a, 64b)의 적층으로 이루어진 게이트 전극과 단락배선(35)을 형성한다. 이 때, 상기 게이트 단락배선(35) 중 추후 공정에서 단선될 단선부분(O)의 포토레지스트에는 회절패턴 마스크(M)를 이용하여 부분노광 시킨다.

상기와 같이 부분 노광된 포토레지스트는 현상과정에서 일부분만 현상되고 약 절반정도는 그대로 남게 된다.

이후, 다음공정인 증간절연막을 증착하는 공정에 앞서 패턴된 포토레지스트를 제거하는 에싱공정을 수행한다.

상기 에싱공정에서는 SF_6 $(CF_4)/O_2$ 의 혼합가스를 사용하게 된다.

한편, 상기 에싱공정에서는 노광되지 않은 부분의 포토레지스트가 완전히 제거될 때, 부분 노광된 포토레지스트 부분에서는 부분 노광된 포토레지스트와 그 하부에 존재하는 게이트 단락배선(35)을 구성하는 제 2 금속(64b)인 몰리브덴 합금도 동시에 식각된다. 이 부분이 본 발명의 핵심부분이다. 즉, 종래에는 식각되지 않는 제 2 금속(64b)인 몰리브덴에 의한 불량이 발생하였으나, 본 발명에서는 게이트 전극을 패터닝할 때, 게이트 단락배선(35)에서 단선될 부분의 제 2 금속(64b)을 미리 식각하기 때문에 추후공정인 게이트 단락배선(35)의 단선공정에서는 제 1 금속(64a)만 식각하면

된다.

이후, 에싱공정 후에 층간 절연막(66)을 증착하고, 패터닝하여 소스 및 드레인 콘택홀을 형성할 때, 동시에 종래와 같은 방법으로 게이트 단락배선(35)의 단선부위(O)를 패터닝하여 게이트 단락배선(여기서는 게이트 단락배선 중 제 1 금속만 존재하게 된다)을 노출시킨다.

상기 노출된 게이트 단락배선(35) 중 제 1 금속(64a)은 층간절연막(66)의 식각시 사용한 식각액를 이용하면 손쉽게 식각할 수 있다.

상기와 같은 방법으로 게이트 단락배선을 단선 시키게 된다.

즉, 본 발명에서는 게이트 단락배선을 단선 시키기 위해 적층으로 이루어진 단락배선 중 상부금속을 회절노광 마스크를 이용하여 부분 노광된 포토레지스트와 동시에 에싱공정에서 제거하고, 하부금속은 종래와 같은 공정인 소스 및 드레인 콘택홀의 형성공정에서 제거하게 된다.

도 7a 내지 도 7c는 본 발명에 따른 액정 표시장치 제조방법에 사용한 회절노광 패턴 마스크를 도시한 도면으로, 도시된 도면에서와 같이 다양한 형태로 마스크를 제작할 수 있다.

즉, 도 7a 내지 도 7c에 도시된 도면에서 회절패턴 마스크는 투과영역 차단영역을 각각 형성하여 상기 투과영역으로 투과되는 빛을 상기 차단영역이 회절시키기 때문에 이 부분(회절패턴부분)을 통과하면 회절패턴이 없는 부분에 비해서 노광되는 빛의 세기가 약하게 되기 때문에, 포토레지스트를 노광시키게 되면, 현상시 일부분만 현상되게 된다.

도 7a는 일 방향으로 연장된 차단영역이 투과영역과 교번되며 평행하게 형성되는 형상을 도시한 도면이고, 도 7b는 상기 차단영역이 네모난 형상을 도시한 도면이며, 도 7c는 차단영역이 원형인 도면을 도시한 도면이다.

발명의 효과

상술한 바와 같이 본 발명의 바람직한 실시예들을 따라 액정 표시장치의 어레이 기판을 제작할 경우 적층구조로 형성된 게이트 단락배선의 단선부위를 효과적으로 제거할 수 있기 때문에 식각되지 않는 금속막에 의한 2차 적인 장비의 오염을 방지할 수 있으며, 불량률을 저하시킬 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1.

식각영역이 정의된 기판을 구비하는 단계와;

상기 기판 상에 제 1 금속과 제 2 금속을 적층하는 단계와;

상기 제 2 금속 상에 포토레지스트를 도포하는 단계와;

상기 식각영역의 상부 상기 포토레지스트를 다수개의 투과영역과 차단영역이 교번되며 형성된 회절패턴 마스크를 사용하여 부분 노광하는 단계와;

상기 부분 노광된 포토레지스트가 일부분이 남도록 현상하는 단계와;

상기 현상된 포토레지스트를 건식식각하여 노광되지 않은 포토레지스트와 부분 노광된 포토레지스트 및 상기 부분 노광된 포토레지스트의 하부에 존재하는 제 2 금속을 동시에 식각하는 단계와;

상기 제 2 금속의 일부가 식각된 기판 상의 전면에 걸쳐 절연막을 증착하고, 포토레지스트를 도포하여 상기 제 2 금속의 일부가 식각되어 제 1 금속이 노출된 부분의 상기 절연막이 노출되도록 상기 포토레지스트를 패터닝하는 단계와;

식각액을 이용하여 상기 노출된 절연막을 식각하고, 상기 식각된 절연막에 의해 노출된 제 1 금속을 동시에 식각하는 단계

를 포함하는 배선 식각방법.

청구항 2.

청구항 1에 있어서,

상기 제 1 금속은 알루미늄, 알루미늄 합금으로 구성된 집단에서 선택한 물질인 배선 식각방법.

청구항 3.

청구항 1에 있어서,

상기 제 2 금속은 몰리브덴(Mo), 몰리브덴-텅스텐(MoW), 티타늄으로 구성된 집단에서 선택한 물질인 배선 식각방법,

청구항 4.

청구항 1에 있어서,

상기 현상된 포토레지스트의 건식식각은 $SF_6(CF_4)/O_2$의 혼합가스를 사용하는 배선 식각방법.

청구항 5.

청구항 1에 있어서,

상기 회절패턴 마스크에서 상기 차단영역은 상기 투과영역을 사이에 두고 일 방향으로 연장된 배선 식각방법.

청구항 6.

청구항 1에 있어서,

상기 절연막을 식각할 때 사용하는 식각액은 BOE, HF로 구성된 집단에서 선택한 용액인 배선 식각방법.

청구항 7.

청구항 1에 있어서,

상기 회절패턴 마스크에서 상기 차단영역은 원형인 배선 식각방법.

청구항 8.

청구항 1에 있어서,

상기 회절패턴 마스크에서 상기 차단영역은 다각형인 배선 식각방법.

청구항 9.

완충층이 증착된 절연 기판을 구비하는 단계와;

상기 완충층 상에 소스 및 드레인 영역과 액티브영역을 포함하는 액티브층을 형성하는 단계와;

상기 액티브층 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 제 1, 2 금속을 적층하는 단계와;

상기 제 2 금속 상에 제 1 포토레지스트를 도포하고, 식각영역 갖는 게이트 단락배선영역과 게이트 전극영역을 정의하는 단계와;

상기 식각영역의 상부 상기 제 1 포토레지스트를 다수개의 투과영역과 차단영역이 교번되며 형성된 회절패턴 마스크를 사용하여 부분 노광하고, 상기 게이트 영역을 노광하는 단계와;

상기 게이트 영역과, 상기 부분 노광된 제 1 포토레지스트가 일부분이 남도록 현상하는 단계와;

상기 현상된 제 1 포토레지스트를 마스크로하여 게이트 전극을 형성하는 단계와;

상기 현상된 제 1 포토레지스트를 $SF_6(CF_4)/O_2$의 혼합가스를 이용해서 건식 식각하여 노광되지 않은 포토레지스트와 부분 노광된 포토레지스트 및 상기 부분 노광된 포토레지스트의 하부에 존재하는 제 2 금속을 동시에 식각하여 게이트 단락배선을 형성하는 단계와;

상기 게이트 전극이 형성되고, 상기 제 2 금속의 일부가 식각된 기판 상의 전면에 걸쳐 층간 절연막을 증착하고, 제 2 포토레지스트를 도포하여 상기 게이트 단락 배선의 제 2 금속의 일부가 식각되어 제 1 금속이 노출된 부분의 상기 층간 절연막과 상기 액티브층의 소스 및 드레인 영역이 노출되도록 상기 제 2 포토레지스트를 패터닝하는 단계와;

BOE(HF) 용액을 이용하여 상기 패터닝된 제 2 포토레지스트에 의해 노출된 층간 절연막을 식각하여 상기 소스 및 드레인영역의 일부가 노출되도록 소스 및 드레인 콘택홀을 형성하고, 상기 식각된 층간 절연막에 의해 노출된 상기 게이트 단락배선의 제 1 금속을 동시에 식각하는 단계와;

상기 제 2 포토레지스트를 제거하는 단계와;

상기 층간 절연막 상에 상기 노출된 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극을 형성하는 단계와;

상기 소스 및 드레인 전극이 형성된 기판의 전면에 걸쳐 보호막을 증착하고 상기 드레인 전극의 일부가 노출 되노록 패터닝하는 단계와;

상기 패터닝된 보호막 상에 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계

를 포함하는 액정 표시장치용 어레이 기판 제조방법.

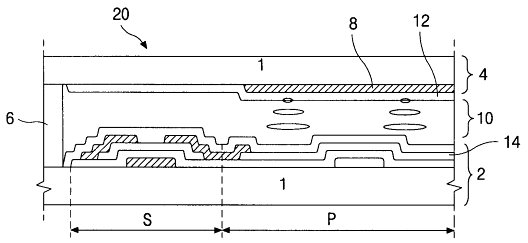
청구항 10.

청구항 9에 있어서,

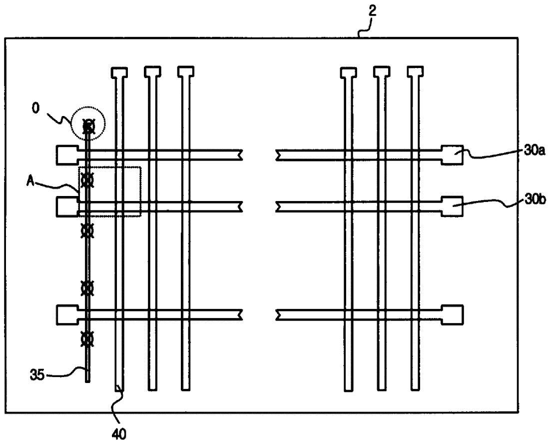
상기 게이트 전극 형성 후에 상기 소스 및 드레인 영역에 인(P) 또는 붕소(B)이온을 주입하는 단계를 더욱 포함하는 액정 표시장치 제조방법.

도면

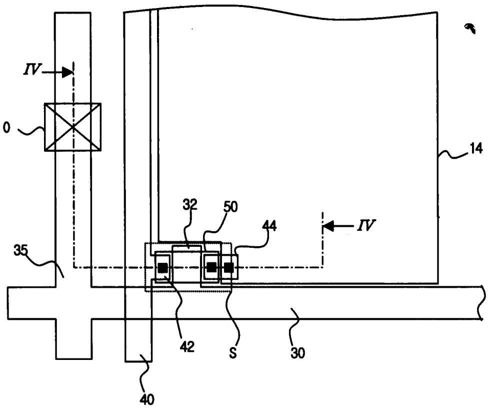
도면 1



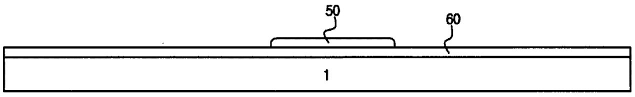
도면 2



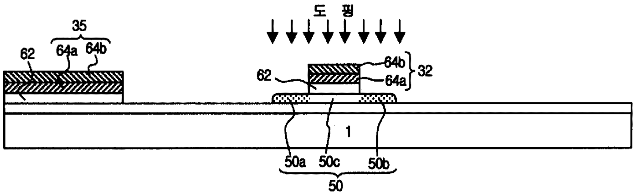
도면 3



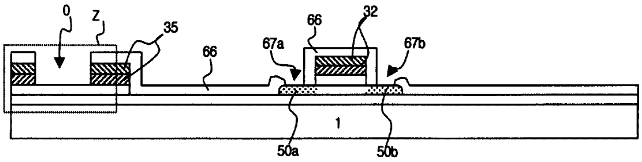
도면 4a



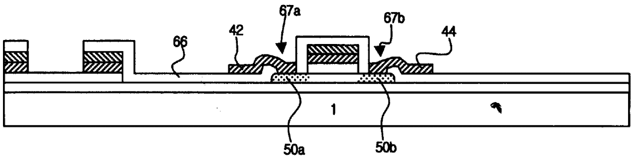
도면 4b



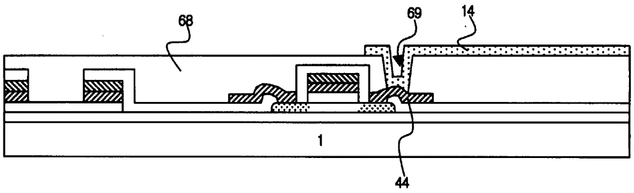
도면 4c



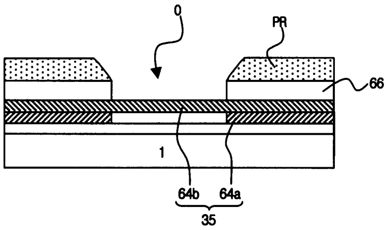
도면 4d



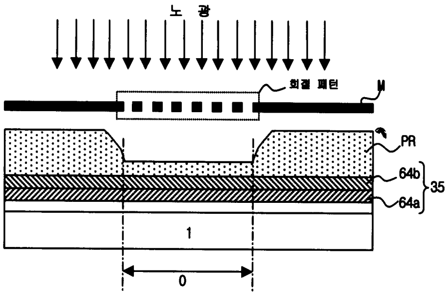
도면 4e



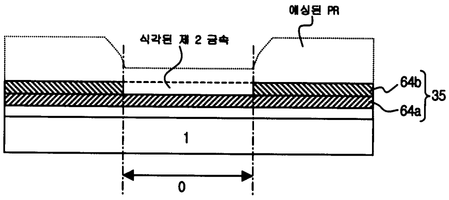
도면 5



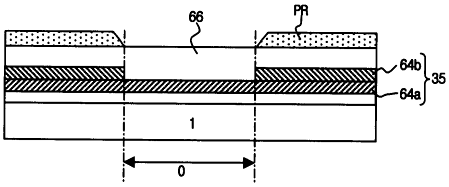
도면 6a



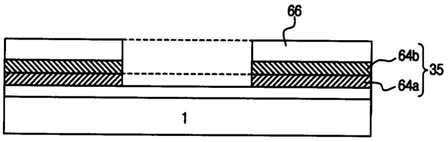
도면 6b



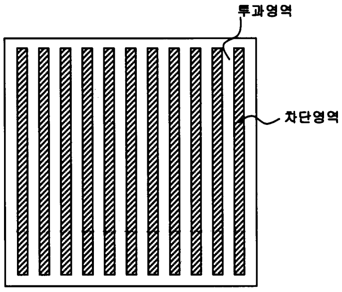
도면 6c



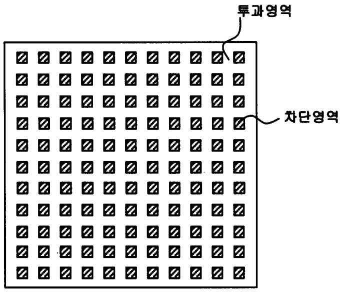
도면 6d



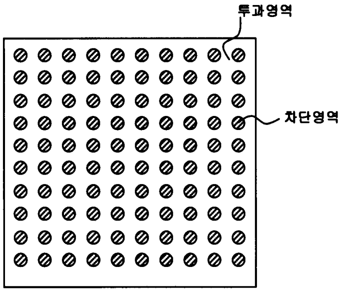
도면 7a



도면 7b



도면 7c



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	KR100364832B1	公开(公告)日	2002-12-16
申请号	KR1020000026787	申请日	2000-05-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAE SUNG SIK		
发明人	BAE,SUNG SIK		
IPC分类号	G02F1/136		
代理人(译)	贞媛KI		
其他公开文献	KR1020010105059A		

摘要(译)

一个。本发明权利要求所属的领域：液晶显示器阵列板。湾本发明试图解决的技术问题：解决了短路棒蚀刻时产生的***短路棒任务金属颗粒的二次污染，抑制了液体制造过程中产生的静电的产生。水晶显示阵列面板。 C。本发明方案的要点：当去除形成有两种金属的短路棒时，使用衍射曝光形成光刻胶图案，并使用灰化工艺去除短路棒的任务金属层。此后，在层间绝缘膜工艺中，去除金属层并防止任务金属层的二次污染。