



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0073858
(43) 공개일자 2008년08월12일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/13 (2006.01)

(21) 출원번호 10-2007-0012605

(22) 출원일자 2007년02월07일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최문호

대구 동구 방촌동 우방강촌마을아파트 105동 705호

정재문

경북 칠곡군 석적면 남율리 우방신천지아파트 201동 402호

(74) 대리인

김용인, 박영복

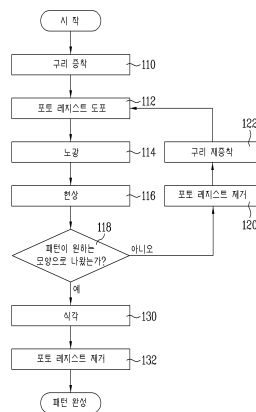
전체 청구항 수 : 총 7 항

(54) 구리배선 형성방법 및 이를 이용한 액정표시장치의제조방법

(57) 요약

본 발명은 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법에 관한 발명으로, 특히 구리배선 형성방법은 기판 상부에 구리를 증착하여 제 1 금속층을 형성하는 단계, 상기 제 1 금속층 상부에 포토 공정을 통해 포토 레지스트 패턴을 형성하는 단계, 상기 포토 레지스트 패턴을 검사하는 단계, 상기 포토 레지스트 패턴을 스트립하는 단계, 상기 제 1 금속층 상부 전면에 구리를 증착하여 제 2 금속층을 형성하는 단계, 상기 제 1 및 제 2 금속층을 포토 및 식각 공정을 통해 패터닝하여 구리배선을 형성하는 단계를 포함하여 이루어짐을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

기판 상부에 구리를 증착하여 제 1 금속층을 형성하는 단계;

상기 제 1 금속층 상부에 포토 공정을 통해 포토 레지스트 패턴을 형성하는 단계;

상기 포토 레지스트 패턴을 검사하는 단계;

상기 포토 레지스트 패턴을 스트립하는 단계;

상기 제 1 금속층 상부 전면에 구리를 증착하여 제 2 금속층을 형성하는 단계;

상기 제 1 및 제 2 금속층을 포토 및 식각 공정을 통해 패터닝하여 구리배선을 형성하는 단계를 포함하여 이루어짐을 특징으로 하는 구리배선 형성방법.

청구항 2

제 1 항에 있어서,

상기 제 2 금속층은 구리를 100Å 내지 500Å 사이의 두께로 형성하는 것을 특징으로 하는 구리배선 형성방법.

청구항 3

제 2 항에 있어서,

상기 제 2 금속층은 구리를 300Å의 두께로 형성하는 것을 특징으로 하는 구리배선 형성방법.

청구항 4

제 1 항에 있어서,

상기 제 1 금속층은 2000Å 내지 2500Å 사이의 두께로 형성하는 것을 특징으로 하는 구리배선 형성방법.

청구항 5

제 1 항에 있어서,

상기 구리배선은 구리(Cu)의 이중 적층 구조로 이루어진 것을 특징으로 하는 구리배선 형성방법.

청구항 6

기판의 소정 영역에 게이트 전극을 형성하는 단계;

상기 게이트 전극을 포함한 상기 기판의 전면에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 상부의 게이트 절연막 상에 반도체층을 형성하는 단계;

제 1 항 내지 제 5 항의 구리배선 형성방법을 사용하여 상기 반도체층 상부 양측에 소스 전극 및 드레인 전극을 형성하는 단계;

상기 소스 및 드레인 전극을 포함한 기판 전면에 보호막을 형성하는 단계;

상기 드레인 전극 상부의 보호막 상에 콘택홀을 형성하는 단계;

상기 콘택홀을 통해 상기 드레인 전극과 전기적으로 연결되도록 화소 전극을 형성하는 단계를 포함하여 이루어짐을 특징으로 하는 액정표시장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 소스 전극 및 드레인 전극은 구리(Cu)의 이중 적층 구조로 이루어진 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법에 관한 것으로, 특히 포토 리워크(photo rework) 공정으로 인해 패턴 불량 발생을 방지할 수 있는 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법에 관한 발명이다.
- <17> 정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 증대되고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.
- <18> 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 액정표시장치가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.
- <19> 이와 같이 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.
- <20> 이하에서는 종래 액정표시장치 및 그 제조방법에 대해 설명한다.
- <21> 도 1은 종래 기술에 의한 액정표시장치를 나타내는 평면도이고, 도 2a 내지 도 2f는 종래 기술에 의한 액정표시장치의 제조방법을 나타내는 공정단면도이다.
- <22> 먼저, 종래 액정표시장치는 기판(10)상에 화소영역(P)을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(12)이 배열되고, 게이트 라인(12)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(22)이 배열된다.
- <23> 그리고 게이트 라인(12)과 데이터 라인(22)이 교차되어 정의된 각 화소영역(P)에는 화소 전극(30)과, 게이트 라인(12)에 인가되는 신호에 의해 스위칭 되어 데이터 라인(22)에 인가되는 신호를 상기 각 화소 전극(30)에 전달하는 복수 개의 박막 트랜지스터가 형성된다.
- <24> 여기서, 박막 트랜지스터는 게이트 라인(12)으로부터 돌출되어 형성되는 게이트 전극(12a)과, 게이트 전극(12a) 상부에 형성되는 반도체층(20a)과, 데이터 라인(22)으로부터 돌출되어 반도체층(20a) 상부 일측에 형성되는 소스 전극(22a)과, 상기 소스 전극(22a)과 일정한 간격을 갖고 반도체층(20a) 상부 타측에 형성되는 드레인 전극(24)을 포함하여 구성되어 있다.
- <25> 이때, 게이트 라인(12) 및 게이트 전극(12a)을 포함한 기판(10) 전면에는 게이트 절연막(14)이 형성되어 반도체층(20a)과의 사이를 절연하는 역할을 하고 있으며, 소스 전극(22a) 및 드레인 전극(24)을 포함한 기판(10) 전면에는 보호막(26)이 형성되어 있다. 또한, 드레인 전극(24)의 상부의 보호막(26)에는 콘택홀(28)이 형성되어 있으며, 화소 전극(30)은 콘택홀(28)을 통해 드레인 전극(24)과 전기적으로 연결되어 있다.
- <26> 다음으로 종래 액정표시장치의 제조방법을 설명하면 다음과 같다.
- <27> 먼저, 도 2a와 같이 투명한 유리 기판(10)상에 알루미늄(Al) 또는 알루미늄 합금(Al alloy)을 스퍼터링(sputtering)법에 의하여 증착한 후, 포토 및 식각 공정을 통해 이를 선택적으로 제거하여 기판(10)상에 일방향으로 게이트 라인(12) 및 이로부터 돌출되는 게이트 전극(12a)을 형성한다.
- <28> 도 2b와 같이, 게이트 라인(12) 및 게이트 전극(12a)을 포함한 기판(10)의 전면에서 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO₂)으로 이루어진 게이트 절연막(14)을 형성한다.

- <29> 이어, 상기 게이트 절연막(14) 상에 순수한 비정질 실리콘층(16)과 불순물이 포함된 비정질 실리콘층(18)을 차례로 형성한다.
- <30> 도 2c와 같이, 포토 및 식각 공정을 통해 순수한 비정질 실리콘층(16)과 불순물이 포함된 비정질 실리콘층(18)을 선택적으로 제거하여 게이트 전극(12a) 상부에 반도체층(20a) 및, 오믹콘택층(20b)을 형성한다.
- <31> 도 2d와 같이, 기판(10)의 전면에 알루미늄(Al), 알루미늄 합금(AlNd), 몰리브덴(Mo), 크롬(Cr) 등의 저저항 금속 물질을 증착하고, 포토 및 습식 식각 공정을 통해 저저항 금속 물질을 선택적으로 제거하여 게이트 라인(12)과 교차하는 데이터 라인(22)과, 데이터 라인(22)으로부터 반도체층(20a) 상부로 돌출된 소스 전극(22a) 및 이와 이격된 드레인 전극(24)을 형성한다.
- <32> 이어, 건식 식각 공정을 통해 소스 전극(22a) 및 드레인 전극(24) 사이에 노출된 오믹콘택층(20b)을 선택적으로 제거한다.
- <33> 도 2e와 같이, 소스 전극(22a) 및 드레인 전극(24)을 포함한 유리 기판(10)의 전면에 보호막(26)을 형성하고, 드레인 전극(24)의 표면이 소정부분 노출되도록 상기 보호막(26)을 선택적으로 제거하여 콘택홀(28)을 형성한다.
- <34> 도 2f와 같이, 콘택홀(28)을 포함한 기판(10)의 전면에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 금속 물질을 증착한 후, 포토 및 식각 공정을 통해 투명한 금속 물질을 선택적으로 제거하여 콘택홀(28)을 통해 드레인 전극(24)과 전기적으로 연결되는 화소 전극(30)을 형성한다.
- <35> 상기와 같은 제조방법에 따라 액정표시장치를 제조하는 경우, 금속을 증착하고, 포토 및 식각 공정을 통해 패터닝하는 과정에서 원하는 패턴을 얻지 못하는 경우가 있다.
- <36> 예를 들면, 포토 공정에서 포토 레지스트를 도포하고 마스크를 통해 노광한 후 현상액(developer)으로 현상을 하고, 포토 레지스트의 패턴을 검사해본 결과 잘못된 패턴이 나오는 경우 계속해서 식각 공정을 진행하는 경우 금속 패턴이 잘못된 패턴을 가지게 된다. 따라서 이 경우 식각 공정을 계속 진행하지 않고, 포토 리워크(photo rework)공정을 하게 된다.
- <37> 즉, 포토 레지스트 패턴을 모두 제거하는 스트립(strip) 공정을 진행한다. 그리고 다시 포토 레지스트를 도포하고 포토 및 식각 공정을 진행하여 원하는 패턴을 얻을 수 있다.
- <38> 그러나 상기에서 현상액(developer) 또는 스트리퍼(stripper)에 의해 그 하부에 있는 금속이 손상(damage)을 입고, 이로 인해 포토 레지스트의 접착력(adhesion)이 약해지며, 따라서 식각 공정시 에천트(etchant)가 포토 레지스트의 하부로 침투해 들어와 패턴 불량이 발생할 우려가 있다.

발명이 이루고자 하는 기술적 과제

- <39> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로서, 포토 리워크(photo rework) 공정에서 현상액(developer) 또는 스트리퍼(stripper)로 인해 하부에 있는 금속이 손상을 입음으로써, 포토 레지스트의 접착력(adhesion)이 약해지는 것을 방지할 수 있는 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법을 제공하는데 그 목적이 있다.
- <40> 또한, 본 발명은 포토 리워크(photo rework) 공정으로 인해, 식각 공정시 에천트(etchant)가 포토 레지스트의 하부로 침투해 들어와 패턴 불량이 발생하는 것을 방지할 수 있는 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <41> 상기와 같은 목적에 따른 본 발명에 의한 구리배선 형성방법은 기판 상부에 구리를 증착하여 제 1 금속층을 형성하는 단계, 상기 제 1 금속층 상부에 포토 공정을 통해 포토 레지스트 패턴을 형성하는 단계, 상기 포토 레지스트 패턴을 검사하는 단계, 상기 포토 레지스트 패턴을 스트립하는 단계, 상기 제 1 금속층 상부 전면에 구리를 증착하여 제 2 금속층을 형성하는 단계, 상기 제 1 및 제 2 금속층을 포토 및 식각 공정을 통해 패터닝하여 구리배선을 형성하는 단계를 포함하여 이루어짐을 특징으로 한다.
- <42> 상기와 같은 목적에 따른 본 발명에 의한 액정표시장치의 제조방법은 기판의 소정 영역에 게이트 전극을 형성하는 단계, 상기 게이트 전극을 포함한 상기 기판의 전면에 게이트 절연막을 형성하는 단계, 상기 게이트 전극 상부의 게이트 절연막 상에 반도체층을 형성하는 단계, 본 발명의 구리배선 형성방법을 사용하여 상기 반도체층

상부 양측에 소스 전극 및 드레인 전극을 형성하는 단계, 상기 소스 및 드레인 전극을 포함한 기판 전면에 보호막을 형성하는 단계, 상기 드레인 전극 상부의 보호막 상에 콘택홀을 형성하는 단계, 상기 콘택홀을 통해 상기 드레인 전극과 전기적으로 연결되도록 화소 전극을 형성하는 단계를 포함하여 이루어짐을 특징으로 한다.

- <43> 이하, 첨부된 도면을 참고하여 본 발명에 의한 구리배선 형성방법을 설명하면 다음과 같다.
- <44> 도 3은 본 발명에 의한 구리배선 형성방법을 나타내는 순서도이고, 도 4a 내지 도 4i는 본 발명에 의한 구리배선 형성방법을 나타내는 공정단면도이다.
- <45> 먼저 도 3을 참조하여 본 발명에 의한 구리배선 형성방법을 개략적으로 설명한다.
- <46> 기판 상부에 구리를 증착(110)하고, 구리 상부 전면에 포토 레지스트를 도포(112) 한다. 다음으로 마스크를 이용하여 노광(114) 및 현상(116)을 한 후 패턴이 원하는 모양으로 나왔는지를 검사(118)하는 공정을 거치게 된다.
- <47> 이때, 패턴이 원하는 모양으로 나왔다면 식각(130)을 하고, 포토 레지스트를 제거하는 스트립(strip) 공정(132)을 하면 구리 배선이 완성된다.
- <48> 그러나, 패턴이 원하는 모양으로 나오지 않았다면 식각 공정을 바로 진행하지 않고, 포토 레지스트를 제거하는 스트립(strip) 공정(120)을 거친 후 구리를 재증착(122)한다. 그리고, 다시 포토 레지스트를 도포(112) 하고, 노광(114) 및 현상(116) 공정을 거친 후 패턴이 원하는 모양이 나왔다면 식각(130) 공정을 진행하게 된다.
- <49> 이하에서는 도 4a 내지 도 4i를 참조하여 본 발명에 의한 구리배선 형성방법을 더욱 상세히 설명한다.
- <50> 먼저, 도 4a와 같이, 기판(150) 상부 전면에 구리(Cu)를 스퍼터링(sputtering)법에 의해 2000Å 증착하여 제 1 금속층(152)을 형성한다.
- <51> 이때, 제 1 금속층(152)을 형성하는 구리의 두께는 2000Å 내지 2500Å 정도가 적당하다.
- <52> 도 4b와 같이, 제 1 금속층(152) 상부 전면에 감광성 물질인 포토 레지스트(154)를 도포한다.
- <53> 도 4c와 같이, 포토 레지스트(154) 상부에 마스크(도시하지 않음)를 대응시키고 UV광을 노출시킨다. 이러한 노광 공정을 거친 후, 현상액(developer)으로 포토 레지스트(154)를 현상시켜 포토 레지스트 패턴(154a)을 형성한다.
- <54> 이때, 포토 레지스트가 포지티브(positive) 형이라면 광에 노출된 부분의 결합이 약해져서 현상액(developer)에 의해 제거되고, 광에 노출되지 않은 부분은 그대로 남게 된다.
- <55> 반면, 포토 레지스트가 네거티브(negative) 형이라면 광에 노출된 부분의 결합이 강해져서 그대로 남아있고, 광에 노출되지 않은 부분은 현상액(developer)에 의해 제거된다.
- <56> 이어, 도시는 생략하였으나, 포토 레지스트 패턴(154a)이 원하는 모양으로 형성되었는지를 검사한다. 이때, 포토 레지스트 패턴(154a)이 원하는 모양으로 형성되었다면 계속해서 식각 공정을 진행한다.
- <57> 그러나 포토 레지스트 패턴(154a)이 원하는 모양으로 형성되지 않았다면 식각 공정을 진행하지 않고, 도 4d와 같이 포토 리워크(photo rework) 공정을 진행하게 된다. 즉, 포토 레지스트 패턴을 모두 제거하는 스트립(strip) 공정을 진행한다. 이때, 스트립(strip) 공정에 사용되는 스트리퍼(stripper)에 의하여 제 1 금속층(152)의 표면이 손상될 우려가 있다.
- <58> 도 4e와 같이, 제 1 금속층(152) 상부 전면에 구리(Cu)를 스퍼터링(sputtering)법에 의해 300Å 증착하여 제 2 금속층(160)을 형성한다.
- <59> 이때, 제 2 금속층(160)은 100Å 내지 500Å 사이의 두께로 형성하는 것이 바람직하다.
- <60> 도 4f와 같이, 제 2 금속층(160) 상부 전면에 감광성 물질인 포토 레지스트(162)를 도포한다.
- <61> 도 4g와 같이, 포토 레지스트(162) 상부에 마스크(도시하지 않음)를 대응시키고 UV광을 노출시킨다. 이러한 노광 공정을 거친 후, 현상액(developer)으로 포토 레지스트(162)를 현상시켜 포토 레지스트 패턴(162a)을 형성한다.
- <62> 이어, 도시는 생략하였으나, 포토 레지스트 패턴(162a)이 원하는 모양으로 형성되었는지를 검사한다. 이때, 포토 레지스트 패턴(162a)이 원하는 모양으로 형성되지 않았다면, 상기에서 설명한 바와 같이 스트립 공정을 거쳐

포토 레지스트 패턴(162a)을 모두 제거하고, 포토 리워크(photo rework) 공정을 진행한다.

- <63> 반면, 포토 레지스트 패턴(162a)이 원하는 모양으로 형성되었다면, 도 4h와 같이, 제 1 금속층(152) 및 제 2 금속층(160)을 포토 레지스트 패턴(162a)을 마스크로 식각하여 포토 레지스트 패턴(162a)과 동일한 형태의 제 1 구리 배선(170) 및 그 상부에 제 2 구리 배선(172)을 형성한다.
- <64> 제 1 및 제 2 구리 배선(170, 172)을 모두 형성한 후에는 도 4i와 같이, 제 2 구리 배선(172) 상부의 포토 레지스트 패턴(162a)을 스트립 공정을 통해 모두 제거한다.
- <65> 본 발명은 특히 구리배선의 형성방법에 관하여 설명한 것으로, 구리(Cu) 이외의 다른 금속에도 본 발명의 적용이 가능하다.
- <66> 다음으로, 첨부된 도면을 참고하여 본 발명에 의한 액정표시장치의 제조방법을 설명하면 다음과 같다.
- <67> 도 5는 본 발명에 의한 액정표시장치를 나타내는 평면도이고, 도 6a 내지 도 6i는 본 발명에 의한 액정표시장치의 제조방법을 나타내는 공정단면도이다.
- <68> 먼저, 본 발명에 의한 액정표시장치는 기판(210)상에 화소영역(P)을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(212)이 배열되고, 게이트 라인(212)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(222)이 배열된다.
- <69> 그리고 게이트 라인(212)과 데이터 라인(222)이 교차되어 정의된 각 화소영역(P)에는 화소 전극(230)과, 게이트 라인(212)에 인가되는 신호에 의해 스위칭 되어 데이터 라인(222)에 인가되는 신호를 상기 각 화소 전극(230)에 전달하는 복수 개의 박막 트랜지스터가 형성된다.
- <70> 여기서, 박막 트랜지스터는 게이트 라인(212)으로부터 돌출되어 형성되는 게이트 전극(212a)과, 게이트 전극(212a) 상부에 형성되는 반도체층(220a)과, 반도체층(220a) 상부의 양측에 형성되는 오믹콘택층(220b)과, 데이터 라인(222)으로부터 돌출되어 반도체층(220a) 상부 일측에 형성되는 소스 전극(222a)과, 상기 소스 전극(222a)과 일정한 간격을 갖고 반도체층(220a) 상부 타측에 형성되는 드레인 전극(224)을 포함하여 구성되어 있다.
- <71> 이때, 게이트 라인(212) 및 게이트 전극(212a)을 포함한 기판(210) 전면에는 게이트 절연막(214)이 형성되어 반도체층(220a)과의 사이를 절연하는 역할을 하고 있으며, 소스 전극(222a) 및 드레인 전극(224)을 포함한 기판(210) 전면에는 보호막(226)이 형성되어 있다. 또한, 드레인 전극(224)의 상부의 보호막(226)에는 콘택홀(228)이 형성되어 있으며, 화소 전극(230)은 콘택홀(228)을 통해 드레인 전극(224)과 전기적으로 연결되어 있다.
- <72> 이러한 액정표시장치를 제조하기 위해 먼저, 도 6a와 같이, 투명한 유리 재질의 기판(210) 상에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd), 몰리브덴(Mo), 크롬(Cr) 등의 저저항 금속 물질을 적어도 한층 이상으로 증착한다.
- <73> 이어, 포토 및 식각 공정을 통해 금속 물질을 패터닝하여 게이트 라인(도 5의 212) 및 게이트 라인에서 분기 되는 게이트 전극(212a)을 형성한다.
- <74> 도 6b와 같이, 게이트 전극(212a)을 포함한 기판(210) 전면에 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx) 등의 절연물질을 증착하여 게이트 절연막(214)을 형성한다.
- <75> 이어, 게이트 절연막(214) 상부의 기판(210) 전면에 순수한 비정질 실리콘층(216)을, 그 상부에 불순물이 포함된 비정질 실리콘층(218)을 적층하여 형성한다.
- <76> 도 6c와 같이, 포토 및 식각 공정을 통해 순수한 비정질 실리콘층(216)과 불순물이 포함된 비정질 실리콘층(218)을 선택적으로 제거하여 게이트 전극(212a) 상부의 게이트 절연막(214) 상에 반도체층(220a) 및, 오믹콘택층(220b)을 형성한다.
- <77> 도 6d와 같이, 오믹콘택층(220b)을 포함한 기판(210) 상부 전면에 구리(Cu)를 스퍼터링(sputtering)법에 의해 2000Å 증착하여 제 1 금속층(234)을 형성한다.
- <78> 이때, 제 1 금속층(234)을 형성하는 구리의 두께는 2000Å 내지 2500Å 정도가 적당하다.
- <79> 이어, 제 1 금속층(234) 상부 전면에 감광성 물질인 포토 레지스트(236)를 도포한다.
- <80> 도 6e와 같이, 포토 레지스트(236) 상부에 마스크(도시하지 않음)를 대응시키고 UV광을 노출시킨다. 이러한 노

광 공정을 거친 후, 현상액(developer)으로 포토 레지스트(236)를 현상시켜 포토 레지스트 패턴(236a)을 형성한다.

- <81> 이어, 도시는 생략하였으나, 포토 레지스트 패턴(236a)이 원하는 모양으로 형성되었는지를 검사한다. 이때, 포토 레지스트 패턴(236a)이 원하는 모양으로 형성되지 않았다면 포토 리워크(photo rework) 공정을 진행하게 된다.
- <82> 도 6f와 같이, 포토 레지스트 패턴(236a)을 모두 제거하는 스트립(strip) 공정을 진행한다. 이때, 스트립(strip) 공정에 사용되는 스트리퍼(stripper)에 의하여 제 1 금속층(234)의 표면이 손상될 우려가 있다.
- <83> 이어, 제 1 금속층(234) 상부 전면에 구리(Cu)를 스퍼터링(sputtering)법에 의해 300Å 증착하여 제 2 금속층(238)을 형성한다.
- <84> 이때, 제 2 금속층(238)은 100Å 내지 500Å 사이의 두께로 형성하는 것이 바람직하다.
- <85> 다음으로 도시는 생략하였으나, 제 2 금속층(238) 상부 전면에 감광성 물질인 포토 레지스트(도시하지 않음)를 도포하고, 노광 및 현상 공정을 통해 포토 레지스트 패턴(도시하지 않음)을 형성한다.
- <86> 이어, 포토 레지스트 패턴이 원하는 모양으로 형성되었는지를 검사하고, 원하는 모양으로 형성되었다면, 도 6g와 같이 제 1 금속층(234) 및 제 2 금속층(238)을 식각 공정을 통해 패터닝하여 게이트 라인(도 5의 212)과 교차하는 데이터 라인(222)과, 데이터 라인(222)으로부터 돌출되어 반도체층(220a) 상부 일측의 오믹콘택층(220b) 상에 소스 전극(222a)과, 반도체층(220a) 상부 타측의 오믹콘택층(220b) 상에 드레인 전극(224)을 형성한다.
- <87> 즉, 소스 전극(222a)과 드레인 전극(224)은 반도체층(220a) 상부 양측의 오믹콘택층(220b) 상에 서로 이격되도록 형성한다. 또한, 이때 채널을 형성하기 위해 소스 전극(222a)과 드레인 전극(224) 사이 하부의 오믹콘택층(220b)을 제거한다.
- <88> 상기에서, 데이터 라인(222), 소스 전극(222a), 및 드레인 전극(224)은 구리(Cu)의 이중 적층 구조로 되어 있는 것을 특징으로 한다.
- <89> 이어, 데이터 라인(222), 소스 전극(222a), 및 드레인 전극(224) 상부의 포토 레지스트 패턴을 스트립 공정을 통해 모두 제거한다.
- <90> 도 6h와 같이, 데이터 라인(222), 소스 전극(222a), 및 드레인 전극(224)을 포함한 기판(210) 전면에 무기재료인 실리콘 나이트라이드(SiN_x) 또는 실리콘 옥사이드(SiO₂)를 화학기상증착 방법으로 증착하거나, 유기재료인 BCB(Benzocyclobutene) 또는 아크릴계 수지(acryl resin)를 도포하여 보호막(240)을 형성한다.
- <91> 이어, 드레인 전극(224)의 표면이 소정부분 노출되도록 보호막(240)을 패터닝하여 콘택홀(242)을 형성한다.
- <92> 도 6i와 같이, 콘택홀(242)을 포함한 기판(210) 전면에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등의 투명한 금속을 증착하고, 포토 및 식각 공정을 통해 투명한 금속을 패터닝하여 화소 영역(P)에서 콘택홀을 통해 드레인 전극(224)과 전기적으로 연결되도록 화소 전극(230)을 형성한다.
- <93> 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

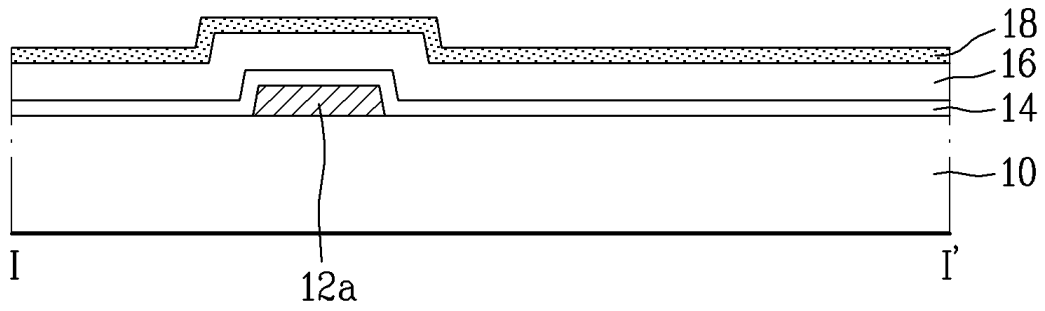
- <94> 상기한 바와 같은 구리배선 형성방법 및 이를 이용한 액정표시장치의 제조방법은 다음과 같은 효과가 있다.
- <95> 첫째, 포토 리워크(photo rework) 공정시 스트립 공정 후에, 구리를 100Å 내지 500Å 사이의 두께로 재증착함으로써, 이후 포토 공정에서 포토 레지스트의 접착력(adhesion)이 약해지는 것을 방지할 수 있는 효과가 있다.
- <96> 둘째, 포토 리워크(photo rework) 공정시 스트립 공정 후에, 구리를 100Å 내지 500Å 사이의 두께로 재증착함으로써, 이후 식각 공정시 에천트(etchant)가 포토 레지스트의 하부로 침투해 들어와 패턴 불량 발생을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

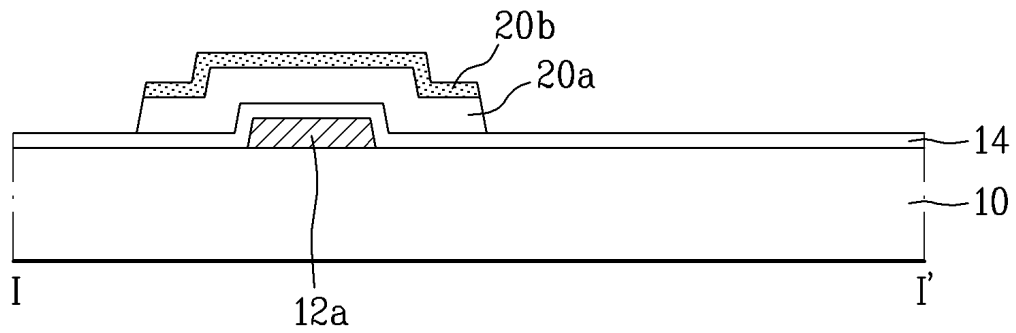
- <1> 도 1은 종래 기술에 의한 액정표시장치를 나타내는 평면도

- | | | |
|------|--|-------------------------|
| <2> | 도 2a 내지 도 2f는 종래 기술에 의한 액정표시장치의 제조방법을 나타내는 공정단면도 | |
| <3> | 도 3은 본 발명에 의한 구리배선 형성방법을 나타내는 순서도 | |
| <4> | 도 4a 내지 도 4i는 본 발명에 의한 구리배선 형성방법을 나타내는 공정단면도 | |
| <5> | 도 5는 본 발명에 의한 액정표시장치를 나타내는 평면도 | |
| <6> | 도 6a 내지 도 6i는 본 발명에 의한 액정표시장치의 제조방법을 나타내는 공정단면도 | |
| <7> | <도면의 주요 부분에 대한 명칭> | |
| <8> | 10, 150, 210 : 기관 | 152, 234 : 제 1 금속층 |
| <9> | 160, 238 : 제 2 금속층 | 154, 162, 236 : 포토 레지스트 |
| <10> | 154a, 162a, 236a : 포토 레지스트 패턴 | |
| <11> | 170 : 제 1 구리배선 | 172 : 제 2 구리배선 |
| <12> | 12a, 212a : 게이트 전극 | 14, 214 : 게이트 절연막 |
| <13> | 20a, 220a : 반도체층 | 22a, 222a : 소스 전극 |
| <14> | 24, 224 : 드레인 전극 | 26, 240 : 보호막 |
| <15> | 28, 242 : 콘택홀 | 30, 230 : 화소 전극 |

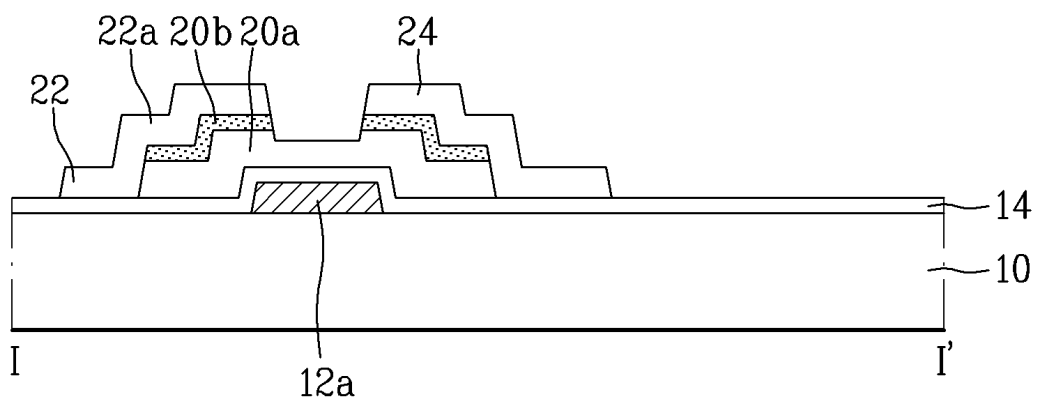
도면2b



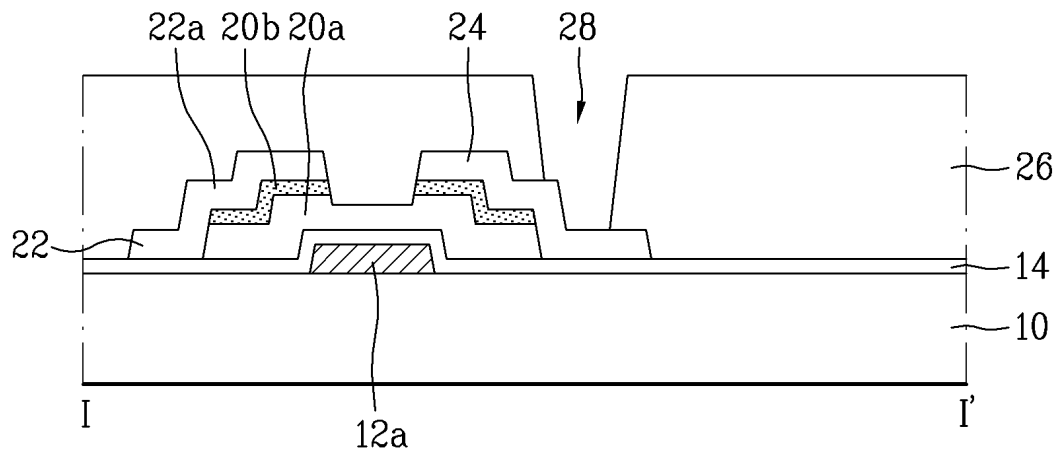
도면2c



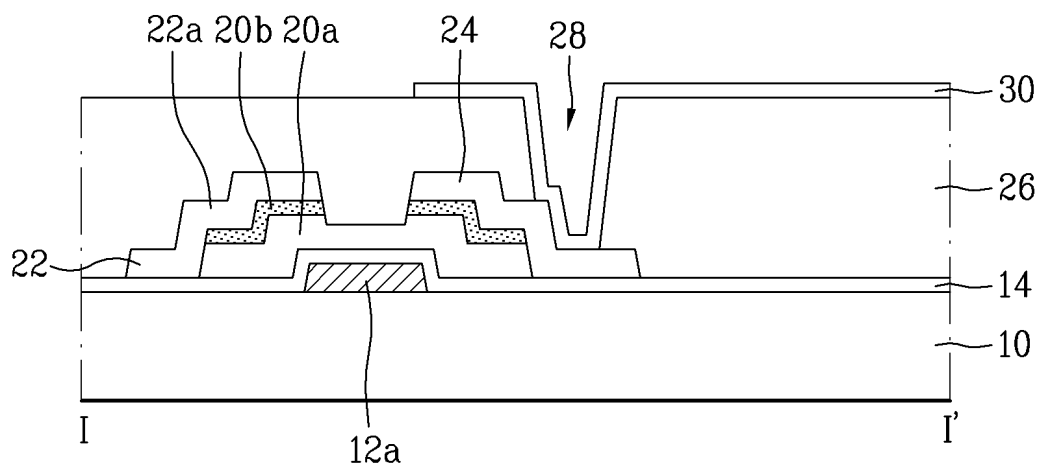
도면2d



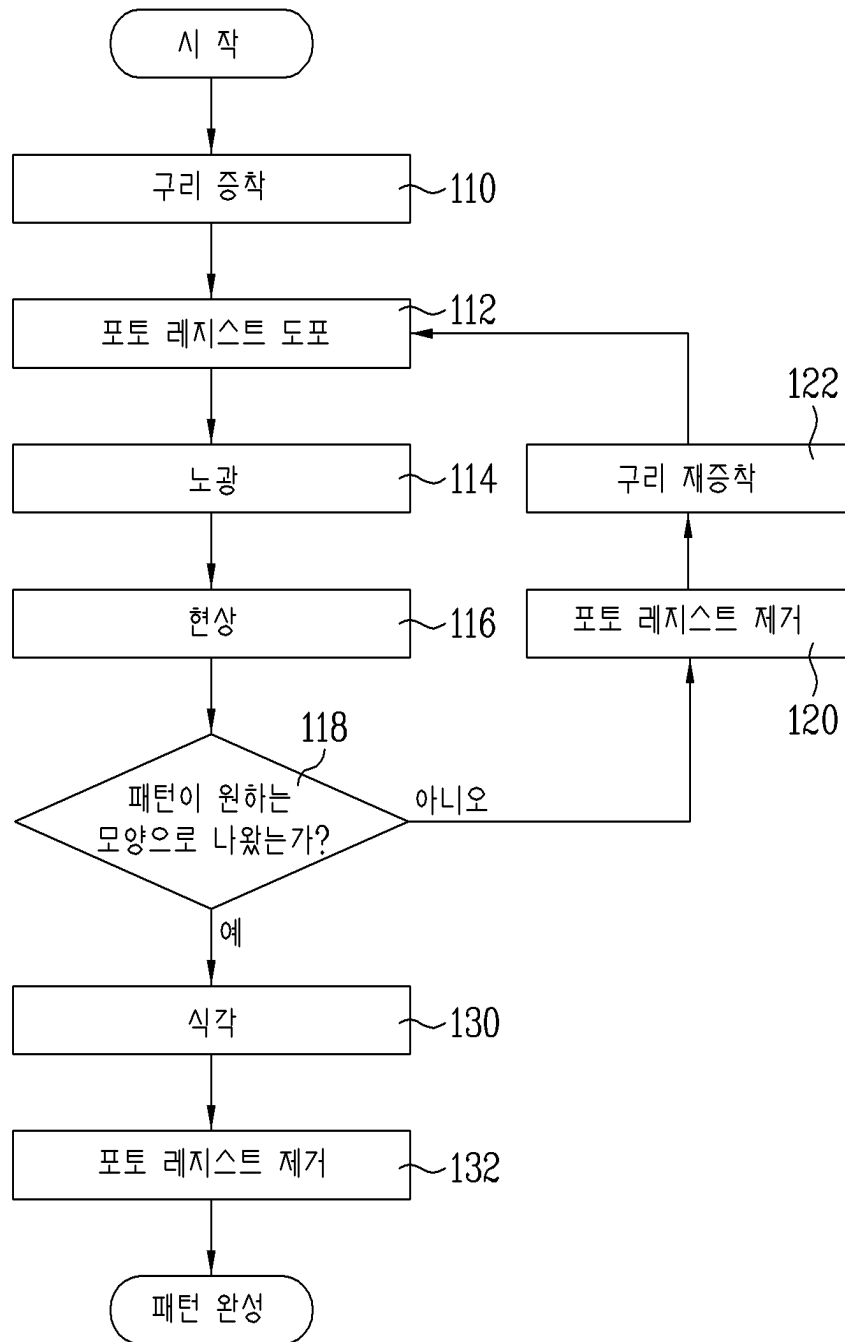
도면2e



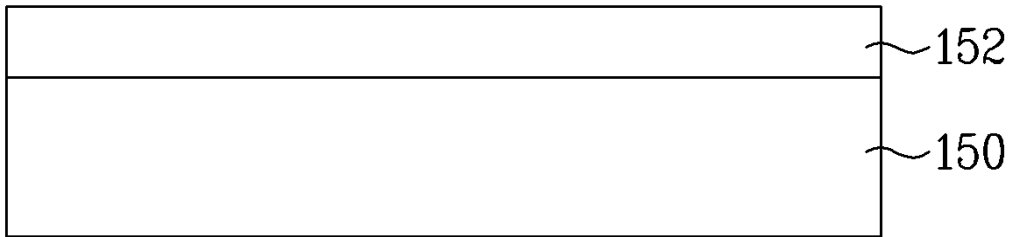
도면2f



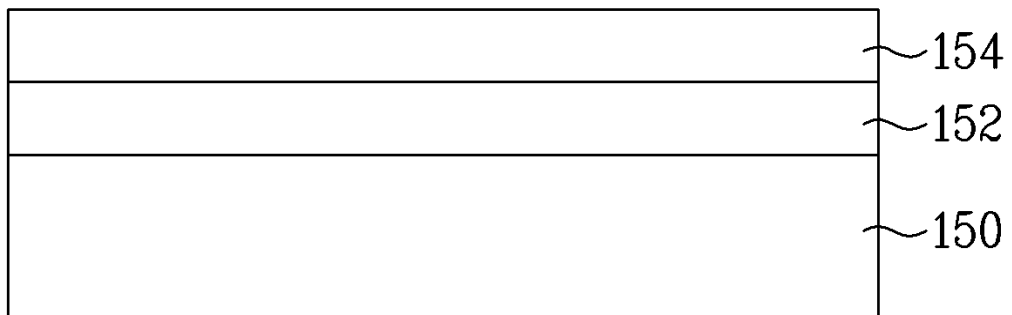
도면3



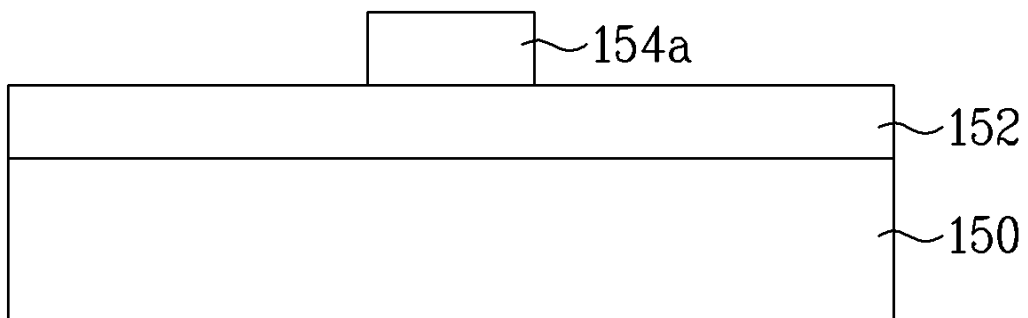
도면4a



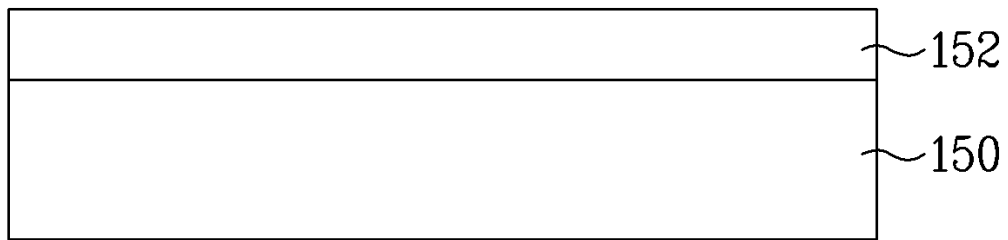
도면4b



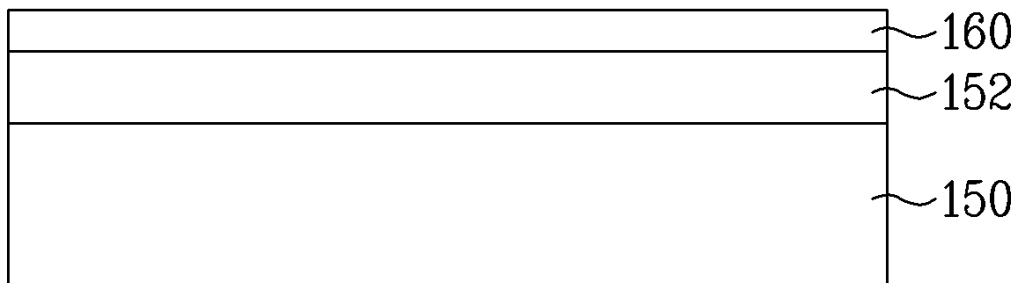
도면4c



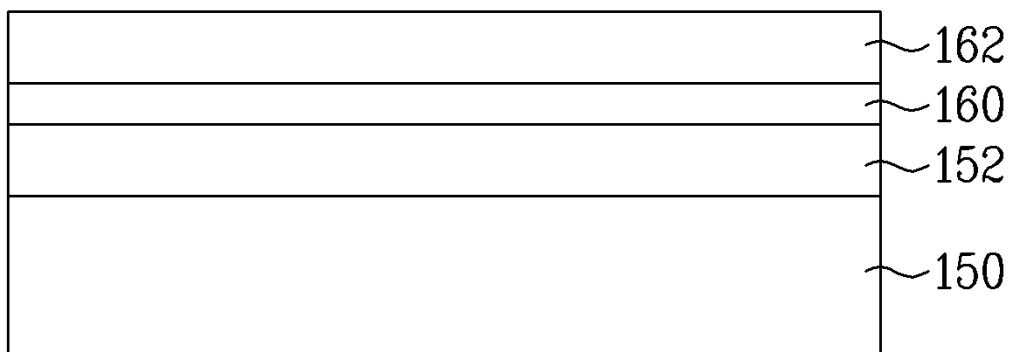
도면4d



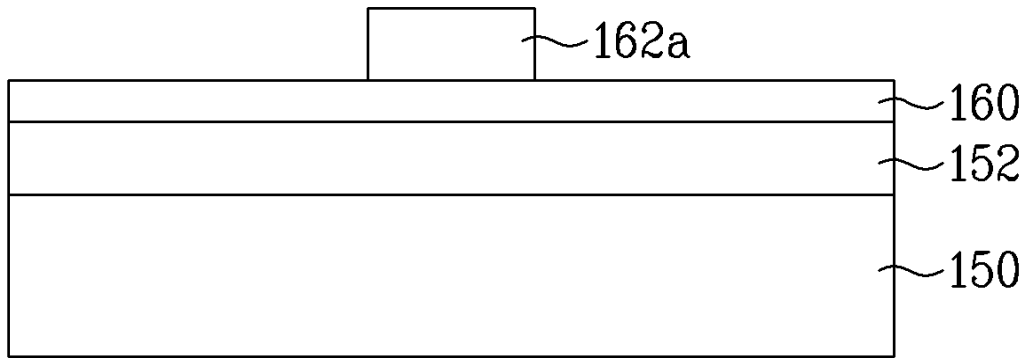
도면4e



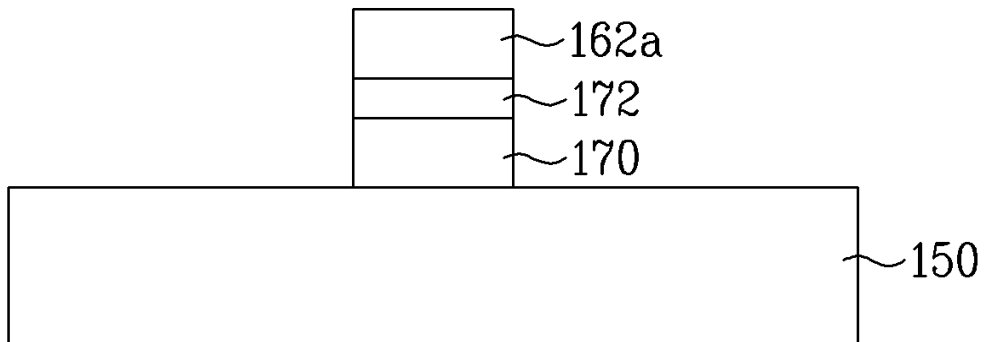
도면4f



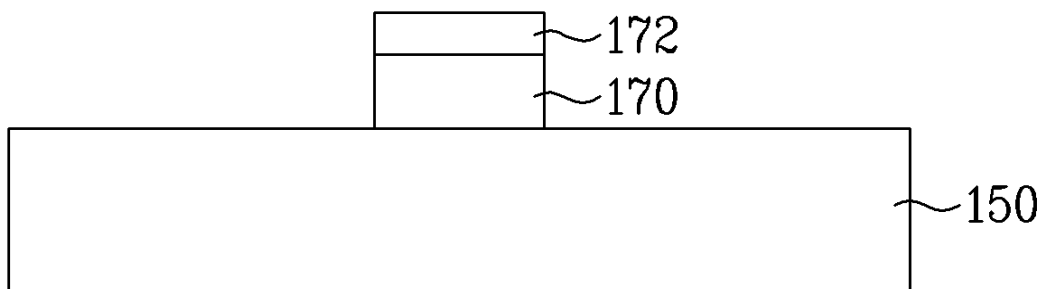
도면4g



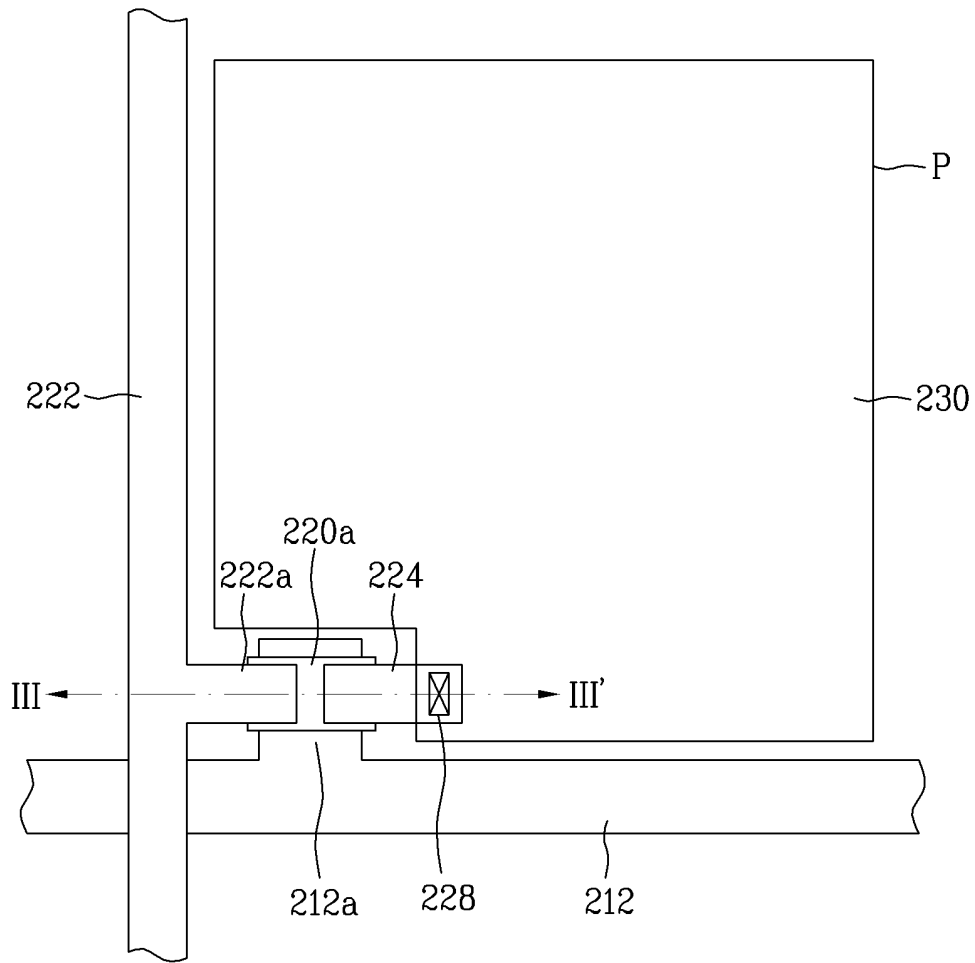
도면4h



도면4i



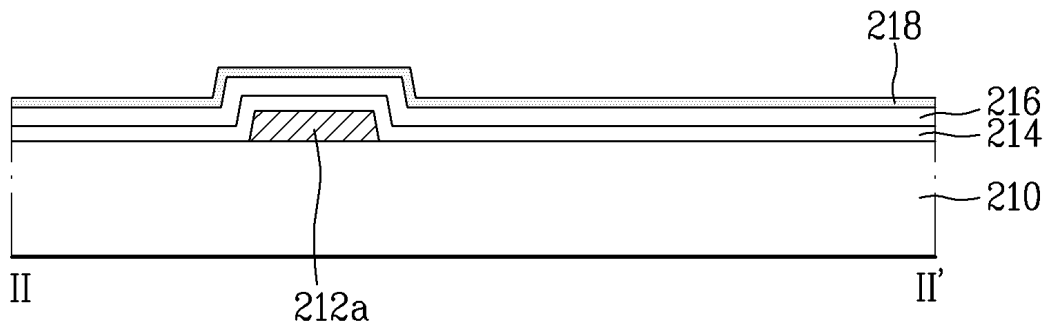
도면5



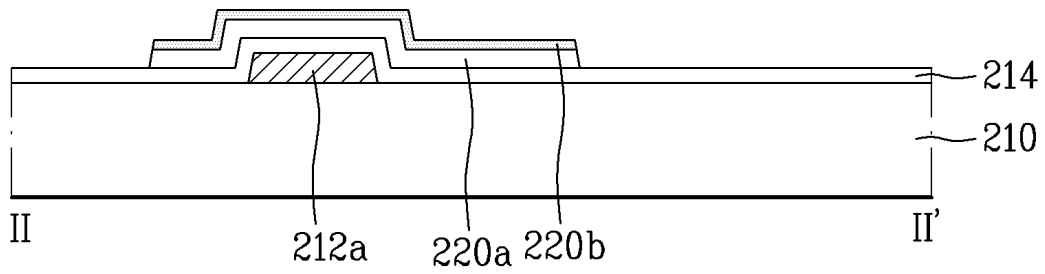
도면6a



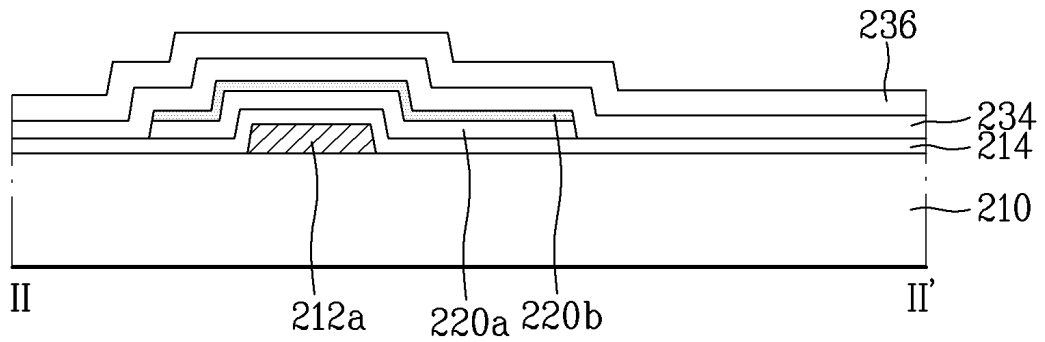
도면6b



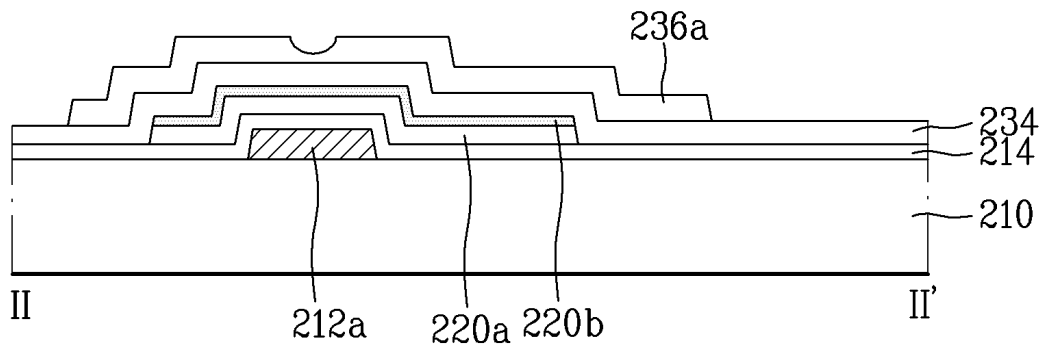
도면6c



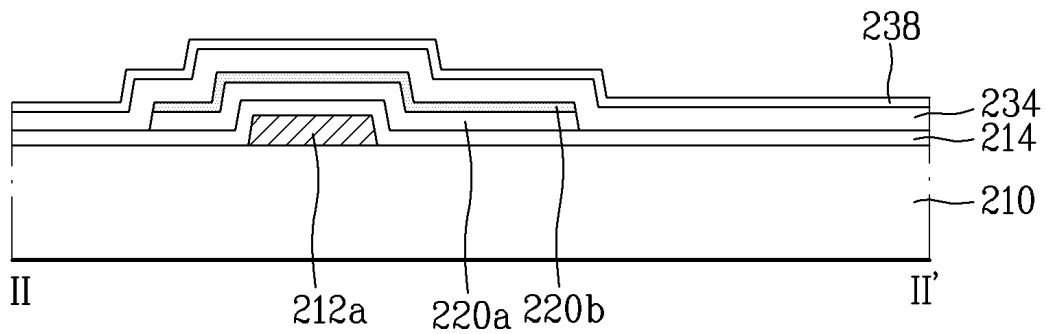
도면6d



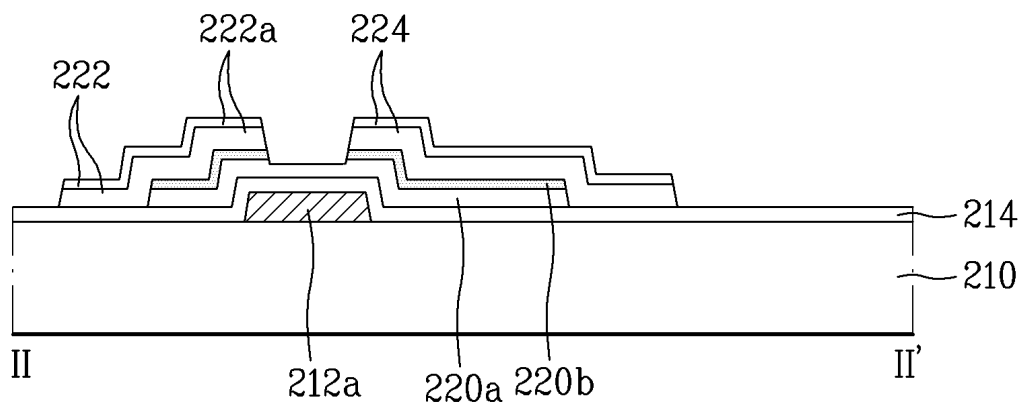
도면6e



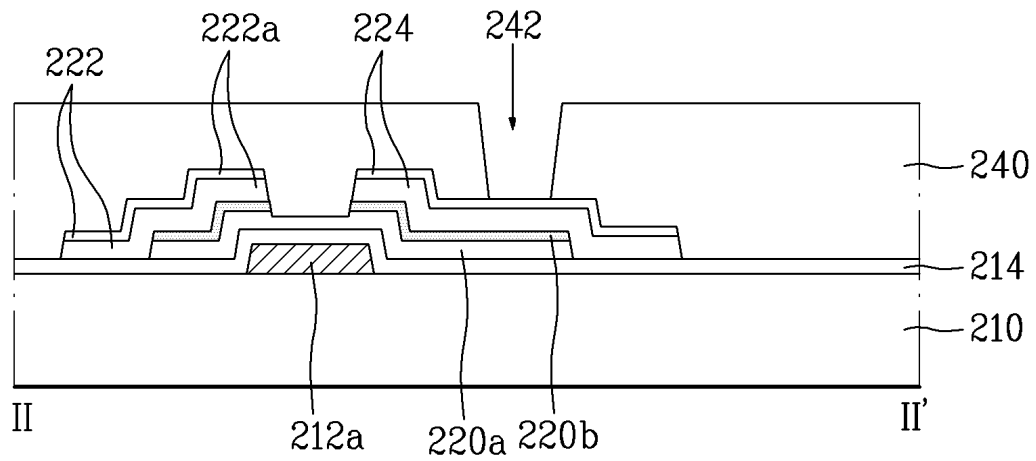
도면6f



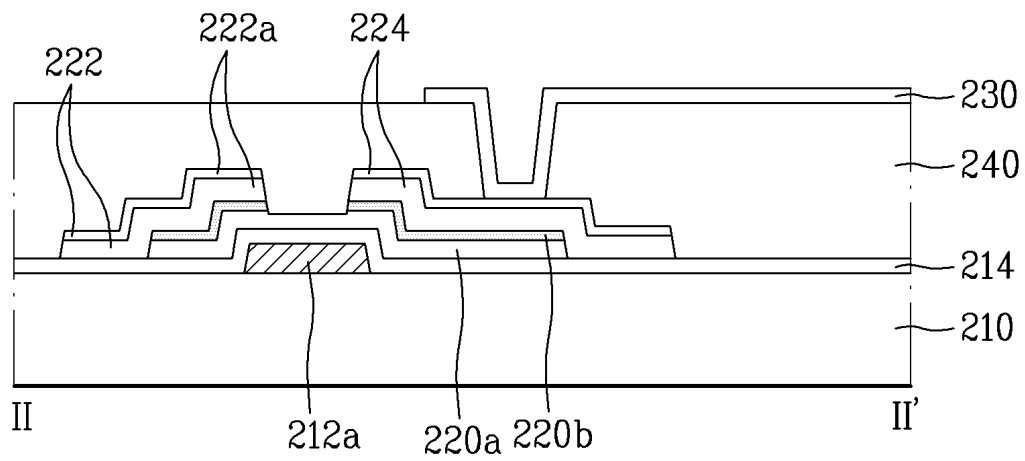
도면6g



도면6h



도면6i



专利名称(译)	铜布线形成方法和使用其的液晶显示装置的制造方法		
公开(公告)号	KR1020080073858A	公开(公告)日	2008-08-12
申请号	KR1020070012605	申请日	2007-02-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI MOON HO 최문호 CHUNG JAE MUN 정재문		
发明人	최문호 정재문		
IPC分类号	G02F1/136 G02F1/13		
CPC分类号	G02F1/1343 G02F1/13458 G02F1/136286 G02F2001/13625		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR101327851B1		
外部链接	Espacenet		

摘要(译)

本发明涉及形成铜布线的方法和使用该方法制造液晶显示器的方法，特别是，形成铜布线的方法包括通过在基板上沉积铜来形成第一金属层，通过在第一金属层的整个上表面上沉积铜来形成第二金属层，通过在第一金属层上沉积铜在第一金属层上形成第二金属层，并通过光刻和蚀刻工艺图案化第二金属层以形成铜布线。

