



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0059387

(43) 공개일자 2007년06월12일

(21) 출원번호 10-2005-0118175

(22) 출원일자 2005년12월06일

심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 고현석  
충남 천안시 두정동 1076번지 예일빌딩 404호

(74) 대리인 정상빈  
특허법인가산

전체 청구항 수 : 총 13 항

(54) 인쇄 회로 기판, 이를 포함하는 액정 표시 장치, 인쇄 회로기판의 테스트 시스템 및 인쇄 회로 기판의 테스트 방법

(57) 요약

DCC 구동 장치가 적절히 레이아웃 되었는지 여부를 테스트할 수 있는 인쇄 회로 기판, 이를 포함하는 액정 표시 장치, 인쇄 회로 기판의 테스트 시스템 및 인쇄 회로 기판의 테스트 방법이 제공된다. 인쇄 회로 기판은, 외부 클럭 신호를 입력받아 내부 클럭 신호를 제공하고 외부 영상 신호를 입력받아 내부 영상 신호를 제공하고 내부 클럭 신호와 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 내부 클럭 신호에 동기되어 내부 영상 신호를 저장하는 메모리 및 메모리로부터 제공된 이전 내부 영상 신호와 신호 수신부로부터 제공된 현재 내부 영상 신호를 비교하여 현재 내부 영상 신호를 변환하는 영상 신호 변환기를 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

외부 클럭 신호를 입력받아 내부 클럭 신호를 제공하고, 외부 영상 신호를 입력받아 내부 영상 신호를 제공하고, 상기 내부 클럭 신호와 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기;

상기 내부 클럭 신호에 동기되어 상기 내부 영상 신호를 저장하는 메모리; 및

상기 메모리로부터 제공된 이전 내부 영상 신호와, 상기 신호 수신부로부터 제공된 현재 내부 영상 신호를 비교하여, 상기 현재 내부 영상 신호를 변환하는 영상 신호 변환기를 포함하는 인쇄 회로 기판.

## 청구항 2.

제 1항에 있어서,

상기 연산자는 엔드 게이트인 인쇄 회로 기판.

## 청구항 3.

제 1항에 있어서,

상기 메모리는 상기 내부 클럭 신호의 라이징 에지 및 폴링 에지에 따라 상기 내부 영상 신호를 저장하는 디디알 메모리인 인쇄 회로 기판.

## 청구항 4.

테스트용 외부 클럭 신호를 입력받아 테스트용 내부 클럭 신호를 제공하고 테스트용 외부 영상 신호를 입력받아 테스트용 내부 영상 신호를 제공하고 상기 테스트용 내부 클럭 신호와 상기 테스트용 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 상기 테스트용 내부 클럭 신호에 동기되어 상기 테스트용 내부 영상 신호를 저장하는 메모리와, 상기 메모리로부터 제공된 이전 테스트용 내부 영상 신호 및 상기 신호 수신부로부터 제공된 현재 테스트용 내부 영상 신호를 비교하여 상기 현재 테스트용 내부 영상 신호를 변환하는 영상 신호 변환기를 포함하는 피테스트 인쇄 회로 기판; 및

상기 테스트용 외부 클럭 신호와 상기 테스트용 외부 영상 신호를 제공하고, 상기 테스트용 내부 영상 신호와 상기 연산자의 연산 출력 신호를 비교하는 테스터를 포함하는 인쇄 회로 기판의 테스트 시스템.

## 청구항 5.

제 4항에 있어서,

상기 연산자는 엔드 게이트인 인쇄 회로 기판의 테스트 시스템.

## 청구항 6.

제 4항에 있어서,

상기 메모리는 상기 내부 클럭 신호의 라이징 에지 및 폴링 에지에 따라 상기 내부 영상 신호를 저장하는 디디알 메모리인 인쇄 회로 기판의 테스트 시스템.

## 청구항 7.

외부 클럭 신호를 입력받아 내부 클럭 신호를 제공하고 외부 영상 신호를 입력받아 내부 영상 신호를 제공하고 상기 내부 클럭 신호와 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 상기 내부 클럭 신호에 동기되어 상기 내

부 영상 신호를 저장하는 메모리 및 상기 메모리로부터 제공된 이전 내부 영상 신호와 상기 신호 수신부로부터 제공된 현재 내부 영상 신호를 비교하여 상기 현재 내부 영상 신호를 변환하는 영상 신호 변환기를 포함하는 피테스트 인쇄 회로 기판을 제공하는 단계;

테스트용 외부 클럭 신호를 입력받아 테스트용 내부 클럭 신호를 제공하고, 테스트용 외부 영상 신호를 입력받아 테스트용 내부 영상 신호를 제공하는 단계;

상기 테스트용 내부 클럭 신호와 상기 테스트용 내부 영상 신호를 소정 연산하여, 연산 출력 신호를 제공하는 단계; 및

상기 테스트용 내부 영상 신호와 상기 연산 출력 신호를 비교하는 단계를 포함하는 인쇄 회로 기판의 테스트 방법.

### 청구항 8.

제 4항에 있어서,

상기 연산자는 엔드 게이트인 액정 표시 장치용 인쇄 회로 기판의 테스트 방법.

### 청구항 9.

제 5항에 있어서,

상기 비교하는 단계는 상기 엔드 게이트의 출력 신호가 하이 레벨인 시간과 상기 테스트 영상 신호가 하이 레벨인 시간을 비교하는 액정 표시 장치용 인쇄 회로 기판의 테스트 방법.

### 청구항 10.

제 4항에 있어서,

상기 메모리부는 상기 내부 클럭 신호의 라이징 에지 및 폴링 에지에 따라 상기 테스트 영상 신호를 저장하는 디디알 메모리인 액정 표시 장치용 인쇄 회로 기판의 테스트 방법.

### 청구항 11.

제 1항 내지 제 3항 중 어느 한 항의 인쇄 회로 기판;

상기 인쇄 회로 기판에 연결되어 소정의 영상을 표시하는 액정 패널;

상기 액정 패널의 하부에 설치되어 상기 액정 패널에 광을 제공하는 백라이트 어셈블리; 및

상기 인쇄 회로 기판과 상기 액정 패널 및 상기 백라이트 어셈블리를 수납하는 상부 및 하부 수납 용기를 포함하는 액정 표시 장치.

### 청구항 12.

제 1항에 있어서,

상기 연산자는 엔드 게이트인 액정 표시 장치.

## 청구항 13.

제 1항에 있어서,

상기 메모리는 상기 내부 클럭 신호의 라이징 에지 및 폴링 에지에 따라 상기 내부 영상 신호를 저장하는 디디알 메모리인 액정 표시 장치.

명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 인쇄 회로 기판, 이를 포함하는 액정 표시 장치, 인쇄 회로 기판의 테스트 시스템 및 인쇄 회로 기판의 테스트 방법에 관한 것으로, 보다 상세하게는 DCC 구동 장치가 적절히 레이아웃 되었는지 여부를 쉽게 테스트할 수 있는 인쇄 회로 기판, 이를 포함하는 액정 표시 장치, 인쇄 회로 기판의 테스트 시스템 및 인쇄 회로 기판의 테스트 방법에 관한 것이다.

액정 표시 장치는 화소 전극이 구비된 제1 표시판, 공통 전극이 구비된 제2 표시판, 제1 표시판과 제2 표시판 사이에 주입된 유전율 이방성(dielectric anisotropy)을 갖는 액정층, 다수의 게이트 라인을 구동하는 게이트 구동부, 데이터 신호를 출력하는 데이터 구동부를 포함한다.

액정 표시 장치는 액정층에 전계를 인가하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 소정의 영상을 표시한다. 그러나 액정 분자의 응답 속도가 느리기 때문에 원하는 휘도를 얻을 수 없는 문제가 있는데, 이러한 액정의 응답 속도를 개선하기 위해 DCC(Dynamic Capacitance Compensation)방식이 제안되었다. DCC 방식은 액정의 물성적인 변화 없이 구동적인 방법으로 액정의 응답 속도를 개선하는 방식으로, 액정 양단에 걸린 전압이 클수록 충전 속도가 빨라진다는 점을 이용한 것으로서 해당 화소에 인가하는 데이터 전압을 목표 전압보다 높게 하여 액정 충전기에 충전되는 전압이 목표 전압까지 도달하는데 걸리는 시간을 단축한다.

다만 DCC 방식으로 구동하는 경우 플리커 현상 등의 화질 불량 발생하게 되는데, 이를 개선하기 위해 외부로부터 제공된 영상 신호를 변환하여 이에 대응하는 데이터 전압을 화소에 인가한다. 즉, 이전 영상 신호와 현재 영상 신호를 비교하여 현재 영상 신호를 변환한다. 이 때, 영상 신호를 수신하는 신호 수신기와, 영상 신호를 저장하는 메모리 및 영상 신호 변환기가 필요하게 된다.

이러한 신호 수신기 및 영상 신호 변환기는 FPGA(Field Programmable Gate Array) 상에 레이아웃(lay-out)되는데, 레이아웃된 신호 수신기 내부의 회로가 영상 신호와 클럭 신호의 동기 여부를 결정한다. 즉, 메모리는 신호 수신기로부터 제공된 클럭 신호에 동기되어 영상 신호를 저장하므로, 영상 신호와 클럭 신호의 동기 여부가 DCC 구동의 중요한 요소가 되고, 동기 여부는 신호 수신기가 적절히 레이아웃 되었는지 여부에 달려 있으므로, 이를 쉽게 테스트할 필요가 있다.

##### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, DCC 구동 장치가 적절히 레이아웃 되었는지 여부를 쉽게 테스트할 수 있는 인쇄 회로 기판을 제공하고자 하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는, 인쇄 회로 기판을 포함하는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명이 이루고자 하는 또 다른 기술적 과제는, 인쇄 회로 기판의 테스트 시스템을 제공하고자 하는 것이다.

본 발명이 이루고자 하는 또 다른 기술적 과제는, 인쇄 회로 기판의 테스트 방법을 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

**발명의 구성**

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 인쇄 회로 기판은, 외부 클럭 신호를 입력받아 내부 클럭 신호를 제공하고, 외부 영상 신호를 입력받아 내부 영상 신호를 제공하고 내부 클럭 신호와 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 내부 클럭 신호에 동기되어 내부 영상 신호를 저장하는 메모리 및 메모리로부터 제공된 이전 내부 영상 신호와 신호 수신부로부터 제공된 현재 내부 영상 신호를 비교하여 현재 내부 영상 신호를 변환하는 영상 신호 변환기를 포함한다.

또한, 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 인쇄 회로 기판과, 인쇄 회로 기판에 연결되어 소정의 영상을 표시하는 액정 패널과, 액정 패널의 하부에 설치되어 액정 패널에 광을 제공하는 백라이트 어셈블리 및 인쇄 회로 기판과 액정 패널 및 상기 백라이트 어셈블리를 수납하는 상부 및 하부 수납 용기를 포함한다.

또한, 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 인쇄 회로 기판의 테스트 시스템은, 테스트용 외부 클럭 신호를 입력받아 테스트용 내부 클럭 신호를 제공하고 테스트용 외부 영상 신호를 입력받아 테스트용 내부 영상 신호를 제공하고 테스트용 내부 클럭 신호와 테스트용 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 테스트용 내부 클럭 신호에 동기되어 테스트용 내부 영상 신호를 저장하는 메모리와, 메모리로부터 제공된 이전 테스트용 내부 영상 신호 및 신호 수신부로부터 제공된 현재 테스트용 내부 영상 신호를 비교하여 현재 테스트용 내부 영상 신호를 변환하는 영상 신호 변환기를 포함하는 피테스트 인쇄 회로 기판 및 테스트용 외부 클럭 신호와 테스트용 외부 영상 신호를 제공하고 테스트용 내부 영상 신호와 연산자의 연산 출력 신호를 비교하는 테스터를 포함한다.

또한, 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 인쇄 회로 기판의 테스트 방법은, 외부 클럭 신호를 입력받아 내부 클럭 신호를 제공하고 외부 영상 신호를 입력받아 내부 영상 신호를 제공하고 내부 클럭 신호와 내부 영상 신호를 소정 연산하는 연산자를 포함하는 신호 수신기와, 내부 클럭 신호에 동기되어 내부 영상 신호를 저장하는 메모리 및 메모리로부터 제공된 이전 내부 영상 신호와 신호 수신부로부터 제공된 현재 내부 영상 신호를 비교하여 현재 내부 영상 신호를 변환하는 영상 신호 변환기를 포함하는 피테스트 인쇄 회로 기판을 제공하는 단계와, 테스트용 외부 클럭 신호를 입력받아 테스트용 내부 클럭 신호를 제공하고 테스트용 외부 영상 신호를 입력받아 테스트용 내부 영상 신호를 제공하는 단계와 테스트용 내부 클럭 신호와 테스트용 내부 영상 신호를 소정 연산하여 연산 출력 신호를 제공하는 단계 및 테스트용 내부 영상 신호와 연산 출력 신호를 비교하는 단계를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하 도 1 내지 도 3을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치를 상세히 설명한다.

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 분해 사시도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이고, 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1을 참조하면, 액정 표시 장치(10)는 전체적으로 보아 액정 패널 어셈블리(300), 백라이트 유닛(40), 상부 수납 용기(50) 및 하부 수납 용기(60)를 포함한다.

여기서, 액정 패널 어셈블리(300)는 액정 패널(20), 게이트 구동용 반도체 칩 패키지(28), 데이터 구동용 반도체 칩 패키지(26) 및 인쇄 회로 기판(30)으로 구성된다.

액정 패널(20)은 박막트랜지스터와 화소 전극이 형성된 제1 표시판(22)과, 컬러 필터와 공통 전극이 형성된 제2 표시판(24)과, 제1 표시판(22) 및 제2 표시판(24) 사이의 액정층(미도시)을 포함한다.

한편, 인쇄 회로 기판(30)에는 게이트 구동용 반도체 칩 패키지(28)에 게이트 구동 신호를 제공하는 게이트 구동부와, 데이터 구동용 반도체 칩 패키지(26)에 데이터 구동 신호를 제공하는 데이터 구동부와, 데이터 구동부 및 게이트 구동부를 제어하는 신호 제어부와, 계조 전압 발생부가 실장된다.

또한 신호 제어부 내에 설치된 신호 수신기 및 영상 신호 변환기와 메모리를 포함하는 DCC 구동 장치가 실장된다. 신호 수신기 내부에는 신호 수신기의 레이아웃이 적절히 되었는지 여부를 테스트하기 위한 연산자가 설치되어 있다.

다만, 이를 도시하지 않았고, 데이터 구동부, 게이트 구동부, 신호 제어부, 계조 전압 발생부는 도 2를, DCC 구동 장치는 도 4를 참조하여 후술한다.

백라이트 유닛(50)은 광학시트들(52), 도광판(54), 램프(56) 및 반사판(58) 등으로 구성된다.

여기서, 광학시트들(52)은 도광판(54)의 상부면에 설치되어 도광판(54)으로부터 전달되는 빛을 확산하고 집광하는 역할을 한다. 도광판(54)은 액정 패널 어셈블리(40)로 공급되는 빛을 안내하는 역할을 한다. 램프(56)는 예지형으로 광원 역할을 하며, 직하형으로 구성될 수 있다. 반사판(58)은 도광판(54)의 하부면에 위치하며, 도광판(54) 배면의 미세한 도트 패턴에 의해 반사되지 않은 광을 다시 도광판(54)의 출사면 쪽으로 반사시킨다.

상부 수납 용기(60)와 하부 수납 용기(70)는 액정 패널 어셈블리(300)와 백라이트 유닛(50)을 수납한다.

도 2를 참고하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널 어셈블리(300), 도 1의 인쇄 회로 기판(30)에 실장된 게이트 구동부(400)와, 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 발생부(800), 그리고 이들을 제어하는 신호 제어부(600) 및 DCC 구동을 위한 메모리(740)를 포함한다.

액정 패널 어셈블리(300)는 등가 회로로 볼 때 다수의 표시 신호선( $G_1-G_n$ ,  $D_1-D_m$ )과 이에 연결되어 있으며 행렬의 형태로 배열된 다수의 화소(PX)를 포함한다. 여기서, 도 3을 참조하면, 액정 패널 어셈블리(300)는 서로 마주 보는 제 1 표시판(100), 제 2 표시판(200) 및 둘 사이에 들어 있는 액정층(150)을 포함한다.

표시 신호선( $G_1-G_n$ ,  $D_1-D_m$ )은 게이트 신호를 전달하는 복수의 게이트선( $G_1-G_n$ )과 데이터 신호를 전달하는 복수의 데이터선( $D_1-D_m$ )을 포함한다. 게이트선( $G_1-G_n$ )은 대략 행 방향으로 연장되어 서로가 거의 평행하고, 데이터선( $D_1-D_m$ )은 대략 열 방향으로 연장되고 서로가 거의 평행하다.

한편, 색 표시를 구현하기 위해서는 각 화소가 원색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이들 삼원색의 공간적 또는 시간적 합으로 원하는 색상이 인식되도록 한다. 원색의 예로는 적색, 녹색 및 청색을 들 수 있다

도 3에 공간 분할의 한 예로서 액정 표시 장치의 한 화소에 대한 등가 회로를 나타내었다. 제1 표시판(100)의 화소 전극(PE)과 대향하도록 제2 표시판(200)의 공통 전극(CE)의 일부 영역에 색필터(CF)가 형성될 수 있다. 각 화소, 예를 들면  $i$  번째( $i=1, 2, \dots, n$ ) 게이트선( $G_i$ )과  $j$  번째( $j=1, 2, \dots, m$ ) 데이터선( $D_j$ )에 연결된 화소는 신호선( $G_i, D_j$ )에 연결된 스위칭 소자(Q)와 이에 연결된 액정 커패시터(liquid crystal capacitor)(Clc) 및 유지 커패시터(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략될 수 있다.

한편, 도 2의 게이트 구동부(400)는 게이트선( $G_1-G_n$ )에 연결되어 게이트 온/오프 전압( $V_{on}, V_{off}$ ) 발생부(미도시)로부터의 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1-G_n$ )에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온/오프 전압 발생부(미도시)로부터 게이트 온 전압( $V_{on}$ )을 게이트선( $G_1-G_n$ )에 인가하여 이 게이트선( $G_1-G_n$ )에 연결된 도 3의 스위칭 소자(Q)를 턴 온시킨다. 그러면, 데이터선( $D_1-D_m$ )에 인가된 데이터 신호가 턴온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.

화소(PX)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 액정 커패시터(C1c)에 충전되어, 화소 전압으로 작용한다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(150)을 통과하는 빛의 편광이 변화하고 이에 의해 영상이 표시 된다.

데이터 구동부(500)는 액정 패널 어셈블리(300)의 데이터선(D<sub>1</sub>-D<sub>m</sub>)에 연결되어 계조 전압 발생부(800)로부터의 데이터에 해당하는 계조 전압을 선택하고, 선택된 계조 전압을 데이터 전압으로서 화소에 인가한다. 여기서, 계조 전압 발생부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 기본 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기본 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 전압을 선택할 수 있다.

게이트 구동부(400) 또는 데이터 구동부(500)는 다수의 구동 집적 회로 칩의 형태로 액정 패널 어셈블리(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(미도시) 위에 장착되어 테이프 캐리어 패키지(tape carrier package)의 형태로 액정 패널 어셈블리(300)에 부착될 수도 있다. 이와는 달리, 게이트 구동부(400) 또는 데이터 구동부(500)는 표시 신호선(G<sub>1</sub>-G<sub>n</sub>, D<sub>1</sub>-D<sub>m</sub>)과 스위칭 소자(Q) 따위와 함께 액정 패널 어셈블리(300)에 집적될 수도 있다.

신호 제어부(600)는 외부의 그래픽 제어기(미도시)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수직 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 게이트 제어 신호(CONT1)와 데이터 제어 신호(CONT2)를 생성하고 게이트 제어 신호(CONT1)를 게이트 구동부(400)에, 데이터 제어 신호(CONT2)를 데이터 구동부(500)에 보낸다. 또한 신호 제어부(600)의 내부에 설치된 신호 수신기(미도시)와 영상 신호 변환기(미도시)는 메모리(730)와 함께 입력 영상 신호(R, G, B)를 변환하여 변환된 영상 신호(DAT')를 데이터 구동부(500)로 보낸다. 신호 수신기(미도시)와 영상 신호 변환기(미도시) 및 메모리(730)를 포함하는 DCC 구동 장치(미도시)는 도 4을 참조하여 후술한다.

계조 전압 발생부(gray voltage generator)(800)는 화소의 투과율과 관련된 복수의 계조 전압을 생성한다. 복수의 계조 전압은 공통 전압을 기준으로 정극성과 부극성을 가지는 다양한 레벨의 전압일 수 있다.

도 4는 DCC 구동 장치의 블록도이고, 도 5는 도 4의 신호 수신기의 내부 회로도이고 도 6은 도 4의 디디알 메모리의 동작을 설명하기 위한 신호도이다.

도 4을 참조하면, 본 발명의 일 실시예에 따른 인쇄 회로 기판에 설치된 DCC 구동 장치(700)는 신호 수신기(720)와 메모리(740) 및 영상 신호 변환기(760)를 포함한다.

신호 수신기(720)는 신호 제어부(600)의 내부에 설치되어, 외부로부터 외부 클럭 신호(CK1), 외부 영상 신호(EXDATn)를 입력받아 DCC 구동 장치(700)가 처리할 수 있는 신호로 변환한다. 여기서, 외부 영상 신호(EXDATn)는 도 2의 입력 영상 신호(R, G, B) 또는 테스트시에는 테스트용 외부 영상 신호가 될 수 있다. 신호 수신기(720)의 내부 구조는 도 5를 참조하여 후술한다.

메모리(740)는 신호 제어부(600)의 외부에 설치되어, 내부 클럭 신호(CK2)에 동기되어 신호 수신기(720)로부터 제공된 현재 영상 신호(DATn)를 저장하고, 영상 신호 변환기(760)에 이전 영상 신호(DATn-1)를 제공한다.

영상 신호 변환기(760)는 신호 제어부(600)의 내부에 설치되어, 신호 수신기(720)로부터 현재 영상 신호(DATn)를 제공받고, 메모리(740)로부터 이전 영상 신호(DATn-1)를 제공받아 이를 비교하여 현재 영상 신호(DATn)를 변환하여 변환된 현재 영상 신호(DATn)를 데이터 구동부(미도시)에 제공한다.

도 5를 참조하면, 신호 수신기(720)는 내부 클럭 생성기(722)와 내부 영상 신호 생성기(724) 및 연산자(726)를 포함하고, 메모리(740)와 연결되어 있다. 여기서 메모리(740)는 DDR(Double Data Rate) 메모리를 예로 들어 설명한다.

내부 클럭 생성기(722)는 외부 클럭 신호(CK1)를 입력받아 내부 클럭 신호(CK2)를 생성하고, 내부 영상 신호 생성기(724)는 외부 영상 신호(EXDATn)를 입력받아 내부 영상 신호(DATn)를 생성한다.

DDR 메모리(740)는 도 6에 도시한 바와 같이 내부 클럭 신호(CK2)의 라이징 및 폴링 에지에서 데이터(D0, D1)가 저장되는 메모리이다. 내부 클럭 신호(CK2)의 라이징 에지 및 폴링 에지 순간에 데이터(D0, D1)가 위치해야 DDR 메모리(740)에 데이터(D0, D1)가 저장될 수 있고, 그렇지 못한 경우 정상적으로 데이터(D0, D1)가 저장될 수 없다.

따라서 신호 수신기(720)의 내부 회로는 외부 클럭 신호(CK1)와 외부 영상 신호(EXDATn)를 입력받아 DDR 메모리(740)에 내부 클럭 신호(CK2)와 현재 영상 신호(DATn)를 적절히 제공하도록 레이아웃 되어야 하고, 이를 테스트하기 위해 연산자(726)가 신호 수신기(720)의 내부에 설치된다.

연산자(726)는 내부 클럭 신호(CK2)와 내부 영상 신호(DATn)를 소정 연산하여 연산 출력 신호(TS)를 출력한다. 연산자(726)는 앤드 게이트(AND gate) 또는 낸드 게이트(NAND gate)일 수 있다. 연산자(726)의 상세한 동작 및 기능은 이하 인쇄 회로 기판의 테스트 방법과 함께 설명한다.

도 4, 도 5 및 도 7을 참조하여, 본 발명의 일 실시예에 따른 인쇄 회로 기판의 테스트 방법을 설명한다. 여기서, 연산자는 앤드 게이트를 예로 들어 설명한다.

도 7은 인쇄 회로 기판의 테스트 방법을 설명하기 위한 신호도이다.

먼저, 도 4의 DCC 구동 장치(700)가 실장된 피테스트 인쇄 회로 기판(미도시)을 제공한다.

여기서 DCC 구동 장치(700)의 신호 수신기(720)가 적절히 레이아웃되었는지 여부를 테스트하는 것이므로, 인쇄 회로 기판의 테스트 단계에서는 피테스트 인쇄 회로 기판에는 DCC 구동 장치(700)가 레이아웃된 FPGA가 실장되어 있고, 데이터 구동부와 게이트 구동부 및 계조 전압 발생기는 실장되지 않을 수 있다.

다음으로, 피테스트 인쇄 회로 기판에 테스트용 외부 영상 신호 및 테스트용 외부 클럭 신호를 입력한다.

신호 수신기(720)는 테스트용 외부 영상 신호를 입력받아 테스트용 내부 영상 신호(TDAT)로, 테스트용 외부 클럭 신호를 입력받아 테스트용 내부 클럭 신호(TCK2)로 출력한다.

앤드 게이트(726)는 테스트용 내부 영상 신호(TDAT)와 테스트용 내부 클럭 신호(TCK2)를 앤드 연산하여 테스트 출력 신호(TS)를 출력한다.

다음으로 테스트 출력 신호(TS)와 테스트 내부 영상 신호(TDAT)를 비교하는 단계를 거친다.

이를 도 7을 참조하여 자세히 설명하면, 테스트용 내부 클럭 신호(TCK2)와 테스트용 내부 영상 신호(TDAT)가 모두 하이 레벨인 경우에만 도 5의 앤드 게이트(726)의 테스트 출력 신호(TS)가 하이 레벨이 된다. 여기서 테스트용 내부 영상 신호(TDAT)가 하이 레벨인 시간(t1)과 연산 출력 신호(TS)가 하이 레벨인 시간(t2)을 비교한다. 예를 들어, 테스트 출력 신호(TS)가 하이 레벨인 시간(t2)이 테스트용 내부 영상 신호(TDAT)가 하이 레벨인 시간(t1)의 대략 1/2이면 도 4의 신호 수신기(720)가 적절히 레이아웃된 것으로 볼 수 있다.

한편, 도 5의 앤드 게이트(725)는 낸드 게이트로 치환될 수 있다. 즉, 낸드 게이트가 사용된 경우에는 도 7의 테스트용 내부 클럭 신호(TCK2)와 테스트 출력 신호(TS)가 모두 하이 레벨인 경우에만 테스트 출력 신호(TS)가 로우 레벨이 되고, 테스트 출력 신호(TS)가 하이 레벨인 시간(t1)과 테스트 출력 신호(TS)가 로우 레벨인 시간을 비교한다.

도 8은 본 발명의 일 실시예에 따른 인쇄 회로 기판의 테스트 시스템을 나타내는 블록도이다.

도 8을 참조하면, 인쇄 회로 기판의 테스트 시스템은 테스터(900), 피테스트 인쇄 회로 기판(30)을 포함한다.

테스터(900)는 테스트 신호 발생기(910)와 에러 검출기(920)를 포함한다.

테스트 신호 발생기(910)는 테스트용 외부 영상 신호(TEXDATn) 및 테스트용 외부 클럭 신호(TCK1)를 발생하여 피테스트 인쇄 회로 기판에 제공한다.

에러 검출기(920)는 피테스트 인쇄 회로 기관(30)의 신호 수신기(720)로부터 테스트 출력 신호(TS)와 테스트용 내부 영상 신호(TDATn)를 입력받아 신호 수신기(720)가 적절히 레이아웃되었는지 여부를 표시한다.

에러 검출기(920)의 동작을 설명하기 위해 도 7을 참조하면, 테스트 출력 신호(TS)가 하이 레벨인 시간(t2)과 테스트용 내부 영상 신호(TDAT)가 하이 레벨인 시간(t1)을 비교하여 에러 유무를 표시한다. 즉, 테스트 출력 신호(TS)가 하이 레벨인 시간(t2)이 테스트용 내부 영상 신호(TDAT)가 하이 레벨인 시간(t1)의 대략 1/2이면 신호 수신기(720)의 레이아웃이 적절하다는 것을 표시하고, 그렇지 않은 경우에는 신호 수신기(720)의 레이아웃이 잘못된 것임을 나타낸다. 여기서 에러 검출기(920)가 비교하는 t1과 t2의 비율은 조정될 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

### 발명의 효과

상술한 바와 같이 본 발명에 따른 인쇄 회로 기관, 이를 포함하는 액정 표시 장치, 인쇄 회로 기관의 테스트 시스템 및 인쇄 회로 기관의 테스트 방법에 의하면, DCC 구동 장치가 적절히 레이아웃 되었는지 쉽게 테스트할 수 있다.

### 도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 분해 사시도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 4는 DCC 구동 장치의 블록도이다.

도 5는 도 4의 신호 수신기의 내부 회로도이다.

도 6은 도 5의 DDR 메모리를 설명하기 위한 신호도이다.

도 7은 본 발명의 일 실시예에 따른 인쇄 회로 기관의 테스트 방법을 설명하기 위한 신호도이다.

도 8은 본 발명의 일 실시예에 따른 인쇄 회로 기관의 테스트 시스템을 나타내는 블록도이다.

(도면의 주요부분에 대한 부호의 설명)

10: 액정 표시 장치 20: 액정 패널

30: 인쇄 회로 기관 40: 액정 패널 어셈블리

50: 백라이트 어셈블리 60: 상부 수납 용기

70: 하부 수납 용기 100: 제 1 표시판

150: 액정층 200: 제 2 표시판

300: 액정 패널 어셈블리 400: 게이트 구동부

500: 데이터 구동부 600: 신호 제어부

700: DCC 구동 장치 720: 신호 수신기

725: 엔드 게이트 740: 메모리

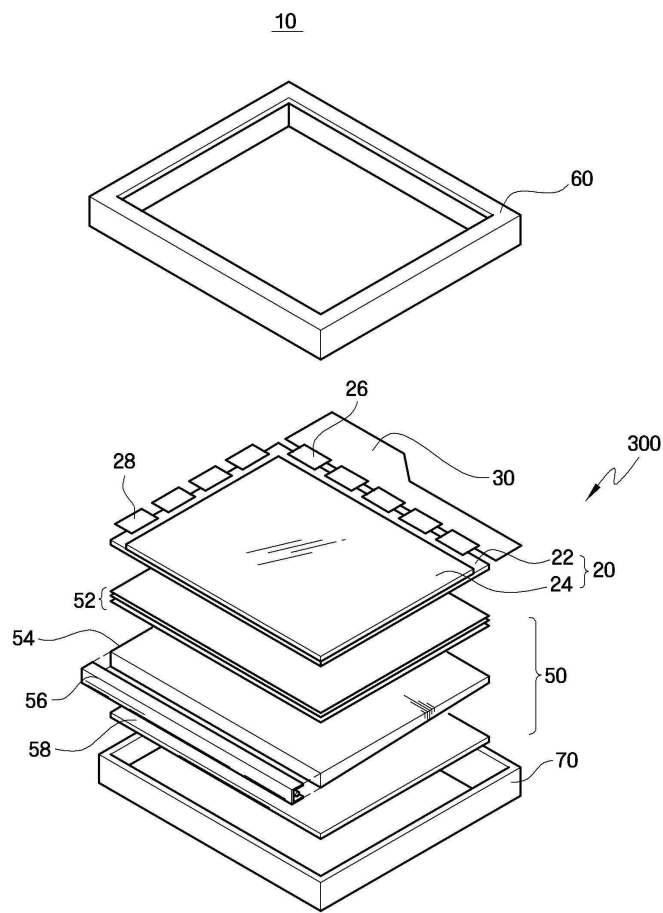
760: 영상 신호 변환기 800: 계조 전압 발생부

900: 테스터 910: 테스트 신호 발생기

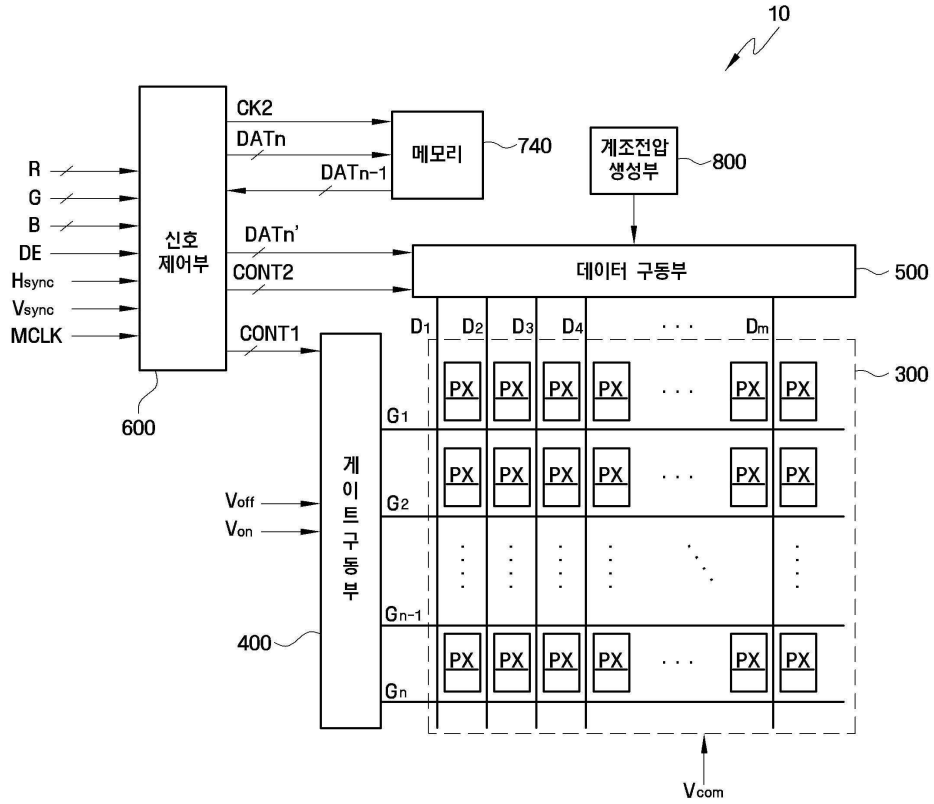
920: 에러 검출기

도면

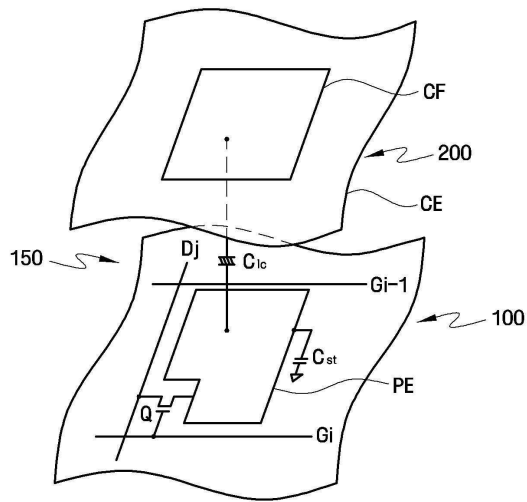
도면1



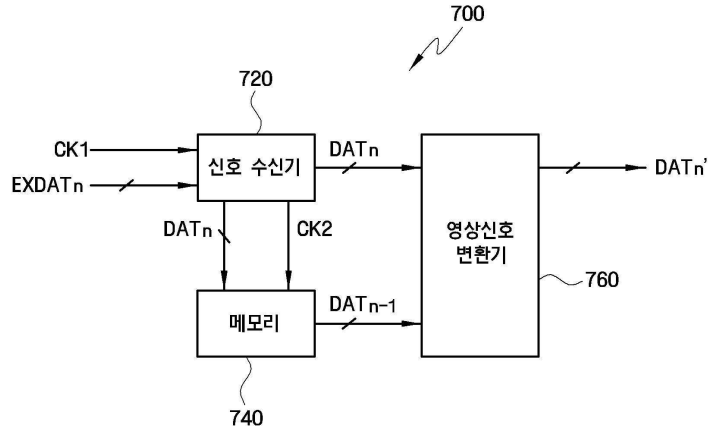
도면2



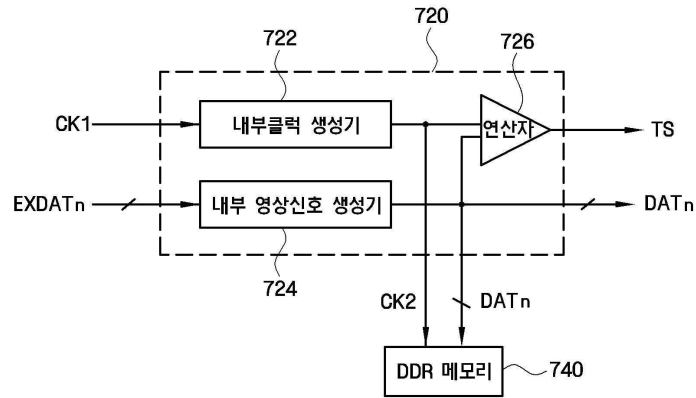
도면3



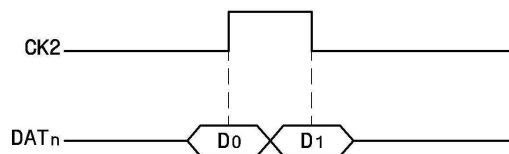
도면4



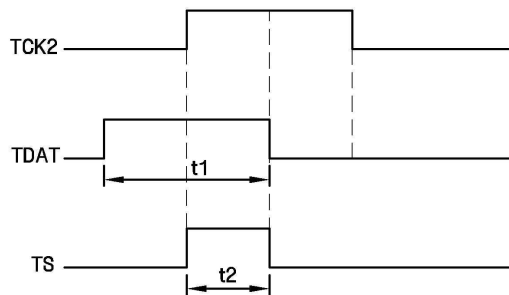
도면5



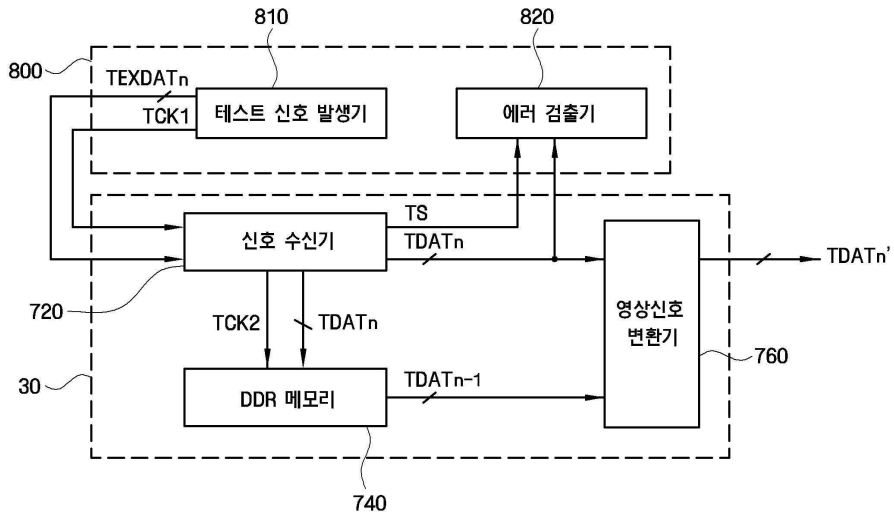
도면6



도면7



도면8



专利名称(译)	一种印刷电路板，包括该印刷电路板的液晶显示器，用于印刷电路板的测试系统和印刷电路板		
公开(公告)号	<a href="#">KR1020070059387A</a>	公开(公告)日	2007-06-12
申请号	KR1020050118175	申请日	2005-12-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KO HYUN SEOK		
发明人	KO, HYUN SEOK		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/006 G09G3/36 G09G2300/0842 H03K19/20		
代理人(译)	JEONG, SANG BIN		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了一种印刷电路板，其能够在适当的包括该DCC驱动装置的液晶显示器，以及印刷电路板的测试系统和印刷电路板的测试方法中测试DCC驱动装置是否布置。内部时钟信号输入外部时钟信号，它提供内部时钟信号，输入外部图像信号，印刷电路板提供内部图像信号和存储接收器信号的存储器，其中规定的操作意味着操作员内部图像信号和内部图像信号与内部时钟信号同步，从存储器提供的先前内部图像信号和从信号接收部分提供的内部图像信号进行比较。并且包括转换内部图像信号的视频信号转换器。印刷电路板，液晶显示器，印刷电路板的测试方法，印刷电路板的测试系统和DCC。

