

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/136

(11) 공개번호 10-2005-0118459
(43) 공개일자 2005년12월19일

(21) 출원번호 10-2004-0043588
(22) 출원일자 2004년06월14일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 오금미
경기도 의왕시 삼동 146-71 우성아파트 6차 12-205

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시장치의 어레이기관 제조방법

요약

본 발명은 액티브층과 게이트 전극을 하나의 마스크로 일괄 식각하여 전체적인 마스크 수를 줄임으로써 공정 비용을 줄이도록 한 액정표시장치의 어레이기관 제조방법에 관한 것으로서, 절연 기판상에 반도체층 및 게이트 절연막을 차례로 형성하는 단계, 상기 게이트 절연막상의 일정영역 게이트 전극을 형성하는 단계, 상기 게이트 전극 양측의 반도체층에 소오스/드레인 영역을 형성하는 단계, 상기 게이트 전극을 포함한 절연 기관의 전면에 절연막을 형성하는 단계, 상기 절연막상에 포토레지스트를 도포한 후 회절 노광하고 현상하여 포토레지스트 패턴을 형성하는 단계, 상기 포토레지스트 패턴을 마스크로 이용하여 상기 절연막, 게이트 절연막, 반도체층을 선택적으로 제거하는 단계, 상기 포토레지스트 패턴을 애싱하여 상기 포토레지스트 패턴의 폭 및 두께를 줄이는 단계, 상기 애싱된 포토레지스트 패턴을 마스크로 이용하여 상기 선택적으로 제거된 절연막, 게이트 절연막, 반도체층을 다시 선택적으로 제거하는 단계, 상기 소오스/드레인 영역에 연결되는 소오스 전극 및 드레인 전극을 형성하는 단계, 상기 드레인 전극에 연결되는 화소전극을 형성하는 단계를 포함하여 형성함을 특징으로 한다.

대표도

도 3b

색인어

회절 노광, 포토레지스트, 애싱, 포토 마스크, 액정표시장치

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치를 나타낸 평면도

도 2a 내지 도 2f는 종래의 액정표시장치의 어레이기관 제조방법을 나타낸 공정단면도

도 3a 내지 도 3f는 본 발명에 의한 액정표시장치의 어레이기판 제조방법을 나타낸 공정단면도

도면의 주요 부분에 대한 부호의 설명

51 : 절연 기판 52 : 버퍼층

53 : 다결정 실리콘층 54 : 게이트 절연막

55 : 게이트 전극 56 : 소오스/드레인 영역

57 : 층간 절연막 58 : 포토레지스트 패턴

59a : 소오스 전극 59b : 드레인 전극

60 : 화소전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 제조방법에 관한 것으로, 특히 전체적인 마스크(mask) 수를 줄이는데 적당한 액정표시장치의 어레이기판 제조방법에 관한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 증증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display)등 여러 가지 평판 표시 장치가 연구되어 왔고 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력을 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이 하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같이 액정표시장치가 여러 분야에서 화면 표시장치로서의 역할을 하기 위해 여러 가지 기술적인 발전이 이루어 졌음에도 불구하고 화면 표시장치로서 화상의 품질을 높이는 작업은 상기 장점과 배치되는 면이 많이 있다.

따라서, 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비전력의 특징으로 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.

이와 같은 액정표시장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 일정 공간을 갖고 합착된 제 1, 제 2 유리 기판과, 상기 제 1, 제 2 유리 기판 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 유리 기판(TFT 어레이 기판)에는, 일정 간격을 갖고 일방향으로 배열되는 복수개의 게이트 라인과, 상기 각 게이트 라인과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인이 교차되어 정의된 각 화소영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과, 상기 게이트 라인의 신호에 의해 스위칭되어 상기 데이터 라인의 신호를 상기 각 화소전극에 전달하는 복수개의 박막 트랜지스터가 형성된다.

그리고 제 2 유리 기판(칼라필터 기판)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층과, 칼라색상을 표현하기 위한 R,G,B 칼라 필터층과 화상을 구현하기 위한 공통 전극이 형성된다.

이와 같은 상기 제 1, 제 2 유리 기관은 스페이서(spacer)에 의해 일정 공간을 갖고 액정 주입구를 갖는 실(seal)재에 의해 합착되어 상기 두 기관 사이에 액정이 주입된다.

이때, 액정 주입 방법은 상기 실재에 의해 합착된 두 기관 사이를 진공 상태로 유지하여 액정 용기에 상기 액정 주입구가 잠기도록 하면 삼투압 현상에 의해 액정이 두 기관 사이에 주입된다. 이와 같이 액정이 주입되면 상기 액정 주입구를 밀봉재로 밀봉하게 된다.

도 1은 일반적인 액정표시장치를 나타낸 평면도이다.

도 1에 도시한 바와 같이, 하부 기관(10)상에 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(11)이 배열되고, 상기 게이트 라인(11)에 수직한 방향으로 배열되어 화소영역을 정의하기 위한 복수개의 데이터 라인(12)이 배열되어 있다.

그리고 상기 게이트 라인(11)과 데이터 라인(12)이 교차되어 정의된 각 화소영역에는 매트릭스 형태로 형성되는 화소전극(16)과, 상기 게이트 라인(11)의 신호에 의해 스위칭되어 상기 데이터 라인(12)의 신호를 상기 각 화소전극(16)에 전달하는 복수개의 박막트랜지스터(T)가 형성된다.

여기서, 상기 박막트랜지스터(T)는 상기 게이트 라인(11)으로부터 돌출되어 형성되는 게이트 전극(13)과, 전면에 형성된 게이트 절연막(도면에는 도시되지 않음)과 상기 게이트 전극(13) 상층의 게이트 절연막위에 형성되는 반도체층(14)과, 상기 데이터 라인(12)으로부터 돌출되어 형성되는 소오스 전극(15a)과, 상기 소오스 전극(15a)에 대향되도록 드레인 전극(15b)을 구비하여 구성된다.

여기서, 상기 드레인 전극(15b)은 상기 화소전극(16)과 콘택홀(17)을 통해 전기적으로 연결된다.

한편, 상기와 같이 구성된 하부 기관(10)은 일정한 공간을 갖고 상부 기관(도시되지 않음)과 합착된다.

여기서, 상기 상부 기관에는 하부 기관(10)에 형성된 화소영역(P)과 각각 대응되는 개구부를 가지며 광 차단 역할을 수행하는 블랙 매트릭스(black matrix)층과, 칼라 색상을 구현하기 위한 적/녹/청(R/G/B) 컬러 필터층 및 상기 화소전극(반사전극)(16)과 함께 액정을 구동시키는 공통전극을 포함하여 구성되어 있다.

이와 같은 하부 기관(10)과 상부 기관은 스페이서(spacer)에 의해 일정 공간을 갖고 액정 주입구를 갖는 실(seal)재에 의해 합착된 두 기관 사이에 액정이 주입된다.

이하, 첨부된 도면을 참고하여 종래의 액정표시장치의 어레이기관 제조방법을 설명하면 다음과 같다.

도 2a 내지 도 2f는 종래의 액정표시장치의 어레이기관 제조방법을 나타낸 공정단면도이다.

도 2a에 도시한 바와 같이, 절연 기관(21)상에 실리콘 산화물을 재료로 하는 버퍼층(22)을 형성하고, 상기 버퍼층(22)상에 플라즈마 CVD법으로 비정질 실리콘층을 형성한다.

이어, 상기 비정질 실리콘층에 엑시머 레이저 등의 에너지를 조사하여 다결정화하여 다결정 실리콘층을 형성한다.

한편, 상기 다결정화 공정을 진행하기 전에 탈수소 처리를 진행한다. 즉, 플라즈마 CVD법으로 형성된 비정질 실리콘층에는 대량(약 10%)의 수소가 함유되어 있기 때문에 약 430℃의 온도에서 2시간 정도에서 진행하여 비정질 실리콘층에 함유된 수소를 제거한다.

그리고 상기 다결정 실리콘층상에 제 1 포토레지스트(24)를 도포한 후, 노광 및 현상 공정으로 상기 제 1 포토레지스트(24)를 패터닝한다.

이어, 상기 패터닝된 제 1 포토레지스트(24)를 마스크로 이용하여 상기 다결정 실리콘층을 선택적으로 제거하여 액티브층(반도체층)(23)을 형성한다.

도 2b에 도시한 바와 같이, 상기 제 1 포토레지스트(24)를 제거하고, 상기 액티브층(23)을 포함한 절연 기관(21)의 전면에 실리콘 질화막 등을 증착하여 게이트 절연막(25)을 형성한다.

이어, 상기 게이트 절연막(25)상에 금속막을 증착하고, 상기 금속막상에 제 2 포토레지스트(27)를 도포한 후, 노광 및 현상 공정으로 상기 제 2 포토레지스트(27)를 패터닝하여 게이트 영역을 정의한다.

그리고 상기 패터닝된 제 2 포토레지스트(27)를 마스크로 이용하여 상기 금속막을 선택적으로 제거하여 게이트 전극(26)을 형성한다.

도 2c에 도시한 바와 같이, 상기 제 2 포토레지스트(27)를 제거하고, 상기 게이트 전극(26)을 마스크로 하여 상기 절연 기판(21)의 전면에 불순물 이온을 도핑하여 상기 게이트 전극(26) 양측의 액티브층(23)에 소오스/드레인 영역(28)을 형성한다.

도 2d에 도시한 바와 같이, 상기 게이트 전극(26)을 포함한 절연 기판(21)의 전면에 층간 절연막(29)을 형성하고, 상기 소오스/드레인 영역(28)의 표면이 소정부분 노출되도록 상기 층간 절연막(29) 및 게이트 절연막(25)을 선택적으로 제거하여 제 1 콘택홀(30)을 형성한다.

도 2e에 도시한 바와 같이, 상기 제 1 콘택홀(30)을 포함한 절연 기판(21)의 전면에 금속막을 증착하고, 포토 및 식각 공정을 통해 상기 금속막을 선택적으로 제거하여 상기 제 1 콘택홀(30)을 통해 상기 소오스/드레인 영역(28)과 전기적으로 연결되는 소오스 전극(31a) 및 드레인 전극(31b)을 형성한다.

도 2f에 도시한 바와 같이, 상기 소오스 전극(31a) 및 드레인 전극(31b)을 포함한 절연 기판(21)의 전면에 보호막(32)을 형성하고, 상기 드레인 전극(31b)의 표면이 소정부분 노출되도록 상기 보호막(32)을 선택적으로 제거하여 제 2 콘택홀을 형성한다.

이어, 상기 제 2 콘택홀을 포함한 절연 기판(21)의 전면에 금속막을 증착한 후 선택적으로 패터닝하여 상기 제 2 콘택홀을 통해 상기 드레인 전극(31b)과 연결되는 화소전극(33)을 형성함으로써 액정표시장치의 어레이기판이 완성된다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래의 액정표시장치의 어레이기판 제조방법에 있어서 다음과 같은 문제점이 있었다.

즉, 액티브층, 게이트 라인 및 게이트 전극, 제 1 콘택홀, 데이터 라인 및 소오스/드레인 전극, 제 2 콘택홀, 화소전극을 형성하기 위하여 전체적으로 6장의 마스크를 사용함으로써 전체적인 공정 비용이 상승한다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 회절 노광을 이용하여 전체적인 마스크 수를 줄임으로써 공정 비용을 줄이도록 한 액정표시장치의 어레이기판 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정표시장치의 어레이기판 제조방법은 절연 기판상에 반도체층 및 게이트 절연막을 차례로 형성하는 단계, 상기 게이트 절연막상의 일정영역 게이트 전극을 형성하는 단계, 상기 게이트 전극 양측의 반도체층에 소오스/드레인 영역을 형성하는 단계, 상기 게이트 전극을 포함한 절연 기판의 전면에 절연막을 형성하는 단계, 상기 절연막상에 포토레지스트를 도포한 후 회절 노광하고 현상하여 포토레지스트 패턴을 형성하는 단계, 상기 포토레지스트 패턴을 마스크로 이용하여 상기 절연막, 게이트 절연막, 반도체층을 선택적으로 제거하는 단계, 상기 포토레지스트 패턴을 애싱하여 상기 포토레지스트 패턴의 폭 및 두께를 줄이는 단계, 상기 애싱된 포토레지스트 패턴을 마스크로 이용하여 상기 선택적으로 제거된 절연막, 게이트 절연막, 반도체층을 다시 선택적으로 제거하는 단계, 상기 소오스/드레인 영역에 연결되는 소오스 전극 및 드레인 전극을 형성하는 단계, 상기 드레인 전극에 연결되는 화소전극을 형성하는 단계를 포함하여 형성함을 특징으로 한다.

이하, 첨부된 도면을 참고하여 본 발명에 의한 액정표시장치의 어레이기판 제조방법을 상세히 설명하면 다음과 같다.

도 3a 내지 도 3f는 본 발명에 의한 액정표시장치의 어레이 기판 제조방법을 나타낸 공정단면도이다.

도 3a에 도시한 바와 같이, 절연 기판(박막 어레이 기판)(51)상에 실리콘 산화물을 재료로 하는 버퍼층(52)을 형성하고, 상기 버퍼층(52)상에 비정질 실리콘층을 형성한다.

여기서, 상기 비정질 실리콘층은 상기 버퍼층(52)상에 실란 가스를 사용하는 PECVD(Plasma Enhanced Chemical Vapor Deposition), LPCVD(Low Pressure CVD), 스퍼터(sputter) 등의 방법을 이용하여 300 ~ 400℃에서 비정질 실리콘(Amorphous Silicon)을 증착하여 형성한다.

이어, 상기 비정질 실리콘층에 레이저 등의 에너지를 조사하여 다결정화하여 다결정 실리콘층(53)을 형성한다.

여기서, 상기 비정질 실리콘층의 다결정화 공정은 비정질 실리콘층내의 수소를 감소시키기 위하여 질소 분위기에서 약 430℃의 온도로 약 90분간 열처리하여 실시한 후 레이저 등의 에너지를 조사하여 결정화한다.

한편, 상기 비정질 실리콘층의 결정화 방법은 다음과 같은 방법으로 행해진다.

먼저, 엑시머 레이저 어닐(Excimer Laser Annealing : ELA) 방법은 비정질 실리콘층을 증착한 후 전면에 엑시머 레이저를 가해서 다결정 실리콘을 형성하는 방법이다.

한편, 상기 엑시머 레이저로 한정하는 것은 아니고 기타 어떠한 레이저를 사용할 수도 있다.

이어, 고상 결정화(solid phase crystallization : 이하 SPC라 칭한다) 방법은 비정질 실리콘층을 증착한 후 고온에서 장시간 열처리하여 다결정 실리콘을 형성하는 방법이다.

그리고 금속유도 결정화(metal induced crystallization : MIC) 방법은 비정질 실리콘층 상에 금속을 선택적으로 증착한 후 열처리하여 다결정 실리콘을 형성하는 방법으로, 대면적의 유리기판을 사용할 수 있다.

또한, 상기 비정질 실리콘층에 니켈 등의 전이금속 입자를 입사시킨 후 자외선(UV)을 조사시키면서 전계를 인가하여 비정질 실리콘층을 다결정 실리콘층으로 결정화하여 박막의 특성을 향상시킬 수도 있다.

즉, 니켈 등의 금속이 포함된 비정질 실리콘층에 자외선 및 전계를 동시에 인가할 경우 상기 금속유도 결정화 방법보다도 결정화 시간 및 결정화 온도를 낮출 수 있다.

그리고, 상기 다결정 실리콘층(53)을 포함한 절연 기판(51)의 전면에 실리콘 질화막 등을 증착하여 게이트 절연막(54)을 형성한다.

이어, 상기 게이트 절연막(54)상에 금속막을 증착하고, 포토 및 식각 공정을 통해 상기 금속막을 선택적으로 제거하여 게이트 전극(55)을 형성한다.

여기서, 상기 금속막은 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo)등의 도전성 금속막을 스퍼터링(sputtering)법으로 증착하여 형성한다.

여기서, 상기 게이트 전극(55a)을 형성한 후 상기 게이트 전극(55a)의 하부에 형성된 게이트 절연막(54)을 선택적으로 제거하는 공정을 더 포함하여 이루어질 수 있다.

그리고 상기 게이트 전극(55)을 마스크로 이용하여 절연 기판(51)의 전면에 p형 불순물 이온을 주입하여 상기 게이트 전극(55) 양측의 다결정 실리콘층(53)에 소오스/드레인 영역(56)을 형성한다.

그러나 상기 소오스/드레인 영역(56)을 형성하기 위해 p형의 불순물 이온을 선택적으로 도핑할 때 소오스/드레인 영역(56)과 채널영역의 경계 부분에 데미지(damage)가 심하게 발생한다.

따라서 상기 소오스/드레인 영역(56)과 채널영역의 경계 부분에 발생한 데미지를 복원하기 위하여 어닐 또는 레이저 등을 이용하여 활성화 공정을 진행한다.

여기서, 상기 활성화 공정은 불순물 이온 도핑시 온도를 300℃로 올리거나 또는 이온 도핑 후 엑시머 레이저를 조사하여 행한다.

한편, 비정질 실리콘층을 엑시머 레이저로 이용하여 결정화한 다결정 실리콘층내의 일부 Si 원자들은 채워지지 않은 결합(dangling bond)을 갖고 있어서 전기의 흐름을 방해하여 리크 전류의 원인이 되기 때문에 수소 어닐(anneal)을 실시하여 다결정 실리콘층에 수소 원자를 주입하여 dangling bond 자리에 결합하도록 할 수도 있다.

또한, 상기 활성화 공정시에 수소 어닐 공정을 동시에 진행할 수도 있다.

도 3b에 도시한 바와 같이, 상기 게이트 전극(55)을 포함한 절연 기판(51)의 전면에 층간 절연막(57)을 형성하고, 상기 층간 절연막(57)상에 포토레지스트를 도포한다.

여기서, 상기 층간 절연막(57)은 질화 실리콘 또는 산화 실리콘 등의 무기절연물질 또는 아크릴계의 유기화합물, 테프론, BCB, 사이토프 또는 PFCB 등의 유전상수가 작은 유기절연물로 형성한다.

이어, 상기 포토레지스트를 회절 노광 및 현상 공정으로 패터닝하여 포토레지스트 패턴(58)을 형성한다.

여기서, 상기 포토레지스트 패턴(58)을 형성하기 위한 회절 노광 및 현상을 보다 상세히 설명하면 다음과 같다.

즉, 포토레지스트의 상부에 차단영역과 슬릿영역과 투과영역으로 정의된 회절 마스크를 정렬하고, 상기 회절 마스크를 이용하여 상기 포토레지스트를 노광한 후, 현상하여 포토레지스트 패턴(58)을 형성한다.

여기서, 상기 포토레지스트 패턴(58)은 회절 마스크에 의해 중앙부와 양측면부의 두께가 다르게 되어 있다.

즉, 상기 투과영역과 슬릿영역에 의해 포토레지스트의 노광량이 다르게 되어 상기 노광된 포토레지스트를 현상할 때 중앙부와 양측면의 두께가 다르게 된다.

도 3c에 도시한 바와 같이, 상기 포토레지스트 패턴(58)을 마스크로 이용하여 상기 층간 절연막(57) 및 게이트 절연막(54), 다결정 실리콘층(53), 버퍼층(52)을 선택적으로 제거한다.

도 3d에 도시한 바와 같이, 상기 포토레지스트 패턴(58)을 O_2 애싱처리하여 상기 포토레지스트 패턴(58a)의 폭과 두께를 줄인다.

즉, 애싱 처리에 의해 상기 포토레지스트 패턴(58)은 상대적으로 얇은 두께를 가진 부분은 완전히 제거되고, 두꺼운 부분은 표면으로부터 소정두께만 제거되어 남게된다.

이어, 상기 애싱 처리된 포토레지스트 패턴(58a)을 마스크로 이용하여 상기 층간 절연막(57) 및 게이트 절연막(54) 및 다결정 실리콘층(53)을 선택적으로 제거하고, 상기 애싱 처리된 포토레지스트 패턴(58a)을 제거한다.

도 3e에 도시한 바와 같이, 상기 절연 기판(51)의 전면에 금속막을 증착하고, 포토 및 식각 공정을 통해 상기 금속막을 선택적으로 제거하여 상기 소오스/드레인 영역(56)과 전기적으로 연결되는 소오스 전극(59a) 및 드레인 전극(59b)을 형성한다.

여기서, 상기 금속막은 알루미늄(Al), 구리(Cu), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti) 또는 탄탈륨(Ta)의 금속이나, MoW, MoTa 또는 MoNb의 몰리브덴 합금(Mo alloy) 등을 CVD 또는 스퍼터링법으로 증착하여 형성한다.

도 3f에 도시한 바와 같이, 상기 소오스 및 드레인 전극(59a, 59b)을 포함한 절연 기판(51)의 전면에 금속막을 증착한 후 선택적으로 패터닝하여 상기 드레인 전극(59b)과 전기적으로 연결되는 화소전극(60)을 형성함으로써 액정표시장치의 어레이 기판이 완성된다.

여기서 상기 금속막은 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide) 또는 ITZO(Indium-Tin-Zinc-Oxide), Al, AlNd, Cr, Mo 등을 CVD 방법 또는 스퍼터링 방법으로 증착한다.

한편, 본 발명에서 포토레지스트를 노광하기 위해 사용된 회절 마스크에 정의된 차단영역과 차단영역 사이의 슬릿영역을 포함한 투과영역(단일 슬릿(single slit))으로 빛이 진행할 때, 슬릿영역에 의한 프라운 호프(fraunhofer) 회절효과(입사파

와 회절과 모두를 평면파로 취급할 수 있는 경우의 회절)가 발생하고 기관에 도달하는 빛의 강도에 따른 회절상의 각 분포가 얻어지는데 이때의 각 분포폭은 상기 회절 마스크의 차단영역과 차단영역이 이격된 거리에 반비례하고, 빛의 파장(λ)에 비례한다.

상기 회절 마스크의 차단영역과 차단영역 사이의 중간지점에 가장 밝은 빛의 세기(L)가 나타나게 되며, 이러한 빛의 세기는 슬릿의 면적에 비례한다.

이하 수학적 1은 상기 투과영역을 통과하는 빛의 진행방향에 대한 회절각과, 빛의 세기와 빛의 파장 그리고 상기 빛이 투과되는 거리의 관계를 나타낸 것이다.

수학적 1

$$I=I_0(\sin\beta/\beta)^2$$

단, $\beta = \frac{1}{2} k b \sin\theta$ 이고, 이때 $\sin\theta = 2 \frac{\pi}{k b} = \frac{\lambda}{b}$ 이다.

전술한 수학적 1에서, k는 전파상수(propagation constant)이고, I는 빛의 세기, λ 는 빛의 파장, b는 상기 차단영역과 차단영역간의 이격거리, θ 는 빛의 진행방향에 대한 회절각을 나타낸다.

전술한 식에서 알 수 있듯이, 회절각 θ 를 줄여서 빛의 세기의 분포가 좁아질 수 있도록 해야만 광학적 분해능을 달성할 수 있다. 즉, 포토레지스트가 완전히 노광될 수 있다.

파장이 일정할 때, 투과영역의 너비(b)가 넓어질 경우에는 강도 프로파일(I)이 좁아져 완전 노광(I')이 가능하고, 반대로 상기 투과영역의 너비(b)(차단영역과 차단영역의 사이)가 좁아질 경우, 회절각(θ)이 커지게 되어 빛의 강도 프로파일(intensity profile)(H)이 완만해 지므로 빛의 세기가 약해져 포토레지스트가 표면으로부터 얇게 노광된다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 의한 액정표시장치의 어레이기관 제조방법은 다음과 같은 효과가 있다.

즉, 차단영역과 슬릿영역 및 투과영역으로 정의된 회절 마스크를 사용하여 포토레지스트를 노광한 후 현상하여 층간 절연막과 액티브층을 일괄 식각하여 형성함으로써 전체적인 마스크 수를 줄이어 제작비용을 줄일 수 있다.

(57) 청구의 범위

청구항 1.

절연 기관상에 반도체층 및 게이트 절연막을 차례로 형성하는 단계;

상기 게이트 절연막상의 일정영역 게이트 전극을 형성하는 단계;

상기 게이트 전극 양측의 반도체층에 소오스/드레인 영역을 형성하는 단계;

상기 게이트 전극을 포함한 절연 기관의 전면에 절연막을 형성하는 단계;

상기 절연막상에 포토레지스트를 도포한 후 회절 노광하고 현상하여 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴을 마스크로 이용하여 상기 절연막, 게이트 절연막, 반도체층을 선택적으로 제거하는 단계;

상기 포토레지스트 패턴을 애싱하여 상기 포토레지스트 패턴의 폭 및 두께를 줄이는 단계;

상기 애싱된 포토레지스트 패턴을 마스크로 이용하여 상기 선택적으로 제거된 절연막, 게이트 절연막, 반도체층을 다시 선택적으로 제거하는 단계;

상기 소오스/드레인 영역에 연결되는 소오스 전극 및 드레인 전극을 형성하는 단계;

상기 드레인 전극에 연결되는 화소전극을 형성하는 단계를 포함하여 형성함을 특징으로 하는 액정표시장치의 어레이기판 제조방법.

청구항 2.

제 1 항에 있어서, 상기 반도체층은 비정질 실리콘층을 결정화시킨 다결정 실리콘층인 것을 특징으로 하는 액정표시장치의 어레이기판 제조방법.

청구항 3.

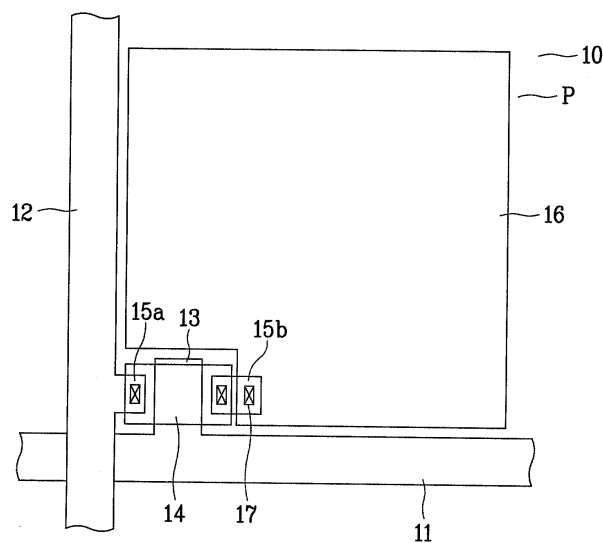
제 2 항에 있어서, 상기 다결정 실리콘층은 절연 기판상에 비정질 실리콘층을 증착한 후 레이저를 가해서 형성하는 것을 특징으로 하는 액정표시장치의 어레이기판 제조방법.

청구항 4.

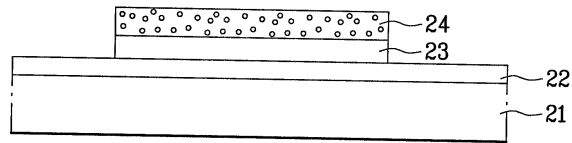
제 2 항에 있어서, 상기 다결정 실리콘층은 절연 기판상에 비정질 실리콘층을 형성한 후 전면에 자외선 및 전계를 인가하여 형성하는 것을 특징으로 하는 액정표시장치의 어레이기판 제조방법.

도면

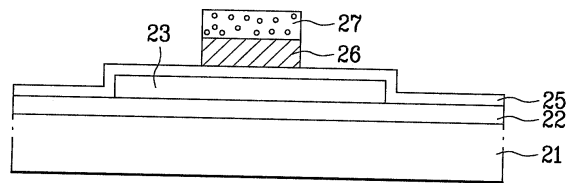
도면1



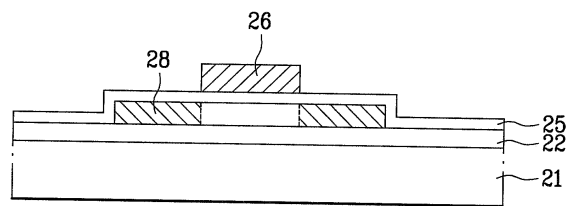
도면2a



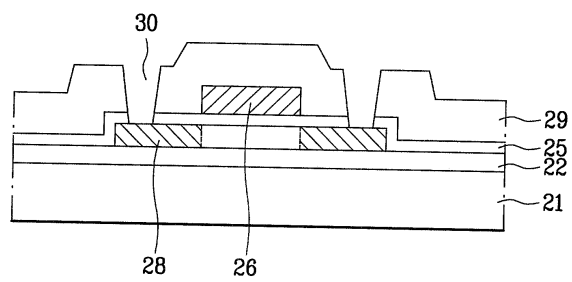
도면2b



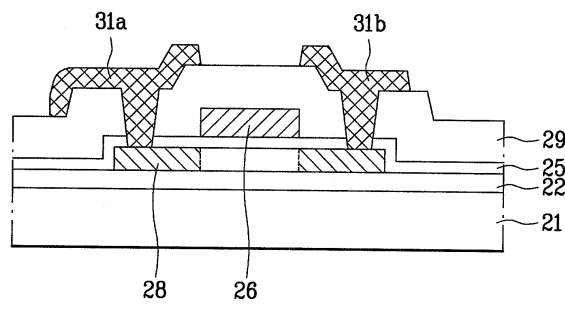
도면2c



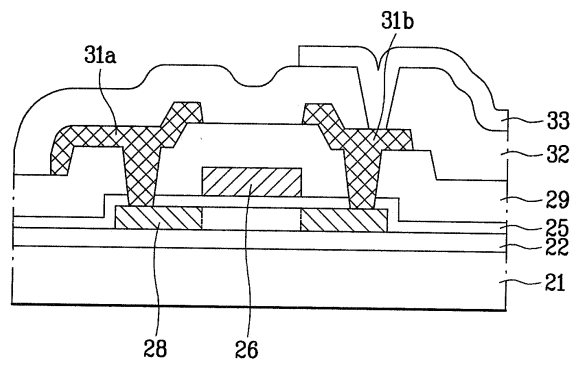
도면2d



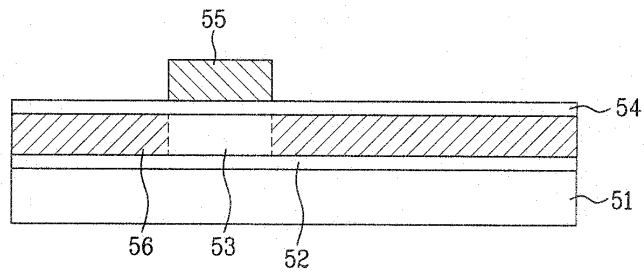
도면2e



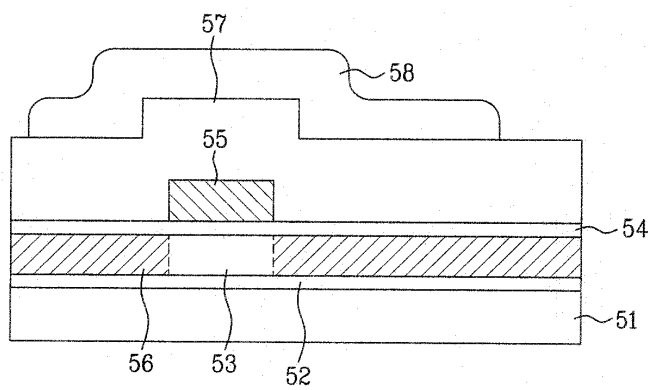
도면2f



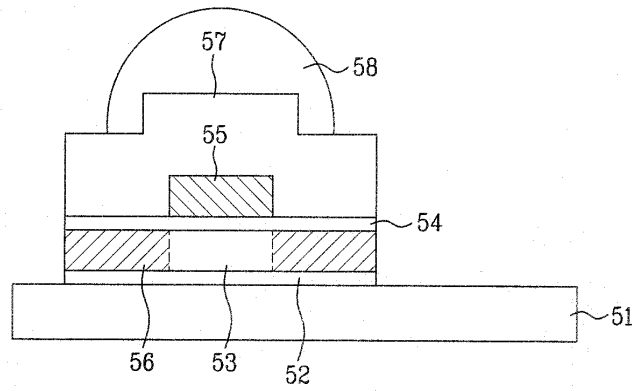
도면3a



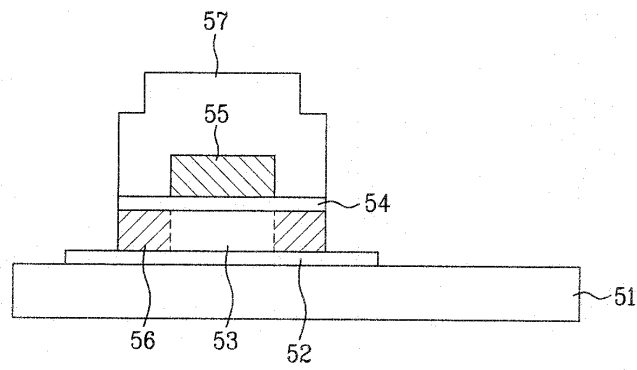
도면3b



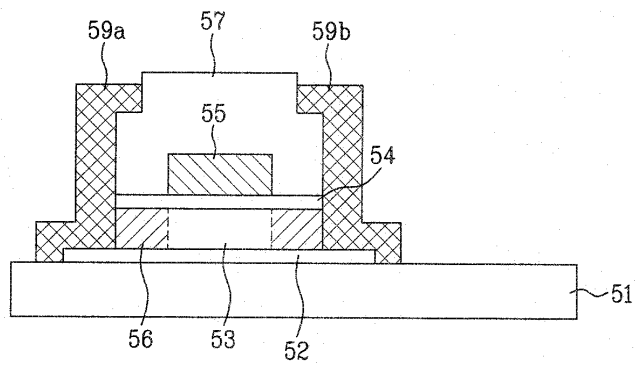
도면3c



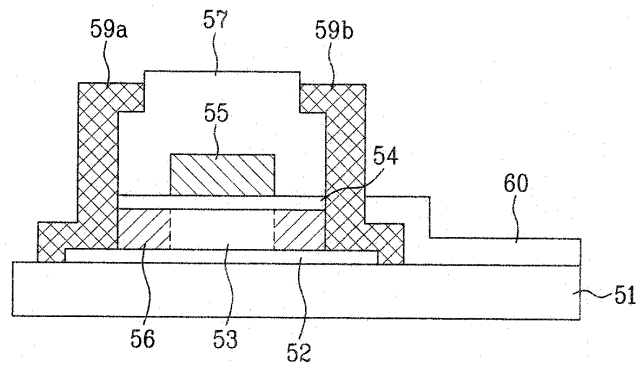
도면3d



도면3e



도면3f



专利名称(译)	液晶显示器阵列基板的制造方法		
公开(公告)号	KR1020050118459A	公开(公告)日	2005-12-19
申请号	KR1020040043588	申请日	2004-06-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH KUMMI		
发明人	OH,KUMMI		
IPC分类号	G02F1/136		
代理人(译)	金勇 新昌		
其他公开文献	KR101030523B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种制造LCD阵列基板的方法，通过一次用一个掩模蚀刻层间绝缘层和有源层，减少掩模数量，降低制造成本。

