



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년10월14일
(11) 등록번호 10-1318081
(24) 등록일자 2013년10월07일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0115150

(22) 출원일자 2006년11월21일

심사청구일자 2011년11월18일

(65) 공개번호 10-2008-0045900

(43) 공개일자 2008년05월26일

(56) 선행기술조사문헌

JP2004354882 A*

KR1020030054894 A*

JP2004177547 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최병진

경북 구미시 고아읍 원호리 455번지 원호점보타운 103동1401호

송홍성

경상북도 구미시 인동43길 22-42, 803동 706호 (구평동, 부영아파트)

(74) 대리인

서교준

전체 청구항 수 : 총 10 항

심사관 : 김홍섭

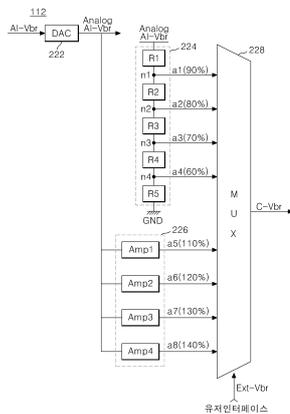
(54) 발명의 명칭 액정표시장치와 그 구동방법

(57) 요약

본 발명은 입력 디지털 비디오 데이터의 분석 결과에 기초하여 적응적으로 백라이트의 휘도를 제어하는 액정표시장치에 있어서, 사용자로 하여금 백라이트의 휘도를 변경할 수 있도록 한 액정표시장치와 그 구동방법에 관한 것이다.

본 발명에 따른 액정표시장치는 액정표시패널; 상기 액정표시패널에 빛을 조사하는 백라이트; 상기 백라이트의 광원을 구동하는 인버터; 외부 시스템과 상기 인버터 중 어느 하나에 내장되어 상기 외부 시스템으로부터 공급되는 입력 디지털 비디오 데이터의 평균 휘도에 따른 제1 휘도제어신호와 유저인터페이스를 통해 입력되는 사용자의 제2 휘도제어신호를 가감하여 합성 휘도제어신호를 발생하고 상기 합성휘도제어신호에 기반하여 상기 인버터에 의한 상기 백라이트 광원 구동을 제어하는 화질 처리회로를 구비한다.

대표도 - 도5



특허청구의 범위

청구항 1

액정표시패널;

상기 액정표시패널에 빛을 조사하는 백라이트;

상기 백라이트의 광원을 구동하는 인버터;

외부 시스템과 상기 인버터 중 어느 하나에 내장되어 상기 외부 시스템으로부터 공급되는 입력 디지털 비디오 데이터의 분석 결과에 기초한 제1 휘도제어신호와 유저인터페이스를 통해 입력되는 사용자의 제2 휘도제어신호를 가감하여 합성 휘도제어신호를 발생하고 상기 합성휘도제어신호에 기반하여 상기 인버터에 의한 상기 백라이트 광원 구동을 제어하는 화질 처리회로를 구비하고,

상기 화질 처리회로는,

상기 제1 휘도제어신호를 디지털-아날로그 변환하는 디지털-아날로그 변환부;

상기 디지털-아날로그 변환부로부터의 아날로그 휘도제어신호의 휘도를 감소시키는 휘도 감산부와 상기 아날로그 휘도제어신호의 휘도를 증가시키는 휘도 가산부; 및

상기 제2 휘도제어신호에 응답하여 상기 휘도가 감소되거나 증가된 아날로그 휘도제어신호 중 어느 하나를 출력하는 선택부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 휘도 감산부는,

상기 아날로그 휘도제어신호를 감소시켜 서로 다른 값을 가진 다수의 저휘도-아날로그 휘도제어신호들을 발생하고,

상기 휘도 가산부는,

상기 아날로그 휘도제어신호를 증가시켜 서로 다른 값을 가진 다수의 고휘도-아날로그 휘도제어신호들을 발생하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 휘도 감산부는,

기저전압단자와 상기 아날로그 휘도제어신호가 공급되는 공급단자 사이에 직렬 접속된 다수의 저항들을 구비하고, 상기 다수의 저항들의 분압을 이용하여 상기 다수의 저휘도-아날로그 휘도제어신호들을 발생하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 다수의 저항들의 저항값은 조절 가능한 것을 특징으로 하는 액정표시장치.

청구항 5

제 2 항에 있어서,

상기 휘도 가산부는,

서로 다른 증폭비를 가진 다수의 증폭기를 구비하고, 상기 다수의 증폭기를 이용하여 상기 다수의 고휘도-아날로그 휘도제어신호들을 발생하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,
 상기 다수의 증폭기의 증폭비는 조절 가능한 것을 특징으로 하는 액정표시장치.

청구항 7

제 2 항에 있어서,
 상기 제2 휘도제어신호를 디코딩하기 위한 디코더를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8

액정표시패널, 상기 액정표시패널에 빛을 조사하는 백라이트, 상기 백라이트의 광원을 구동하는 인버터를 구비하여 입력 외부 시스템으로부터 공급되는 디지털 비디오 데이터의 분석 결과에 기초하여 적응적으로 백라이트의 휘도를 제어하는 액정표시장치의 구동방법에 있어서,

상기 외부 시스템과 상기 인버터 중 어느 하나에 내장되어 상기 입력 디지털 비디오 데이터의 분석 결과에 기초한 제1 휘도제어신호와 유저인터페이스를 통해 입력되는 사용자의 제2 휘도제어신호를 가감하여 합성 휘도제어신호를 발생하는 단계; 및

상기 합성휘도제어신호에 기반하여 상기 인버터에 의한 상기 백라이트 광원 구동을 제어하는 단계를 포함하고, 상기 합성 휘도제어신호를 발생하는 단계는,

상기 제1 휘도제어신호를 디지털-아날로그 변환하는 단계;

상기 아날로그 신호로 변환된 아날로그 휘도제어신호를 감소시켜 저휘도-아날로그 휘도제어신호를 발생하는 단계;

상기 아날로그 휘도제어신호를 증가시켜

고휘도-아날로그 휘도제어신호를 발생하는 단계; 및

상기 제2 휘도제어신호에 응답하여 상기 저휘도-아날로그 휘도제어신호 및 고휘도-아날로그 휘도제어신호를 선택적으로 출력하는 단계를 포함하는 액정표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 저휘도-아날로그 휘도제어신호를 발생하는 단계는,

상기 아날로그 휘도제어신호를 서로 다른 값을 가진 다수의 저휘도-아날로그 휘도제어신호들을 발생하며,

상기 고휘도-아날로그 휘도제어신호를 발생하는 단계는,

상기 아날로그 휘도제어신호를 서로 다른 값을 가진 다수의 고휘도-아날로그 휘도제어신호들을 발생하는 액정표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 제2 휘도제어신호를 디코딩하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0016] 본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 특히 입력 디지털 비디오 데이터의 분석 결과에 기초하여 적응적으로 백라이트의 휘도를 제어하는 액정표시장치에 있어서, 사용자로 하여금 백라이트의 휘도를 변경할 수 있도록 한 액정표시장치와 그 구동방법에 관한 것이다.
- [0017] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 이러한 액정표시장치는 주로 셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입으로 구현되고 있다.
- [0018] 도 1은 액티브 매트릭스 타입의 액정표시장치를 개략적으로 나타낸다.
- [0019] 도 1을 참조하면, 액티브 매트릭스 타입의 액정표시장치는 시스템(17)과, $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고 m 개의 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)이 교차되며 그 교차부에 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 형성된 액정표시패널(15)과, 액정표시패널(15)에 빛을 조사하기 위한 백라이트(16)와, 액정표시패널(15)의 데이터라인들(D1 내지 Dm)에 데이터를 공급하기 위한 데이터 구동회로(13)와, 게이트라인들(G1 내지 Gn)에 스캔신호를 공급하기 위한 게이트 구동회로(14)와, 데이터 구동회로(13)와 게이트 구동회로(14)를 제어하기 위한 타이밍 콘트롤러(12)와, 시스템(17)과 타이밍 콘트롤러(12) 사이에 접속된 인터페이스회로(11)와, 액정표시패널(15)의 구동전압들을 발생하기 위한 직류-직류 변환기(이하, 'DC-DC 변환기'라 한다)(18)와, 백라이트(16)를 구동하기 위한 인버터(19)를 구비한다.
- [0020] 액정표시패널(15)은 두 장의 유리기관 사이에 액정이 주입된다. 이 액정표시패널(15)의 하부 유리기관 상에 형성된 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)은 상호 직교된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인(G1 내지 Gn)으로부터의 스캔신호에 응답하여 데이터라인들(D1 내지 Dn) 상의 데이터를 액정셀(C1c)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 해당 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 해당 데이터라인(D1 내지 Dm)에 접속된다. 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극에 접속된다. 액정표시패널(15)의 상부 유리기관 상에는 도시하지 않은 블랙매트릭스, 컬러필터 및 공통전극이 형성된다. 그리고 액정표시패널(15)의 상부 유리기관의 광출사면과 하부 유리기관의 광입사면 상에는 광축이 직교하는 편광판이 각각 부착되고 하부 유리기관의 액정 대향면과 상부 유리기관의 액정 대향면 각각에는 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다. 또한, 액정표시패널(15)의 액정셀(C1c) 각각에는 스토리지 캐패시터(Cst)가 형성된다. 이 스토리지 캐패시터(Cst)는 액정셀(C1c)의 화소전극과 전단 게이트라인 사이에 형성되거나, 액정셀(C1c)의 화소전극과 도시하지 않은 공통전극라인 사이에 형성되어 액정셀(C1c)의 전압을 일정하게 유지시키는 역할을 한다.
- [0021] 시스템(17)의 그래픽 처리회로는 아날로그 데이터를 디지털 비디오 데이터(RGB)로 변환함과 아울러 디지털 비디오 데이터(RGB)의 해상도와 색온도를 조정한다. 이 시스템(10)으로부터 출력되는 디지털 비디오 데이터(RGB)와 수직/수평 동기신호 및 클럭신호는 인터페이스회로(11)를 통하여 타이밍 콘트롤러(12)에 공급된다.
- [0022] 인터페이스회로(11)는 디지털 비디오 데이터를 TTL 또는 CMOS 레벨로 변환하여 병렬로 전송하는 TMSD(Transition Minimized Differential Signal) 방식이나 디지털 비디오 데이터(RGB)를 직렬 데이터로 압축하여 전송한 후에 다시 병렬 데이터로 복원하는 LVDS(Low Voltage Differential Signaling) 방식으로 구현된다. 이 인터페이스회로(11)에 의해 타이밍 콘트롤러(12)와 데이터 구동회로(13)에 공급되는 디지털 비디오 데이터(RGB)의 주파수와 전압이 낮아질 수 있으며 그 디지털 비디오 데이터(RGB)를 전송하기 위한 신호배선의 수가 줄어든다.
- [0023] 타이밍 콘트롤러(12)는 인터페이스회로(11)를 경유하여 시스템(17)으로부터 공급되는 수직/수평 동기신호와 클럭신호를 이용하여 게이트 구동회로(14)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(13)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력 신호(Gate Output Enable : GOE) 등을 포함한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력 신호(Source Output Enable : SOC), 극성신호(Polarity : POL) 등을 포함한다. 그리고 타이밍 콘트롤러(12)는 인터페이스회로(11)를 경유하여 시스템(17)으로부터 입력되는 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 데이터 구동회로(13)에 공급한다.
- [0024] 데이터 구동회로(13)는 타이밍 콘트롤러(12)로부터의 데이터 제어신호(DDC)에 응답하여 디지털 비디오 데이터(RGB)를 계조값에 대응하는 아날로그 감마보상전압으로 변환하고 그 아날로그 감마보상전압을 데이터라인들(D1 내지 Dm)에 공급한다.
- [0025] 게이트 구동회로(14)는 타이밍 콘트롤러(12)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 게이트라인

들(G1 내지 Gn)에 순차적으로 공급하여 데이터가 공급되는 액정표시패널(15)의 수평라인을 선택한다.

- [0026] DC-DC 변환기(18)는 시스템(17)으로부터의 VCC 전압을 이용하여 고전위 공통전압인 VDD 전압, VCOM 전압, VGH 전압, VGL 전압을 발생한다. VCOM 전압은 액정셀(C1c)의 공통전극에 공급되는 전압이다. VGH 전압은 TFT의 문턱전압 이상으로 설정된 스캔펄스의 하이논리전압으로써 게이트 구동회로(14)에 공급되고 VGL 전압은 TFT의 오프전압으로 설정된 스캔펄스의 로우논리전압으로써 게이트 구동회로(14)에 공급된다.
- [0027] 인버터(19)는 시스템 전원(17)으로부터의 인버터 직류입력전압(Vinv)을 교류전압으로 변환하고 그 교류전압을 승압하여 관전류를 백라이트(16)의 램프들에 공급한다.
- [0028] 백라이트(16)는 램프들의 발광에 의해 발생하는 광을 면광원으로 변환하여 액정표시패널(15)에 조사한다.
- [0029] 최근, 입력 디지털 비디오 데이터(RGB)의 평균휘도에 따라 백라이트(16)의 밝기를 조정하여 표시영상의 휘도범위를 확대할 수 있는 백라이트 제어방식들이 제안되고 있다. 이 백라이트 제어방식은 매 프레임 단위로, 입력되는 디지털 비디오 데이터(RGB)의 평균휘도를 구하고 그 평균휘도에 따라 백라이트(15)의 밝기를 제어한다. 백라이트 제어방식을 통해 액정표시장치는 도 2와 같이 영상신호의 휘도범위가 확대되어 선명한 영상을 구현할 수 있다.
- [0030] 그런데, 이와 같은 종래 액정표시장치는 선명한 영상을 구현하기 위해 백라이트(16)의 밝기를 조정함에 있어서, 입력 디지털 비디오 데이터(RGB)의 평균휘도에만 의존할 뿐, 외부환경의 변화(외부조도의 변화등)에 따른 사용자의 주관적인 화질평가, 영상속성등은 고려하지 않고 있다.
- [0031] 영상의 콘트라스트에 대한 평가는 외부조도의 변화에 따른 사용자의 주관에 크게 영향을 받는다. 외부조도가 낮은 경우에는 백라이트(16)를 입력 디지털 비디오 데이터(RGB)의 평균휘도에 대응되는 밝기보다 어둡게 하더라도 사용자는 영상의 콘트라스트를 높게 인식한다. 이에 반해, 외부조도가 높은 경우에는 백라이트(16)를 입력 디지털 비디오 데이터(RGB)의 평균휘도에 대응되는 밝기보다 더 밝게 하여야만 사용자 입장에서 높은 콘트라스트를 보장받을 수 있게 된다. 따라서, 외부조도의 변화에 따라 사용자의 주관적인 화질평가가 달라짐을 감안하여 사용자로 하여금 입력 디지털 비디오 데이터(RGB)의 평균휘도에 의해 구현되는 콘트라스트를 가변할 수 있도록 하는 게 필요하다.
- [0032] 콘트라스트의 고저에 대한 선호도는 일반적으로 영상속성에 따라 달라진다. 테니스와 같은 스포츠 경기에 대한 영상은 드라마와 같은 영상에 비해 높은 콘트라스트가 요구되며, 드라마에 대한 영상이라도 사용자의 기호에 따라 더 높은 콘트라스트가 요구될 경우가 있다. 이러한 점을 감안하여, 사용자 입장에서 입력 디지털 비디오 데이터(RGB)의 평균휘도에 의해 구현되는 콘트라스트를 가변할 수 있도록 하는 게 필요하다.

발명이 이루고자 하는 기술적 과제

- [0033] 따라서, 본 발명의 목적은 입력 디지털 비디오 데이터의 분석 결과에 기초하여 적응적으로 백라이트의 휘도를 제어하는 액정표시장치에 있어서, 사용자로 하여금 백라이트의 휘도를 변경할 수 있도록 한 액정표시장치와 그 구동방법을 제공함에 있다.

발명의 구성 및 작용

- [0034] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널; 상기 액정표시패널에 빛을 조사하는 백라이트; 상기 백라이트의 광원을 구동하는 인버터; 외부 시스템과 상기 인버터 중 어느 하나에 내장되어 상기 외부 시스템으로부터 공급되는 입력 디지털 비디오 데이터의 평균 휘도에 따른 제1 휘도제어신호와 유저인터페이스를 통해 입력되는 사용자의 제2 휘도제어신호를 가감하여 합성 휘도제어신호를 발생하고 상기 합성휘도제어신호에 기반하여 상기 인버터에 의한 상기 백라이트 광원 구동을 제어하는 화질 처리회로를 구비한다.
- [0035] 상기 화질 처리회로는, 상기 제1 휘도제어신호를 디지털-아날로그 변환하는 디지털-아날로그 변환부; 상기 디지털-아날로그 변환부로부터의 제1 아날로그 휘도제어신호를 감소시켜 각각 다른 값을 가진 다수의 저휘도-아날로그 휘도제어신호들을 발생하는 휘도 감산부; 상기 디지털-아날로그 변환부로부터의 제1 아날로그 휘도제어신호를 증가시켜 각각 다른 값을 가진 다수의 고휘도-아날로그 휘도제어신호들을 발생하는 휘도 가산부; 상기 다수

의 저휘도-아날로그 휘도제어신호들과 상기 다수의 고휘도-아날로그 휘도제어신호들 중 어느 하나를 상기 제2 휘도제어신호에 응답하여 선택적으로 출력하는 선택부를 구비한다.

[0036] 상기 휘도 감산부는, 기저전압단자와 상기 제1 아날로그 휘도제어신호가 공급되는 공급단자 사이에 직렬 접속된 다수의 저항들을 구비하고, 상기 다수의 저항들의 분압을 이용하여 상기 다수의 저휘도-아날로그 휘도제어신호들을 발생한다.

[0037] 상기 다수의 저항들의 저항값은 조절 가능하다.

[0038] 상기 휘도 가산부는, 서로 다른 증폭비를 가진 다수의 증폭기를 구비하고, 상기 다수의 증폭기를 이용하여 상기 다수의 고휘도-아날로그 휘도제어신호들을 발생한다.

[0039] 상기 다수의 증폭기의 증폭비는 조절 가능하다.

[0040] 상기 화질 처리회로는 상기 제2 휘도제어신호를 디코딩하기 위한 디코더를 더 구비한다.

[0041] 본 발명의 실시예에 따라 액정표시패널, 상기 액정표시패널에 빛을 조사하는 백라이트, 상기 백라이트의 광원을 구동하는 인버터를 구비하여 입력 외부 시스템으로부터 공급되는 디지털 비디오 데이터의 평균 휘도에 따라 적응적으로 백라이트의 휘도를 제어하는 액정표시장치의 구동방법은, 상기 외부 시스템과 상기 인버터 중 어느 하나에 내장되어 상기 입력 디지털 비디오 데이터의 평균 휘도에 따른 제1 휘도제어신호와 유저인터페이스를 통해 입력되는 사용자의 제2 휘도제어신호를 가감하여 합성 휘도제어신호를 발생하는 단계; 및 상기 합성휘도제어신호에 기반하여 상기 인버터에 의한 상기 백라이트 광원 구동을 제어하는 단계를 포함한다.

[0042] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0043] 이하, 도 3 내지 도 5를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0044] 도 3은 본 발명의 실시예에 따른 액정표시장치를 나타내는 블록도이다.

[0045] 도 3을 참조하면, 본 발명에 따른 액정표시장치는 $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고 m 개의 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)이 교차되며 그 교차부에 TFT가 형성된 액정표시패널(116)과, 액정표시패널(116)의 구동전압을 발생하기 위한 DC-DC 변환기(119)와, 아날로그 감마보상전압을 발생하는 감마전압 공급회로(114)와, 액정표시패널(116)의 데이터라인들(D1 내지 Dm)에 데이터를 공급하는 데이터 구동회로(115)와, 게이트라인들(G1 내지 Gn)에 스캔신호를 공급하는 게이트 구동회로(117)와, 데이터 구동회로(115)와 게이트 구동회로(117)를 제어하기 위한 타이밍 콘트롤러(113)와, 데이터를 변조함과 아울러 백라이트(118)의 휘도를 제어하기 위한 적응적 휘도제어신호(AI-Vbr)를 발생하는 제1 화질 처리회로(112)와, 제1 화질 처리회로(112)로부터의 적응적 휘도제어신호(AI-Vbr)와 유저 인터페이스(121)로부터의 외부 휘도제어신호(Ext-Vbr)를 합성하여 인버터(120)를 제어하는 제2 화질 처리회로(122)와, 인버터(120)의 구동에 따라 액정표시패널(116)에 빛을 조사하는 백라이트(118)를 구비한다.

[0046] 도 3에 있어서, 'Ri', 'Gi' 및 'Bi'는 시스템(111)으로부터 제1 화질 처리회로(112)에 공급되는 3원색 디지털 비디오 데이터이며, 'Ro', 'Go' 및 'Bo'는 제1 화질 처리회로(112)에 의해 변조된 후 타이밍 콘트롤러(113)에 공급되는 3원색 디지털 비디오 데이터이다. 'Vsyn1', 'Hsyn1', 'DCLK1' 및 'DE1'은 시스템(111)으로부터 제1 화질 처리회로(112)에 공급되는 타이밍 신호로서 수직/수평 동기신호(Vsyn1, Hsyn1), 디지털 비디오 데이터의 샘플링을 위한 도트클럭(DCLK1) 및 디지털 비디오 데이터(Ri, Gi, Bi)가 존재하는 기간을 지시하는 데이터 인에이블신호(DE1)를 포함한다. 'Vsyn2', 'Hsyn2', 'DCLK2' 및 'DE2'은 시스템(111)의 타이밍 제어신호(Vsyn1, Hsyn1, DCLK1 및 DE1)가 제1 화질 처리회로(112)에 의해 변조된 타이밍 신호들이다.

[0047] 액정표시패널(116)은 도 1에 도시된 그것과 실질적으로 동일하므로 이에 대한 상세한 설명은 생략하기로 한다. 이 액정표시패널(116)은 도 3에 도시된 것에 한정되는 것이 아니라 공지 어떠한 액정표시패널로도 구현 가능하다.

[0048] 시스템(111)의 도시하지 않은 그래픽 처리회로는 아날로그 데이터를 입력 디지털 비디오 데이터(Ri, Gi, Bi)로 변환함과 아울러 입력 디지털 비디오 데이터(Ri, Gi, Bi)의 해상도와 색온도를 조정한다. 그리고 시스템(111)의 그래픽 처리회로는 제1 수직/수평 동기신호(Vsync1, Hsync1), 제1 클럭신호(DCLK1), 제1 데이터 인에이블 신호(DE1)를 발생한다. 시스템(112)의 도시하지 않은 전원부는 VCC 전압을 DC-DC 변환기(119)에 공급하고, 인버터 직류입력전압(Vinv)을 인버터(120)에 공급한다.

- [0049] DC-DC 변환기(119)는 시스템(111)의 전원부로부터 입력되는 VCC 전압을 이용하여 VDD 전압, VCOM 전압, VGH 전압, VGL 전압을 발생한다. VCOM 전압은 액정셀(C1c)의 공통전극에 공급되는 전압이다. VGH 전압은 TFT의 문턱 전압 이상으로 설정된 스캔펄스의 하이논리전압으로써 게이트 구동회로(117)에 공급되고 VGL 전압은 TFT의 오프 전압으로 설정된 스캔펄스의 로우논리전압으로써 게이트 구동회로(117)에 공급된다.
- [0050] 감마전압 공급회로(114)는 DC-DC 변환기(119)로부터의 VDD 전압과 기저전압(GND)으로 설정되는 VSS 전압을 분압하여 디지털 비디오 데이터(Ro, Go, Bo)의 각 계조에 대응하는 아날로그 감마보상전압들을 발생한다.
- [0051] 데이터 구동회로(115)는 타이밍 콘트롤러(113)로부터의 제어신호(DDC)에 응답하여 디지털 비디오 데이터(Ro, Go, Bo)를 감마전압 공급회로(114)로부터의 아날로그 감마보상전압으로 변환하고, 그 아날로그 감마보상전압을 데이터전압으로써 액정표시패널(116)의 데이터라인들(D1 내지 Dm)에 공급한다.
- [0052] 게이트 구동회로(117)는 타이밍 콘트롤러(113)로부터의 제어신호(GDC)에 응답하여 게이트전압(VGH, VGL)의 스캔펄스를 발생하고 그 스캔펄스를 게이트라인들(G1 내지 Gn)에 순차적으로 공급하여 데이터신호가 공급되는 액정표시패널(116)의 수평라인을 선택한다.
- [0053] 타이밍 콘트롤러(113)는 제1 화질 처리회로(112)로부터 입력되는 디지털 비디오 데이터(Ro, Go, Bo)를 데이터 구동회로(115)에 공급하고 타이밍 제어신호들(Vsync2, Hsync2, DCLK2, DE1)를 이용하여 게이트 구동회로(117)와 데이터 구동회로(115)를 제어하기 위한 제어신호(DDC, GDC)를 발생한다. 게이트 구동회로(117)의 제어신호(DDC)에는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력 신호(Gate Output Enable : GOE) 등이 포함되며, 데이터 드라이버(115)의 제어신호(DDCS)에는 소스 스타트 펄스(Source Start Pulse : GSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력 신호(Source Output Enable : SOC) 및 극성신호(Polarity : POL) 등이 포함된다.
- [0054] 제1 화질 처리회로(112)는 시스템(111)으로부터의 입력 디지털 비디오 데이터(Ri, Gi, Bi)에서 히스토그램 분포를 산출한 후 그 히스토그램 분포를 확장하고 변조 휘도성분(YM)을 도출하여, 변조 휘도성분(YM)에 따라 입력 디지털 비디오 데이터(Ri, Gi, Bi)를 변조한다. 제1 화질 처리회로(112)는 시스템(111)으로부터의 타이밍 신호들(Vsync1, Hsync1, DCLK1, DE1)을 변조하여 변조된 디지털 비디오 데이터(Ro, Go, Bo)에 동기되는 타이밍 신호들(Vsync1, Hsync1, DCLK1, DE1)을 발생한다. 제1 화질 처리회로(112)는 입력 디지털 비디오 데이터(Ri, Gi, Bi)의 분석 결과에 기초한 적응적 휘도제어신호(AI-Vbr)를 발생하여 제2 화질 처리회로(122)로 공급한다.
- [0055] 유저 인터페이스(121)는 사용자에게 의해 입력되는 외부 휘도제어신호(Ext-Vbr)를 제2 화질 처리회로(122)로 공급한다. 외부 휘도제어신호(Ext-Vbr)는 도시하지 않은 디코더를 통해 디코딩되어 제2 화질 처리회로(122)에서 처리될 수 있는 신호로 변환된 후 제2 화질 처리회로(122)로 공급된다. 디코더는 시스템(111) 또는 인버터(120) 내에 배치되는 제2 화질 처리회로(122)의 전단에 위치될 수 있다. 유저 인터페이스(121)는 OSD(On Screen Display), 키보드, 마우스, 리모컨 외에 공지의 어떠한 인터페이스로도 구현 가능하다.
- [0056] 제2 화질 처리회로(122)는 제1 화질 처리회로(112)로부터의 적응적 휘도제어신호(AI-Vbr)와 유저 인터페이스(121)로부터의 외부 휘도제어신호(Ext-Vbr)를 합성하여 합성 휘도제어신호(C-Vbr)를 발생한다. 이 합성 휘도제어신호(C-Vbr)에 의해 인버터(120)로부터 백라이트(118)에 공급되는 관전류가 제어된다. 제2 화질 처리회로(122)는 시스템(111)에 구비될 수도 있고, 인버터(121)에 구비될 수도 있다.
- [0057] 인버터(121)는 제2 화질 처리회로(122)로부터의 합성 휘도제어신호(C-Vbr)에 응답하여 백라이트(118)의 구동전력, 전압, 전류를 조정하여 백라이트(118)의 휘도를 조정한다.
- [0058] 도 4는 도 3의 제1 화질 처리회로(112)를 상세히 나타낸다.
- [0059] 도 4를 참조하면, 제1 화질 처리회로(112)는 영상신호 변조기(130), 백라이트 제어부(140) 및 타이밍 제어신호 발생부(160)를 구비한다.
- [0060] 영상신호 변조기(130)는 시스템(111)으로부터의 디지털 비디오 데이터(Ri, Gi, Bi)의 히스토그램 분포를 산출하고 그 히스토그램 분포를 확장한다. 그리고 영상신호 변조기(130)은 확장된 히스토그램 분포에 맞추어 디지털 비디오 데이터(Ri, Gi, Bi)를 변조하여 히스토그램 분포가 확장된 디지털 비디오 데이터(Ro, Go, Bo)를 발생한다. 이를 위하여, 영상신호 변조기(130)은 휘도/색분리부(131), 지연부(132), 휘도/색믹싱부(133), 히스토그램 분석부(134), 히스토그램 변조부(135), 메모리(138) 및 룩업 테이블(139)을 포함한다.
- [0061] 휘도/색분리부(131)는 시스템(111)으로부터의 디지털 비디오 데이터(Ri, Gi, Bi)에서 휘도성분(Y)과 색차성분(U, V)을 산출한다. 히스토그램 분석부(134)는 휘도/색분리부(131)로부터의 휘도성분(Y)을 이용하여 매 프레임마다

다 히스토그램 분포를 산출하여 분석함으로써 영상의 밝기정도를 판단한다. 또한, 히스토그램 분석부(134)는 히스토그램 분포에 기반하여 판단된 밝기 정보(밝기의 최소값, 최대값, 평균값 등)를 산출하고 그 밝기 정보를 백라이트 제어부(136)와 히스토그램 변조부(135)에 공급한다. 히스토그램 변조부(135)는 히스토그램 분석부(134)로부터의 밝기정보에 따라 룩업 테이블(139)의 휘도 성분 데이터를 읽어내어 변조 휘도성분(YM)을 발생하고 히스토그램 분포를 확장하여 영상의 명암대비를 확장한다. 이렇게 확장된 히스토그램 분포에 의해 시스템(111)으로부터의 디지털 비디오 데이터(Ri, Gi, Bi)에서 낮은 계조의 데이터는 더 낮은 계조 쪽으로 이동하는 반면에 높은 계조의 데이터는 더 높은 계조 쪽으로 이동한다. 룩업 테이블(139)에는 밝기정보에 대응되는 변조 휘도성분(YM)의 데이터와 히스토그램 분석부(134)로부터의 밝기정보에 대응하여 설정되는 백라이트 구동 데이터가 설정된다. 메모리(138)는 히스토그램 변조부(135)의 요구시 또는 백라이트 제어부(140)의 요구시에 변조 휘도성분(YM)의 데이터를 읽어내어 히스토그램 변조부(135) 및/또는 백라이트 제어부(140)에 공급한다. 지연부(132)는 히스토그램 분석부(134)와 히스토그램 변조부(135)에서의 처리시간 동안 색차성분(U, V)을 지연시켜 변조 휘도성분(YM)과 색차성분(U, V)을 동기시킨다. 휘도/색 믹싱부(133)는 히스토그램 분포가 확장된 디지털 비디오 데이터(Ro, Go, Bo)를 발생한다.

[0062] 백라이트 제어부(140)는 히스토그램 분석부(134)로부터의 밝기정보에 따라 룩업 테이블(139)의 백라이트 구동 데이터를 메모리(138)로부터 읽어내어 적응적 휘도제어신호(AI-Vbr)를 발생한다. 이 적응적 휘도제어신호(AI-Vbr)는 백라이트의 구동전력, 구동전압 또는 구동전류를 제어하기 위한 디지털 데이터로서 히스토그램 분석부(134)로부터의 밝기정보에 따라 서로 다른 듀티비(Duty Ratio)를 갖는다.

[0063] 타이밍 제어신호 발생부(160)는 히스토그램 분포가 확장된 디지털 비디오 데이터(Ro, Go, Bo)에 따라 시스템(111)으로부터의 타이밍신호들(Vsync1, Hsync1, DCLK1, DE1)을 조정하여 디지털 비디오 데이터(Ro, Go, Bo)와 동기되는 타이밍신호들(Vsync2, Hsync2, DCLK2, DE2)을 발생한다. 이 타이밍 제어신호 발생부(160)은 타이밍 콘트롤러(113)에 내장될 수도 있다.

[0064] 도 5는 도 3의 제2 화질 처리회로(122)를 상세히 나타낸다.

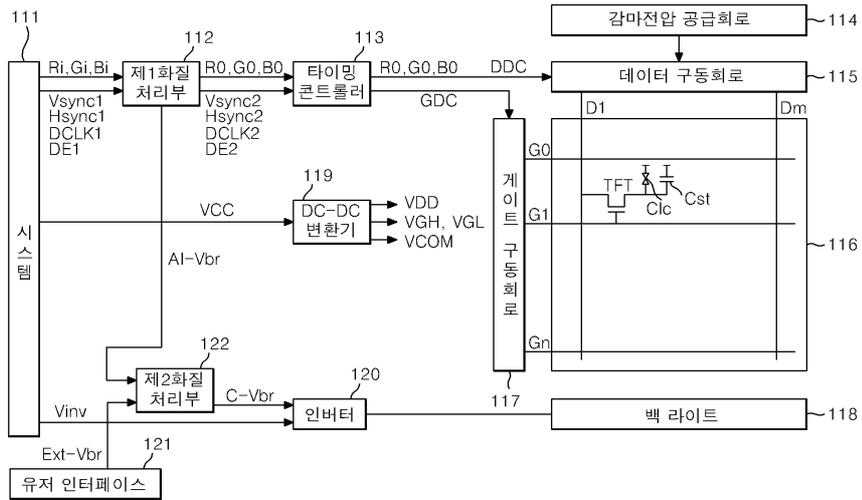
[0065] 도 5를 참조하면, 제2 화질 처리회로(122)는 디지털-아날로그 변환부(222 : 이하, DAC라 함), 휘도 감산부(224), 휘도 가산부(226) 및 선택부(228 : 이하 MUX 라 함)를 구비한다. 제2 화질 처리회로(122)는 종래 적응적 휘도 제어방식으로 구동되는 액정표시장치의 타이밍 콘트롤러를 개조 없이 그대로 사용하기 위해 시스템(111)에 내장될 수도 있고, 인버터(121)에 내장될 수도 있다. 이를 통해 본 발명은 종래 액정표시장치와의 호환성을 높일 수 있고, 이를 통해 설계 비용면에서 경제적인 효과를 가진다.

[0066] DAC(222)는 제1 화질 처리회로(112)로부터의 적응적 휘도제어신호(AI-Vbr)를 디지털-아날로그 변환하여 휘도 감산부(224) 및 휘도 가산부(226)로 공급한다.

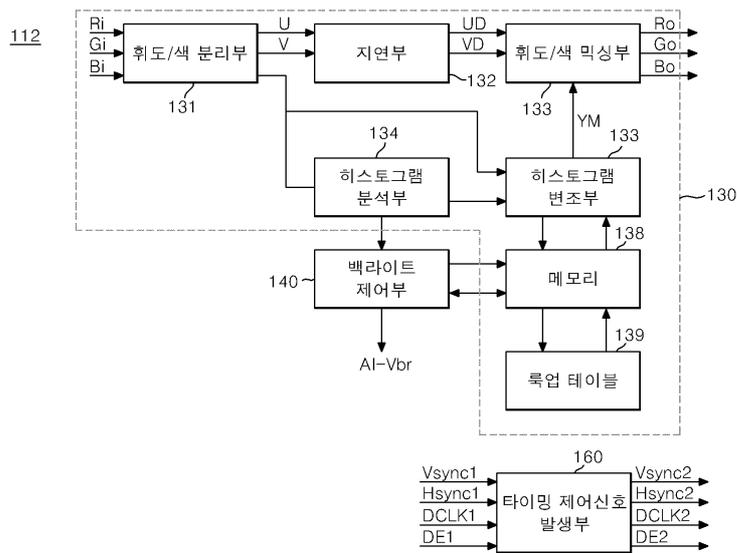
[0067] 휘도 감산부(224)는 DAC로부터 공급되는 적응적-아날로그 휘도제어신호(Analog AI-Vbr)를 감소시켜 MUX(228)로 공급한다. 이를 위해 휘도 감산부(224)는 적응적-아날로그 휘도제어전압(Analog AI-Vbr) 단자와 그라운드(GND) 단자 사이에 저항 스트링을 구비하고, 직렬 접속된 다수의 저항들을 이용하여 적응적-아날로그 휘도제어전압(Analog AI-Vbr)을 다수로 분압한다. 예를 들면, 휘도 감산부(224)는 서로 직렬 접속된 제1 내지 제5 저항(R1 내지 R5)를 이용하여 적응적-아날로그 휘도제어전압(Analog AI-Vbr)을 분압함으로써 이보다 감소된 제1 내지 제4 적응적-아날로그 휘도제어전압(a1 내지 a4)를 생성할 수 있다. 제1 적응적-아날로그 휘도제어전압(a1)은 제1 노드(n1) 전압이며, 제2 적응적-아날로그 휘도제어전압(a2)은 제2 노드(n2) 전압이다. 제3 적응적-아날로그 휘도제어전압(a3)은 제3 노드(n3) 전압이며, 제4 적응적-아날로그 휘도제어전압(a4)은 제4 노드(n4) 전압이다. 제1 내지 제5 저항(R1 내지 R5)의 값은 각각 가변 가능하며, 적절한 전압값 조정에 의해 도시된 바와 같이 제1 적응적-아날로그 휘도제어전압(a1)이 적응적-아날로그 휘도제어전압(Analog AI-Vbr)의 90 %로 감소될 수 있으며, 제2 적응적-아날로그 휘도제어전압(a2)이 적응적-아날로그 휘도제어전압(Analog AI-Vbr)의 80 %로 감소될 수 있다. 또한, 적절한 전압값 조정에 의해 도시된 바와 같이 제3 적응적-아날로그 휘도제어전압(a3)이 적응적-아날로그 휘도제어전압(Analog AI-Vbr)의 70 %로 감소될 수 있으며, 제4 적응적-아날로그 휘도제어전압(a4)이 적응적-아날로그 휘도제어전압(Analog AI-Vbr)의 60 %로 감소될 수 있다.

[0068] 휘도 가산부(226)는 DAC로부터 공급되는 적응적-아날로그 휘도제어신호(Analog AI-Vbr)를 증가시켜 MUX(228)로 공급한다. 이를 위해 휘도 가산부(226)는 다수의 증폭기를 구비하여 적응적-아날로그 휘도제어전압(Analog AI-Vbr)을 각각 다른 비율로 증폭한다. 예를 들면, 휘도 가산부(226)는 서로 다른 증폭률을 가진 제1 내지 제4 증폭기(Amp1 내지 Amp4)를 이용하여 적응적-아날로그 휘도제어전압(Analog AI-Vbr)을 증폭함으로써 이보다 증가된 제5 내지 제8 적응적-아날로그 휘도제어전압(a5 내지 a8)를 생성할 수 있다. 제1 내지 제4 증폭기(Amp1 내지

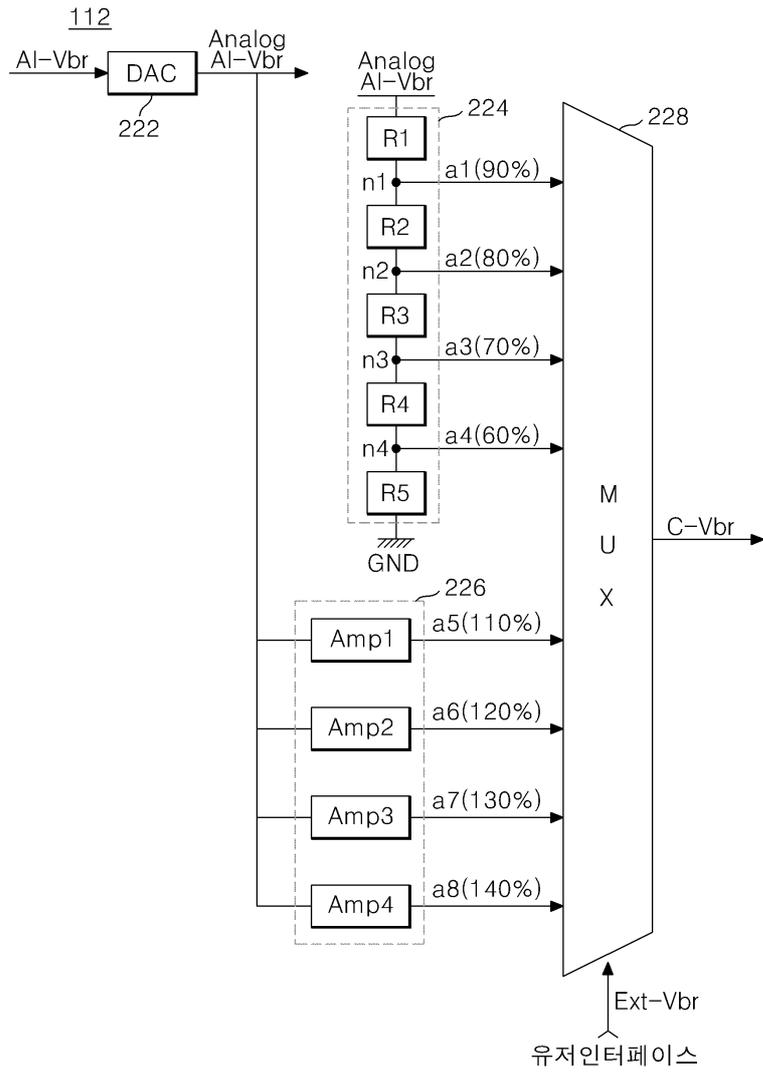
도면3



도면4



도면5



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101318081B1	公开(公告)日	2013-10-14
申请号	KR1020060115150	申请日	2006-11-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI BYUNG JIN 최병진 SONG HONG SUNG 송홍성		
发明人	최병진 송홍성		
IPC分类号	G02F1/133 G02F		
CPC分类号	G09G2360/16 G09G2320/062 G09G3/3611 G09G2330/021 G09G2310/08 G09G3/2092		
其他公开文献	KR1020080045900A		
外部链接	Espacenet		

摘要(译)

在一个实施例中，提供了一种用于具有背光的液晶显示装置的驱动方法。分析输入数字视频数据，并基于输入数字视频数据的亮度分析产生自适应亮度控制信号。通过用户界面接收外部亮度控制信号。基于自适应亮度控制信号产生多个亮度控制电压。多个亮度控制电压表示不同的亮度级别。响应于外部亮度控制信号选择一个亮度控制电压。背光根据所选择的亮度控制电压进行操作。

