

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁸
G09G 3/36 (2006.01)

(45) 공고일자 2006년02월21일
(11) 등록번호 10-0553325
(24) 등록일자 2006년02월10일

(21) 출원번호 10-2004-0053010
(22) 출원일자 2004년07월08일

(65) 공개번호 10-2005-0006084
(43) 공개일자 2005년01월15일

(30) 우선권주장 JP-P-2003-00193775 2003년07월08일 일본(JP)

(73) 특허권자 샤프 가부시기가이샤
일본 오사카후 오사카시 아베노꾸 나가이계쵸 22방 22고

(72) 발명자 이나다켄
일본 도쿄 177-0041 네리마쿠 샤쿠지이마치 8-32-25

(74) 대리인 백덕열
이태희

심사관 : 이병우

(54) 용량성 부하의 구동 회로 및 구동 방법과, 용량성 부하의 구동 회로가 제공된 표시 장치

요약

영상신호선 구동회로가, 각 출력단자 TSj에 대해, 커패시터 Cpr과, 커패시터 Cpr를 액정패널의 용량성 부하에 병렬로 접속하기 위한 스위치 SWA1, SWA2, SWB1, SWB2로 이루어지는 단위 프리차지회로(51)를 구비한다. 영상신호선 구동회로 내의 제1 출력 버퍼(41p)로부터 양전압을 영상신호선(용량성 부하)에 인가해야 할 P기간과 제2 출력 버퍼(41n)로부터 음전압을 인가해야 할 N기간 사이에, 이들 출력 버퍼(41p, 41n)가 영상신호선으로부터 전기적으로 분리되는 오프 기간이 제공된다. 이 오프 기간내에 제1 및 제2 프리차지 기간이 설정되고, 커패시터 Cpr은, 제1 프리차지 기간에 있어서, 액정 패널의 용량성 부하에 병렬로 접속되고, 제2 프리차지 기간에서는 제1 프리차지 기간과는 반대의 방향으로 용량성 부하에 병렬로 접속된다.

대표도

도 4

명세서

도면의 간단한 설명

도1a는, 본 발명의 일 실시예에 관한 액정표시장치의 구성을 나타내는 블록도이다.

도1b는, 상기 실시예에 있어서의 표시제어회로의 구성을 나타내는 블록도이다.

도2는, 상기 실시예에 있어서의 액정패널의 화소형성부(4화소분)의 구성을 나타내는 회로도이다.

도3은, 상기 실시예에 있어서의 영상신호선 구동회로의 구성을 나타내는 블록도이다.

도4는, 상기 실시예에 있어서의 영상신호선 구동회로의 DA변환회로, 출력 회로 및 프리차지 회로 중 1개의 영상신호선에 대응하는 부분을 나타내는 회로도이다.

도5a-5e는, 상기 실시예에 있어서의 영상신호선 구동회로의 동작을 설명하기 위한 신호 파형도이다.

도6a-6d는, 상기 실시예에 있어서의 영상신호선 구동 회로의 동작을 설명하기 위한 등가 회로를 나타내는 도면이다.

도7은, 액정표시장치의 제1 종래예에 있어서, 영상신호선 구동의 시뮬레이션에 사용된 회로 모델을 나타내는 도면이다.

도8은, 액정표시장치의 제2 종래예에 있어서, 영상신호선 구동의 시뮬레이션에 사용된 회로 모델을 나타낸 도면이다.

도9는, 상기 실시예에 있어서, 영상신호선 구동의 시뮬레이션에 사용된 회로 모델을 나타낸 도면이다.

도10은, 제1 종래예에 있어서, 영상신호선의 구동에 대한 시뮬레이션 결과인 소비전류를 나타낸 파형도이다.

도11은, 제2 종래예에 있어서, 영상신호선의 구동에 대한 시뮬레이션 결과인 소비 전류를 나타낸 파형도이다.

도12는, 상기 실시예에 있어서, 영상신호선의 구동에 대한 시뮬레이션 결과인 소비 전류를 나타낸 파형도이다.

도13은, 상기 실시예에 있어서, 영상신호선의 구동에 대한 시뮬레이션 결과인, 부하 용량으로의 인가 전압을 나타낸 파형도이다.

도14a는, 액정표시장치에 있어서의 1H 반전 구동방식을 설명하기 위한 개략도이다.

도14b 및 14c는, 액정 표시장치에 있어서의 1H 반전 구동방식을 설명하기 위한 전압 파형도이다.

도15는, 액정표시장치에 있어서, 소비전력을 감소시키기 위한 종래의 제1 방법을 설명하기 위한 회로도이다.

도16a-16d는, 상기 종래의 제1 방법을 설명하기 위한 신호 파형도이다.

도17a 및 17b는, 액정표시장치에 있어서, 소비 전력을 감소시키기 위한 종래의 제2 방법을 설명하기 위한 회로도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 용량성 부하를 구동하기 위한 구동 회로 및 구동 방법에 관한 것으로서, 예컨대, 액티브 매트릭스형 액정 패널과 같은 용량성 부하에 전압을 인가함으로써 화상을 표시하기 위한 구동 회로 및 그 구동 회로를 구비한 표시장치에 관한 것이다.

액정표시장치에서는, 액정 패널에 제공된 영상신호선에, 입력 신호에 따른 전압이 인가됨으로써 화상이 표시된다. 즉, 액정표시장치에서는, 화상을 표시하기 위해, 액정 패널에 있어서의 화소 용량이나 배선 용량 등으로 이루어지는 용량성 부하가 구동회로에 의해 구동된다. 이와 같은 액정표시장치, 예컨대, 박막 트랜지스터(TFT: Thin Film Transistor)에 의한 액티브 매트릭스형 액정표시장치(이하 "TFT-LCD 장치"라 한다)는, 다음과 같은 구성으로 되어 있다.

TFT-LCD에 있어서의 액정 패널(이하 "TFT-LCD 패널"이라 한다)은, 서로 대향하는 한 쌍의 기판(이하 "제1 및 제2 기판"이라 한다)을 구비하고 있다. 이들 기판은, 소정의 거리(전형적으로는 수 μm)만큼 떨어져 고정되어 있고, 액정 재료가

이들 기관간에 충전되어 액정층이 형성되어 있다. 이들 기관 중 적어도 일방은 투명하고, 투과형 표시를 행할 경우에는, 양 기관은 모두 투명하다. TFT-LCD에 있어서, 제1 기관상에는 서로 평행한 복수의 주사 신호선과, 주사 신호선에 대해 직교하도록 교차하는 복수의 영상신호선이 제공되어 있고, 주사 신호선과 영상신호선의 각 교차점에 대응하여, 화소 전극과 그 교차점을 지나는 영상신호선에 그 화소 전극을 전기적으로 접속하기 위한 스위칭 소자인 화소 TFT가 제공되어 있다. 이 화소 TFT의 게이트 단자는, 그 교차점을 지나는 주사 신호선에 접속되고, 소스 단자는, 그 교차점을 지나는 영상신호선에 접속되고, 드레인 단자는 상기 화소 전극에 접속되어 있다.

상기 제1 기관에 대항하는 제2 기관상에는, 전체면에 대항 전극으로서의 공통 전극이 제공되어 있다. 이 공통 전극에는 공통 전극 구동 회로에 의해 적절한 전위가 제공된다. 따라서, 액정층에는 화소 전극과 공통 전극의 전위차에 상당하는 전위가 인가된다. 이 인가 전위에 의해 액정층의 광투과율을 제어할 수 있기 때문에, 영상신호선으로부터 적절한 전압이 인가됨으로써 소망하는 화소 표시를 행할 수 있다.

그런데, 일반적으로 액정표시장치에서는, 액정의 열화를 억제하는 동시에 표시 품질을 유지하기 위해 교류화 구동이 행해지고 있다. 이 교류화 구동의 방식으로서, 프레임 반전 구동방식이나, 1H 반전 구동방식, 소스 반전 구동방식, 도트 반전 구동방식 등이 있다. 여기서, 프레임 반전 구동방식은, 표시해야 할 영상을 나타내는 영상 신호의 1 프레임 기간마다 액정으로서의 인가 전압의 극성을 반전시키는 방식이고, 1H 반전구동방식은, 그 영상 신호의 1수평 주사기간마다(1 주사 신호선마다) 액정으로서의 인가 전압의 극성을 반전시키면서 1프레임 기간마다에도 극성을 반전시키는 구동 방식이고, 소스 반전 구동방식은, 표시해야 할 화상의 1수직 라인마다 상기 액정 패널에 있어서의 1영상신호선마다 액정으로서의 인가 전압의 극성을 반전시키면서 1프레임 기간마다에도 극성을 반전시키는 구동 방식이고, 도트 반전 구동방식은, 액정으로서의 인가 전압의 극성을 1주사 신호선마다 또한 1영상신호선마다 반전시키면서 1프레임마다에도 반전시키는 구동 방식이다.

예를 들면, 1H 반전 구동 방식의 경우에는, 도14a에 나타난 바와 같이, 1 프레임 기간마다 인가 전압의 양음의 극성을 반전시키면서 1수평 주사기간마다 양음의 극성을 반전시키기 위해, 통상, 도14b에 나타난 바와 같이, 영상신호선 구동회로("소스 드라이버"라고도 불린다)에 의한 영상신호선이, 공통 전극 구동회로에 의한 공통전극이, 함께 교류구동된다. 이와 같이 공통전극도 교류구동되는 경우에는, 영상신호선 구동회로로부터 출력되는 펄스파 전압의 진폭은 비교적 작고, 예컨대 5V이다. 이에 대해, 공통 전극의 전위 V_{com} 을 고정시켜(DC로서) 1H 반전 구동 또는 도트 반전구동 등을 행할 경우에는, 도14c에 나타난 바와 같이, 영상신호선 구동회로로부터 출력되는 펄스파 전압(영상신호선 전위 V_s)의 진폭은, 예컨대, 10V로서 공통 전극을 교류 구동하는 경우의 2배로 된다. 그 결과, 영상신호선 구동 회로에 있어서의 소비 전력은 크게 된다.

이에 대해, 상기 액정표시장치에 있어서, 소비 전력을 감소시키는 방법으로서 다음의 두 방법이 고려되고 있다. 제1 방법은, 액정으로서의 인가 전압의 극성의 절환 시점마다 프리 차지를 행하는 방법이고, 영상신호선 구동회로의 각 출력에 대해 예컨대 도15에 나타난 바와 같은 회로 구성이 채용된다(예컨대, 일본 특허공개 공보 7-134573호 공보 및 대응 미국특허 제5,929,847호(이 미국 특허의 내용은 인용함으로써 여기에 포함된다)참조). 이 회로 구성에서는, 각 영상신호선에 인가되어야 할 구동 신호 S_j 를 출력하는 영상신호선 구동회로에 있어서, 각 출력 단자 TS_j 에 대해 영상신호선으로서의 인가 전압의 극성을 반전시키기 위해 대개 상반적으로 온, 오프되는 양극측 스위치 SWP 및 음극측 스위치 SWN이 제공되어 있다. 양극측 스위치 SWP는, 도16a에 나타난 양전압 인가 제어신호 ϕ_p 에 의해 제어되고, 양전압 인가 제어신호 ϕ_p 가 하이 레벨(H레벨)일 때에 온 상태로 되고, 로우 레벨(L레벨)일 때 오프상태로 된다. 음극측 스위치 SWN은, 도16b에 나타난 음전압 인가 제어신호 ϕ_n 에 의해 제어되고, 음전압 인가 제어신호 ϕ_n 이 H레벨 일 때 온상태로 되고, L레벨일 때 오프상태로 된다. 이와 같은 양극측 및 음극측 스위치 SWP, SWN에 의해, 화소 전극과 공통전극에 의해 형성되는 화소 용량에 양의 전압을 유지시켜야 할 영상신호선에 양의 전압을 인가하는 기간(이하 "P기간"이라 한다)과, 화소 용량에 음의 전압을 유지시켜야 할 영상신호선에 음의 전압을 인가하는 기간(이하 "N기간"이라 한다)이, 도16d에 나타난 바와 같이 상호 절환된다. 이에 더해, P기간과 N기간 사이에, 도16a 및 16b에 나타난 바와 같이, 양극측 및 음극측 스위치 SWP, SWN이 함께 오프 상태(ϕ_p 및 ϕ_n 이 모두 L레벨)로 되어 영상신호선 구동회로의 출력 버퍼(41p,41n)가 영상신호선으로부터 전기적으로 분리되는 기간(이하 "오프기간"이라 한다)이 제공되어 있다.

상기 제1 방법에서는, 상기 양극측 및 음극측 스위치 SWP, SWN에 더해, 프리차지 전원으로 불리는 전원이 제공되고, 양극측 스위치 SWP와 음극측 스위치 SWN의 접속점과 액정 패널에 있어서의 영상신호선을 접속하는 신호선상의 적절한 위치에 일단이 접속되고, 프리차지 전원에 타단이 접속된 스위치 SWS가 제공된다. 이 스위치 SWS는, 도16c에 나타난 프리차지 제어신호 Scs 가 H레벨일 때 온 상태로되고, L레벨일 때 오프 상태로 되는 스위치로서, 양극측 및 음극측 스위치 SWP, SWN과 연동하고 있다. 즉, 이 스위치 SWS는, 프리차지 제어신호 Scs 에 기초하고, P기간과 N기간 사이에 삽입된 오프 기간 내에 온되고, 이로써, 영상신호선이 프리차지 전원에 의해 프리차지된다. 이 프리차지 전원의 전압 V_{pr} 이, 예컨대, 영상신호선 구동회로로부터 출력되는 양의 전압과 음의 전압의 정확히 중간치의 전압 "0"일 경우, 즉 스위치 SWS의 타단이 액정 패널의 공통전극에 접속되어 있는 경우에는, 영상신호선 구동회로에 있어서의 출력 버퍼(41p,41n)가 구동해야 할

전압은, 이와 같은 방법을 채용하지 않을 경우의 반으로 되고, 이에 따라 소비 전력이 감소된다. 즉, 예컨대 P기간에서 N기간으로의 이행 기간인 오프 기간에 스위치 SWS가 온됨으로써, 영상신호선의 전위가 중간 전위로 프리차지되고, 그 후, 영상신호선 구동회로부터 음의 전압이 인가된다. 이로써, 영상신호선 구동 회로에 있어서의 출력 버퍼(41n)가 구동해야 할 전압은, 도16d에 나타낸 바와 같이 극성의 절환시에 있어서의 전위 변화량의 반으로 된다.

액정표시장치에 있어서, 소비전력을 감소시키는 제2 방법은, 상기 오프 기간에 상당하는 기간에, 액정 정전용량(상기 화소용량에 상당하는 용량)을 포함하는 페루프를 형성함으로써, 상기 액정 정전용량에 축적된 전하를 방전하고, 이로써, 소비 전력의 감소화를 도모하는 방법이다(예를 들면, 일본 특허공개 53-124098호 공보 및 대응 미국 특허 제4,196,432호 참조). 도17a 및 17b는, 이 제2 방법을 설명하기 위한 간이등가회로를 나타내고 있다. 이 제2 방법에서는, 예컨대, 상기 제1 방법에 있어서의 P기간에 상당하는 기간에, 도17a에 나타낸 바와 같이, 액정 정전용량(LCD) Co가 충전되고, 상기 제1 방법에 있어서의 오프 기간에 상당하는 기간에는, 도17b에 나타낸 바와 같이, 액정 정전용량 Co를 포함하는 페루프가 형성되고, 액정 정전용량 Co에 축적되어 있던 전하가 방전된다. 이로써, 액정 구동 전류가 삭감되고, 액정표시장치의 소비전력이 감소된다.

이상과 같이, 상기 종래의 제1 및 제2 방법에서는, 구동 회로가 변화시켜야 할 영상신호선 전위의 변화량을 적게 함으로써 저소비 전력화가 도모된다. 그러나, 이들 방법에 의한 효과는, 구동회로가 변화시켜야 할 영상신호선 전위 변화량을 극성 반전시에 있어서의 영상신호선의 전위 변화량의 반으로 하는 것에 기초하여 소비 전력의 삭감에 한정되고, 그 이상의 소비 전력을 삭감할 수는 없다.

발명이 이루고자 하는 기술적 과제

본 발명에서는, 액정표시장치 등과 같이 용량성 부하에 극성을 주기적으로 반전시키면서 전압을 인가함으로써 상기 용량성 부하를 구동하는 구동회로 및 구동 방법에 있어서, 상기 종래의 방법보다 더 소비전력을 감소시킬 수 있는 구동 회로 및 구동 방법을 제공하는 것을 목적으로 한다.

본 발명의 제1 국면은, 입력 신호에 따른 전압을 주기적으로 극성을 반전시키면서 용량성 부하에 인가함으로써 상기 용량성 부하를 구동하는 구동회로로서,

상기 입력 신호에 따른 전압을 출력하여 상기 용량성 부하에 인가하는 출력회로와,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때 소정 기간만큼 상기 출력회로를 상기 용량성 부하로부터 전기적으로 분리하는 개폐 회로와,

소정 용량을 갖는 커패시터와,

상기 출력 회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간인 오프 기간내에 있어서, 제1 소정 기간만큼 상기 커패시터를 상기 용량성 부하에 병렬로 접속하고 또한, 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대로 향하여, 상기 용량성 부하에 병렬로 접속하는 접속 절환 회로를 구비한 것을 특징으로 한다.

이와 같은 구성에 따르면, 출력 회로에 의한 용량성 부하가 충전된 후, 그 출력 회로가 용량성 부하로부터 전기적으로 분리되는 오프 기간 중, 제1 소정 기간에서는, 커패시터가 용량성 부하에 병렬로 접속됨으로써, 그 커패시터는 용량성 부하와 동전위에서 동극성으로 충전된 상태로 되고, 그 후의 제2 소정 기간에서는, 그 커패시터는 역방향으로 용량성 부하에 병렬로 접속됨으로써, 용량성 부하는 그 커패시터와 동전위에서 제1 소정 기간과는 반대 극성으로 충전된 상태로 된다. 이와 같이, 오프 기간의 제2 소정 기간에 있어서, 상기 커패시터의 축적 전하에 의한 용량성 부하가 프리차지되기 때문에, 이 오프 기간 경과 후에 출력 회로에 의해 변화시켜야 할 용량성 부하의 전위 변화량은, 상기 커패시터의 충전 전압에 따라 감소되고, 극성 반전시의 전위 변화량의 절반보다도 작게 된다. 그 결과, 구동 회로에 있어서의 소비전력의 삭감에 대해 종래보다 큰 효과가 얻어진다.

이와 같은 용량성 부하의 구동 회로에 있어서,

상기 접속 절환 회로는, 상기 출력 회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 오프 기간인 제1 오프 기간으로부터 1주기 경과한 후의 오프 기간인 제2 오프 기간에 있어서의 상기 제1 소정 기간에서는, 상기 제1 오프 기간에 있어서의 상기 제2 소정 기간에서의 방향과 동일한 방향으로 상기 커패시터를 상기 용량성 부하에 병렬로 접속하는 것이 바람직하다.

이와 같은 구성에 따르면, 제2 오프 기간에 있어서의 제1 소정 기간에서는, 제1 오프 기간에 있어서의 제2 소정 기간에서의 방향과 동일한 방향으로 커패시터가 용량성 부하에 병렬로 접속되기 때문에, 제1 오프 기간에 있어서의 제2 소정 기간에 있어서 충전된 상기 커패시터는, 제2 오프 기간에 있어서의 제1 소정 기간에 있어서 다시 동극성으로 충전된다. 이로써, 용량성 부하로의 인가 전압의 극성 반전이 반복됨에 따라 상기 커패시터에 있어서의 축적 전하량이 증가하기 때문에, 출력 회로에 의해 변화해야 할 용량성 부하의 전위 변화량은, 점차 적어진다. 그 결과, 구동 회로에 있어서의 소비 전력을 크게 삭감할 수 있다.

이와 같은 용량성 부하의 구동 회로에 있어서,

상기 접속절환회로는,

상기 제1 및 제2 소정 기간 중 일방의 기간에 온되고 타방의 기간에 오프되는 제1 및 제2 스위치와,

상기 일방의 기간에 오프되고 상기 타방의 기간에 온되는 제3 및 제4 스위치를 구비하고,

상기 커패시터의 일단은, 상기 제1 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제4 스위치를 통해 소정의 프리차지 기준 전압에 접속되고,

상기 커패시터의 타단은, 상기 제3 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제2 스위치를 통해 상기 소정 프리차지 기준 전압에 접속되는 구성으로 할 수 있다.

이와 같은 구성에 따르면, 제1 및 제2 소정 기간 중 일방의 기간에는, 커패시터의 일단과 용량성 부하의 일단의 사이에 삽입된 제1 스위치가 온되는 동시에, 커패시터의 타단과 소정의 프리차지 기준 전압 사이에 삽입된 제2 스위치가 온되고, 제1 및 제2 소정 기간 중 타방의 기간에는, 커패시터의 일단과 소정의 프리차지 기준 전위 사이에 삽입된 제4 스위치가 온되는 동시에, 커패시터의 타단과 용량성 부하의 일단 사이에 삽입된 제3 스위치가 온된다. 따라서, 출력 회로가 용량성 부하로부터 전기적으로 분리되는 오프 기간 중, 제1 소정 기간에 있어서, 커패시터가 용량성 부하에 병렬로 접속되고, 그 후의 제2 소정 기간에서는, 그 커패시터는 반대 방향으로 용량성 부하에 병렬로 접속된다. 이로써, 출력 회로에 의해 변화해야 할 용량성 부하의 전위 변화량은, 상기 커패시터의 충전 전압에 따라 적어지고, 그 결과, 구동 회로에 있어서의 소비 전력이 종래보다 감소된다.

본 발명의 제2 국면은, 표시해야 할 화상을 나타내는 입력 신호에 따른 전압을 주기적으로 극성을 반전시키면서 용량성 부하에 인가함으로써, 상기 입력 신호가 나타내는 화상을 표시하는 표시장치에 있어서,

상기 입력 신호에 따른 전압을 출력하여 상기 용량성 부하에 인가하는 출력 회로와,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때 소정 기간만큼 상기 출력 회로를 상기 용량성 부하로부터 전기적으로 분리하는 개폐 회로와,

소정 용량을 갖는 커패시터와,

상기 출력 회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간이 오프 기간내에 있어서, 제1 소정 기간만큼 상기 커패시터를 상기 용량성 부하에 병렬로 접속하고 또한 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대 방향으로 상기 용량성 부하에 병렬로 접속하는 접속절환회로를 구비한 것을 특징으로 한다.

이와 같은 구성에 따르면, 본 발명의 제1 국면과 같이, 출력 회로에 의한 용량성 부하로의 전압 인가 전의 오프 기간에, 커패시터에 충전된 전하에 의한 용량성 부하가 프리차지되기 때문에, 이 오프 기간 경과 후에 출력 회로에 의해 변화시켜야 할 용량성 부하의 전위 변화량은, 상기 커패시터의 충전 전압에 따라 적어진다. 그 결과, 구동회로에 있어서의 소비전력이 종래보다도 감소된다.

이와 같은 표시장치에 있어서,

복수의 영상신호선과,

상기 복수의 영상신호선과 교차하는 복수의 주사 신호선과,

상기 복수의 주사 신호선을 선택적으로 구동하기 위한 복수의 주사 신호를 생성하고, 상기 복수의 주사 신호를 상기 복수의 주사 신호선에 각각 제공하는 주사 신호선 구동 회로와,

상기 복수의 영상신호선과 상기 복수의 주사 신호선의 교차점에 각각 대응하여 매트릭스 형태로 배치된 복수의 화소 형성부를 더 구비하고,

각 화소 형성부는,

대응하는 교차점을 통과하는 주사 신호선에 상기 주사 신호선 구동회로에 의해 제공되는 주사 신호에 의해 온 및 오프되는 스위칭 소자와,

대응하는 교차점을 통과하는 영상신호선에 상기 스위칭 소자를 통해 접속되는 화소 전극과,

상기 복수의 화소 형성부에 공통적으로 제공되고, 상기 화소 전극과의 사이에 소정 용량이 형성되도록 배치된 공통 전극을 포함하고,

상기 용량성 부하는, 각 영상신호선 및 상기 화소 전극과 상기 공통 전극에 의해 형성되고,

상기 출력회로는, 상기 입력 신호에 따른 전압을 상기 복수의 영상신호선에 인가하고,

상기 커패시터 및 상기 접속절환회로는, 상기 영상신호선마다 제공되는 구성으로 할 수 있다.

이와 같은 구성에 따르면, 각 영상신호선 및 화소 전극과 공통 전극에 의해 형성된 용량성 부하에 대해 커패시터 및 접속절환회로가 제공되어 있고, 오프 기간에 상기 커패시터 및 접속절환 회로에 의해 그 용량성 부하가 프리차지 되기 때문에, 그 용량성 부하로의 인가 전압의 극성 반전시에 있어서의 각 영상 신호선의 전위 변화량 중 출력 회로가 변화시켜야 할 전위 변화량이, 상기 커패시터의 충전 전압에 따라 적어진다. 이로써, 액정표시장치 등에 있어서, 영상신호선의 구동회로에 있어서의 소비 전력을 종래보다 삭감할 수 있다.

본 발명의 제3 국면은, 입력 신호에 따른 전압을 출력 회로에 의해 극성을 주기적으로 반전시키면서 용량성 부하에 인가함으로써 상기 용량성 부하를 구동하는 구동 방법에 있어서,

상기 입력 신호에 따른 전압을 상기 용량성 부하에 인가하는 전압 인가 스텝과,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때 소정의 기간만큼 상기 출력 회로를 상기 용량성 부하로부터 전기적으로 분리하는 절단 스텝과,

상기 출력 회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간인 오프 기간에 있어서, 제1 소정 기간만큼, 소정 용량을 갖는 커패시터를 상기 용량성 부하에 병렬로 접속하는 제1 접속 스텝과,

상기 오프 기간내에 있어서, 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대 방향으로 상기 용량성 부하에 병렬로 접속하는 제2 접속 스텝을 구비하는 것을 특징으로 한다.

본 발명의 이들 및 타 목적, 특징, 태양 및 효과는, 첨부한 도면을 참조하여 본 발명의 다음 상세한 설명으로부터 명백해진다.

발명의 구성 및 작용

이하, 본 발명의 실시예에 대해 첨부 도면을 참조하여 설명한다.

<1 전체의 구성 및 동작>

도1a는, 본 발명의 일 실시예에 관한 액정표시장치의 구성을 나타내는 블록도이다. 이 액정표시장치는, 표시제어회로(200), 영상신호선 구동회로(300), 주사 신호선 구동회로(400) 및 액티브 매트릭스형 액정 패널(500)을 구비하고 있다.

이 액정표시장치에 있어서의 표시부로서의 액정 패널(500)은, 외부의 CPU등으로부터 수취하는 화상 데이터 Dv가 나타내는 화상에 있어서의 수평 주사선에 각각 이 대응하는 복수 개의 주사 신호선 Lg, 이들 복수 개의 주사 신호선 Lg의 각각과 교차하는 복수 개의 영상신호선 Ls, 이들 복수 개의 주사 신호선 Lg와 복수 개의 영상신호선 Ls와의 교차점에 각각 대응하여 제공된 복수의 화소 형성부를 포함한다. 이들 복수의 화소 형성부는 매트릭스 형태로 배치되고, 각 화소 형성부는, 기본적으로는 종래의 액티브 매트릭스형 액정 패널에 있어서의 화소 형성부와 동일한 구성을 갖고 있다. 즉, 각 화소 형성부는, 도2에 나타낸 바와 같이, 대응하는 교차점 CR을 통과하는 영상신호선 Ls에 소스 단자가 접속되는 동시에, 대응하는 교차점 CR을 통과하는 주사 신호선 Lg에 게이트 단자가 접속된 스위칭 소자로서의 TFT(10)과, 그 TFT(10)의 드레인 단자에 접속된 화소 전극 EPx와, 상기 복수의 화소 형성부에 공통적으로 제공된 대향전극인 공통전극 Ec와, 상기 복수의 화소 형성부에 공통적으로 제공되는 화소 전극 Epx와 공통전극 Ec와의 사이에 협지된 액정층으로 이루어진다. 그리고, 화소 전극 Epx와 공통전극 Ec와 이들 간에 협지된 액정층에 의해 화소용량 Cp가 형성된다.

본 실시예에서는, 액정 패널(500)에 표시해야 할 화상을 나타내는(협의의)화상 데이터 및 표시 동작의 타이밍 등을 결정하는 데이터(예컨대 표시용 클록의 주파수를 나타내는 데이터)(이하 "표시제어 데이터"라 한다)는, 외부 컴퓨터에 있어서의 CPU등으로부터 표시제어회로(200)에 보내진다(이하, 외부로부터 보내지는 이들 데이터 Dv를 "광의 화상 데이터"라 한다). 즉, 외부 CPU 등은, 광의 화상 데이터 Dv를 구성하는(협의의)화상 데이터 및 표시 제어 데이터를, 어드레스 신호 ADw를 표시제어회로(200)에 공급하고, 표시제어회로(200)내의 후술할 표시 메모리 및 레지스터에 각각 기입한다.

표시제어회로(200)는, 레지스터에 기입된 표시제어 데이터에 기초하고, 표시용 클록 신호 CK, 수평 동기신호 HSY, 수직 동기 신호 VSY, 스타트 펄스 신호 SP 및 래치 스트로브 신호 LS를 생성한다. 또한, 표시제어회로(200)는, 외부 CPU등에 의해 표시 메모리에 기입된 화상 데이터를 독출하고, 디지털 화상 신호 Da로서 출력한다. 또한, 표시제어회로(200)는, 액정 패널(500)에 있어서의 액정으로의 인가전압의 극성을 주기적으로 반전시키기 위한 제어 신호인 양전압 인가 제어 신호 ϕ_p , 음전압 인가 제어신호 ϕ_n 및 후술할 프리차지의 극성을 제어하기 위한 제어 신호인 제1 프리차지 극성 제어 신호 Sca 및 제2 프리차지 극성 제어 신호 Scb를 생성한다. 이로써, 표시제어회로(200)에 의해 생성되는 신호 중, 클록 신호 CK와, 스타트 펄스 신호 SP와, 래치 스트로브 신호 LS와, 디지털 화상신호 Da와, 양 및 음 전압 인가 제어 신호 ϕ_p , ϕ_n 과, 제1 및 제2 프리차지 극성제어신호 Sca, Scb는, 영상신호선 구동회로(300)에 공급되고, 수평동기신호 HSY와 수직동기 신호 VSY는, 주사신호선 구동회로(400)에 공급된다. 또한, 이하에서는, 화상표시의 계조수를 64로 하여 설명하지만, 계조수는 이에 한정되는 것은 아니다. 본 실시예와 같이, 계조수를 64로 한 경우, 디지털 화상신호 Da는 6비트의 신호로 된다.

영상신호선 구동회로(300)에는, 상기와 같이, 액정 패널(500)에 표시해야 할 화상을 나타내는 데이터가 화소 단위로 디지털 화상신호 Da로서 공급되는 동시에, 타이밍을 나타내는 신호로서 클록 신호 CK와, 스타트 펄스 신호 SP와, 래치 스트로브 신호 LS와, 양 및 음 전압 인가 제어신호 ϕ_p , ϕ_n 와, 제1 및 제2 프리차지 극성 제어 신호 Sca, Scb가 공급된다. 영상신호선 구동회로(300)는, 이들 신호 CK, SP, LS, ϕ_p , ϕ_n , Sca, Scb에 기초하고, 액정 패널(500)을 구동하기 위한 영상신호(이하 "구동용 영상신호"라고도 한다) S1~Sn을 생성하고, 이들을 액정 패널(500)의 복수(n개)의 영상신호선 Ls에 각각 인가한다.

주사신호선 구동회로(400)는, 수평동기신호 HSY 및 수직동기신호 VSY에 기초하고, 액정패널(500)에 있어서의 주사신호선 Lg를 1수평 주사기간씩 순차적으로 선택하기 위해 복수(m개)의 주사신호선 Lg에 각각 인가해야 할 주사신호 G1~Gm을 생성하고, 전체 주사신호선 Lg의 각각을 순서대로 선택하기 위한 액티브한 주사신호의 각 주사신호선 Lg로의 인가를 1수직 주사 기간을 주기로 하여 반복한다.

액정패널(500)에서는, 상기한 바와 같이, n개의 영상신호선 Ls에, 영상신호선 구동회로(300)에 의해 디지털 화상신호 Da에 기초하여 구동용 영상신호 S1~Sn이 각각 인가되고, m개의 주사 신호선 Lg에는, 주사신호선 구동회로(400)에 의해 주사신호 G1~Gm이 각각 인가된다. 이로써, 각 주사 신호선 Lg에 접속되는 TFT(10)는, 상기 주사 신호선 Lg에 제공되는 주사신호 Gi(i=1~m)가 액티브일 때 온되고, 비액티브일때 오프된다. 그리고, 온된 TFT(10)의 소스 단자에 접속되는 화소전극 Epx에는, 상기 TFT(10)의 소스 단자에 접속되는 영상신호선 Ls에 제공된 구동용 영상신호 Sj(j=1~n)가 전압신호로서 인가된다. 그 후, 상기 TFT(10)가 오프되면, 상기 화소전극 Epx의 전위와 공통전극 Ec의 전위의 차에 상당하는 전압이, 상기 화소전극 Epx와 공통전극 Ec에 의해 형성되는 화소용량 Cp로 유지된다. 이로써, 액정패널(500)의 액정층에는, 구동용 영상신호 S1~Sn에 의해 제공되는 화소전극 Epx의 전위와 소정의 전원회로에 의해 제공되는 공통전극 Ec의 전위 차에 상당하는 전위가 인가되고, 이 인가전압에 의해 액정층의 광투과율이 제어된다. 이로써, 액정 패널(500)은, 외부 CPU등으로부터 수취한 화상 데이터 Dv가 나타내는 화상을 표시한다. 또한, 본 실시예에 있어서, 공통전극 Ec에는 고정 전위가 제공되지만(이하, 이 고정 전위는 접지 레벨(0)인 것으로 한다), 본 발명은, 이에 한정되는 것은 아니다(후술할 변형에 참조).

<2 표시제어회로>

도1b는, 상기 액정표시장치에 있어서의 표시제어회로(200)의 구성을 나타내는 블록도이다. 이 표시제어회로(200)는, 입력제어회로(20)와 표시 메모리(21)와 레지스터(22)와 타이밍 발생기(23)와 메모리 제어회로(24)와 극성절환제어회로(25)를 구비하고 있다.

이 표시제어회로(200)가 외부 CPU등으로부터 수취한 광의 화상 데이터 Dv를 나타내는 신호(이하, 이 신호도 부호 "Dv"로 나타내는 것으로 한다) 및 어드레스 신호 ADw는, 입력제어회로(20)에 입력된다. 입력제어회로(20)는, 어드레스 신호 ADw에 기초하고, 광의 화상 데이터 Dv를, 화상 데이터 DA와 표시제어 데이터 Dc로 분리한다. 그리고, 화상 데이터 DA를 나타내는 신호(이하, 이들 신호도 부호 "DA"로 나타내는 것으로 한다)를 어드레스 신호 ADw에 기초하여 어드레스 신호 AD와 함께 표시 메모리(21)에 공급함으로써 화상 데이터 DA를 표시 메모리(21)에 기입하는 동시에, 표시제어 데이터 Dc를 레지스터(22)에 기입한다. 표시제어 데이터 Dc는, 클럭신호 CK의 주파수나, 화상 데이터 Dv가 나타내는 화상을 표시하기 위한 수평주사기간 및 수직주사기간 등을 지정하는 타이밍 정보를 포함하고 있다.

타이밍 발생기(23)는, 레지스터(22)가 유지하는 상기 표시제어 데이터에 기초하고, 클럭신호 CK, 수평동기신호 HSY, 수직동기신호 VSY, 스타트 펄스신호 SP 및 래치 스트로브 신호 LS를 생성한다. 또한, 본 실시예에서는, 영상신호선 구동회로(300)로부터 출력되는 구동용 영상신호 S1~Sn은, 1수평주사기간마다 절환된다. 이에 대해, 영상신호선 구동회로(300)에 공급되는 스타트 펄스신호 SP 및 래치 스트로브 신호 LS의 펄스 반복 주기도 1수평주사기간으로 되어 있다. 또한, 타이밍 발생기(23)는, 표시 메모리(21) 및 메모리 제어회로(24)를 클럭신호 CK에 동기하여 동작시키기 위한 타이밍 신호를 생성한다.

메모리 제어회로(24)는, 외부로부터 입력되어 입력제어회로(20)를 통해 표시메모리(21)에 저장된 화상 데이터 DA 중, 액정 패널(500)에 표시해야 할 화상을 나타내는 데이터를 독출하기 위한 어드레스 신호 ADr과, 표시 메모리(21)의 동작을 제어하기 위한 신호를 생성한다. 이들 어드레스 신호 ADr 및 제어신호는 표시 메모리(21)에 제공되고, 이로써, 액정 패널(500)에 표시해야 할 화상을 나타내는 데이터가 디지털 화상신호 Da로서 표시 메모리(21)로부터 독출되고, 표시제어회로(200)로부터 출력된다. 이 디지털 화상신호 Da는, 상기한 바와 같이 영상신호선 구동회로(300)에 공급된다.

극성절환제어회로(25)는, 수평동기신호 HSY 및 수직동기신호 VSY에 기초하고, 양 및 음 전압 인가 제어 신호 ϕ_p , ϕ_n 과, 제1 및 제2 프리차지 극성 제어신호 Sca, Scb를 생성한다. 여기서, 양전압 인가제어신호 ϕ_p 는, 영상신호선 구동회로(300)(의 출력 버퍼)로부터 양극성의 전압을 출력해야 할 기간에 H레벨, 그 이외의 기간에서 L레벨로 되는 신호이고, 음전압 인가제어신호 ϕ_n 은, 영상신호선 구동회로(300)(의 출력 버퍼)으로부터 음극성의 전압을 출력해야 할 기간에 H레벨, 그 이외의 기간에서 L레벨로 되는 신호이다. 또한, 제1 및 제2 프리차지 극성 제어신호 Sca, Scb는, 후술할 오프 기간에 있어서, 액정 패널(500)내의 부하용량에 병렬로 접속되는 프리차지 커패시터의 방향을 절환하기 위한 제어신호이다. 제1 프리차지 극성제어신호 Sca는, 프리차지 커패시터를 구성하는 서로 대향하는 제1 및 제2 전극 Ep, En 중 제1 전극 Ep(본 실시예에서는 전위가 높은 쪽의 전극)가 액정패널(500)내의 각 영상신호선 Ls에 접속되는 방향으로 프리차지 커패시터를 부하용량에 병렬로 접속해야 할 기간에 H레벨, 그 이외의 기간에서 L레벨로 된다. 한편, 제2 프리차지 극성제어신호 Scb는, 프리차지 커패시터의 제2 전극 En(본 실시예에서는 전위가 낮은 쪽의 전극)이 액정패널(500) 내의 각 영상신호선 Ls에 접속되는 방향으로 프리차지 커패시터를 부하용량에 병렬로 접속해야 할 기간에 H레벨, 그 외의 기간에서 L레벨로 된다.

<3 영상신호선 구동회로>

도3은, 상기 액정표시장치에 있어서의 영상신호선 구동회로(300)의 구성을 나타내는 블록도이다. 이 영상신호선 구동회로(300)는, 출력단자 TS1, TS2, ..., TSn의 수, 즉 액정 패널(500)의 영상신호선 Ls의 수와 동일한 단수의 시프트 레지스터(310)와, 각 6비트로 이루어진 출력단자 TS1, TS2, ..., TSn의 수와 동등한 수의 디지털 화상신호 d1, d2, ..., dn을 출력하는 샘플링·래치회로(320)와, 각 디지털 화상신호 d1, d2, ..., dn을 아날로그 신호로 변환하는 DA변환회로(330)와, 이들 아날로그 신호에 기초하여 출력단자 TS1, TS2, ..., TSn으로부터 각각 출력해야 할 구동용 영상신호 S1, S2, ..., Sn을 생성하는 출력회로(340)와, 이 출력회로(340)에 필요한 구동 능력을 감소시키기 위한 프리차지회로(350)를 구비하고 있다.

상기 구성의 영상신호선 구동회로(300)에 있어서, 시프트 레지스터(310)에는, 스타트 펄스신호 SP와 클럭신호 CK가 입력되고, 이 시프트 레지스터(310)는, 이들 신호 SP, CK에 기초하고, 각 수평주사기간에 있어서, 스타트 펄스 신호 SP에 포함되는 하나의 펄스를 입력단으로부터 출력단으로 순차 전송한다. 이 전송에 따라, 샘플링·래치회로(320)에는, 샘플링·래치회로(320)에는, 샘플링 펄스가 순차적으로 입력된다. 샘플링·래치회로(320)는, 표시제어회로(200)로부터의 디지털 화상신호 Da를, 이들 샘플링 펄스의 타이밍에서 샘플링하여 유지하고, 또한, 래치 스트로브 신호 LS로 래치하여 1수평 주사기간씩 유지한다. 여기서 유지되는 디지털 화상신호 Da는, 각 6비트의 내부 화상신호 d1, d2, ..., dn로서 샘플링·래치회로(320)로부터 출력된다. 이들 내부 화상신호 d1, d2, ..., dn은, DA변환회로(330)에 입력된다. DA변환회로(330)는, 각 내부 화상신호 d1, d2, ..., dn를 양극성 및 음극성의 2종류의 아날로그 신호로 변환한다. 출력회로(340)는, 이들 양극성 및 음극성 아날로그 신호에 대해, 예컨대, 전압 폴로워(follower)에 의해 임피던스 변환함으로써, 소정 주기로 극성이 반전하는 전압을 구동용 영상 신호 S1, S2, ..., Sn으로서 생성한다.

프리차지회로(350)는, 상기 출력회로(340)에 필요한 구동능력을 감소시켜야 하고, 액정패널(500)에 있어서의 영상신호선 Ls의 배선용량이나 화소용량으로 이루어지는 부하용량을, 출력 회로(340)에 의한 영상신호선 Ls으로의 전압 인가에 앞서고, 그 인가 전압의 극성의 반전시마다 예비적으로 충전된다.

<4 영상신호선 구동회로의 요부 구성>

도4는, 도3에 나타난 상기 영상신호선 구동회로(300)에 있어서의 DA변환회로(330), 출력회로(340) 및 프리차지회로(350) 중 1개의 출력단자 TSj에 대응하는 부분, 즉 1개의 영상신호선 Ls에 대응하는 부분(이하 "단위 요부 구동회로"라 한다)(301)을 나타내는 회로도이다.

DA변환회로(330)에는, 1개의 출력단자 TSj에 대해, 그에 대응하는 내부 화상신호인 디지털 신호 dj를 양극성의 아날로그 신호인 양전압 Vp으로 변환하는 양극성 DA변환기(31p)와, 그 디지털 신호 dj를 음극성 아날로그 신호인 음전압 Vn으로 변환하는 음극성 DA변환기(31n)가 제공되어 있다.

출력회로(340)에는, 1개의 출력단자 TSj에 대해, 양극성 출력 버퍼(41p)로서의 전압 폴로워와, 음극성 출력 버퍼(41n)로서의 전압 폴로워, 양극성 출력 버퍼(41p)의 출력단자에 일단이 접속되는 양극측 스위치 SWP와, 음극성 출력 버퍼(41n)의 출력단자에 일단이 접속되는 음극측 스위치 SWN이 제공되어 있고, 양극측 스위치 SWP의 타단과 음극측 스위치 SWN의 타단은 서로 접속되고, 그 접속점은 출력회로(340)의 출력단에 상당한다. 이 출력단은 출력신호선 Loj에 의해 출력단자 TSj에 접속되어 있다.

양극측 스위치 SWP는, 도5a에 나타난 양극전압 인가 제어신호 ϕ_p 에 의해 제어되고, 양전압 인가 제어신호 ϕ_p 가 H레벨일 때 온상태로 되고, L레벨일 때, 오프 상태로 된다. 음극측 스위치 SWN은, 도5b에 나타난 음전압 인가 제어 신호 ϕ_n 에 의해 제어되고, 음전압 인가 제어 신호 ϕ_n 가 H레벨일 때 온상태로 되고, L레벨일 때 오프 상태로 된다. 이와 같은 양극측 및 음극측 스위치 SWP, SWN에 의해, 양전압 Vp을 구동용 영상신호 Sj로서 출력단자 TSj로부터 출력하는 시간인 P기간과, 음전압 Vn을 구동용 영상신호 Sj로서 출력단자 TSj로부터 출력하는 시간인 N기간이, 도5e에 나타난 바와 같이, 서로 절환된다. 본 실시예에 있어서의 P기간과 N기간은, 대개 1수평주사기간으로 동일하지만, P기간과 N기간 사이에는 도5a 및 도5b에 나타난 바와 같이, 양극측 및 음극측 스위치 SWP, SWN이 모두 오프 상태(ϕ_p 및 ϕ_n 가 모두 L레벨)로 되어 영상신호선 구동회로(300)의 출력회로(340)(출력 버퍼(41p, 41n))가 액정 패널(500) 내의 영상신호선 Ls로부터 전기적으로 분리되는 시간이, 오프 기간으로서 제공되어 있다. 이와 같이, 상기 양극측 스위치 SWP와 음극측 스위치 SWN에 의해, P기간, N기간 및 오프 기간을 실현해야 할 출력 버퍼(41p) 또는 (41n)과 영상신호선 Ls의 전기적 접속 및 차단 행하는 개폐회로가 구성된다.

프리차지회로(350)에는, 각 출력단자 TSj에 대해 하나의 단위 프리차지회로(51)가 제공되어 있다. 이 단위 프리차지회로(51)는, 도4에 나타난 바와 같이, 양극측 스위치 SWP와 음극측 스위치 SWN의 접속점과 출력단자 TSj를 연결하는 출력신호선 Loj상에 있어서의 적절한 위치에 접속되어 있고, 서로 대향하는 제1 전극 Ep 및 제2 전극 En으로 이루어지는 프리차

지 커패시터 C_{pr} 와, 액정 패널(500)의 영상신호선 L_s 에 인가해야 할 양전압과 음전압의 중간 전압인 프리차지 기준 전압 V_r 를 공급하는 프리차지 기준전압 공급요소와, 일단이 상기 출력신호선 Loj 에 접속되고, 타단이 프리차지 커패시터 C_{pr} 의 제1 전극 E_p 에 접속된 제1 스위치 $SWA1$ 과, 일단이 프리차지 기준 전압 공급요소에 접속되고, 타단이 프리차지 커패시터 C_{pr} 의 제2 전극 E_n 에 접속된 제2 스위치 $SWA2$ 와, 일단이 상기 출력 신호선 Loj 에 접속된 타단이 프리차지 커패시터 C_{pr} 의 제2 전극 E_n 에 접속된 제3 스위치 $SWB1$ 과, 일단이 프리차지 기준전압 공급 요소에 접속되고, 타단이 프리차지 커패시터 C_{pr} 의 제1 전극 E_p 에 접속된 제4 스위치 $SWB2$ 를 구비하고 있다. 이와 같은 단위 프리차지회로(51)에 있어서, 스위치 $SWA1$, $SWA2$, $SWB1$, $SWB2$ 는, 액정패널(500)에 있어서의 용량성 부하에 대한 프리차지 커패시터 C_{pr} 의 병렬 접속을 제어하는 접속절환회로를 구성한다. 또한 본 실시예에서는, 프리차지 기준전압 공급요소로서 공통전극 E_c 가 사용되고, 프리차지 기준 전압 V_r 은 접지 레벨 "0"이다. 이 때문에, 본 실시예에서는, 프리차지 전원은 불필요하지만, 이를 대신하여, 프리차지 기준전압 공급요소로서 프리차지 전원을 제공하고, 그 전원전압을 상기 프리차지 기준전압 V_r 로 해도 된다.

이와 같은 단위 프리차지회로(51)에 있어서, 제1 스위치 $SWA1$ 과 제2 스위치 $SWA2$ 는 연동하여 있고, 모두, 도5c에 나타난 제1 프리차지 극성제어 신호 S_{ca} 에 의해 제어되고, 제1 프리차지 극성제어신호 S_{ca} 가 H레벨일 때에 온되고, L레벨일 때에 오프된다. 또한, 제3 스위치 $SWB1$ 과 제4 스위치 $SWB2$ 는 연동하여 있고, 모두, 도5d에 나타난 제2 프리차지 극성제어 신호 S_{cb} 에 의해 제어되고, 제2 프리차지 극성제어 신호 S_{cb} 가 H레벨일 때에 온되고, L레벨일 때 오프된다. 따라서, 제1 프리차지 극성제어 신호 S_{ca} 가 H레벨로서 제2 프리차지 극성제어 신호 S_{cb} 가 L레벨일 때에는, 프리차지 커패시터 C_{pr} 의 제1 전극 E_p 이 출력신호 Loj 에 접속되고, 제2 전극 E_n 이 프리차지 기준전압 공급 요소로서의 공통전극 E_c 에 접속된다. 한편, 제1 프리차지 극성제어 신호 S_{ca} 가 L레벨로서 제2 프리차지 극성제어신호 S_{cb} 가 H레벨일 때에는, 프리차지 커패시터 C_{pr} 의 제1 전극 E_p 가 프리 차지 기준전압 공급요소로서의 공통전극 E_c 에 접속되고, 제2 전극 E_n 이 출력 신호선 Loj 에 접속된다. 또한, 제1 및 제2 프리차지 극성 제어신호 S_{ca} , S_{cb} 가 모두 L레벨일 때에는, 프리차지 커패시터 C_{pr} 가 출력신호선 Loj (영상신호선 L_s)로부터 전기적으로 분리된다.

<5 구동방법>

다음, 도5a-5e 및 도6a-6d를 참조하면서 본 실시예에 관한 액정표시장치의 구동 방법에 대해 설명한다. 또한, 본 실시예에 있어서의 액정패널(500)의 주사신호선 L_g 의 구동은, 종래의 액티브 매트릭스형 액정패널에 있어서의 전형적인 주사신호선의 구동과 같은 것이기 때문에 상세한 설명을 생략하고, 이하에서는, 액정패널(500)의 영상신호선 L_s 의 구동에 대해 설명한다. 또한, 이하에서는, 공통전극 E_c 의 전위는 고정인 것으로, 상기한 바와 같이, 공통전극 E_c 가 프리차지 기준전압 공급요소로서 기능하고, 프리차지 기준전압 $V_r=0$ 인 것으로 한다.

도6a-6d는, 1개의 영상신호선 L_s 에 대응하는 도4의 단위 요부 구동회로(301)의 각 기간에 있어서의 동작을 설명하기 위한 도면으로서, 단위 요부 구동회로(301)에 접속되는 1개의 영상신호선 L_s 에 대응하는 액정 패널(500)의 용량성 부하를 나타내는 등가회로(이하 "단위 부하회로"라 한다)(501)와 함께, 상기 단위 요부구동회로(301)의 구성을 개략적으로 나타내고 있다. 이 도6a-6d에서는, 도4에 나타난 단위 요부구동회로(301)에 있어서의 양극측 스위치 SWP 및 음극측 스위치 SWN 은, 1개의 절환 스위치 $SW1$ 에 등가적으로 치환되고, 단위 프리차지회로(51)는, 스위치 $SW2$ 와 프리차지 커패시터 C_{pr} 이 서로 직렬로 접속된 회로에 등가적으로 치환되어 있다. 또한, 단위 부하회로(501)는, 1개의 영상신호선 L_s 에 대응하는 액정 패널(500)의 용량성 부하를 모델화한 것으로서, 일단이 단위요부 구동회로(301)의 출력신호선 Loj 에 접속된 부하저항 R 과, 그 부하저항 R 의 타단에 일단이 접속되고, 타단이 공통전극 E_c 에 접속된 부하용량 C 로 이루어진다. 또한, 프리차지 커패시터 C_{pr} 의 용량치는, 이 부하용량 C 의 값에 비해 충분히 큰 것으로 한다.

양전압 인가제어 신호 ϕ_p 가 H레벨에서 음전압 인가제어신호 ϕ_n 가 L레벨로 되는 P기간(도5a 및 도5b 참조)에서는, 도6a에 나타난 바와 같이 절환 스위치 $SW1$ 에 의해, 단위요부구동회로(301)의 출력신호선 Loj 에 양극성 출력 버퍼(41p)가 접속된다. 이 출력신호선 Loj 은 액정패널(500)의 영상신호선 L_s 에 접속되어 있기 때문에, 양극성 출력 버퍼(41p)로부터 출력되는 양전압 V_p 는, 구동용 영상신호 S_j 로서, 단위부하회로(501), 즉, 용량성 부하에 인가되고, 영상신호선 L_s 가 양전위로 되도록 부하용량 C 가 충전된다. 이 P기간에서는, 단위 프리차지회로(51)에 있어서의 스위치 $SW2$ 는 오프 상태로 되고, 프리차지 커패시터 C_{pr} 은 출력신호선 Loj 로부터 전기적으로 분리되어 있기 때문에, 프리차지 커패시터 C_{pr} 에 대한 충방전은 행해지지 않는다.

양전압 인가제어신호 ϕ_p 와 음전압 인가제어신호 ϕ_n 가 모두 L레벨로 되는 오프기간(도5a 및 도5b 참조)에서는, 도6b 및 6c에 나타난 바와 같이, 단위 요부 구동회로(301)의 출력신호선 Loj 및 그에 접속되는 영상신호선 L_s 는, 절환 스위치 $SW1$ 에 의해, 양극성 출력 버퍼(41p) 및 음극성 출력 버퍼(41n) 중 어느 것으로부터라도 전기적으로 분리된다. 또한, 이 오프 기간에는, 제1 프리차지 극성 제어신호 S_{ca} 와 제2 프리차지 극성 제어신호 S_{cb} 중 어느 일방만이 H레벨로 되는 2개의 기간이 포함되어 있다(이 2개의 기간 중 시간적으로 빠른 쪽을 "제1 프리차지 기간", 늦은 쪽을 "제2 프리차지 기간"이라 칭한다).

도5a에 나타낸 오프 기간 $t_1 \sim t_6$ 에 있어서, 제1 프리차지 극성 제어 신호 Sca가 H레벨에서 제2 프리차지 극성 제어 신호 Scb가 L레벨인 제1 프리차지 기간 $T_{1pr}=t_2 \sim t_3$ 에서는, 도6b에 나타낸 바와 같이, 단위 프리차지회로(51)내의 스위치 SW2는 온되고, 프리차지 커패시터 Cpr의 제1 전극 Ep가 출력 신호선 Loj에 접속되고, 제2 전극 En이 공통전극 Ec에 접속된다. 따라서, 이 제1 프리차지 기간 $T_{1pr}=t_2 \sim t_3$ 에서는, 부하용량 C에 축적되어 있던 전하가 프리차지 커패시터 Cpr로 이동하고, 부하용량 C의 전위와 프리차지 커패시터 Cpr(의 제1 전극 Ep)의 전위는, 도5e에 나타낸 바와 같이, 기간 $t_2 \sim t_4$ 에 있어서, 양의 동전위 $V_{p1} (< V_p)$ 로 된다.

그 후, 제1 프리차지 극성 제어 신호 Sca가 L레벨에서 제2 프리차지 극성 제어 신호 Scb가 H레벨인 제2 프리차지 기간 $T_{2pr}=t_4 \sim t_5$ 에 있어서도, 도6c에 나타낸 바와 같이, 단위 프리차지회로(51) 내의 스위치 SW2는 온되고, 프리차지 커패시터 Cpr이 출력 신호선 Loj에 접속되지만, 제1 프리차지 기간 $T_{1pr}=t_2 \sim t_3$ 와는 상이하고, 제2 전극 En이 출력 신호선 Loj에 접속되고, 제1 전극 Ep가 공통전극 Ec에 접속된다. 즉, 프리차지 커패시터 Cpr은, 제1 프리차지 기간 $T_{1pr}=t_2 \sim t_3$ 와는 역방향으로 용량성 부하(단위 부하회로(501))에 병렬로 접속된다. 이로써, 부하용량 C에 축적되어 있던 전하가 프리차지 커패시터 Cpr로 이동하고, 부하용량 C는 역방향으로 충전되고, 부하용량 C의 전위와 프리차지 커패시터 Cpr(의 제2 전극 En)의 전위와는, 도5e에 나타낸 바와 같이 기간 $t_4 \sim t_6$ 에 있어서 음의 동전위 $V_{n1} (|V_{n1}| < |V_n|)$ 으로 된다.

양전압 인가 제어 신호 ϕ_p 가 L레벨이고 음전압 인가 제어 신호 ϕ_n 가 H레벨로 되는 N기간 $t_6 \sim t_7$ (도5a 및 5b 참조)에서는, 도6d에 나타낸 바와 같이, 절환 스위치 SW1에 의해, 단위요부 구동회로(301)의 출력 신호선 Loj에 음극성 출력 버퍼(41n)가 접속된다. 이 출력 신호선 Loj는 액정 패널(500)의 영상 신호선 Ls에 접속되어 있기 때문에, 음극성 출력 버퍼(41n)로부터 출력되는 음전압 V_n 은, 구동용 영상 신호 S_j로서, 단위 부하회로(501), 즉, 용량성 부하에 인가되고, 영상 신호선 Ls가 음전위로 되도록 부하용량 C가 충전된다. 이 때의 영상 신호 S_j(출력 신호선 Loj의 전위)의 변화량 즉 음극성 출력 버퍼(41n)가 변화시켜야 할 전위 변화량 ΔV_n 은, $|V_n - V_{n1}|$ 으로서(도5e 참조), 도15에 나타낸 회로 구성 등에 의한 소비 전력을 감소하는 종래 방법보다도, 프리차지 커패시터 Cpr에서의 충전 전압분 $|V_{n1}|$ 만큼 작아진다. 또한, N기간에서는, 단위 프리차지회로(51)에 있어서의 스위치 SW2는 오프 상태이고, 프리차지 커패시터 Cpr은 출력 신호선 Loj으로부터 전기적으로 분리되어 있기 때문에, 프리차지 커패시터 Cpr에 대한 충전은 행해지지 않는다.

상기 N기간 $t_6 \sim t_7$ 의 경과 후에는, 다시 오프 기간 $t_7 \sim t_{12}$ 로 되지만, 이 오프 기간 $t_7 \sim t_{12}$ 에 있어서의 제1 프리차지 기간 $T_{1pr}=t_8 \sim t_9$ 에서는, 제1 프리차지 극성 제어 신호 Sca가 L레벨로서 제2 프리차지 극성 제어 신호 Scb가 H레벨이다. 따라서, 도6c에 나타낸 바와 같이, 프리차지 커패시터 Cpr는, 음의 전위를 갖는 제2 전극 En이 출력 신호선 Loj에 접속되는 것과 같은 방향으로, 용량성 부하(단위 부하회로(501))에 병렬로 접속된다. 즉, 프리차지 커패시터 Cpr은, 1주기 전의 오프 기간 $t_1 \sim t_6$ 에 있어서의 제2 프리차지 기간 T_{2pr} 에서의 방향과 동일한 방향으로 용량성 부하에 병렬로 접속된다. 이로써, 상기 음극성으로 충전되어 있던 프리차지 커패시터 Cpr에 축적되어 있던 전하가 부하용량 C로 이동함으로써 음극성의 충전이 다시 진행되고, 부하용량 C의 전위와 프리차지 커패시터 Cpr(의 제2 전극 En)의 전위는, 도5e에 나타낸 바와 같이 기간 $t_8 \sim t_{10}$ 에 있어서, 음의 동전위 $V_{n1}' (|V_{n1}'| < |V_n|)$ 으로 된다.

그 후, 제1 프리차지 극성 제어 신호 Sca가 H레벨이고 제2 프리차지 극성 제어 신호 Scb가 L레벨인 제2 프리차지 기간 $T_{2pr}=t_{10} \sim t_{11}$ 에 있어서도, 단위 프리차지회로(51) 내의 스위치 SW2는 온되고, 프리차지 커패시터 Cpr가 출력 신호선 Loj에 접속된다. 그러나, 제1 프리차지 기간 $T_{1pr}=t_8 \sim t_9$ 와는 상이하고, 도6b에 나타낸 바와 같이, 양의 전위를 갖는 제1 전극 Ep가 출력 신호선 Loj에 접속되고, 제2 전극 En가 공통전극 Ec에 접속된다. 즉, 프리차지 커패시터 Cpr은, 제1 프리차지 기간 $T_{1pr}=t_8 \sim t_9$ 와는 역방향으로 용량성 부하(단위 부하회로(501))에 병렬로 접속된다. 이로써, 프리차지 커패시터 Cpr에 축적되어 있던 전하가 부하용량 C로 이동하고, 음극성으로 충전되어 있던 부하용량 C는 방전 후, 역극성으로 충전되고, 부하용량 C의 전위와 프리차지 커패시터 Cpr(의 제1 전극 Ep)의 전위는, 도5e에 나타낸 바와 같이 기간 $t_{10} \sim t_{12}$ 에 있어서 양의 동전위 $V_{p1}' (|V_{p1}'| < |V_p|)$ 로 된다.

그 후(시각 t_{12} 이후)에 다시 양전압 인가 제어 신호 ϕ_p 가 H레벨에서 음전압 인가 제어 신호 ϕ_n 가 L레벨 되는 P기간(도5a 및 5b 참조)으로 되고, 도6a에 나타낸 바와 같이, 절환 스위치 SW1에 의해, 단위요부 구동회로(301)의 출력 신호선 Loj에 양극성 출력 버퍼(41p)가 접속된다. 이 출력 신호선 Loj는 액정 패널(500)의 영상 신호선 Ls에 접속되어 있기 때문에, 양극성 출력 버퍼(41p)로부터 출력되는 양전압 V_p 는, 구동용 영상 신호 S_j로서, 단위 부하회로(501), 즉 용량성 부하에 인가되고, 영상 신호선 Ls이 양전위로 되도록 부하용량 C가 충전된다. 이 때의 영상 신호 S_j(출력 신호선 Loj의 전위)의 변화량 즉, 양극성 출력 버퍼(41p)가 변화시켜야 할 전위 변화량 ΔV_p 는, $V_p - V_{p1}'$ 로서(도5e 참조), 도15에 나타낸 회로 구성에 의한 소비 전력을 감소시키는 종래의 방법보다도, 프리차지 커패시터 Cpr에서의 충전 전압분 V_{p1}' 만큼 작아진다.

상기한 바와 같이, 본 실시예에서는, 영상 신호선 Ls에 양전압이 인가되는 P기간과 음전압이 인가되는 N기간 사이에 오프 기간이 제공되어 있다. 이 오프 기간은, 영상 신호선 Ls로의 인가 전압의 극성을 반전시키기 위한 기간으로서, 제1 프리차지

기간 T1pr 및 제2 프리차지 기간 T2pr을 포함하고 있다. 그리고, 제1 프리차지 기간 T1pr에서는, 프리차지 커패시터 Cpr 이, 액정패널(500)의 1개의 영상신호선당 용량성 부하인 단위부하회로(501)에 병렬로 접속된다. 이로써, 부하용량 C와 프리차지 커패시터 Cpr 사이에서 전하가 이동하고, 부하용량 C와 프리차지 커패시터 Cpr이 동전위에서 동극성으로 충전된 상태로 된다. 그 후의 제2 프리차지 기간 T2pr에서는, 프리차지 커패시터 Cpr은, 제1 프리차지 기간 T1pr과는 역방향으로 용량성 부하에 병렬로 접속되고, 이로써, 부하용량 C와 프리차지 커패시터 Cpr 사이에서 전하가 이동하고, 부하용량 C와 프리차지 커패시터 Cpr이 동전위로써 제1 프리차지 기간 T1pr과는 반대 극성으로 충전된 상태로 된다. 그리고, 이 오프 기간 직후의 P기간 또는 N기간에서는, 영상신호선 구동회로(300)의 양극성 또는 음극성 출력 버퍼(41p,41n)에 의해, 그 제2 프리차지 기간 T2pr에서의 부하용량의 충전전압의 극성과 동일한 극성의 전압 Vp 또는 Vn이 영상신호선 Ls를 통해 용량성 부하에 인가된다.

또한, 상기한 바와 같이, 음극성 출력 버퍼(41n)에 의해 음전압 Vn이 용량성 부하에 인가된 후(N기간 t6~t7)의 오프 기간 t7~t12에 있어서의 제1 프리차지 기간 T1pr에서는, 그 1주기 전의 오프 기간 t1~t6에 있어서의 제2 프리차지 기간 T2pr에서의 방향과 동일한 방향으로 프리차지 커패시터 Cpr이 용량성 부하에 병렬로 접속된다(도5c 및 도5d). 이와 같이, 본 실시예에서는, 각 오프 기간에 있어서의 제1 프리차지 기간 T1pr에 있어서, 그 1주기 전의 오프 기간에 있어서의 제2 프리차지 기간 T2pr에서의 방향과 동일한 방향으로 프리차지 커패시터 Cpr이 용량성 부하에 병렬로 접속된다. 이로써, 용량성 부하로의 인가전압의 극성 반전이 반복됨에 따라 프리차지 커패시터 Cpr의 축적 전하량이 증가한다. 그 결과, 출력회로(출력 버퍼(41p,41n))에 의해 변화시켜야 할 영상신호선 전위의 변화량은, 점차 적어진다. 단, 하기의 시뮬레이션의 결과에도 나타난 바와 같이, 출력회로에 의해 변화시켜야 할 영상신호선 전위의 변화량은, 소정치에 근접해 간다(도13참조). 이는, 프리차지 커패시터 Cpr에 있어서의 축적 전하량이, 용량성 부하로의 인가전압의 극성반전이 반복됨에 따라, 증대하면서, 소정치에 근접해 가는 것을 의미한다.

<6 영상신호선 구동의 시뮬레이션>

상기한 바와 같이 본 실시예에 따르면, 액정패널(500)의 구동할 때 영상신호선 구동회로(300)의 출력회로(340)(양극성 또는 음극성 출력 버퍼(41p,41n))가 변화시켜야 할 영상신호선 전위의 변화량 ΔVp 또는 ΔVn 은, 프리차지 커패시터 Cpr에서의 충전전압분 $|Vp1|$ 또는 $|Vn1|$ ($|Vp1'|$ 또는 $|Vn1'|$)에 따라 감소되고, 그 결과, 액정패널(500)의 영상신호선 Ls를 구동하기 위한 소비전력을 삭감할 수 있다. 본원 발명자는, 이 영상신호선 구동회로(300)가 변화시켜야 할 영상신호선 전위의 변화량 ΔVp 또는 ΔVn 의 감소 효과 및 소비전력의 감소 효과를 보다 구체적으로 조사하기 위해, 두 개의 종래예와 본 실시예에 대해 영상신호선의 구동의 수치 계산에 의한 시뮬레이션을 행했다. 이하에서는, 이 시뮬레이션에 대해 도7~도13을 참조하여 설명한다. 또한, 이하에서는, 액정 패널에 있어서의 영상신호선 1개당 용량성 부하를 구동할 때의 영상신호선 구동회로의 동작을 시뮬레이션하는 것으로 하고, 상기 용량성 부하는, 10[Ω]의 저항 R2와 0.5[μF]의 부하용량 C2에 상당하는 커패시터가 서로 직렬로 접속한 회로(이하 "CR 부하회로"라 한다)(502)로 표현되는 것으로 한다.

도7은, 액정표시장치의 제1 종래예에 있어서의 영상신호선의 구동의 시뮬레이션에 사용된 회로 모델을 나타낸 회로도이다. 이 회로 모델에서는, 영상신호선 구동회로는, 양전압 Vp=+5[V]의 전원과, 음전압 Vn=-5[V]의 전원과, 일단이 양전압 Vp의 전원에 접속된 양극측 스위치 SWP와, 일단이 음전압 Vn의 전원에 접속된 음극측 스위치 SWN을 구비하고, 양극측 스위치 SWP의 타단과 음극측 스위치 SWN의 타단은 서로 접속되고, 그 접속점은, 출력 신호선 Lo를 통해 CR 부하회로(502)에 접속되어 있다. 이와 같은 회로 모델에 있어서, 양극측 스위치 SWP와 음극측 스위치 SWN을 상반적으로 온·오프하면, CR부하회로(502)에는 소정 주기로 극성이 반전하는 전압이 인가된다.

도10은, CR부하회로(502)에 인가되는 전압의 극성이 0.2[ms]마다 반전하도록 양극측 및 음극측 스위치 SWP, SWN을 상반적으로 온·오프시킨 경우의 시뮬레이션 결과를 나타낸 도면으로서, 이 경우에 영상신호선 구동회로(의 출력 버퍼)로부터 CR부하회로(502)에 공급되는 전류 즉, 소비전류 id를 나타내고 있다. 도10에 따르면, 제1 종래예에 있어서의 소비전류 id의 피크치는 약 960[mA]이다.

도8은, 액정표시장치의 제2 종래예에 있어서의 영상신호선의 구동의 시뮬레이션에 사용된 회로 모델을 나타내는 회로도이다. 이 회로 모델에 있어서, 영상신호선 구동회로는, 양전압 Vp=+5[V]의 전원과, 음전압 Vn=-5[V]의 전원과, 양극측 스위치 SWP와, 음극측 스위치 SWN으로 이루어지는 상기 제1 종래예와 동일한 구성에 더해, 영상신호선 구동회로(300)와 CR부하회로(502)를 접속하는 출력 신호선 Lo에 일단이 접속된 타단이 접속된 스위치 SWS를 구비하고 있다.

도11은, 이와 같은 회로 모델에 있어서, CR부하회로(502)에 인가되는 전압의 극성이 거의 0.2[ms]마다 반전되도록 양극측 및 음극측 스위치 SWP, SWN을 대개 상반적으로 온·오프시킨 경우의 시뮬레이션 효과를 나타낸 도면으로서, 이 경우에 신호선 구동회로로부터 CR부하회로(502)에 공급되는 소비전류 id를 나타내고 있다. 단, 도16a 및 16b에 나타난 바와 같이, 양극측 스위치 SWP가 온되는 기간과 음극측 스위치 SWN가 온되는 기간 사이에는, 양극측 및 음극측 스위치 SWP,

SWN가 모두 오프 상태로 되는 오프 기간이 제공되어 있다. 이 오프 기간내에 스위치 SWS가 온됨으로써, 부하용량 C2에 축적되어 있던 전하가 방전된다. 이와 같은 회로 모델에 대한 시뮬레이션 결과를 나타낸 도11에 따르면, 제2 종래예에 있어서의 소비전류 id의 피크치는 약 480[mA]이다.

도9는, 본 실시예에 있어서의 영상신호선의 구동의 시뮬레이션에 사용된 회로 모델을 나타낸 회로도이다. 이 회로 모델에 있어서, 영상신호선 구동회로는, 양전압 $V_p=+5[V]$ 의 전원과, 음전압 $V_n=-5[V]$ 의 전원과, 양극측 스위치 SWP와, 음극측 스위치 SWN으로 이루어지는 상기 제1 종래예와 같은 구성에 더해, 영상신호선 구동회로와 CR부하회로(502)를 접속하는 출력신호선 Lo에 접속된 단위 프리차지회로(52)를 구비하고 있다. 이 단위 프리차지회로(52)는, 도4에 나타난 단위 프리차지회로(51)에 해당하고, 프리차지 커패시터가 부호 "C1"로 표현되고, 프리차지 기준 전압 Vr가 접지 레벨 "0"로서 나타내져 있는 점을 제외하면, 도4의 단위 프리차지회로(51)와 동일하기 때문에, 동일 구성 요소에는 동일한 부호를 부기함으로써 설명을 생략한다.

이와 같은 회로 모델에 있어서, CR부하회로(502)에 인가되는 전압의 극성이 거의 0.2[ms]마다 반전되도록 양극측 및 음극측 스위치 SWP, SWN은 대개 상반적으로 온·오프되지만, 도5a 및 5b에 나타난 바와 같이, 양극측 스위치 SWP가 온되는 기간(ϕ_p 가 H레벨로 되는 P기간)과 음극측 스위치 SWN가 온되는 기간(ϕ_n 가 H레벨로 되는 N기간) 사이에는, 양극측 및 음극측 스위치 SWP, SWN가 모두 오프되는 오프 기간이 제공되어 있다. 그리고, 단위 프리차지회로(52)에서는, 제1 스위치 SWA1과 제2 스위치 SWA2는 연동하고 있고, 모두, 도5c에 나타난 제1 프리차지 극성 제어 Sca에 의해 제어되고, 또한, 제3 스위치 SWB1과 제4 스위치 SWB2도 연동하고 있고, 모두, 도5d에 나타난 제2 프리차지 극성 제어 Scb에 의해 제어된다. 이와 같은 회로 모델에 의해, 도5a-5e 및 도6a-6d 등을 참조하여 상술한 본 실시예에 있어서의 영상신호선의 구동이 시뮬레이션된다. 또한, 본 시뮬레이션에서는, 프리차지 커패시터 C1의 용량을 10[μF]으로 하고 있지만, 이 수치는 일례일 뿐이고, 일반적으로는, 영상신호선 구동회로(300)의 소비전력 감소 등의 본 발명의 효과에 대해, 적절한 수치가 부하용량 C2등을 고려하여 결정된다.

도12 및 도13은, 본 실시예에 있어서의 영상신호선의 구동에 대한 상기 시뮬레이션 결과를 나타낸 도면이고, 도12는, 영상신호선 구동회로의 출력 버퍼에 해당하는 양전압 V_p 또는 음전압 V_n 의 전원으로 부터 CR부하회로(502)에 공급되는 전류, 즉, 소비전류 id를 나타내고, 도13은, 부하용량 C2에 인가되는 전압(이하 "부하용량 전압"이라 한다)을 나타내고 있다. 도13에 나타난 전압변화는, 영상신호선 Ls의 전위변화에 대응하는 것으로서, 도5e와 비교하면 알 수 있듯이, 도13에 나타난 ΔV_p 는, 전압 $V_p=+5[V]$ 의 전원으로 부터 CR부하회로(502)에 공급되는 전류에 의한 부하용량 전압의 변화량이고, 도13에 나타난 ΔV_n 는, 전압 $V_n=-5[V]$ 의 전원으로 부터 CR부하회로(502)에 공급되는 전류(음의 전류)에 의한 부하용량전압의 변화량이다. 이들 전압 변화량 ΔV_p 및 ΔV_n 은, 시뮬레이션 상에 있어서, 도9의 회로가 동작을 개시한 후 시간의 경과와 함께 감소하여 소정치로 근접하고, 예컨대, 5[ms]이상 경과하면, CR부하회로(502)로의 인가전압의 극성반전시에 있어서의 전위 변화량 $|V_p-V_n|=10[V]$ 의 거의 1/3로 된다. 이에 수반되는 소비전류 id도 감소되고, 도12에 나타난 바와 같이, 소비전류 id의 피크치는 약 330[mA]로 된다.

그런데, 영상신호선 구동회로의 1출력당 소비전력 P는, 간단한 모델에서는 다음식으로 나타낼 수 있다.

$$P \propto f \cdot c \cdot V^2$$

여기서, f는 주파수를, c는 영상신호선 구동회로에 의해 구동되는 부하용량을, V는 구동전압을, 각각 나타내고 있다. 따라서, 도10~도13에 나타난 상기 시뮬레이션 효과에 의해, 본 실시예에 따르면 영상신호선 구동회로(300)의 소비전력을 종래(제1 종래예 및 제2 종래예)에 비해 대폭으로 감소시킬 수 있다.

발명의 효과

상기한 바와 같이, 본 실시예에 따르면, 용량성 부하로서의 액정패널(500)에 양전압을 인가해야 할 P기간과 음전압을 인가해야 할 N기간 사이에, 영상신호선 구동회로(300) 내의 출력 버퍼(출력회로(340))가 영상신호선 Ls로부터 전기적으로 분리되는 오프 기간이 제공되고, 이 오프 기간 내에 있어서의 제1 프리차지 기간 T1pr 및 제2 프리차지 기간 T2pr에 있어서, 각 출력 신호선 Loj에 프리차지 커패시터 Cpr가 접속된다(도4, 도5c 및 도5d). 그리고, 제1 프리차지 기간 T1pr에 있어서, 액정패널(500)의 각 영상신호선 Ls에 대한 용량성 부하에 프리차지 커패시터 Cpr가 병렬로 접속됨으로써, 부하용량 C와 프리차지 커패시터 Cpr이 동전위에서 동극성으로 충전된 상태로 되고, 그 후의 제2 프리차지 기간 T2pr에 있어서, 프리차지 커패시터 Cpr은 제1 프리차지 기간 T1pr과는 역방향으로 용량성 부하에 병렬로 접속됨으로써, 부하용량 C와 프리차지 커패시터 Cpr이 동전위에서 제1 프리차지 기간 T1pr과는 반대 극성으로 충전된 상태로 된다(도6b 및 6c). 즉, 제2 프리차지 커패시터 Cpr의 용량치는 부하용량 C의 값보다 크기 때문에, 제2 프리차지 기간 T2pr에 있어서 부하용량 C로의

인가전압의 극성이 반전된다. 오프 기간에 있어서의 이와 같은 프리차지회로(350)(단위 프리차지회로(51))의 동작에 의해, 영상신호선 구동회로(300)의 양극성 및 음극성 출력 버퍼(41p,41n)가 변화시켜야 할 영상신호선 전위의 변화량 ΔV_p , ΔV_n 은, 프리차지 커패시터 Cpr에서의 충전전압에 따라 감소되고, 극성반전시의 영상신호선 전위의 변화량 $|V_p - V_n|$ 의 절반보다 적어진다(도5e). 그 결과, 영상신호선 구동회로(300)에 있어서의 소비전력을 종래보다 삭감할 수 있다. 그리고, 상기 시뮬레이션 효과에 따르면, 영상신호선 구동회로(300)의 출력회로(출력 버퍼)에 의해 변화시켜야 할 영상신호선 Ls의 전위 변화량 ΔV_p 및 ΔV_n 은, 액정패널(500)의 용량성 부하로의 인가전압의 극성반전에 있어서의 영상신호선 전위의 변화량의 거의 1/3까지 감소시킬 수 있다(도13). 이는, 종래에 비해 영상신호선 구동회로(300)에 있어서의 소비전력의 대폭적인 삭감이 가능하다는 것을 의미한다.

또한, 상기 실시예에 따르면, 프리차지 전원을 사용하는 종래의 구성(도15 및 도16a-16d 또는 일본 특허공개 7-134573호 공보 및 대응 미국 특허 제5,929,847호 참조)과는 상이하고, 액정패널(500) 내의 부하용량 C에서의 충전전압(이는 화소치에 대응한다)에 따라 프리차지 커패시터 Cpr가 충전되고, 다음, 프리차지 커패시터 Cpr에 있어서의 상기 충전전압의 극성이 반전되고, 그 반전 후의 충전 전압으로 부하용량 C가 프리차지된다. 따라서, 상기 실시예에 따르면, 프리차지 커패시터 Cpr에 의해 제2 프리차지 기간에 영상신호선 Ls에 제공되는 전압인 프리차지 전압이 표시내용(화소치)에 따라 자동적으로 조정되게 된다. 이 때문에, 프리차지 전압을 고정으로 하는 종래 기술과는 상이하고, 표시내용에 의해 프리차지 전압이 부적절한 값으로 되는 문제점을 피할 수 있다. 또한, 본 실시예는, 프리차지 전원을 필요로 하지 않기 때문에, 도15 및 도16a-16d 등에 나타난 종래의 구성에 비해, 프리차지 전원에 의한 전력소비가 없는 점에 있어서도 유리하다.

상기 실시예에 있어서, 영상신호선 구동회로(300) 내에 그 출력단자 TSj마다 단위 프리차지회로(51)가 제공되어 있지만(j=1,2,...,n), 이를 대신하여, 액정패널(500)내에 영상신호선 Ls마다 단위 프리차지회로(51)를 제공해도 된다.

또한, 상기 실시예에서는, 액정패널(500)에 있어서의 공통전극 Ec가 고정전위(접지레벨)로 되어 있지만, 이를 대신하여, 도14b에 나타난 바와 같이 공통전극 Ec을 교류구동하는 구성으로 해도 된다. 그와 같은 구성에 있어서도, 프리차지회로(350)(단위 프리차지회로(51))의 동작에 의해, 영상신호선 구동회로(300)의 양극성 및 음극성 출력 버퍼(41p,41n)가 변화시켜야 할 영상신호선 전위의 변화량 ΔV_p 및 ΔV_n 은, 프리차지 커패시터 Cpr에서의 충전전압에 따라 작아지고, 영상신호선 구동회로(300)에 있어서의 소비전력의 감소 등, 상기 실시예와 같은 효과가 얻어진다.

또한, 상기 실시예는 액정표시장치 및 그 구동회로에 관한 것이지만, 본 발명은 이에 한정되는 것은 아니고, 입력신호에 따른 전압을 용량성 부하에 극성을 주기적으로 반전시키면서 인가함으로써 상기 용량성 부하를 구동하는 구동회로라면, 다른 표시장치나 표시장치이외의 구동회로에도 본 발명은 적용가능하다. 그리고, 그 경우에 있어서도, 구동회로에 의한 구동전압의 진폭을 프리차지 커패시터의 충전전압에 따라 실질적으로 작게 함으로써, 구동회로의 소비전력을 삭감 등, 상기 실시예와 같은 효과를 얻을 수 있다.

이상으로 본 발명을 상세히 설명하였지만, 이상의 설명은 모든 면에서 예시적인 것으로서, 제한되는 것은 아니다. 다수의 다른 변형이나 변형이 본 발명의 범위를 벗어나지 않고 안출가능하다.

또한, 본원은, 2003년 7월 8일에 출원된 "용량성 부하의 구동회로 및 구동방법"이라는 명칭의 일본출원 2003-193775호에 기초하여 우선권을 주장하는 출원이고, 이 일본출원의 내용은, 인용함으로써 이 중에 포함된다.

(57) 청구의 범위

청구항 1.

입력신호에 따른 전압을 주기적으로 극성을 반전시키면서 용량성 부하에 인가함으로써 상기 용량성 부하를 구동하는 구동회로로서,

상기 입력신호에 따른 전압을 출력하여 상기 용량성 부하에 인가하는 출력회로와,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때에 소정 기간만큼 상기 출력회로를 상기 용량성 부하로부터 전기적으로 분리하는 개폐회로와,

소정 용량을 갖는 커패시터와,

상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간인 오프 기간 내에 있어서, 제1 소정 기간만큼 상기 커패시터를 상기 용량성 부하에 병렬로 접속하고, 또한, 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대 방향으로 상기 용량성 부하에 병렬로 접속하는 접속절환회로를 구비한 구동회로.

청구항 2.

제1항에 있어서,

상기 접속절환회로는, 상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 오프 기간인 제1 오프 기간으로부터 1주기 경과한 후의 오프 기간인 제2 오프 기간에 있어서의 상기 제1 소정 기간에서는, 상기 제1 오프 기간에 있어서의 상기 제2 소정 기간에서의 방향과 동일한 방향으로 상기 커패시터를 상기 용량성 부하에 병렬로 접속하는, 구동회로.

청구항 3.

제2항에 있어서,

상기 커패시터는, 각 오프 기간에 있어서의 상기 제2 소정기간에 있어서 상기 부하용량으로의 인가전압의 극성이 반전하도록 상기 부하용량의 값보다 큰 용량치를 갖고 있는, 구동회로.

청구항 4.

제1항에 있어서,

상기 접속절환회로는,

상기 제1 및 제2 소정 기간 중 일방의 기간에 온되고, 타방의 기간에 오프되는 제1 및 제2 스위치와,

상기 일방의 기간에 오프되고, 상기 타방의 기간에 온되는 제3 및 제4 스위치를 구비하고,

상기 커패시터의 일단은, 상기 제1 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제4 스위치를 통해 소정의 프리차지 기준 전압에 접속되고,

상기 커패시터의 타단은, 상기 제3 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제2 스위치를 통해 상기 소정의 프리차지 기준 전압에 접속되는, 구동회로.

청구항 5.

표시해야 할 화상을 나타내는 입력신호에 따른 전압을 주기적으로 극성을 반전시키면서 용량성 부하에 인가함으로써, 상기 입력신호가 나타내는 화상을 표시하는 표시장치로서,

상기 입력신호에 따른 전압을 출력하여 상기 용량성 부하에 인가하는 출력회로와,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때에 소정 기간만큼 상기 출력회로를 상기 용량성 부하로부터 전기적으로 분리하는 개폐회로와,

소정 용량을 갖는 커패시터와,

상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간인 오프 기간 내에 있어서, 제1 소정 기간만큼 상기 커패시터를 상기 용량성 부하에 병렬로 접속하고, 또한, 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대 방향으로 상기 용량성 부하에 병렬로 접속하는 접속절환회로를 구비한 표시장치.

청구항 6.

제5항에 있어서,

복수의 영상신호선과,

상기 복수의 영상신호선과 교차하는 복수의 주사 신호선과,

상기 복수의 주사 신호선을 선택적으로 구동하기 위한 복수의 주사 신호를 생성하고, 상기 복수의 주사 신호를 상기 복수의 주사 신호선에 각각 제공하는 주사 신호선 구동회로와,

상기 복수의 영상신호선과 상기 복수의 주사신호선의 교차점에 각각 대응하여 매트릭스 형태로 배치된 복수의 화소 형성부를 더 구비하고,

각 화소 형성부는,

대응하는 교차점을 통과하는 주사신호선에 상기 주사신호선 구동회로에 의해 제공되는 주사 신호에 의해 온 및 오프되는 스위칭 소자와,

대응하는 교차점을 통과하는 영상신호선에 상기 스위칭 소자를 통해 접속되는 화소전극과,

상기 복수의 화소 형성부에 공통적으로 제공되고, 상기 화소전극과의 사이에 소정 용량이 형성되도록 배치된 공통전극을 포함하고,

상기 용량성 부하는, 각 영상신호선 및 상기 화소 전극과 상기 공통전극에 의해 형성되고,

상기 출력회로는, 상기 입력신호에 따른 전압을 상기 복수의 영상신호선에 인가하고,

상기 커패시터 및 상기 접속절환회로는, 상기 영상 신호선마다 제공되어 있는, 표시장치.

청구항 7.

제5항에 있어서,

상기 접속절환회로는, 상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 오프 기간인 제1 오프 기간으로부터 1주기 경과한 후의 오프 기간인 제2 오프 기간에 있어서의 상기 제1 소정 기간에서는, 상기 제1 오프 기간에 있어서의 상기 제2 소정 기간에서의 방향과 동일한 방향으로 상기 커패시터를 상기 용량성 부하에 병렬로 접속하는, 표시장치.

청구항 8.

제7항에 있어서,

상기 커패시터는, 각 오프 기간에 있어서의 상기 제2 소정 기간에 있어서, 상기 부하 용량으로의 인가전압의 극성이 반전하도록 상기 부하용량의 값보다 큰 용량치를 갖고 있는, 표시장치.

청구항 9.

제5항에 있어서,

상기 접속회로는,

상기 제1 및 제2 소정 기간 중 일방의 기간에 온되고 타방의 기간에 오프되는 제1 및 제2 스위치와,

상기 일방의 기간에 오프되고 상기 타방의 기간에 온되는 제3 및 제4 스위치를 구비하고,

상기 커패시터의 일단은, 상기 제1 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제4 스위치를 통해 소정의 프리차지 기준 전압에 접속되고,

상기 커패시터의 타단은, 상기 제3 스위치를 통해 상기 용량성 부하의 일단에 접속되는 동시에, 상기 제2 스위치를 통해 상기 소정의 프리차지 기준 전압에 접속되는, 표시장치.

청구항 10.

입력신호에 따른 전압을 출력회로에 의해 극성을 주기적으로 반전시키면서 용량성 부하에 인가함으로써 상기 용량성 부하를 구동하는 방법에 있어서,

상기 입력신호에 따른 전압을 상기 용량성 부하에 인가하는 전압 인가 스텝과,

상기 용량성 부하에 인가되는 전압의 극성이 반전할 때에 소정 기간만큼 상기 출력회로를 상기 용량성 부하로부터 전기적으로 분리하는 절단 스텝과,

상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 상기 소정 기간인 오프 기간 내에 있어서, 제1 소정 기간만큼, 소정 용량을 갖는 커패시터를 상기 용량성 부하에 병렬로 접속하는 제1 접속 스텝과,

상기 오프 기간 내에 있어서, 상기 제1 소정 기간 후에 제2 소정 기간만큼 상기 커패시터를 상기 제1 소정 기간에 있어서의 방향과 반대 방향으로 상기 용량성 부하에 병렬로 접속하는 제2 접속 스텝을 구비한 구동방법.

청구항 11.

제10항에 있어서,

상기 출력회로가 상기 용량성 부하로부터 전기적으로 분리되어 있는 오프 기간인 제1 오프 기간으로부터 1주기 경과한 후의 오프 기간인 제2 오프 기간에 있어서의 상기 제1 소정 기간에서는, 상기 제1 오프 기간에 있어서의 상기 제2 소정 기간에서의 방향과 동일한 방향으로 상기 커패시터가 상기 용량성 부하에 병렬로 접속되는, 구동방법.

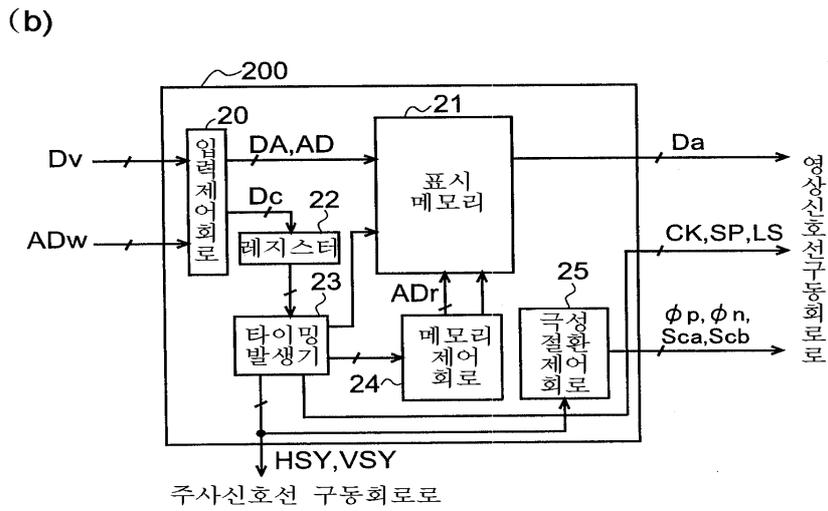
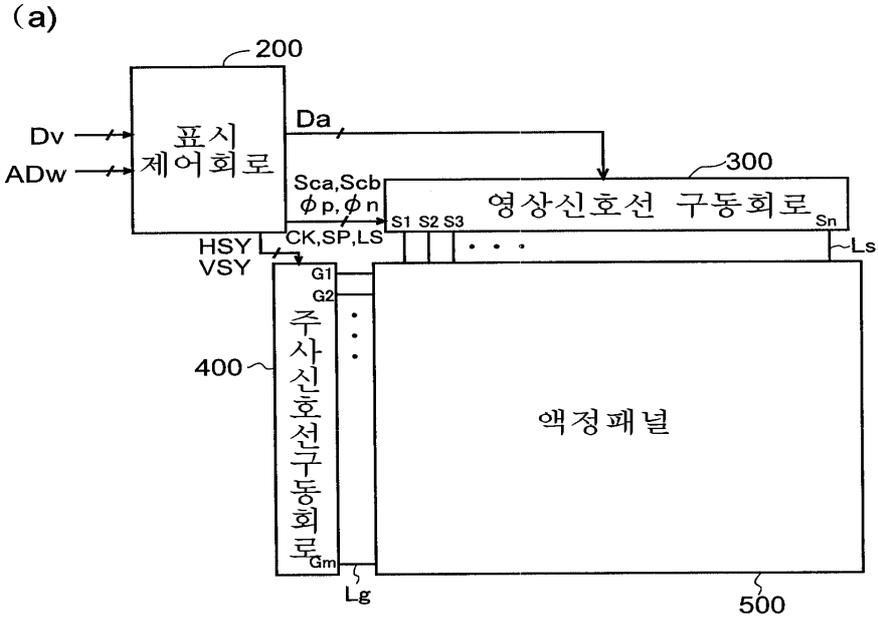
청구항 12.

제11항에 있어서,

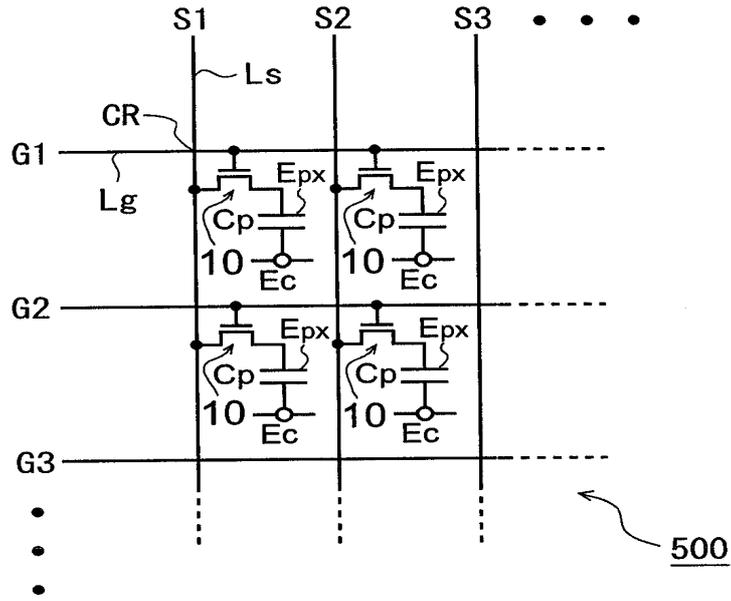
상기 커패시터는, 각 오프 기간에 있어서의 상기 제2 소정 기간에 있어서, 상기 부하용량으로의 인가전압의 극성이 반전하도록 상기 부하용량의 값보다 큰 용량치를 갖고 있는, 구동방법.

도면

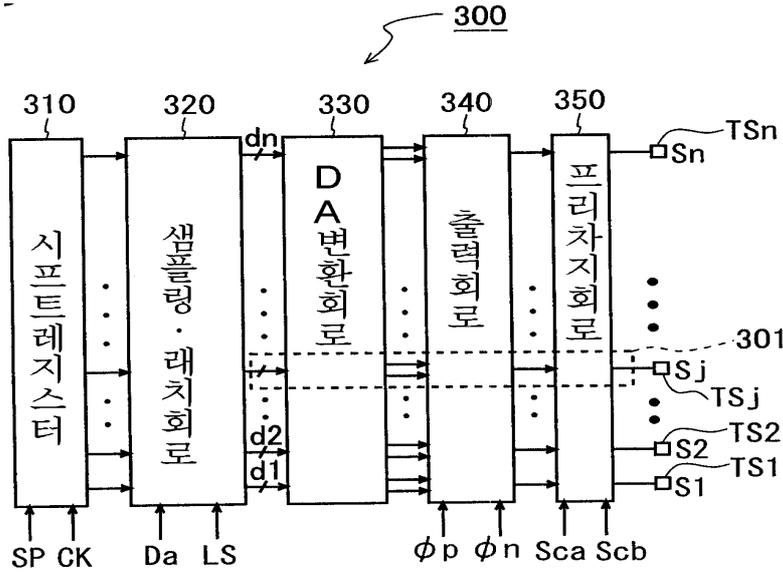
도면1



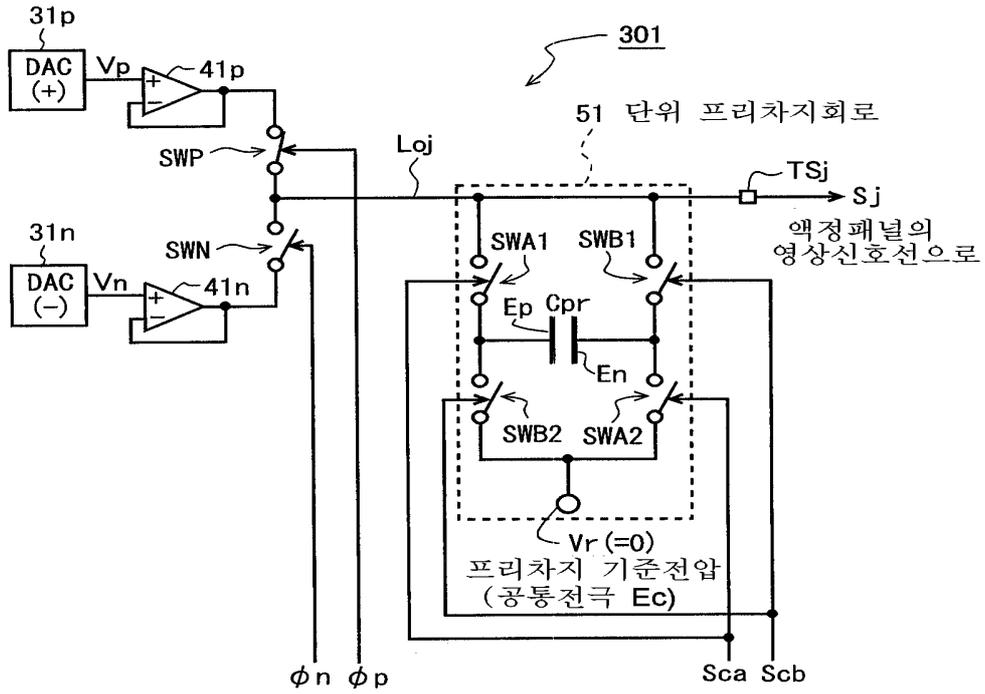
도면2



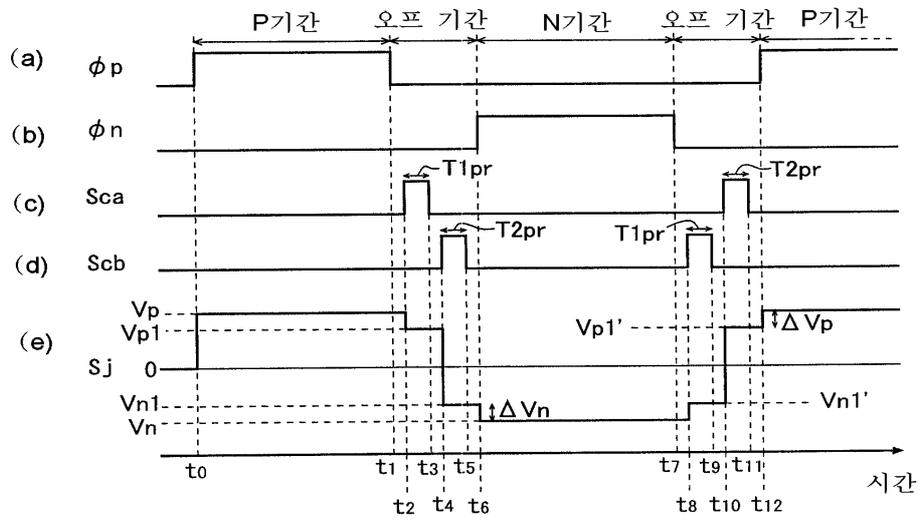
도면3



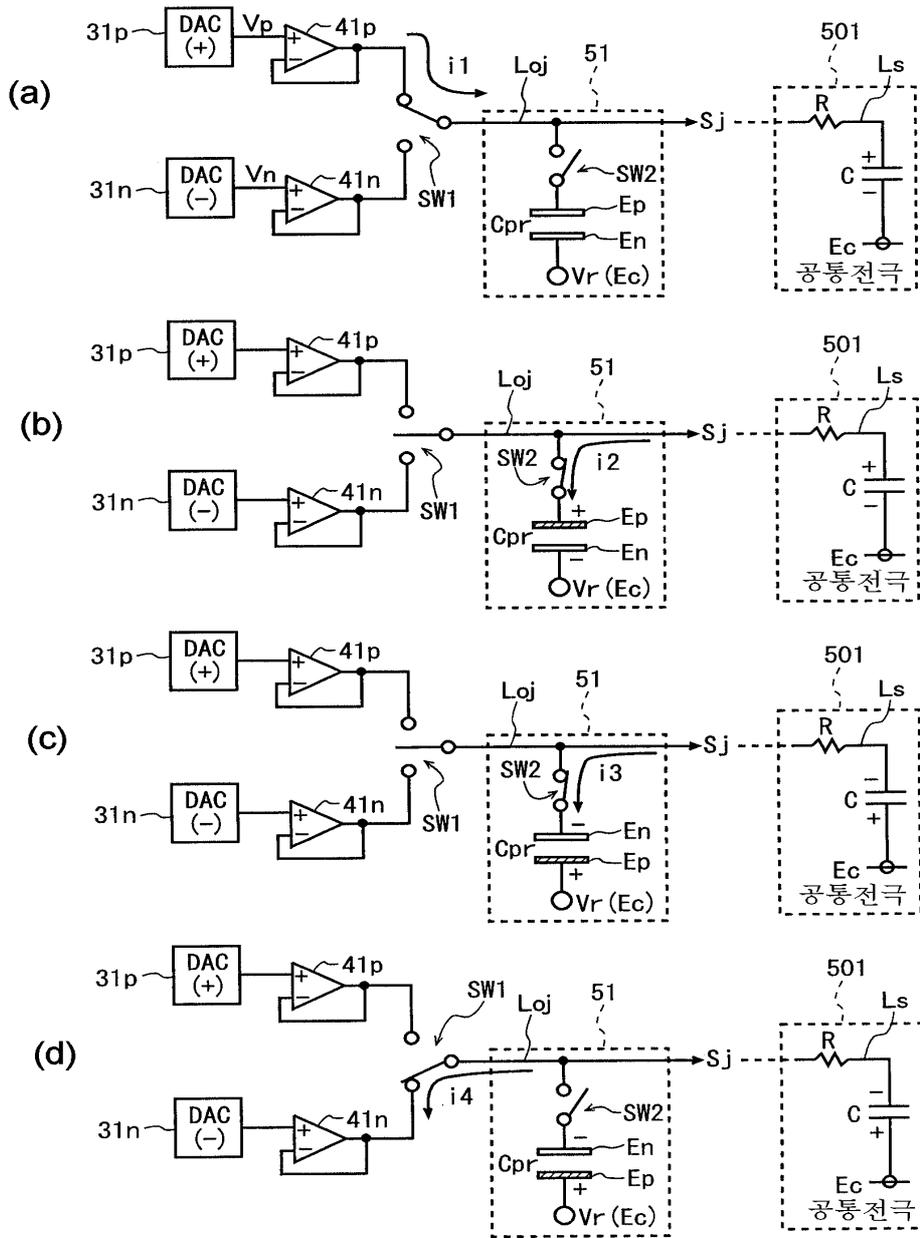
도면4



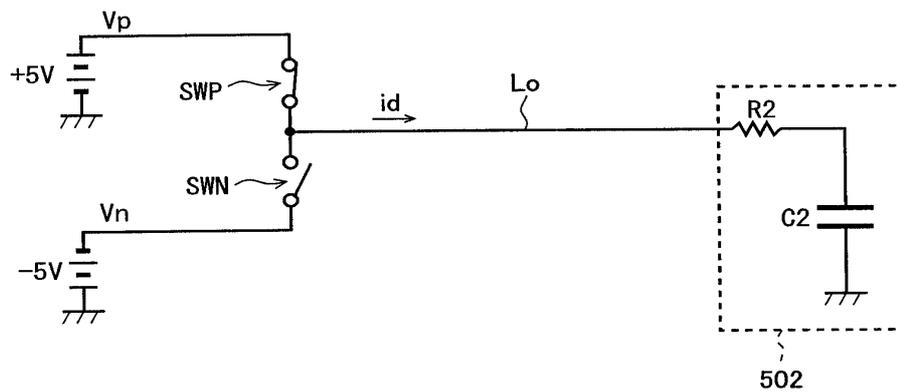
도면5



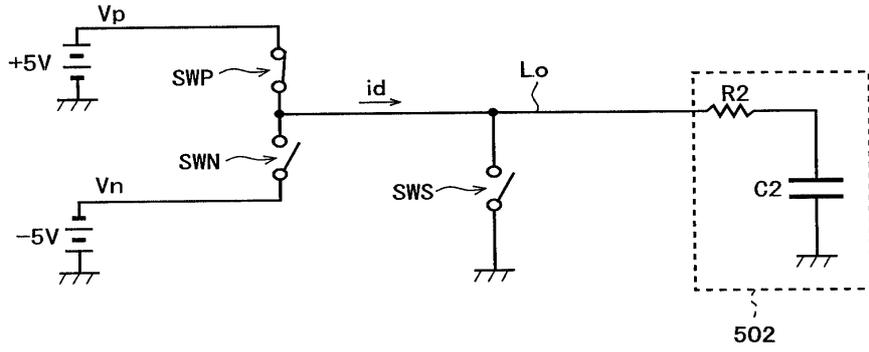
도면6



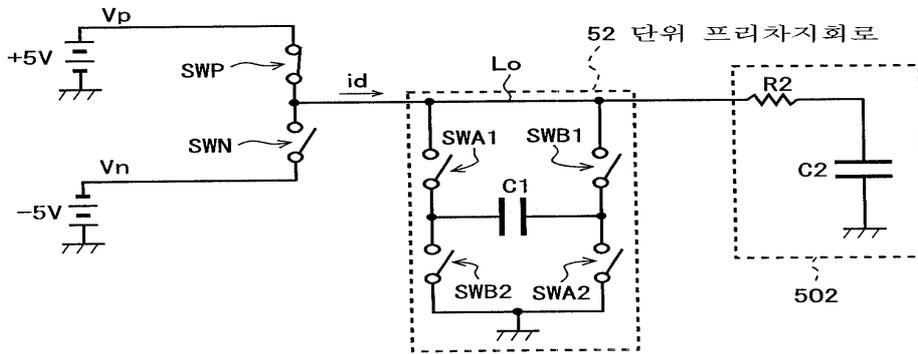
도면7



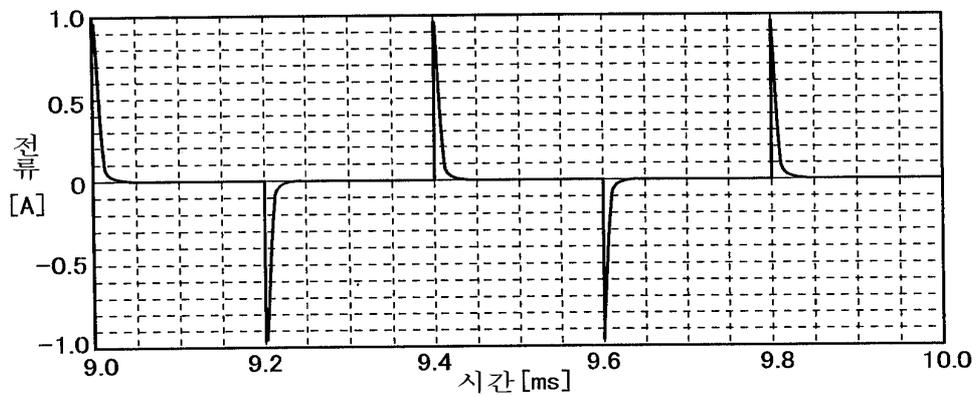
도면8



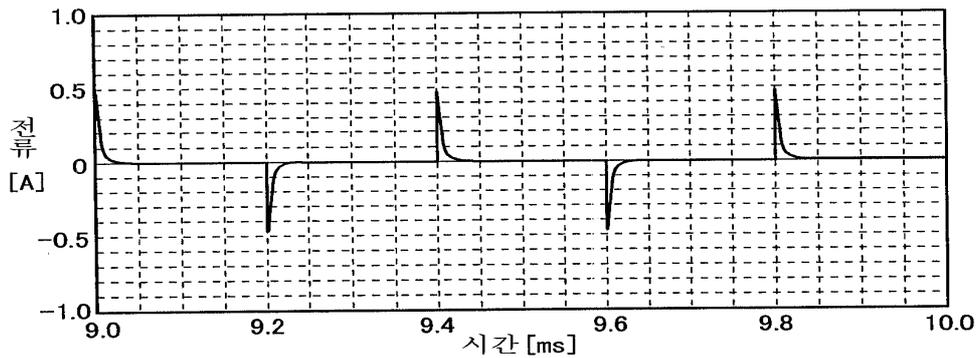
도면9



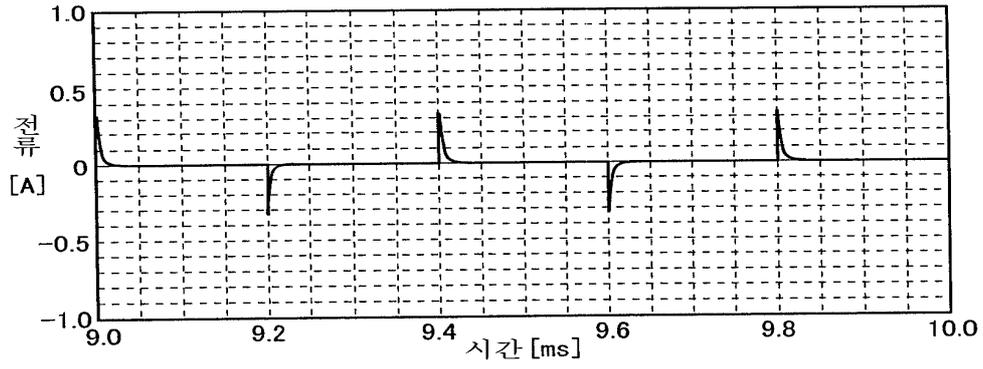
도면10



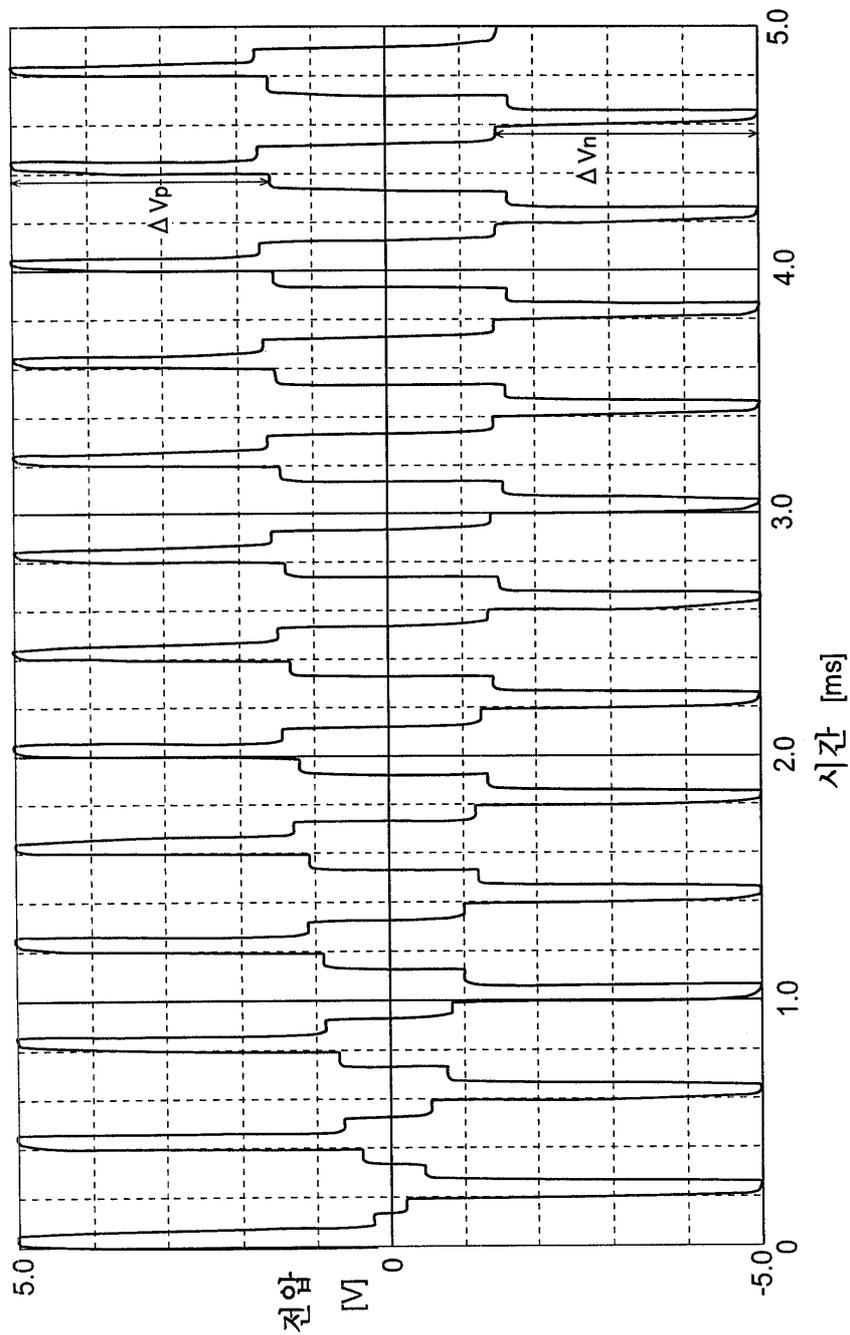
도면11



도면12

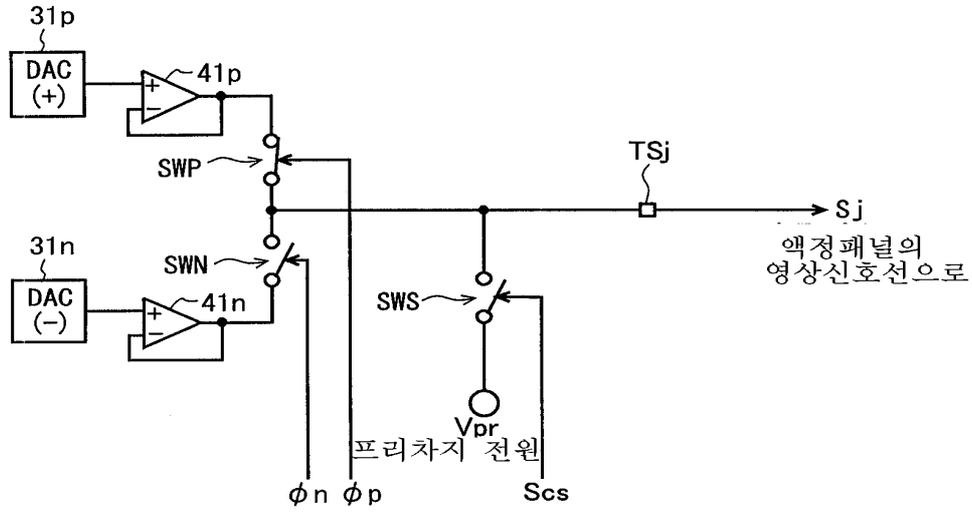


도면13

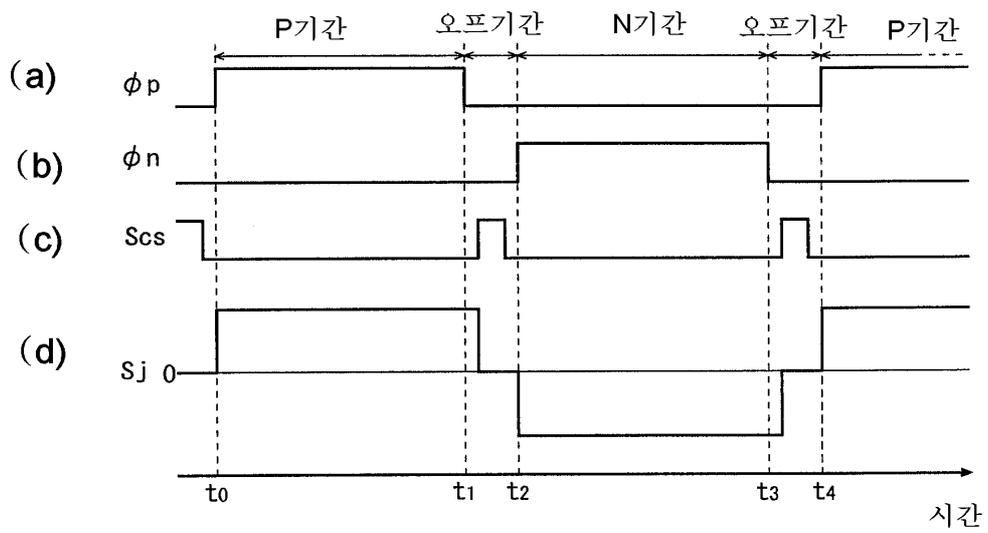


도면15

종래기술



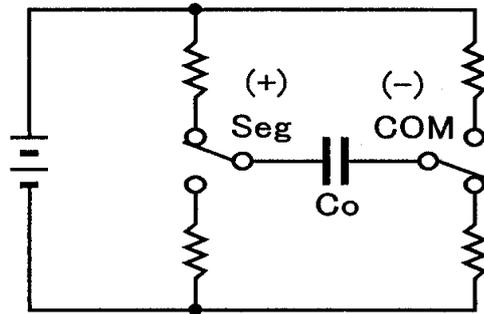
도면16



도면17

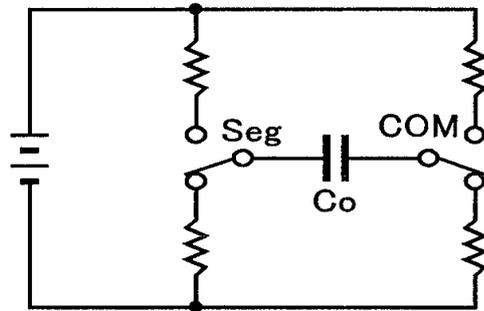
종래기술

(a)



종래기술

(b)



专利名称(译)	一种驱动电路和电容性负载的驱动方法以及具有电容性负载的驱动电路的显示装置		
公开(公告)号	KR100553325B1	公开(公告)日	2006-02-21
申请号	KR1020040053010	申请日	2004-07-08
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	INADA KEN		
发明人	INADA,KEN		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 H03K17/51		
CPC分类号	G09G2310/027 G09G3/3614 G09G3/3688 G09G2310/0248		
代理人(译)	LEE, 金泰熙		
优先权	2003193775 2003-07-08 JP		
其他公开文献	KR1020050006084A		
外部链接	Espacenet		

摘要(译)

视频信号线驱动电路包括：单元预充电电路51，包括开关CMP，Cpr和开关SWA1，SWA2，SWB1，SWB2，用于将电容器Cpr并联连接到液晶面板的电容性负载，用于每个输出端子TSj和。从视频信号线驱动电路中的第一输出缓冲器41p向视频信号线（电容性负载）施加正电压的P时段，要被施加来自周期N之间的缓冲液（41N）上的电压，提供的一段时间关闭从这些输出缓冲器（41P，41N）电隔离是漏极线。这是通-断周期中的第一和第二预充电周期被设定时，电容器的CPR，在第一预充电期间中，并联连接到所述液晶面板，所述第一自由电荷在第二预充电期间的电容性负载期间，它是在相反方向上的电容与负载并联连接。度

