



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0056037
(43) 공개일자 2008년06월20일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2006-0128428

(22) 출원일자 2006년12월15일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

정기훈

서울특별시 성북구 돈암2동 한진아파트 210동 1802호

성석제

경기 용인시 수지구 죽전동 벽산아파트 208동 602호

(뒷면에 계속)

(74) 대리인

박영우

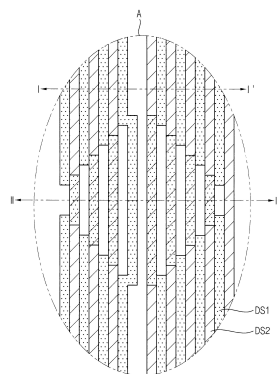
전체 청구항 수 : 총 15 항

(54) 표시 장치

(57) 요약

셀 라인의 미경화를 방지할 수 있는 표시 장치가 개시되어 있다. 표시 장치는 표시 기관, 대향 기관, 셀 라인 및 구동 칩을 포함한다. 표시 기관은 게이트 절연막을 사이에 두고 서로 교차되도록 게이트 라인들 및 데이터 라인들이 형성된 표시 영역과, 표시 영역의 네 변을 둘러싸는 제1, 제2, 제3 및 제4 주변 영역을 포함한다. 대향 기관은 액정을 사이에 두고 표시 기관과 대향한다. 셀 라인은 표시 기관과 대향 기관 사이의 가장자리에 형성되어 표시 기관과 대향 기관을 결합시킨다. 구동 칩은 게이트 라인들의 제1 단부와 인접한 표시 기관의 제1 주변 영역에 실장된다. 표시 기관은 데이터 라인들과 구동 칩을 연결하기 위하여 게이트 절연막을 사이에 두고 서로 교대로 배치되는 제1 및 제2 신호 인가선들을 포함하며, 제1 신호 인가선들은 셀 라인이 노출되도록 일부 영역이 제2 신호 인가선들과 중첩되게 형성된다. 따라서, 신호 인가선들로 인한 셀 라인의 미경화를 방지할 수 있다.

대표도 - 도3



(72) 발명자

전용제

경기 수원시 권선구 권선동 1311-6 에스더보보
419호

최진영

서울 노원구 상계9동 보람아파트 209-102

특허청구의 범위

청구항 1

게이트 절연막을 사이에 두고 서로 교차되도록 게이트 라인들 및 데이터 라인들이 형성된 표시 영역과, 상기 표시 영역의 네 변을 둘러싸는 제1, 제2, 제3 및 제4 주변 영역을 포함하는 표시 기판;

액정을 사이에 두고 상기 표시 기판과 대향하는 대향 기판;

상기 표시 기판과 상기 대향 기판 사이의 가장자리에 형성되어 상기 표시 기판과 상기 대향 기판을 결합시키는 쉘 라인; 및

상기 표시 기판에 실장되는 구동 칩을 포함하며,

상기 표시 기판은 상기 데이터 라인들과 상기 구동 칩을 연결하기 위하여 상기 게이트 절연막을 사이에 두고 서로 교대로 배치되는 제1 및 제2 신호 인가선들을 포함하며, 상기 제1 신호 인가선들은 상기 쉘 라인이 노출되도록 일부 영역이 상기 제2 신호 인가선들과 중첩되게 형성되는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서, 상기 구동 칩은 상기 게이트 라인들의 제1 단부와 인접한 상기 표시 기판의 상기 제1 주변 영역에 실장되는 것을 특징으로 하는 표시 장치.

청구항 3

제2항에 있어서, 상기 제2 신호 인가선들은 직선 형상으로 형성되며, 상기 제1 신호 인가선들은 상기 제2 신호 인가선들과 일부 영역이 중첩되도록 지그재그 형상으로 형성되는 것을 특징으로 하는 표시 장치.

청구항 4

제2항에 있어서, 상기 제2 신호 인가선들은 직선 형상으로 형성되며, 상기 제1 신호 인가선들은 상기 제2 신호 인가선들과 일부 영역이 중첩되도록 곡선의 물결 형상으로 형성되는 것을 특징으로 하는 표시 장치.

청구항 5

제2항에 있어서, 상기 제2 신호 인가선들은 직선 형상으로 형성되며, 상기 제1 신호 인가선들은 상기 제2 신호 인가선들과 일부 영역이 중첩되도록 삼각 파형 형상으로 형성되는 것을 특징으로 하는 표시 장치.

청구항 6

제2항에 있어서, 상기 제1 신호 인가선들은 상기 게이트 라인들과 동일한 층에 형성되며, 상기 제2 신호 인가선들은 상기 데이터 라인들과 동일한 층에 형성되는 것을 특징으로 하는 표시 장치.

청구항 7

제6항에 있어서, 상기 제1 신호 인가선들은

상기 제1 주변 영역 및 상기 데이터 라인들의 제1 단부에 인접한 상기 제3 주변 영역에 형성되며, $n-2$ 번째 데이터 라인들과 연결되는 제1 짝수 신호 인가선들; 및

상기 제1 주변 영역 및 상기 데이터 라인들의 제2 단부에 인접한 상기 제4 주변 영역에 형성되며, $n-3$ 번째 데이터 라인들과 연결되는 제1 홀수 신호 인가선들을 포함하는 것을 특징으로 하는 표시 장치.

(여기서, n 은 4의 배수이다.)

청구항 8

제7항에 있어서, 상기 제2 신호 인가선들은

상기 제1 주변 영역 및 상기 제3 주변 영역에 형성되며, n 번째 데이터 라인들과 연결되는 제2 짝수 신호 인가선들; 및

상기 제1 주변 영역 및 상기 제4 주변 영역에 형성되며, n-1번째 데이터 라인들과 연결되는 제2 홀수 신호 인가선들을 포함하는 것을 특징으로 하는 표시 장치.

청구항 9

제8항에 있어서, 상기 표시 기판은

상기 게이트 절연막을 사이에 두고 서로 다른 층에 형성된 상기 n-2번째 데이터 라인들과 상기 제1 짝수 신호 인가선들이 연결되는 제1 연결부; 및

상기 n-3번째 데이터 라인들과 상기 제1 홀수 신호 인가선들이 연결되는 제2 연결부를 포함하는 것을 특징으로 하는 표시 장치.

청구항 10

제8항에 있어서, 상기 표시 기판은

상기 게이트 라인들의 제2 단부에 인접한 상기 제2 주변 영역에 형성되는 게이트 구동회로부를 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 11

제10항에 있어서, 상기 표시 기판은

상기 제3 주변 영역 및 상기 제4 주변 영역 중 적어도 하나의 영역을 거쳐 상기 구동 칩과 상기 게이트 구동회로부를 연결하는 제3 신호 인가선들을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 12

제11항에 있어서, 상기 표시 기판은 상기 대향 기판과 전기적으로 연결되는 쇼트 포인트를 더 포함하며,

상기 쇼트 포인트는 상기 제1 주변 영역에서 상기 제1 및 제2 짝수 신호 인가선들과 상기 제1 및 제2 홀수 신호 인가선들 사이에 형성되는 것을 특징으로 하는 표시 장치.

청구항 13

제12항에 있어서, 상기 구동 칩은 상기 게이트 라인들의 배열 방향을 따라 배열되어 각종 출력 신호들을 출력하는 출력 패드들을 포함하는 것을 특징으로 하는 표시 장치.

청구항 14

제13항에 있어서, 상기 출력 패드들은

중앙에 위치하며, 상기 쇼트 포인트와 연결되는 공통 전압 패드;

상기 공통 전압 패드를 기준으로 상기 제3 주변 영역 방향으로 배열되며, 상기 제1 및 제2 짝수 신호 인가선들과 연결되는 제1 데이터 신호 패드들;

상기 공통 전압 패드를 기준으로 상기 제4 주변 영역 방향으로 배열되며, 상기 제1 및 제2 홀수 신호 인가선들과 연결되는 제2 데이터 신호 패드들; 및

상기 제1 및 제2 데이터 신호 패드들의 외곽에 배열되며, 상기 제3 신호 인가선들과 연결되는 게이트 신호 패드들을 포함하는 것을 특징으로 하는 표시 장치.

청구항 15

제1항에 있어서, 상기 썰 라인은 상기 표시 기판 방향에서 입사되는 자외선에 의해 경화되는 것을 특징으로 하는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <21> 본 발명은 표시 장치에 관한 것으로, 더욱 상세하게는 썸 라인의 미경화를 방지할 수 있는 표시 장치에 관한 것이다.
- <22> 일반적으로, 표시 장치는 게이트 라인들 및 데이터 라인들이 서로 교차되도록 형성되어 다수의 화소들을 정의하는 표시 기관과, 액정을 사이에 두고 표시 기관과 대향하는 대향 기관과, 표시 장치를 구동시키기 위하여 표시 기관에 결합되는 구동 칩을 포함한다.
- <23> 중소형 제품에 사용되는 표시 장치는 구동 칩이 데이터 라인들의 단부에 대응되는 표시 기관의 상측 또는 하측에 배치되므로, 표시 장치의 상하 길이가 증가되는 구조를 갖는다. 그러나, 최근들어 디지털 스틸 카메라(Digital Still Camera : DSC) 등의 제품에서는 화면 옆에 기기조작 버튼들이 위치하는 디자인이 채용됨에 따라, 구동 칩이 게이트 라인들의 단부에 대응되는 표시 기관의 좌측 또는 우측에 배치되는 구조가 개발되고 있다.
- <24> 그러나, 구동 칩이 표시 기관의 좌측 또는 우측에 배치된 경우, 구동 칩과 데이터 라인들을 연결하는 신호 인가선들이 표시 기관의 상측 또는 하측에 촘촘히 형성되므로, 썸 라인을 경화시키기 위한 자외선이 차단되어 썸 라인의 미경화가 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <25> 따라서, 본 발명은 썸 라인의 미경화를 방지할 수 있는 표시 장치를 제공한다.

발명의 구성 및 작용

- <26> 본 발명의 일 특징에 따른 표시 장치는 표시 기관, 대향 기관, 썸 라인 및 구동 칩을 포함한다. 상기 표시 기관은 게이트 절연막을 사이에 두고 서로 교차되도록 게이트 라인들 및 데이터 라인들이 형성된 표시 영역과, 상기 표시 영역의 네 변을 둘러싸는 제1, 제2, 제3 및 제4 주변 영역을 포함한다. 상기 대향 기관은 액정을 사이에 두고 상기 표시 기관과 대향한다. 상기 썸 라인은 상기 표시 기관과 상기 대향 기관 사이의 가장자리에 형성되어 상기 표시 기관과 상기 대향 기관을 결합시킨다. 상기 구동 칩은 상기 게이트 라인들의 제1 단부와 인접한 상기 표시 기관의 상기 제1 주변 영역에 실장된다. 상기 표시 기관은 상기 데이터 라인들과 상기 구동 칩을 연결하기 위하여 상기 게이트 절연막을 사이에 두고 서로 교대로 배치되는 제1 및 제2 신호 인가선들을 포함하며, 상기 제1 신호 인가선들은 상기 썸 라인이 노출되도록 일부 영역이 상기 제2 신호 인가선들과 중첩되게 형성된다.
- <27> 일 실시예로, 상기 제2 신호 인가선들은 직선 형상으로 형성되며, 상기 제1 신호 인가선들은 상기 제2 신호 인가선들과 일부 영역이 중첩되도록 지그재그 형상으로 형성된다.
- <28> 다른 실시예로, 상기 제2 신호 인가선들은 직선 형상으로 형성되며, 상기 제1 신호 인가선들은 상기 제2 신호 인가선들과 일부 영역이 중첩되도록 곡선의 물결 형상으로 형성된다.
- <29> 상기 썸 라인은 상기 표시 기관 방향에서 입사되는 자외선에 의해 경화된다.
- <30> 상기 제1 신호 인가선들은 상기 게이트 라인들과 동일한 층에 형성되며, 상기 제2 신호 인가선들은 상기 데이터 라인들과 동일한 층에 형성될 수 있다.
- <31> 상기 제1 신호 인가선들은 상기 제1 주변 영역 및 상기 데이터 라인들의 제1 단부에 인접한 상기 제3 주변 영역에 형성되며, n-2번째 데이터 라인들과 연결되는 제1 짝수 신호 인가선들, 및 상기 제1 주변 영역 및 상기 데이터 라인들의 제2 단부에 인접한 상기 제4 주변 영역에 형성되며, n-3번째 데이터 라인들과 연결되는 제1 홀수 신호 인가선들을 포함할 수 있다. 여기서, n은 4의 배수이다.
- <32> 상기 제2 신호 인가선들은 상기 제1 주변 영역 및 상기 제3 주변 영역에 형성되며, n번째 데이터 라인들과 연결되는 제2 짝수 신호 인가선들, 및 상기 제1 주변 영역 및 상기 제4 주변 영역에 형성되며, n-1번째 데이터 라인들과 연결되는 제2 홀수 신호 인가선들을 포함할 수 있다.
- <33> 상기 표시 기관은 상기 게이트 라인들의 제2 단부에 인접한 상기 제2 주변 영역에 형성되는 게이트 구동회로부

를 더 포함할 수 있다. 또한, 상기 표시 기관은 상기 제3 주변 영역 및 상기 제4 주변 영역 중 적어도 하나의 영역을 거쳐 상기 구동 칩과 상기 게이트 구동회로부를 연결하는 제3 신호 인가선들을 더 포함할 수 있다.

- <34> 이러한 표시 장치에 따르면, 촘촘하게 배치된 신호 인가선들로 인한 썸 라인의 미경화를 방지할 수 있다.
- <35> 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하고자 한다.
- <36> 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 사시도이며, 도 2는 도 1에 도시된 표시 기관의 평면도이다.
- <37> 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(100)는 표시 기관(200), 액정을 사이에 두고 표시 기관(200)과 대향하는 대향 기관(300), 표시 기관(200)과 대향 기관(300)을 결합시키는 썸 라인(400) 및 표시 기관(200)에 실장되는 구동 칩(500)을 포함한다.
- <38> 표시 기관(200)는 도 2에 도시된 바와 같이, 실질적으로 영상을 표시하는 표시 영역(DA)과 표시 영역(DA)의 네변을 둘러싸는 제1, 제2, 제3 및 제4 주변 영역(PA1, PA2, PA3, PA4)을 포함한다.
- <39> 표시 기관(200)은 표시 영역(DA)에서 게이트 절연막을 사이에 두고 서로 교차되도록 형성된 게이트 라인(GL)들 및 데이터 라인(DL)들을 포함한다. 예를 들어, 게이트 라인(GL)들은 가로 방향으로 연장되도록 형성되며, 데이터 라인(DL)들은 세로 방향으로 연장되도록 형성된다.
- <40> 도시되지는 않았으나, 게이트 라인(GL)과 데이터 라인(DL)이 교차되는 영역에는 게이트 라인(GL) 및 데이터 라인(DL)과 연결되는 박막 트랜지스터(Thin Film Transistor : 이하, TFT라 칭함)가 형성될 수 있다. 상기 TFT의 게이트 단자 및 소오스 단자에는 각각 게이트 라인(GL) 및 데이터 라인(DL)이 연결되고, 드레인 단자에는 화소 전극이 연결되어 있다. 따라서, 게이트 라인(GL)을 통해 상기 TFT의 게이트 단자에 게이트 신호가 인가되면, 상기 TFT가 턴-온(turn on)되어 데이터 라인(DL)을 통해 상기 TFT의 소오스 단자로 인가된 데이터 신호가 드레인 단자를 통해 상기 화소 전극에 인가된다.
- <41> 한편, 표시 기관(200)의 제1 주변 영역(PA1)은 게이트 라인(GL)들의 제1 단부와 인접한 영역이며, 제2 주변 영역(PA2)은 게이트 라인(GL)들의 제1 단부에 반대측인 제2 단부와 인접한 영역이다. 또한, 표시 기관(200)의 제3 주변 영역(PA3)은 데이터 라인(DL)들의 제1 단부와 인접한 영역이며, 제4 주변 영역(PA4)은 데이터 라인(DL)들의 제1 단부에 반대측인 제2 단부와 인접한 영역이다. 즉, 제1 주변 영역(PA1)은 표시 영역(DA)의 좌측 영역이며, 제2 주변 영역(PA2)는 표시 영역(DA)의 우측 영역이며, 제3 주변 영역(PA3)은 표시 영역(DA)의 상측 영역이며, 제4 주변 영역(PA4)은 표시 영역(DA)의 하측 영역이다. 따라서, 표시 영역(DA)은 제1, 제2, 제3 및 제4 주변 영역(PA1, PA2, PA3, PA4)에 의해 둘러 쌓인 구조를 갖는다.
- <42> 표시 기관(200)은 제2 주변 영역(PA2)에 형성되는 게이트 구동회로부(210)를 포함할 수 있다. 게이트 구동회로부(210)는 다수의 구동 트랜지스터들로 이루어진 쉬프트 레지스터(shift register)를 포함한다. 게이트 구동회로부(210)는 게이트 라인(GL)들, 데이터 라인(DL)들 및 상기 박막 트랜지스터를 형성하는 박막 공정에 의하여 동시에 형성될 수 있다. 게이트 구동회로부(210)는 구동 칩(500)으로부터 인가되는 게이트 제어 신호에 반응하여 게이트 라인(GL)들에 게이트 신호를 순차적으로 출력한다.
- <43> 썸 라인(400)은 표시 기관(200)과 대향 기관(300) 사이의 가장자리에 형성되어 표시 기관(200)과 대향 기관(300) 사이에 배치되는 액정의 이탈을 차단한다.
- <44> 썸 라인(400)은 자외선 등의 외부광에 의해 경화되는 광경화성 수지로 이루어진다. 썸 라인(400)은 표시 기관(200) 방향에서 입사되는 자외선 등의 외부광에 의해 경화된다.
- <45> 구동 칩(500)은 표시 기관(200)의 제1 주변 영역(PA1)에 실장된다. 이와 같이, 구동 칩(500)을 표시 기관(200)의 우측에 해당하는 제1 주변 영역(PA1)에 배치함으로써, 표시 기관(200)의 상측 또는 하측에 해당하는 제3 주변 영역(PA3) 또는 제4 주변 영역(PA4)의 면적을 감소시킬 수 있다. 한편, 표시 장치(100)는 구동 칩(500)이 제1 주변 영역(PA2)에 배치되고, 게이트 구동회로부(210)가 제1 주변 영역(PA1)에 형성된 구조를 가질 수 있다.
- <46> 구동 칩(500)은 외부로부터 입력되는 각종 제어 신호에 반응하여 표시 장치(100)를 구동시키기 위한 각종 출력 신호들을 출력한다. 예를 들어, 구동 칩(500)은 데이터 라인(DL)들에 인가되는 데이터 신호, 게이트 구동회로부(210)에 인가되는 게이트 제어 신호 및 대향 기관(300)에 인가되는 공통 전압 등을 출력한다.
- <47> 한편, 표시 기관(200)은 구동 칩(500)으로부터 출력되는 데이터 신호를 데이터 라인(DL)들에 인가하기 위한 제1 신호 인가선(DS1)들 및 제2 신호 인가선(DS2)들을 포함한다.

- <48> 도 3은 도 2의 A부분을 확대한 확대도이며, 도 4는 도 3의 I-I'선을 따라 절단한 단면도이며, 도 5는 도 3의 II-II'선을 따라 절단한 단면도이다.
- <49> 도 2 내지 도 5를 참조하면, 제1 신호 인가선(DS1)들 및 제2 신호 인가선(DS2)들은 데이터 라인(DL)들과 구동칩(500)을 연결하기 위하여, 제1 주변 영역(PA1), 제3 주변 영역(PA3) 및 제4 주변 영역(PA4)에 형성된다. 예를 들어, 제1 신호 인가선(DS1) 및 제2 신호 인가선(DS2)은, 제1 주변 영역(PA1) 및 제3 주변 영역(PA3)을 거쳐 짝수번째 데이터 라인(DL)들과 연결되며, 제1 주변 영역(PA1) 및 제4 주변 영역(PA4)을 거쳐 홀수번째 데이터 라인(DL)들과 연결된다.
- <50> 제1 신호 인가선(DS1)들 및 제2 신호 인가선(DS2)들은 게이트 절연막(220)을 사이에 두고 서로 교대로 배치된다. 구체적으로, 제1 신호 인가선(DS1)들 및 제2 신호 인가선(DS2)들은 게이트 절연막(220)을 사이에 두고 서로 다른 층에 형성된다. 예를 들어, 제1 신호 인가선(DS1)들은 게이트 라인(GL)들과 동일한 층에 형성되도록 기판(230)상에 형성되며, 제2 신호 인가선(DS2)들은 데이터 라인(DL)들과 동일한 층에 형성되도록 제1 신호 인가선(DS1)들을 덮고 있는 게이트 절연막(220)상에 형성된다. 제2 신호 인가선(DS2)들은 보호막(240)으로 덮여 있을 수 있다. 한편, 제1 신호 인가선(DS1)들은 데이터 라인(DL)들과 동일한 층에 형성되며, 제2 신호 인가선(DS2)들은 게이트 라인(GL)들과 동일한 층에 형성될 수 있다.
- <51> 이와 같이, 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들을 서로 다른 층에 형성하면, 제1 신호 인가선(DS1)과 제2 신호 인가선(DS2)간의 거리를 줄일 수 있으므로, 제3 주변 영역(PA3) 및 제4 주변 영역(PA4)의 폭을 감소시킬 수 있다.
- <52> 제1 신호 인가선(DS1)과 제2 신호 인가선(DS2)을 어느 정도 중첩되게 형성하면, 제3 주변 영역(PA3) 및 제4 주변 영역(PA4)의 폭을 더욱 감소시킬 수 있다. 그러나, 제1 신호 인가선(DS1)과 제2 신호 인가선(DS2)이 너무 많이 중첩되면, 제1 신호 인가선(DS1)과 제2 신호 인가선(DS2) 사이에 형성되는 기생 커패시터로 인해 신호의 왜곡이 발생될 수 있다. 따라서, 신호의 왜곡이 발생되지 않는 범위 내에서 제3 주변 영역(PA3) 및 제4 주변 영역(PA4)을 폭을 최소화하기 위하여, 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들은 가장 근접한 거리를 유지하도록 교대로 형성되는 것이 바람직하다.
- <53> 한편, 제3 주변 영역(PA3) 및 제4 주변 영역(PA4)에서는 도 4에 도시된 바와 같이, 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들이 촘촘하게 형성되어 있기 때문에, 표시 기판(200)의 하부로부터 입사되는 자외선이 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들에 의해 차단되어 썬 라인(400)의 미경화가 발생될 수 있다.
- <54> 따라서, 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들로부터 썬 라인(400)이 노출되도록, 제1 신호 인가선(DS1)들의 일부 영역을 제2 신호 인가선(DS2)들과 중첩되게 형성함으로써, 썬 라인(400)의 미경화를 방지할 수 있다.
- <55> 도 3 및 도 5를 참조하면, 제2 신호 인가선(DS2)들은 직선 형상으로 형성되는 반면, 제1 신호 인가선(DS1)들은 제2 신호 인가선(DS2)들과 일부 영역이 중첩되도록 지그재그 형상으로 형성된다.
- <56> 이와 같이, 제1 신호 인가선(DS1)들을 지그재그 형상으로 형성하면, 제1 신호 인가선(DS1)들과 제2 신호 인가선(DS2)들이 중첩된 면적만큼 자외선이 투과할 수 있는 영역이 증가되므로, 썬 라인(400)을 보다 효과적으로 경화시킬 수 있다. 한편, 제1 신호 인가선(DS1)들은 직선 형상으로 형성되는 반면, 제2 신호 인가선(DS2)들은 제1 신호 인가선(DS1)들과 일부 영역이 중첩되도록 지그재그 형상으로 형성될 수 있다.
- <57> 일반적으로, 게이트 라인(GL)과 데이터 라인(DL)은 서로 다른 비저항을 갖는 게이트 금속 및 데이터 금속으로 형성된다. 이에 따라, 게이트 라인(GL)과 동일한 게이트 금속으로 형성되는 제1 신호 인가선(DS1)과 데이터 라인(DL)과 동일한 데이터 금속으로 형성되는 제2 신호 인가선(DS2)간의 저항 차이로 인한 충전율 차이가 발생되어 표시 불량이 발생될 수 있다.
- <58> 그러나, 본 발명과 같이, 제1 신호 인가선(DS1)을 지그재그 형상으로 형성하면, 제2 신호 인가선(DS2)에 비하여 길이가 길어져 제2 신호 인가선(DS2)과의 저항 차이를 완화시킬 수 있다.
- <59> 도 6은 도 3에 도시된 제1 및 제2 신호 인가선들의 다른 실시예를 나타낸 평면도이다.
- <60> 도 6을 참조하면, 제2 신호 인가선(DS2)들은 직선 형상으로 형성되는 반면, 제1 신호 인가선(DS1)들은 제2 신호 인가선(DS2)들과 일부 영역이 중첩되도록 곡선의 물결 형상으로 형성된다.
- <61> 이와 같이, 제1 신호 인가선(DS1)들을 곡선의 물결 형상으로 형성하면, 자외선이 투과할 수 있는 영역이 증가되

어 쉘 라인(400)의 미경화를 방지할 수 있으며, 제2 신호 인가선(DS2)에 비하여 길이가 길어져 제2 신호 인가선(DS2)과의 저항 차이를 완화시킬 수 있다. 한편, 제1 신호 인가선(DS1)들은 직선 형상으로 형성되는 반면, 제2 신호 인가선(DS2)들은 제1 신호 인가선(DS1)들과 일부 영역이 중첩되도록 곡선의 물결 형상으로 형성될 수 있다.

<62> 도 7은 도 3에 도시된 제1 및 제2 신호 인가선들의 또 다른 실시예를 나타낸 평면도이다.

<63> 도 7을 참조하면, 제2 신호 인가선(DS2)들은 직선 형상으로 형성되는 반면, 제1 신호 인가선(DS1)들은 제2 신호 인가선(DS2)들과 일부 영역이 중첩되도록 삼각 파형 형상으로 형성된다.

<64> 이와 같이, 제1 신호 인가선(DS1)들을 삼각 파형 형상으로 형성하면, 자외선이 투과할 수 있는 영역이 증가되어 쉘 라인(400)의 미경화를 방지할 수 있으며, 제2 신호 인가선(DS2)에 비하여 길이가 길어져 제2 신호 인가선(DS2)과의 저항 차이를 완화시킬 수 있다. 한편, 제1 신호 인가선(DS1)들은 직선 형상으로 형성되는 반면, 제2 신호 인가선(DS2)들은 제1 신호 인가선(DS1)들과 일부 영역이 중첩되도록 삼각 파형 형상으로 형성될 수 있다.

<65> 도 8은 도 2에 도시된 데이터 라인들과 제1 및 제2 신호 인가선들의 연결 관계를 나타낸 도면이다.

<66> 도 2 및 도 8을 참조하면, 제1 신호 인가선(DS1)들은 제1 짝수 신호 인가선(251)들 및 제1 홀수 신호 인가선(252)들을 포함할 수 있다.

<67> 제1 짝수 신호 인가선(251)들은 제1 주변 영역(PA1) 및 제3 주변 영역(PA3)에 형성되며, $n-2$ 번째 데이터 라인(DL _{$n-2$})들과 구동 칩(500)을 연결한다. 여기서, n 은 4의 배수이다.

<68> 제1 홀수 신호 인가선(252)들은 제1 주변 영역(PA1) 및 제4 주변 영역(PA4)에 형성되며, $n-3$ 번째 데이터 라인(DL _{$n-3$})들과 구동 칩(500)을 연결한다.

<69> 제2 신호 인가선(DS2)은 제2 짝수 신호 인가선(253)들 및 제2 홀수 신호 인가선(254)들을 포함할 수 있다.

<70> 제2 짝수 신호 인가선(253)들은 제1 주변 영역(PA1) 및 제3 주변 영역(PA3)에 형성되며, n 번째 데이터 라인(DL _{n})들과 구동 칩(500)을 연결한다.

<71> 제2 홀수 신호 인가선(254)들은 제1 주변 영역(PA1) 및 제4 주변 영역(PA4)에 형성되며, $n-1$ 번째 데이터 라인(DL _{$n-1$})들과 구동 칩(500)을 연결한다.

<72> 결과적으로, 제1 짝수 신호 인가선(251)들 및 제2 짝수 신호 인가선(253)들은 제1 주변 영역(PA1) 및 제3 주변 영역(PA3)을 거쳐 짝수번째 데이터 라인(DL)들과 연결되며, 제1 홀수 신호 인가선(252)들 및 제2 홀수 신호 인가선(254)들은 제1 주변 영역(PA1) 및 제4 주변 영역(PA4)을 거쳐 홀수번째 데이터 라인(DL)들과 연결된다.

<73> 한편, 제1 짝수 신호 인가선(251)들 및 제1 홀수 신호 인가선(252)들은 데이터 라인(DL)들과 게이트 절연막(220)을 사이에 두고 서로 다른 층에 형성되어 있다. 따라서, 표시 기관(200)은 제1 짝수 신호 인가선(251)들과 $n-2$ 번째 데이터 라인(DL _{$n-2$})들이 전기적으로 연결되는 제1 연결부(261) 및 제1 홀수 신호 인가선(252)들과 $n-3$ 번째 데이터 라인(DL _{$n-3$})들이 전기적으로 연결되는 제2 연결부(262)를 포함할 수 있다.

<74> 도 9는 도 8에 도시된 제1 연결부의 일 실시예를 나타낸 단면도이다.

<75> 도 9를 참조하면, 제1 짝수 신호 인가선(251)은 게이트 절연막(220)의 하부층에 형성되고, $n-2$ 번째 데이터 라인(DL _{$n-2$})은 게이트 절연막(220)의 상부층에 형성되어 있다. 이때, 제1 연결부(261)는 제1 짝수 신호 인가선(251)과 $n-2$ 번째 데이터 라인(DL _{$n-2$})의 직접 접촉을 통해 형성된다. 즉, $n-2$ 번째 데이터 라인(DL _{$n-2$})은 게이트 절연막(220)에 형성된 콘택 홀을 통해 제1 짝수 신호 인가선(251)과 직접 접촉된다.

<76> 도 10은 도 8에 도시된 제1 연결부의 다른 실시예를 나타낸 단면도이다.

<77> 도 10을 참조하면, 제1 연결부(261)는 제1 짝수 신호 인가선(251)과 $n-2$ 번째 데이터 라인(DL _{$n-2$})을 연결하는 브릿지 전극(270)을 통해 형성된다. 즉, 브릿지 전극(270)의 일단은 보호막(240) 및 게이트 절연막(220)에 형성된 콘택 홀을 통해 제1 짝수 신호 인가선(251)과 접촉되고, 브릿지 전극(270)의 타단은 보호막(240)에 형성된 콘택 홀을 통해 $n-2$ 번째 데이터 라인(DL _{$n-2$})과 접촉된다. 예를 들어, 브릿지 전극(270)은 인듐 틴 옥사이드(Indium Tin Oxide : ITO)로 형성된다.

- <78> 한편, 제2 연결부(262)는 제1 연결부(261)와 동일한 구조를 가지므로, 이에 대한 설명은 생략하기로 한다.
- <79> 표시 기관(200)는 도 2 및 도 8에 도시된 바와 같이, 제1 짝수 신호 인가선(251)들 및 제2 짝수 신호 인가선(253)들이 제3 주변 영역(PA3)에 형성되고 제1 홀수 신호 인가선(252)들 및 제2 홀수 신호 인가선(254)들이 제4 주변 영역(PA4)에 형성된 구조를 가지나, 이와 달리, 제1 짝수 신호 인가선(251)들 및 제2 짝수 신호 인가선(253)들이 제4 주변 영역(PA4)에 형성되고 제1 홀수 신호 인가선(252)들 및 제2 홀수 신호 인가선(254)들이 제3 주변 영역(PA3)에 형성된 구조를 가질 수 있다.
- <80> 도 2 및 도 8을 참조하면, 표시 기관(200)은 제1 주변 영역(PA1)에 실장된 구동 칩(500)과 제2 주변 영역(PA2)에 형성된 게이트 구동회로부(210)를 연결하기 위한 제3 신호 인가선(GS)들을 포함할 수 있다.
- <81> 제3 신호 인가선(GS)들은 제3 주변 영역(PA3) 및 제4 주변 영역(PA4) 중 적어도 하나의 영역을 거쳐 구동 칩(500)과 게이트 구동회로부(210)를 연결한다.
- <82> 제3 주변 영역(PA3)을 거치는 제3 신호 인가선(GS)들은 제1 짝수 신호 인가선(251)들 및 제2 짝수 신호 인가선(253)들과의 교차를 방지하기 위하여, 제1 짝수 신호 인가선(251)들 및 제2 짝수 신호 인가선(253)들의 외곽에 형성되며, 제4 주변 영역(PA4)을 거치는 제3 신호 인가선(GS)들은 제1 홀수 신호 인가선(252)들 및 제2 홀수 신호 인가선(254)들과의 교차를 방지하기 위하여 제1 홀수 신호 인가선(252)들 및 제2 홀수 신호 인가선(254)들의 외곽에 형성되는 것이 바람직하다. 제3 신호 인가선(GS)들은 제3 주변 영역(PA3) 또는 제4 주변 영역(PA4)의 폭을 감소시키기 위하여, 제1 및 제2 짝수 신호 인가선(251, 253)들 또는 제1 및 제2 홀수 신호 인가선(252, 254)들과 최대한 근접하게 형성되는 것이 바람직하다.
- <83> 구동 칩(500)으로부터 출력되는 게이트 제어 신호는 제3 신호 인가선(GS)들을 통해 게이트 구동회로부(210)에 인가된다. 예를 들어, 제3 신호 인가선(GS)들은 게이트 구동회로부(210)의 쉬프트 레지스터의 동작을 개시시키는 동작개시 신호가 전송되는 동작개시 신호선, 서로 위상이 반대인 제1 및 제2 클럭신호를 전송하는 제1 및 제2 클럭신호선, 게이트 라인(GL)에 연결된 박막 트랜지스터의 구동을 차단하는 게이트 오프 신호를 전송하는 게이트 오프 신호선 등을 포함할 수 있다.
- <84> 도 11은 도 2에 도시된 구동 칩의 패드 구조를 나타낸 평면도이다.
- <85> 도 2, 도 8 및 도 11을 참조하면, 구동 칩(500)은 표시 기관(200)과 연결되는 면에 형성된 입력 패드(IP)들 및 출력 패드(OP)들을 포함한다. 구동 칩(500)은 입력 패드(IP)들을 통해 외부로부터 입력되는 각종 제어 신호에 반응하여 표시 장치(100)를 구동시키기 위한 각종 출력 신호들을 출력 패드(OP)를 통해 출력한다. 예를 들어, 구동 칩(500)은 데이터 라인(DL)들에 인가되는 데이터 신호, 게이트 구동회로부(210)에 인가되는 게이트 제어 신호 및 대향 기관(300)에 인가되는 공통 전압 등을 출력한다.
- <86> 출력 패드(OP)들은 게이트 라인(GL)들의 배열 방향을 따라 일렬로 배열된다. 이와 달리, 출력 패드(OP)들은 게이트 라인(GL)들의 배열 방향을 따라 지그재그 형태의 복수의 열로 배열될 수 있다.
- <87> 출력 패드(OP)들은 공통 전압 패드(510), 제1 데이터 신호 패드(520)들, 제2 데이터 신호 패드(530)들 및 게이트 신호 패드(540)들을 포함한다.
- <88> 공통 전압 패드(510)는 출력 패드(OP)들 중에서 중앙에 위치한다. 공통 전압 패드(510)는 대향 기관(300, 도 1에 도시됨)에 형성된 공통 전극에 인가되는 공통 전압(Vcom)을 출력한다.
- <89> 제1 데이터 신호 패드(520)들은 공통 전압 패드(510)를 기준으로 한쪽 방향으로 배열된다. 예를 들어, 제1 데이터 신호 패드(520)들은 공통 전압 패드(510)를 기준으로 제3 주변 영역(PA3) 방향으로 배열된다. 제1 데이터 신호 패드(520)들은 제1 및 제2 짝수 신호 인가선(251, 253)들과 연결된다. 제1 데이터 신호 패드(520)들을 통해 출력되는 데이터 신호는 제1 및 제2 짝수 신호 인가선(251, 253)들을 거쳐 짝수번째 데이터 라인(DL)들에 인가된다.
- <90> 제2 데이터 신호 패드(530)들은 공통 전압 패드(510)를 기준으로 제1 데이터 신호 패드(520)의 반대쪽 방향으로 배열된다. 예를 들어, 제2 데이터 신호 패드(530)들은 공통 전압 패드(510)를 기준으로 제4 주변 영역(PA4) 방향으로 배열된다. 제2 데이터 신호 패드(530)들은 제1 및 제2 홀수 신호 인가선(252, 254)들과 연결된다. 제2 데이터 신호 패드(530)들을 통해 출력되는 데이터 신호는 제1 및 제2 홀수 신호 인가선(252, 254)들을 거쳐 홀수번째 데이터 라인(DL)들에 인가된다.
- <91> 게이트 신호 패드(540)들은 제1 및 제2 데이터 신호 패드(520, 530)들의 외곽에 각각 배열된다. 게이트 신호

패드(540)들은 제3 신호 인가선(GS)들과 연결된다. 게이트 신호 패드(540)들을 통해 출력되는 게이트 제어 신호는 제3 신호 인가선(GS)을 거쳐 게이트 구동회로부(210)에 인가된다.

<92> 게이트 신호 패드(540)들은 동작개시 신호를 출력하는 제1 패드(541), 제1 및 제2 클럭신호를 출력하는 제2 및 제3 패드(542, 543), 및 게이트 오프 신호를 출력하는 제4 패드(544)를 포함할 수 있다. 게이트 신호 패드(540)들의 부식을 방지하기 위하여, 게이트 오프 신호를 출력하는 제4 패드(544)는 가장 바깥 쪽에 위치시키고, 동작개시 신호를 출력하는 제1 패드(541)는 가장 안 쪽에 위치시키는 것이 바람직하다.

<93> 한편, 표시 기관(200)은 대향 기관(300)과 전기적으로 연결되는 쇼트 포인트(280)를 포함할 수 있다.

<94> 도 12는 도 2의 쇼트 포인트 부분을 확대한 B부분의 확대도이다.

<95> 도 2, 도 8 및 도 12를 참조하면, 쇼트 포인트(280)는 제1 주변 영역(PA1)에서 제1 및 제2 짝수 신호 인가선(251, 253)들과 제1 및 제2 홀수 신호 인가선(252, 254)들 사이에 형성된다.

<96> 구체적으로, 제1 및 제2 짝수 신호 인가선(251, 253)들은 제3 주변 영역(PA3) 방향으로 꺾어져 연장되고, 제1 및 제2 홀수 신호 인가선(252, 254)들은 제4 주변 영역(PA4) 방향으로 꺾어져 연장되기 때문에, 제1 및 제2 짝수 신호 인가선(251, 253)들과 제1 및 제2 홀수 신호 인가선(252, 254)들이 나뉘어지는 영역에는 쇼트 포인트(280)를 형성하기에 충분한 빈 공간이 형성된다. 제1 및 제2 짝수 신호 인가선(251, 253)들과 제1 및 제2 홀수 신호 인가선(252, 254)들 사이에 형성되는 빈 공간에 쇼트 포인트(280)를 형성하면, 구동 칩(500)의 공통 전압패드(510)와의 연결 경로를 최대한 단축시킬 수 있으며, 공간 활용의 효율을 향상시킬 수 있다.

<97> 공통 전압 패드(510)를 통해 출력되는 공통 전압은 쇼트 포인트(280)를 거쳐 대향 기관(300)의 공통 전극에 인가된다.

<98> 한편, 구동 칩(500)과 인접한 데이터 라인(DL)들과 연결되는 제1 및 제2 신호 인가선(DS1, DS2)들은 제1 및 제2 신호 인가선(DS1, DS2)들 사이에 형성되는 빈 공간을 이용하여 꺾어진 구조로 형성됨으로써, 구동 칩(500)과 상대적으로 먼 위치에 형성된 데이터 라인(DL)들과 연결되는 제1 및 제2 신호 인가선(DS1, DS2)들과의 길이를 유사하게 형성하여 저항 차이를 감소시킬 수 있다.

발명의 효과

<99> 이와 같은 표시 장치에 따르면, 구동 칩을 표시 영역의 좌측 또는 우측에 배치함으로써, 표시 영역의 상측 또는 하측의 폭을 감소시킬 수 있다.

<100> 또한, 구동 칩과 데이터 라인들을 연결하는 신호 인가선들을 표시 영역의 상측 및 하측에 짝수번째 및 홀수번째로 나누어 배치하고, 게이트 절연막을 사이에 두고 서로 다른 층에 교대로 형성함으로써, 표시 영역의 상측 및 하측의 폭을 최소화시킬 수 있다.

<101> 또한, 게이트 절연막을 사이에 두고 서로 다른 층에 형성되는 신호 인가선들의 일부 영역을 중첩되게 형성함으로써, 셀 라인의 미경화를 방지할 수 있다.

<102> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 사시도이다.

<2> 도 2는 도 1에 도시된 표시 기관의 평면도이다.

<3> 도 3은 도 2의 A부분을 확대한 확대도이다.

<4> 도 4는 도 3의 I-I'선을 따라 절단한 단면도이다.

<5> 도 5는 도 3의 II-II'선을 따라 절단한 단면도이다.

<6> 도 6은 도 3에 도시된 제1 및 제2 신호 인가선들의 다른 실시예를 나타낸 평면도이다.

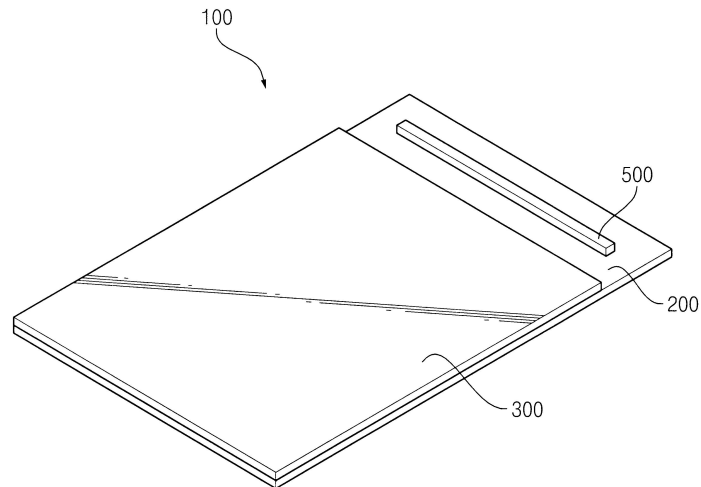
- <7> 도 7은 도 3에 도시된 제1 및 제2 신호 인가선들의 또 다른 실시예를 나타낸 평면도이다.
- <8> 도 8은 도 2에 도시된 데이터 라인들과 제1 및 제2 신호 인가선들의 연결 관계를 나타낸 도면이다.
- <9> 도 9는 도 8에 도시된 제1 연결부의 일 실시예를 나타낸 단면도이다.
- <10> 도 10은 도 8에 도시된 제1 연결부의 다른 실시예를 나타낸 단면도이다.
- <11> 도 11은 도 2에 도시된 구동 칩의 패드 구조를 나타낸 평면도이다.
- <12> 도 12는 도 2의 쇼트 포인트 부분을 나타낸 B부분의 확대도이다.

<13> <도면의 주요 부분에 대한 부호의 설명>

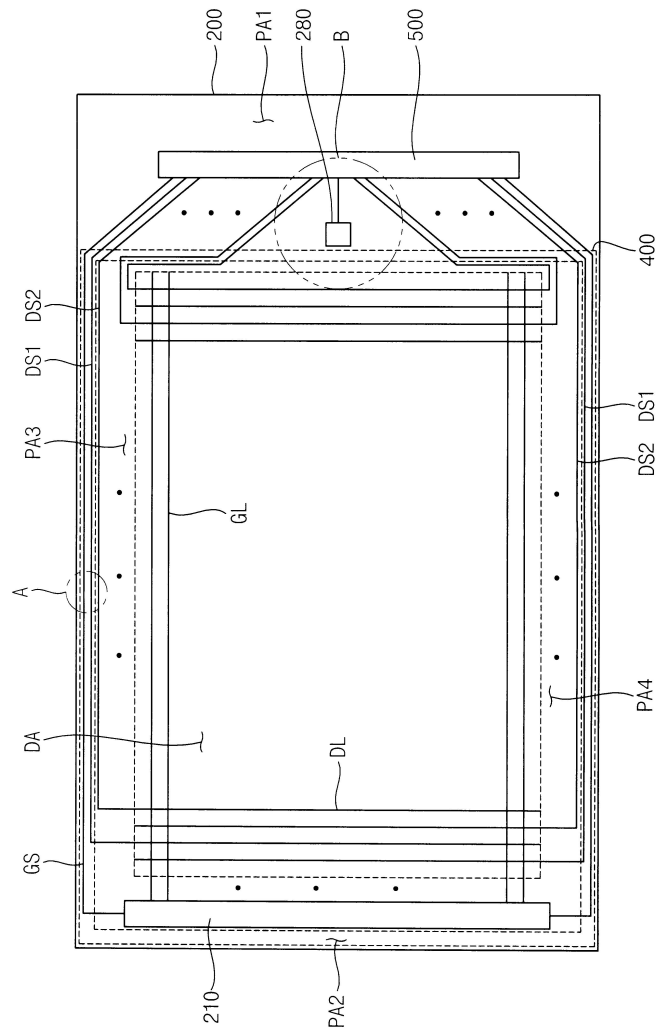
- | | | |
|------|---------------------------|--------------------|
| <14> | 100 : 표시 장치 | 200 : 표시 기관 |
| <15> | 210 : 게이트 구동회로부 | |
| <16> | DS1, DS2 : 제1 및 제2 신호 인가선 | |
| <17> | 251 : 제1 짝수 신호 인가선 | 252 : 제1 홀수 신호 인가선 |
| <18> | 253 : 제2 짝수 신호 인가선 | 254 : 제2 홀수 신호 인가선 |
| <19> | 280 : 쇼트 포인트 | 300 : 대향 기관 |
| <20> | 400 : 셀 라인 | 500 : 구동 칩 |

도면

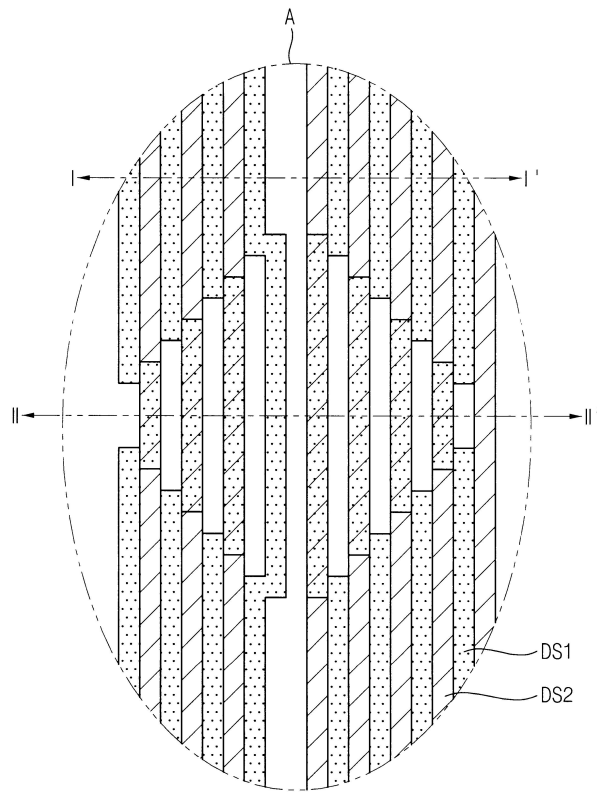
도면1



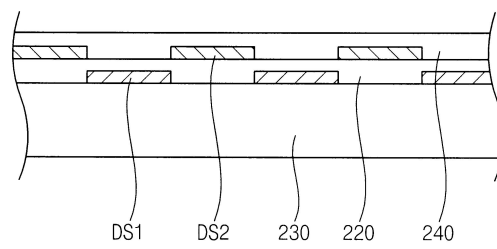
도면2



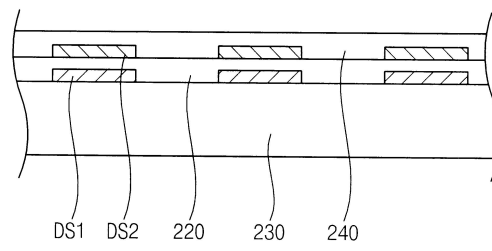
도면3



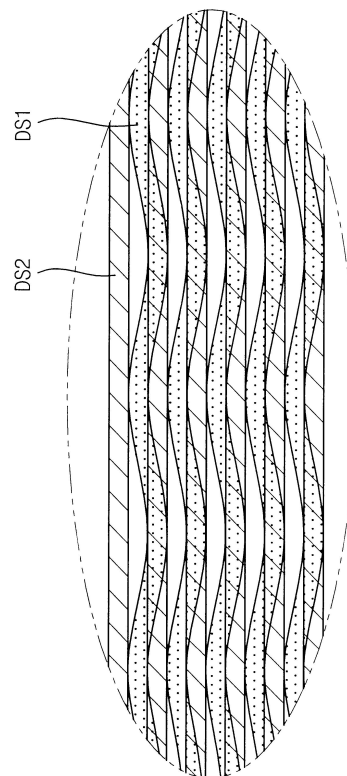
도면4



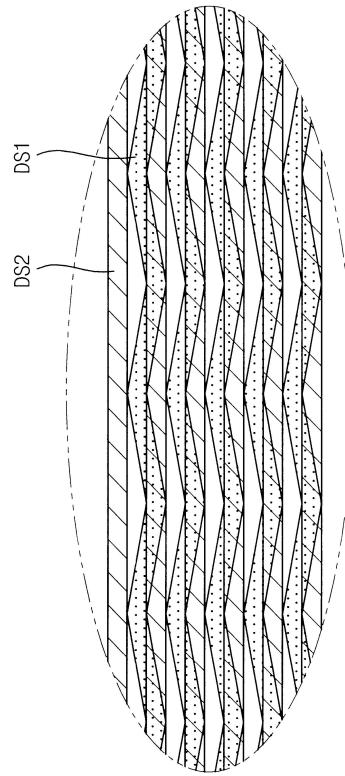
도면5



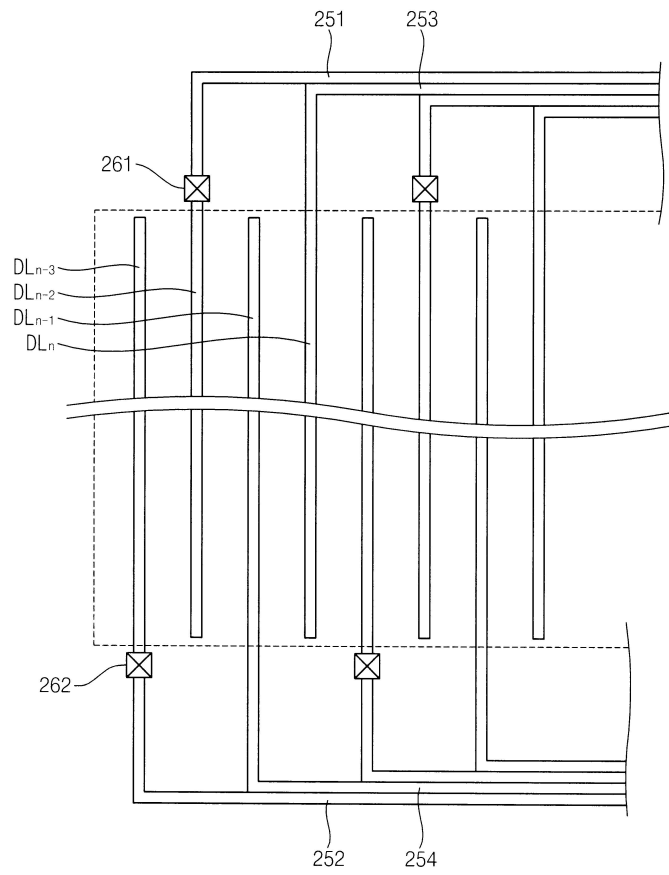
도면6



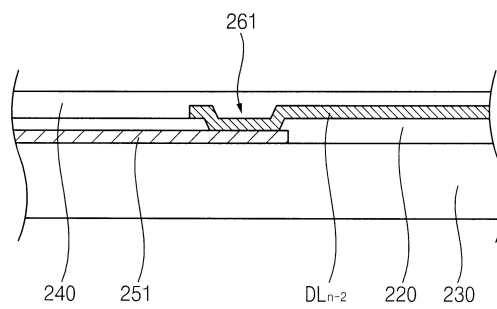
도면7



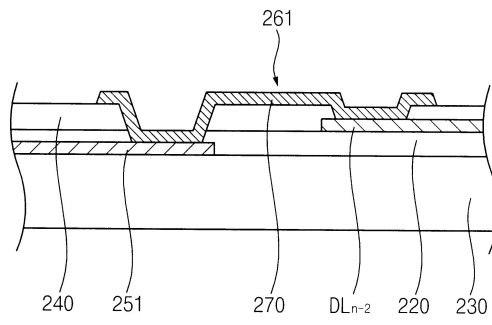
도면8



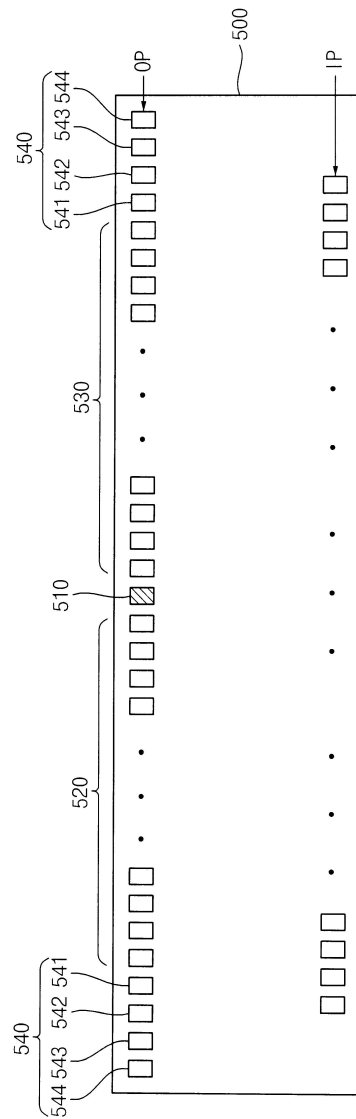
도면9



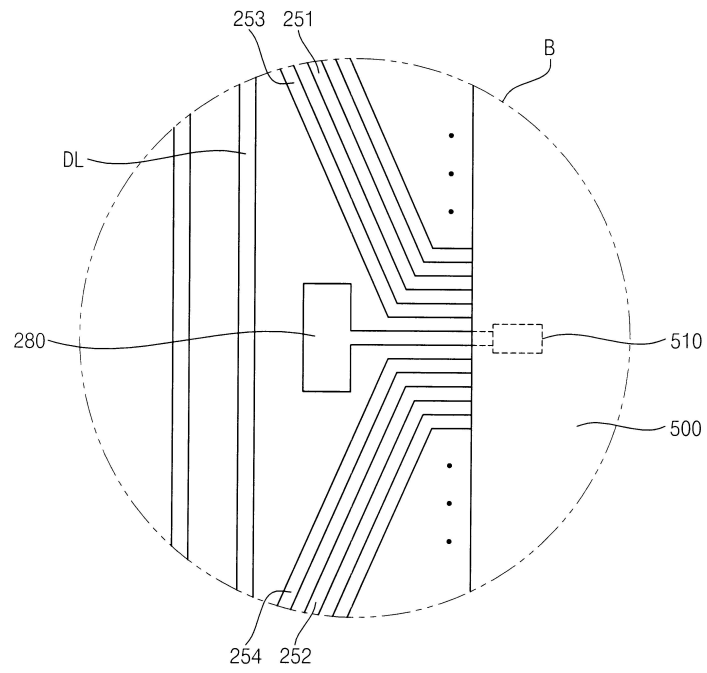
도면10



도면11



도면12



专利名称(译)	显示设备		
公开(公告)号	KR1020080056037A	公开(公告)日	2008-06-20
申请号	KR1020060128428	申请日	2006-12-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JEONG KI HUN 정기훈 SEONG SEOK JE 성석제 JEON YONG JE 전용제 CHOI JIN YOUNG 최진영		
发明人	정기훈 성석제 전용제 최진영		
IPC分类号	G02F1/1345		
CPC分类号	G02F2001/13456 G02F1/1339 G02F1/1345		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR101326594B1		
外部链接	Espacenet		

摘要(译)

公开了一种能够防止密封线未固化的显示装置。显示装置包括显示基板，相对板和密封线，以及驱动芯片。显示基板包括栅极线和数据线，栅极绝缘层以间隔放置，并且它是第一和第二的交叉，第一和第二环绕四个侧面，以及形成的显示区域的第三和第四外围区域，以及显示区域。相对的板将液晶放置在该间隔中并且面对显示基板。密封线形成在相对基板间隙和显示基板的边缘中，并且显示基板和相对板被结合。驱动芯片安装在显示基板的第一边缘区域上，该第一边缘区域与栅极线的第一端相邻。显示基板包括第一和第二信号输入线，第一和第二信号输入线将栅极绝缘层置于间隔中，以便将驱动芯片连接到数据线并依次排列。并且形成第一信号输入线，使得预定部分与第二信号供给线重叠，从而暴露密封线。因此，可以防止由于信号输入线引起的密封线的未固化。

