



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년10월23일  
(11) 등록번호 10-0864420  
(24) 등록일자 2008년10월14일

- (51) Int. Cl.  
G09G 3/36 (2006.01)
- (21) 출원번호 10-2003-7007173
- (22) 출원일자 2003년05월28일  
심사청구일자 2006년11월22일  
번역문제출일자 2003년05월28일
- (65) 공개번호 10-2003-0065529
- (43) 공개일자 2003년08월06일
- (86) 국제출원번호 PCT/US2001/044896  
국제출원일자 2001년11월29일
- (87) 국제공개번호 WO 2002/45067  
국제공개일자 2002년06월06일
- (30) 우선권주장  
60/250,259 2000년11월30일 미국(US)
- (56) 선행기술조사문헌  
US05627557 A1  
US05945972 A1

- (73) 특허권자  
툼슨 라이선싱  
프랑스 세데 볼로뉴 께아 르 갈로 46
- (72) 발명자  
오도넬, 유진머피  
미국인디애나46038,  
피셔즈, 탐버스프링스드라이브7594
- (74) 대리인  
김학수, 문경진

전체 청구항 수 : 총 19 항

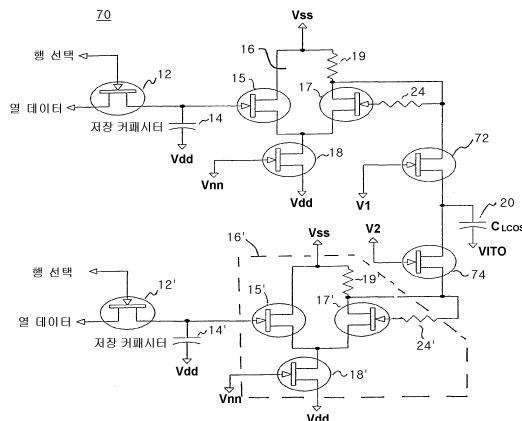
심사관 : 김세영

(54) 디스플레이 드라이버 및 LCD / LCOS 디스플레이를 구동하는 방법

(57) 요약

복수의 액정 셀 사이에 메모리 소자 및 액정 셀을 갖는 디스플레이 유닛(50)을 위한 셀 구동기(70)는 제 1 구동 회로를 형성하는 액정 셀과 제 1 저장 커패시터 사이에 선택적으로 연결된 제 1 차동 증폭기(16) 및 제 1 저장 커패시터(14)를 포함한다. 상기 셀 구동기는 또한 제 2 구동회로를 형성하는 액정 셀과 제 2 저장 커패시터 사이에 연결된 제 2 차동 증폭기(16') 및 제 2 저장 커패시터(14')를 포함한다. 스위칭 장치(72, 74)는 제 1과 제 2 구동회로 사이에서 액정 셀을 스위칭하기 위해 사용된다.

대표도 - 도3



## 특허청구의 범위

### 청구항 1

액정 셀의 어레이를 갖는 디스플레이 유닛으로서,

디스플레이 구동기의 어레이를 포함하며, 주어진 디스플레이 구동기는,

주어진 액정 셀과 관련되고,

제 1 저장 커패시터, 및 상기 제 1 저장 커패시터와 주어진 액정 셀 사이에 선택적으로 연결된 제 1 구동회로를 형성하는 제 1 증폭기;

제 2 저장 커패시터, 및 상기 제 2 저장 커패시터와 주어진 액정 셀 사이에 연결된 제 2 구동회로를 형성하는 제 2 증폭기; 및

상기 제 1 및 제 2 구동회로를 상기 주어진 액정 셀로 스위칭하는 스위칭 장치

를 포함하는, 디스플레이 유닛.

### 청구항 2

제 1 항에 있어서, 상기 제 1 증폭기 및 상기 제 2 증폭기는 모두 차동 증폭기인, 디스플레이 유닛.

### 청구항 3

제 2 항에 있어서, 상기 차동 증폭기는 연결된 각각의 드레인 전극을 구비하고 상기 액정 셀로의 출력단의 역할을 하는 한쌍의 N-채널 트랜지스터를 포함하는, 디스플레이 유닛.

### 청구항 4

제 1 항에 있어서, 상기 제 1 및 제 2 구동회로 각각은 각 저장 커패시터와 상기 증폭기 사이에 연결된 글로벌 스위칭 소자를 더 포함하고, 여기서 상기 글로벌 스위칭 소자는 상기 저장 커패시터로부터 상기 제 1 및 제 2 구동회로 중 하나로 데이터를 전송하는, 디스플레이 유닛.

### 청구항 5

제 1 항에 있어서, 상기 스위칭 장치는 제 1 글로벌 스위칭 전압에 의해 구동되는 제 1 트랜지스터, 및 제 2 글로벌 스위칭 전압에 의해 구동되는 제 2 트랜지스터를 포함하는, 디스플레이 유닛.

### 청구항 6

액정 셀의 어레이의 주어진 액정 셀을 위한 디스플레이 구동기로서,

상기 주어진 액정 셀의 제 1 메모리 소자와 연결된 제 1 구동회로;

상기 주어진 액정 셀의 제 2 메모리 소자와 연결된 적어도 하나의 제 2 구동회로로서, 상기 제 1 구동회로 및 상기 제 2 구동회로 중 적어도 하나는 증폭기를 포함하는, 적어도 하나의 제 2 구동회로; 및

상기 제 1 구동회로와 상기 적어도 하나의 제 2 구동회로 사이에서 상기 액정 셀을 스위칭하는 스위칭 장치

를 포함하는, 디스플레이 구동기.

### 청구항 7

제 6 항에 있어서, 상기 제 1 및 제 2 구동회로 각각은 전류 소스와 연결된 각각의 소스 전극을 갖고 상기 액정 셀에 대해 차단 증폭기의 역할을 하는 한쌍의 N-채널 트랜지스터를 포함하는 차동 증폭기를 포함하는, 디스플레이 구동기.

### 청구항 8

제 6 항에 있어서, 상기 제 1 및 제 2 구동회로 각각은 전류 소스와 연결된 각각의 소스를 갖는 한쌍의 N-채널 트랜지스터를 포함하는 차동 증폭기를 포함하는, 디스플레이 구동기.

**청구항 9**

제 6 항에 있어서, 상기 스위칭 장치는 제 1 글로벌 스위칭 전압에 의해 구동되는 제 1 트랜지스터 및 제 2 글로벌 스위칭 전압에 의해 구동되는 제 2 트랜지스터를 포함하는, 디스플레이 구동기.

**청구항 10**

제 6 항에 있어서, 상기 디스플레이 구동기는 저장 커패시터와 차동 증폭기 사이에 연결되고 이미지 잔류 및 플리커(flicker)를 감소시키기 위해 사용되는 글로벌(global) 스위칭 소자를 더 포함하는, 디스플레이 구동기.

**청구항 11**

제 6 항에 있어서, 상기 디스플레이 구동기는 액정 어레이 소자의 전체 어레이를 동시에 업데이트하는, 디스플레이 구동기.

**청구항 12**

제 6 항에 있어서, 상기 디스플레이 구동기는 이전 프레임으로부터 변경된 메모리 셀만을 업데이트하는, 디스플레이 구동기.

**청구항 13**

제 6 항에 있어서, 상기 디스플레이 구동기는 인터라인 주사 아티팩트(interline scanning artifact)를 디스플레이하지 않고서 비월 모드로 메모리 어레이를 구동하는, 디스플레이 구동기.

**청구항 14**

LCD/LCOS 디스플레이를 구동하는 방법으로서,

제 1 차동 증폭기를 이용하여 제 1 구동 셀에서 제 1 저장 커패시터와 상기 액정 셀 사이의 차단을 제공하고, 제 2 차동 증폭기를 이용하여 제 2 구동 셀에서 제 2 저장 커패시터와 액정 셀 사이의 차단을 제공하는 단계; 및

상기 액정 셀을 구동하기 위해 상기 복수의 구동 셀 사이를 스위칭하는 단계

를 포함하는, LCD/LCOS 디스플레이 구동 방법.

**청구항 15**

삭제

**청구항 16**

제 14항에 있어서, 상기 스위칭하는 단계는 상기 제 1 구동 셀과 상기 제 2 구동 셀 사이에서 스위칭하기 위해 한쌍의 트랜지스터를 이용하여 상기 제 1 구동 셀과 상기 제 2 구동 셀 사이를 스위칭하는 단계를 더 포함하는, LCD/LCOS 디스플레이 구동 방법.

**청구항 17**

삭제

**청구항 18**

제 14 항에 있어서, 상기 방법은 액정 소자의 전체 어레이를 동시에 업데이트하는 단계를 더 포함하는, LCD/LCOS 디스플레이 구동 방법.

**청구항 19**

제 14 항에 있어서, 상기 방법은 이전 프레임으로부터 변경된 메모리 셀만을 업데이트하는 단계를 더 포함하는, LCD/LCOS 디스플레이 구동 방법.

**청구항 20**

제 14 항에 있어서, 상기 방법은 인터라인 주사 아티팩트를 디스플레이하지 않고서 비월 모드로 메모리 어레이를 구동하는 단계를 더 포함하는, LCD/LCOS 디스플레이 구동 방법.

**청구항 21**

제 14 항에 있어서, 상기 방법은 필요한 액정 구동 전압을 감소시키기 위해 프레임마다 공통 전극 전압을 변조하는 단계를 더 포함하는, LCD/LCOS 디스플레이 구동 방법.

**명세서**

**기술분야**

<1> 본 발명은 액정 디스플레이(LCD) 또는 액정 실리콘(LCOS: liquid crystal on silicon)을 이용하는 비디오 시스템 분야에 관한 것으로, 특히 상기 디스플레이를 위한 스위칭된 구동회로에 관한 것이다.

**배경기술**

<2> LCOS는 실리콘 웨이퍼상에 형성된 하나의 커다란 액정으로 생각될 수 있다. 실리콘 웨이퍼는 작은 플레이트 전극의 증분 어레이(incremental array)로 나누어진다. 액정의 작은 증분 영역은 각각의 작은 플레이트 및 공통 플레이트에 의해 생성된 전계에 의해 영향을 받는다. 그러한 각각의 작은 플레이트 및 대응하는 액정 영역은 함께 이미저(imager)의 셀로 언급된다. 각각의 셀은 개별적으로 제어가능한 픽셀에 해당한다. 공통 플레이트 전극은 액정(LC)의 다른 측부상에 배치된다. 구동 전압은 LCOS 어레이의 각각의 측부상의 플레이트 전극에 제공된다. 각각의 셀 또는 픽셀은 입력 신호가 변경될 때까지 계속 동일한 강도로 빛나기 때문에, 표본 유지(sample and hold)의 역할을 한다. 공통 및 가변 플레이트 전극의 각각의 세트는 이미지를 형성한다. 각각의 컬러에 대해 하나의 이미저가 제공되고, 이 경우 적색, 녹색 및 청색에 대해 각각 하나의 이미저가 제공된다.

<3> 주어진 입력 영상에 반응하여 각각의 셀과 관련된 전극에서의 전압이 공통 전극에서의 전압에 대해 양인 정상 프레임(양의 영상)을 먼저 송신한 다음, 각각의 셀과 관련된 전극에서의 전압이 공통 전극에서의 전압에 대해 음인 반전된 프레임(음의 영상)을 송신함으로써, 30Hz 플리커를 회피하도록 프레임-더블링된(frame-doubled) 신호를 이용하여 LCOS 디스플레이의 이미저를 구동하는 것이 일반적이다. 양 및 음의 영상의 생성은, 각각의 픽셀이 양의 전계 다음에 음의 전계가 오는 식으로 기록될 것임을 보장한다. 초래된 구동 필드는 제로 DC 성분을 갖고, 이는 이미지 스티킹(sticking) 및 그로 인한 이미저의 영구적인 성능 저하를 회피하기 위해 필요하다. 사람의 눈이 이러한 양 및 음의 영상에 의해 생성된 픽셀의 휘도의 평균값에 반응하는 것으로 판정되었다.

<4> LCOS에서 현재의 기술 상태에서는 LCOS에서의 양 및 음의 구동 필드 사이에 정확하게 존재하도록 VITO로 표시된 공통-모드 전극 전압의 조정을 요구한다. 아래의 ITO는 인듐 주석 산화물질을 언급한다. 플리커를 최소화하고 또한 이미지 스티킹으로 알려진 현상을 방지하기 위해 평균 균형(average balance)이 요구된다.

<5> 현 기술에서, LCOS 구동 셀은 종래의 액티브 매트릭스 LCD 구동기와 매우 유사해 보인다. 상기 구동 셀은 문헌에서 논의된 다양한 아티팩트(artifact)로 인해 잘 작동하지 않는다. 주요 원인은 LC 물질의 큰 고유 저항 및 이온 누설에 기인한 기생 커패시터 크로스토크, LC 셀내의 잔여 전압, 및 LC의 전압 드루우프(droop)이다. 대개 이러한 원인은: 1. 셀 커패시터를 증가(물리적 영역에 의해 제한됨), 2. 높은 고유저항을 갖는 LC 물질로 변경(유연성 및 응답시간을 제한), 3. 프레임 주사율을 60Hz 이상으로 증가(고가이고 더 많은 대역폭을 필요로 함), 4. 높은 전압 보유율(VHR: voltage holding ratio)을 유지하기 위해 디바이스의 온도를 강력하게 제어함으로써 해결되었다.

<6> 전술한 모든 이슈에 대한 주요 원인은, 유효 전하가 프레임당 한번만 LC 셀로 전달된다는 것이다. 백만 픽셀을 갖는 디스플레이에서, 이것은 유효 전력을 제한하고, 픽셀 전극상에서 원하는 전압이 실제로 얻어졌는지를 검사하는 임의의 폐쇄-루프(closed-loop) 검사를 허용하지 않는다. 또한, 플리커, 구동 전압, 및 이미지 잔류(retention) 이슈는 디지털 구동 LCOS 디스플레이에서 다양한 방법으로 제기되었지만, 그러한 방법은 지속적인 업데이트 필요성으로 인해 아날로그 시스템에서의 문제점에 대한 해결방안을 제공하는데 실패했다. 따라서, 저장 커패시터와 액정 셀 사이에 적절한 차단을 제공하고, 또한 프레임 더블링(doubling)의 필요없이 플리커를 제거하는 디스플레이 구동기가 요구된다.

**발명의 상세한 설명**

- <7> 본 발명의 제 1 양상에서, 복수의 액정 디스플레이 사이에 액정 셀 및 메모리를 구비하는 디스플레이 유닛을 위한 디스플레이 구동기는 액정 셀의 제 1 메모리 소자와 연결된 제 1 구동회로, 액정 셀의 제 2 메모리 소자와 연결된 제 2 구동회로, 및 상기 제 1과 제 2 구동회로 사이에서 액정 셀을 스위칭하는 스위칭 장치를 포함한다.
- <8> 본 발명의 제 2 양상에서, 대응하는 액정 셀의 어레이를 갖는 디스플레이 유닛을 위한 디스플레이 구동기의 어레이 중에서 한 디스플레이 구동기는 제 1 저장 커패시터 및 상기 제 1 저장 커패시터와 제 1 구동회로를 형성하는 액정 셀 사이에 선택적으로 연결된 제 1 증폭기, 제 2 저장 커패시터 및 상기 제 2 저장 커패시터와 제 2 구동회로를 형성하는 액정 셀 사이에 연결된 제 2 증폭기, 및 상기 제 1 및 제 2 구동회로를 스위칭하는 스위칭 장치를 포함한다.
- <9> 본 발명의 제 3 양상에서, LCD/LCOS 디스플레이를 구동하는 방법은 복수의 구동 셀 사이에서 각각의 구동 셀의 차동 증폭기를 이용하여 액정 셀로부터 저장 커패시터를 차단하는 단계, 및 상기 액정 셀을 구동하기 위해 상기 복수의 구동 셀 사이에서 스위칭하는 단계를 포함한다.

**실시예**

- <17> 전술한 문제점을 극복하기 위해, 도 1에 도시된 바와 같이 내부 저장 커패시터(14)와 LC 셀(20) 사이에 차동 증폭기(16)와 같은 증폭기를 추가하는 것이 제안된다. 다시 말해서, 구동 증폭기가 구동 LC 셀에 추가된다. 이것은 저장 커패시터와 LC 셀 사이의 차단을 추가한다. 추가된 전류 구동 성능은 픽셀상의 전압이 신속하게 원하는대로 될것임을 보장한다. 또한, 저장 커패시터로부터의 매우 낮은 누설 전류를 허용하고(FET는 매우 높은 입력 임피던스를 가짐), LC상의 전압의 지속적인 리프레스를 허용하여, '드루우프(droop)' 문제를 제거할 뿐만 아니라 셀에 저장된 잔여 동전기(voltaic) 전위를 제거한다. 이것은 셀내에서의 DC 균형을 실현할 수 없는 것과 관련된 '이미지 스티킹' 문제 뿐만 아니라 플리커 이슈 모두를 개선해야 한다. 또한, 셀이 약간 상승된 온도에서도 잘 작동하게 해야 한다.
- <18> 이러한 기술의 단점은 액정 셀을 통과하는 DC 전류를 증가시킨다는 것이다. 이러한 단점은 차동 증폭기 바닥의 전류 소스를 게이팅(gating)함으로써 부분적으로 극복될 수 있다. 이것은 디바이스내에서 '픽셀 선택' 또는 '행 선택' 비트를 이용할 수 있다(도 1 참조). 이러한 방식으로, 전압의 주기적인 리프레스가 실현될 수 있는 동시에, 전력 소모를 1/nrow만큼 감소시키고, 여기서 nrow는 디바이스의 행의 갯수이다. 가열이 균일하기 때문에, 일부 상황에서 이러한 게이팅이 필요하지 않을 수도 있다.
- <19> CMOS의 통상적인 구현이 도 1에 도시되어 있다. 구성요소가 개략적으로 도시되어 있고, 대부분의 손실없이 대안적인 구성이 사용될 수 있다. 키 포인트는 증폭기(16)이고, 상기 증폭기는 폐쇄 루프 보정 전압을 LC 셀, 및 전력 소모를 감소시키는 게이팅된 전류 소스에 인가한다.
- <20> 통상적으로, 이러한 회로는 3개의 트랜지스터로 구현될 수 있고, 상기 트랜지스터는 LCOS 디스플레이 디바이스에서 액정 셀 아래에 위치될 수 있다. 도 1의 배치에서, 증폭기(16)는 메모리 소자로부터 LC 셀을 분리한다. 도 1은 액정 디스플레이를 위한 액정 셀 구동기(10)를 도시한다. 액정 셀 구동기는 바람직하게 도 1에 도시된 바와 같이 서로 연결된 복수의 트랜지스터(12,15,17,18), 저장 커패시터(14)와 같은 저장 커패시터, 및 복수의 저항(19,21)을 포함한다. 바람직하게, 트랜지스터(15,17,18)와 같은 3개의 트랜지스터는 바람직하게 버퍼 또는 차단 증폭기의 역할을 하는 차동 증폭기의 형태로 증폭기(16)를 형성한다. 차동 증폭기(16)는 바람직하게 액정 셀로의 출력단의 역할을 하는 N-채널 트랜지스터로 구성된다. 또한, 차동 증폭기의 트랜지스터의 각각의 소스 전극은 게이팅될 수 있는 트랜지스터(18)와 같은 N-채널 트랜지스터와 같은 전류 소스에 의해 구동된다. 이러한 전류 미리 배치는 주어진 픽셀상의 미리 결정된 전압을 보장한다. 차동 증폭기(16)는 저장 커패시터(14)와 액정 셀 사이에 연결되고, 저장 커패시터(14)와 액정 셀 또는 픽셀 사이의 차단을 제공한다.
- <21> 도 2의 장치는 저장소자로부터 구동기로 데이터를 전달하기 위해 글로벌 스위치 소자(32)를 추가한다. 이것은 동일한 회로 동작 전압에서 증가된 픽셀 구동을 허용하고, 프레임에서 프레임으로의 IT0 투명 전도 전극 및 픽셀 구동 전압의 반전을 허용함으로써 이미지 잔류 및 플리커를 감소시킨다. 도 2를 참조하면, 도 1의 액정 셀 구동기(10)와 유사한 다른 액정 셀 구동기(30)가 도시되어 있다. 셀 구동기(10)에 대해서 전술된 소자에 추가로, 셀 구동기(30)는 저장 커패시터(14)와 차동 증폭기(16) 사이에 연결된 트랜지스터의 형태로 글로벌(global) 스위치 소자(32)를 더 포함한다. 글로벌 스위치 소자는 메모리 셀로부터 디스플레이 구동기의 구동기 커패시터(36)로 데이터를 전달한다.

- <22> 과거에 많은 매커니즘에 의해 플리커 문제가 제기되었다. 디지털 구동 LCOS 디스플레이에서 구동 전압 및 이미지 잔류의 이슈가 제기되었다. 아날로그 시스템에서, 지속적인 업데이트 요구로 인해 구동 전압 및 이미지 잔류 이슈가 유사하게 제기될 수 있다.
- <23> 본 명세서에서 개시된 기술의 주요 이점은 저장 커패시터(14)로부터 구동기 커패시터(36)를 분리시키는 것이다. 도 2에 도시된 바와 같은 이러한 분리는 만일 원한다면 전체 LC 어레이의 모든 셀을 한번에 업데이트하는 것을 허용한다. 그 이점은 2배가 된다. 첫째, (어떤 LC 셀이 프레임에서 프레임으로 변경된 것을 판정하기 위한 추가적인 선-처리를 이용한) 이러한 분리는 또한 이전 프레임으로부터 변경된 LC 어레이의 셀의 업데이트만 허용한다. 다시 말해서, 저장 커패시터(14)의 콘텐츠는 LC 셀상의 디스플레이 콘텐츠를 동시에 변경하지 않고서 변경될 수 있다. 이것은 정지 영상에 필요한 데이터 전송율을 크게 감소시킨다. 이것은 또한 인터라인(interline) 주사 아티팩트를 디스플레이하지 않고서 비월 모드로 디스플레이를 구동할 수 있게 한다. 비월되는 시스템에서, 보통 홀수 선은 제 1 스캔상에 기록되고, 짝수 선은 제 2 스캔상에 기록된다. 이러한 주사 구조는 '인터라인 플리커'로 알려진 아티팩트를 생성한다. 이것은 심지어 필름과 같이, 본질적으로 비월되지 않는 데이터에서 발생된다. "인터라인 플리커"의 이유는, 하나의 프레임으로부터의 짝수 선이 디스플레이되는 것과 동시에 이전 프레임으로부터의 홀수 선이 디스플레이되기 때문이다. 변경된 프레임의 임의의 부분은 인터라인 플리커를 나타낼 것이다. 본 발명에서, LC 셀의 어레이에 대응하는 저장 커패시터(14)의 어레이를 갖는 디스플레이는, 저장 어레이가 일단 채워진 다음 전체 LC 어레이가 업데이트되는 것을 제외하고, 보통과 마찬가지로(짝수 선 다음에 홀수 선) 업데이트된다. 따라서, 다른 프레임으로부터의 선이 결코 동시에 디스플레이되지 않는다. 이러한 기술의 두번째 이점은 공통 전극 전압이 프레임에서 프레임으로 변조되게 한다는 것이다. 이러한 변조는 구동회로의 주어진 동작 전압에서 LC 셀에 인가될 수 있는 유효 전계를 증가시킨다. 이것은 우수한 처리 구조가 허용되는 최대 구동 전압을 감소시킬 것이기 때문에 상당히 유리하다. 전술한 이점은 픽셀이 모두 동시에 업데이트될 때만 발생한다. 픽셀의 동시 업데이트는, 만일 저장 어레이{저장 커패시터(14)의 어레이}가 구동기 어레이{구동기 커패시터(36)의 어레이}로부터 분리되는 경우에만 수행될 수 있다.
- <24> 도 2에 도시된 바와 같은 변형예에서, 도 1에 설명된 회로를 이용하여 상기 기술이 가장 간단하게 구현될 수 있다. 도 2의 전압(V<sub>nn</sub>)은 트랜지스터(15,17)를 위한 전류 소스를 제어하는 정적 전압이다. 행 및 열 어드레스는 액티브 매트릭스 디스플레이에서 정상적으로 어드레스 지정된다. 제어 신호(전송 및 방전)는 저장 커패시터(14)상의 전하를 LC 셀을 구동하는 구동 커패시터(36)로 전달하는 분리된, 전체적으로 제어된 신호이다. 디바이스상의 추가 트랜지스터(32,34) 및 커패시터(36)는 새로운 회로를 구현하기 위해 추가되고, 조작상에서 각각의 전송 이후에 저장 커패시터(14)로부터의 적절한 전류 방전을 허용한다. 처리 제조 기술이 0.1 미크론 이하로 나아가고 있기 때문에 추가 구성요소가 많지 않아야 한다.
- <25> 도 1의 배치에서, 전술한 바와 같이, 메모리 소자로부터 LC 셀을 분리하기 위해 차단 증폭기가 추가되었다. 도 3의 본 발명의 추가 실시예는 제 2 저장 셀(바람직하게 저장 커패시터(14')) 및 증폭기(바람직하게 트랜지스터(15',17',18'))를 포함하는 차동 증폭기(16'))를 갖는 제 2 셀 구동기 부분, 및 빠른 속도로 2개의 구동 셀 사이에서 스위칭하기 위한 한쌍의 트랜지스터(72,74)를 추가한다. 제 2 구동 셀은 또한 바람직하게 도 1의 실시예와 유사하게 배치된 트랜지스터(12',18') 및 저항(19',24')을 포함한다. 이것은 프레임 더블링에 대한 요구없이 플리커를 제거한다. 셀상에서 유효한 구동 전압을 증가시키기 위해 사용될 수도 있다.
- <26> LCOS를 구동하기 위한 도 3의 실시예의 기본적인 이점은, LC 셀을 구동하기 위해 스위칭되는 구동 회로 및 2개의 분리된 저장소자를 이용하는 것이다. 이것은 고속의 스위칭 주파수를 허용하고, 이는 셀의 플리커율(flicker rate)이 사람의 눈으로 검출할 수 없는 훨씬 높은 주파수가 되게 한다. 공통 전극 전압(V<sub>ITO</sub>)을 스위칭할 수 있게 하여, 실리콘 배면의 주어진 동작 전압에서 셀상의 가능한 RMS 전압을 증가시키는 것을 돕는다.
- <27> {트랜지스터(72)를 이용하는} 상위 셀은 '양의' 프레임 동안 LC를 구동하기 위한 전압을 포함하고, {트랜지스터(74)를 이용하는} 하위 셀은 '음의' 프레임에서 LC를 구동하기 위한 전압을 포함한다. 양 및 음의 프레임 동안의 전압은 셀상의 네트 DC 전압, 및 결과적인 이미지 잔류 및 신뢰성 이슈를 회피하기 위해 V<sub>ITO</sub>와 균형이 맞아야 한다. V<sub>DD</sub> 및 V<sub>SS</sub>는 CMOS 디바이스에서의 상위 및 하위 동작 전압이다. V<sub>NN</sub>은 차동 증폭기의 트랜지스터를 통해 전류를 조절하도록 설정되고, 증폭기의 전력 소실을 제어한다. V<sub>1</sub> 및 V<sub>2</sub>는 어떤 증폭기가 액정 셀을 구동하고 있는가를 결정하는 글로벌 스위칭 전압이다. 도 6에 정적 V<sub>ITO</sub>에 대한 타이밍도가 도시되어 있다. 도 7에 스위칭된 V<sub>ITO</sub>에 대한 타이밍도가 도시되어 있다.
- <28> 도 6 및 도 7을 추가로 참조하면, 이러한 타이밍도는 도 3의 상위 저장 셀(14)의 '양의' 영상 데이터(V<sub>+</sub>)를 반영하고, 하위 저장 셀(14')의 '음의' 영상 데이터(V<sub>-</sub>)를 반영한다. 도 6의 경우, V<sub>ITO</sub>는 스위칭되지 않는다.

V1이 하이로 스위칭(그리고 V2가 로우로 스위칭)될 때, 트랜지스터(72)는 온되고, V+가 LC 셀에 인가된다. 셀상의 유효 전압은  $\{(V+) - V_{ITO}\}$ 이다. 다음 스위칭 시간에, V1은 로우로 스위칭되고, V2는 하이로 스위칭된다. 트랜지스터(74)는 온되고, V-가 LC 셀에 인가된다. 셀상의 유효 전압은  $\{V_{ITO} - (V-)\}$ 가 된다.

<29> 도 7의 경우, V<sub>ITO</sub>가 스위칭된다. V1이 하이로 스위칭(그리고 V2가 로우로 스위칭)될 때, 트랜지스터(72)는 온되고, V+가 LC 셀에 인가된다. 동시에, 도 7에 도시된 바와 같이 V<sub>ITO</sub>는 로우로 스위칭된다(V<sub>ITO-</sub>). 이때 LC 셀 양단의 유효 전압은  $\{(V+) - (V_{ITO-})\}$ 가 된다. 다음 스위칭 시간에, V1은 트랜지스터(72)를 오프하기 위해 로우로 설정되고, 트랜지스터(74)를 온하기 위해 V2를 하이로 설정한다. 이것은 V-를 셀에 인가한다. 동시에, 도 7에 도시된 바와 같이, V<sub>ITO</sub>는 하이로 스위칭된다(V<sub>ITO+</sub>). 이때 LC 셀 양단의 유효 전압은  $\{(V_{ITO+}) - (V-)\}$ 가 된다.

<30> 만일 V+ 및 V-의 최대값이 배면 처리의 최대 전압으로 고정된다면, 도 6에 도시된 바와 같이 V<sub>ITO</sub>의 고정 값은  $\{(V+) + (V-)\}/2$ 가 되어야 한다. 만일 도 7에 도시된 바와 같이 V<sub>ITO</sub>가 스위칭될 수 있다면, V<sub>ITO-</sub>는 V-가 될 수 있고, V<sub>ITO+</sub>는 V+가 될 수 있다. 따라서, LC 셀상의 최대 유효 전압은 도 6에서  $\{(V+) - (V-)\}/2$ 이지만, 도 7에서  $\{(V+) - (V-)\}$ 가 된다. 도 7의 타이밍은, 만일 모든 셀이 글로벌 스위치(V1, V2)에 의해 동시에 업데이트되는 경우에만 아날로그 시스템상에서 실현될 수 있다.

<31> 통상적으로, V1과 V2 스위칭 사이의 시간은 1 또는 2ms가 되어야 한다. 이것은 주어진 LC 물질과 배면 특성의 세트, 및 디바이스의 응답 시간을 위해 결정될 필요가 있을 것이다.

<32> 이러한 구조의 명백한 손실은, 많은 수의 트랜지스터(아마도 12개 정도)를 구현할 것을 요구한다는 것이다. 이것은 20 마이크론 픽셀 및 0.35 마이크론 처리로 용이하게 가능해져야 한다. 우수한 처리 구성을 이용하여 더 작은 픽셀상에서의 유사한 크기 조정(scaling)이 가능하다.

<33> 이제 도 4를 참조하면, 디스플레이 유닛(50)은 전술한 바와 같은 디스플레이 구동기(10 또는 30 또는 70)를 이용할 수 있는 것으로 도시된다. 디스플레이 유닛(50)은 바람직하게 행 및 열의 매트릭스로 배열된 복수의 디스플레이 소자, 메모리 소자, 및 액정 셀을 포함한다. 구동기는 바람직하게 행 및 열의 매트릭스 중 적어도 하나상의 디스플레이 소자로 복수의 전압 중 하나를 스위칭가능하게 출력하고, 상기 디스플레이 유닛은 종래의 디코더(51) 및 종래의 디코더(51)에 의해 제어되는 구동기를 포함한다. 구동기는 저장 커패시터, 및 저장 커패시터와 액정 셀 사이에 연결된 차동 증폭기를 포함할 수 있고, 이에 의해 차동 증폭기는 저장 커패시터와 액정 셀 사이의 차단을 제공한다. 구동기는 디코더, 및 디코더(51)의 출력 신호에 의해 열리거나 닫히도록 제어된 복수의 반도체 스위치를 포함할 수 있다. 도 4에 도시된 바와 같이, 디스플레이 유닛(50)은 복수의 행(주사) 어드레스 선(56)을 갖는 행 구동회로 및 복수의 열(데이터) 어드레스 선(58)을 갖는 열 구동회로(62)를 포함할 수 있다.

<34> 도 5를 참조하면, 본 발명에 따른 디스플레이를 구동하는 방법(200)을 나타내는 플로우차트가 도시되어 있다. 상기 방법(200)은 바람직하게 복수의 구동 셀 사이에서 각각의 구동 셀의 차동 증폭기를 이용하여 (저장 커패시터와 같은) 메모리 소자와 액정 셀 사이의 차단을 제공하는 단계(202)를 포함한다. 바람직하게, 제 1 셀의 제 1 차동 증폭기를 이용하여 제 1 저장 커패시터와 액정 셀 사이의 차단이 제공되고, 제 2 셀의 제 2 차동 증폭기를 이용하여 제 2 저장 커패시터와 액정 셀 사이의 차단이 제공된다. 상기 방법(200)은 또한 바람직하게 액정 셀을 구동하기 위해 복수의 구동 셀 사이에서 스위칭하는 단계(204)를 포함하고, 여기서 바람직하게 한쌍의 트랜지스터는 제 1과 제 2 구동 셀 사이의 스위칭 기능을 수행한다. 단계(208)는 또한 프레임 더블링 없이 플리커를 제거하는 단계를 제공할 수 있다. 상기 방법(200)은 액정 소자의 전체 어레이를 동시에 업데이트하는 단계(216) 및/또는 이전 프레임으로부터 변경된 메모리 셀만을 업데이트하는 단계(218)를 더 포함할 수 있다. 상기 방법(200)의 추가적인 이점은 인터라인 주사 아티팩트를 디스플레이하지 않고서 비월 모드로 메모리 어레이를 구동하는 단계(220) 및/또는 필요한 액정 구동전압을 감소시키기 위해 프레임에서 프레임으로 공통 전극 전압을 변조하는 단계(222)를 포함할 수 있다.

<35> 본 명세서에 개시된 실시예와 관련하여 본 발명을 설명했지만, 전술된 설명은 본 발명을 예시하고자 하는 것으로, 청구의 범위에 의해 한정된 바와 같은 본 발명의 범주를 제한하는 것이 아닌 것으로 이해되어야 한다.

**산업상 이용 가능성**

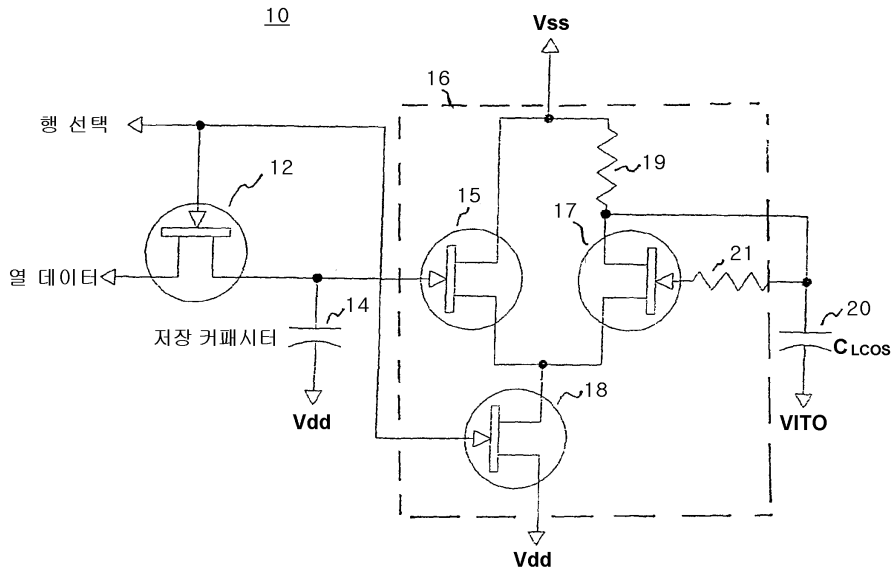
<36> 전술한 바와 같이, 본 발명은 LCD 또는 LCOS를 이용하는 비디오 시스템 분야, 특히 디스플레이를 위한 스위칭된 구동회로에서 이용가능하다.

**도면의 간단한 설명**

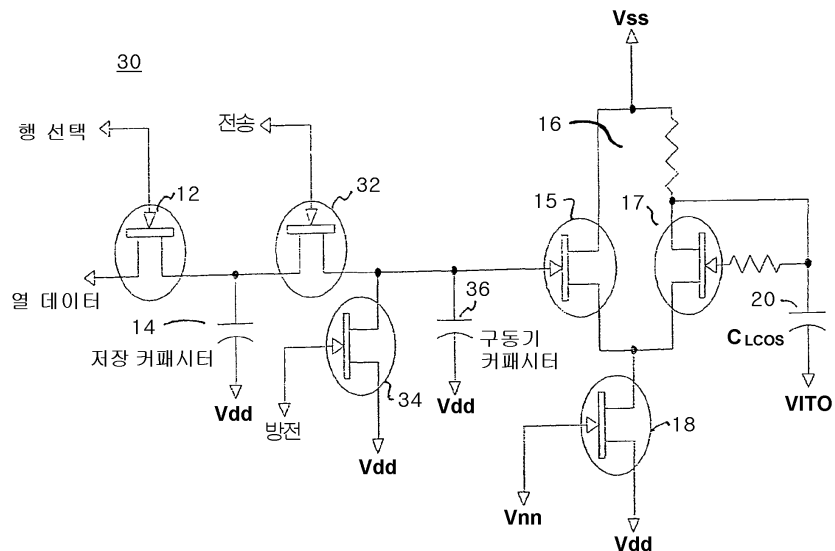
- <10> 도 1은 본 발명에 따른 액정 셀 구동기의 블럭도.
- <11> 도 2는 본 발명에 따른 다른 액정 셀 구동기의 블럭도.
- <12> 도 3은 본 발명에 따른 스위칭 액정 셀 구동기를 이용하는 디스플레이 유닛의 블럭도.
- <13> 도 4는 본 발명에 따른 액정 셀 구동기를 이용하는 디스플레이 유닛의 블럭도.
- <14> 도 5는 본 발명에 따른 디스플레이 구동 방법을 도시하는 플로우차트.
- <15> 도 6은 본 발명에 따른 정적 VITO의 타이밍도.
- <16> 도 7은 본 발명에 따른 스위칭된 VITO의 타이밍도.

**도면**

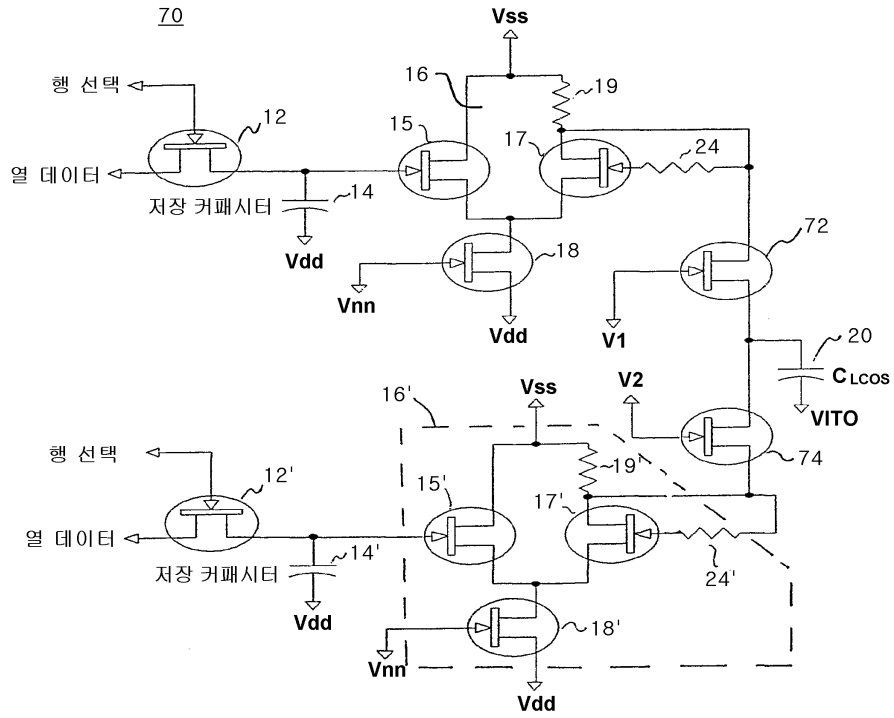
**도면1**



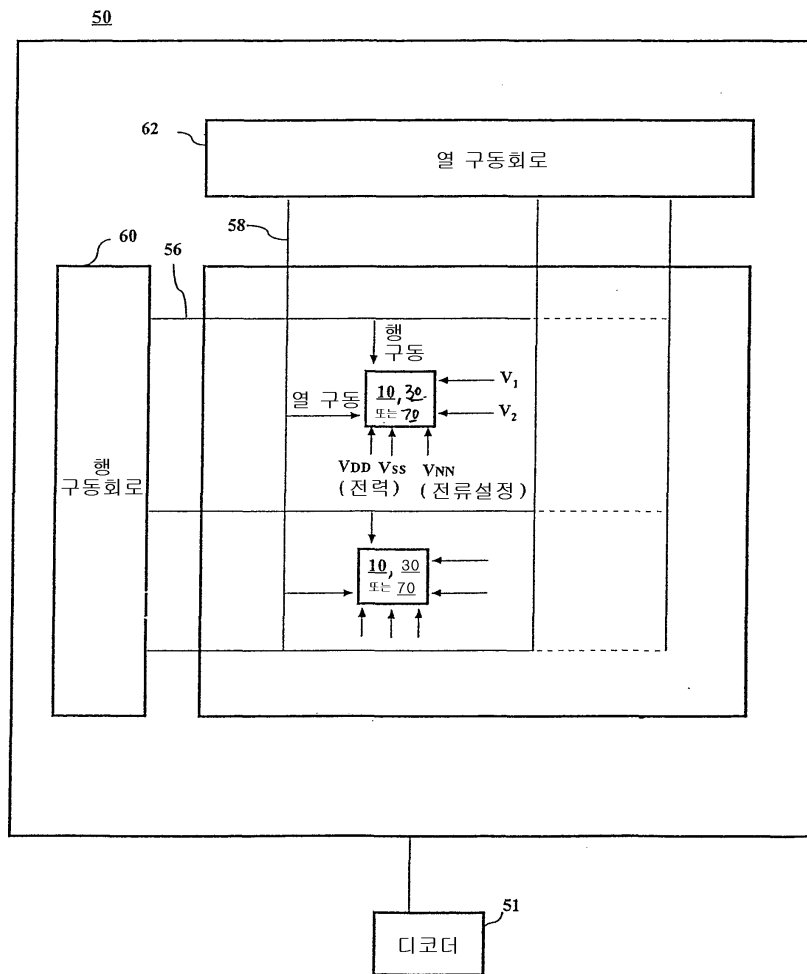
**도면2**



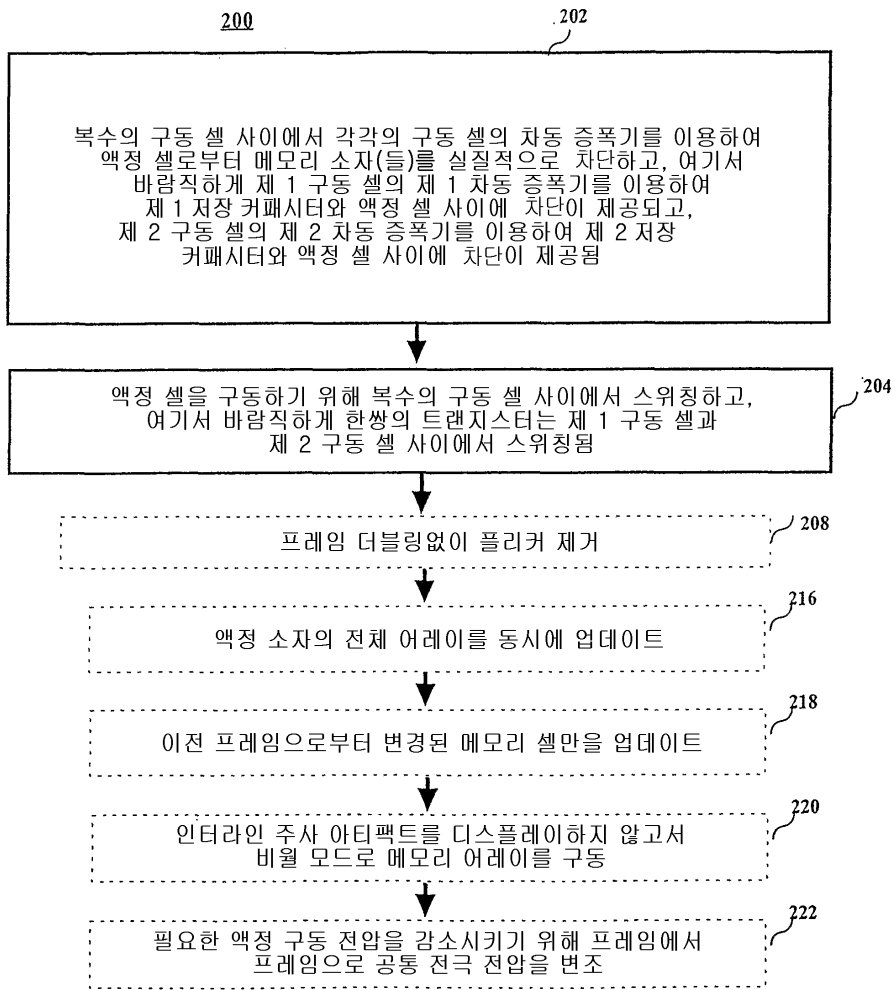
도면3



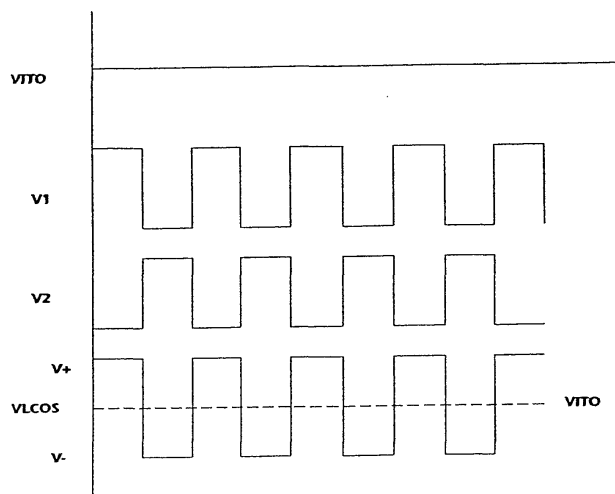
도면4



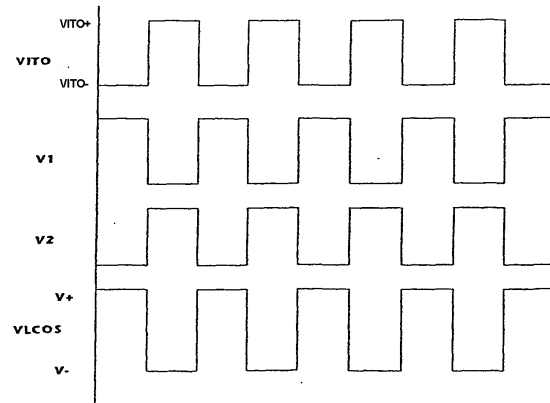
도면5



도면6



도면7



专利名称(译)	如何驱动显示驱动器和LCD / LCOS显示器		
公开(公告)号	<a href="#">KR100864420B1</a>	公开(公告)日	2008-10-23
申请号	KR1020037007173	申请日	2001-11-29
[标]申请(专利权)人(译)	汤姆森特许公司 汤姆森许可		
申请(专利权)人(译)	汤姆森许可		
当前申请(专利权)人(译)	汤姆森许可		
[标]发明人	ODONNELL EUGENEMURPHY		
发明人	O'DONNELL,EUGENEMURPHY		
IPC分类号	G09G3/36 G02F1/133 G02F1/1333 G02F1/1368 G09G3/20 H03F3/45		
CPC分类号	G09G2320/0247 G09G2300/0842 G09G2310/027 G09G3/3611 G09G3/2011 G09G3/3614 G09G2320/0285 G09G3/3688 G09G2310/04 G02F1/1333 G09G2300/0852 G09G2300/0809 G09G2310/0251 G09G2320/0233 G02F1/13306 G09G3/3648		
代理人(译)	MOON , KYOUNG金 KIM , HAK SOO		
优先权	60/250259 2000-11-30 US		
其他公开文献	KR1020030065529A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

用于显示单元50的单元驱动器70具有存储元件和位于多个液晶单元之间的液晶单元，包括选择性地连接在形成第一驱动电路的液晶单元和第一存储电容器之间的第一差分放大器（未示出）16和第一存储电容器14。单元驱动器还包括连接在形成第二驱动电路的液晶单元和第二存储电容器之间的第二差分放大器16'和'和'。开关装置72和74用于在第一和第二驱动电路之间切换液晶单元。

