

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G02F 1/136

(45) 공고일자 2005년03월28일
(11) 등록번호 10-0479290
(24) 등록일자 2005년03월18일

(21) 출원번호 10-2001-0041846
(22) 출원일자 2001년07월12일

(65) 공개번호 10-2002-0009414
(43) 공개일자 2002년02월01일

(30) 우선권주장 JP-P-2000-00222318 2000년07월24일 일본(JP)

(73) 특허권자 인터내셔널 비지네스 머신즈 코포레이션
미국 10504 뉴욕주 아몬크 뉴오차드 로드

(72) 발명자 다카수기신지
일본가나가와켄요코하마시아오베꾸에다니시2-2-8니코파레스에다
203

이이요리히데오
일본가나가와켄사가미하라가미쯔루마2169-1-303

(74) 대리인 허정훈
김성택
박경주

심사관 : 임동재

(54) 표시 장치, 그 제조 방법 및 배선 기판

요약

본 발명은 배선 사이의 단락을 방지할 수 있는 액정 표시 장치를 얻는 것을 과제로 한다.

TFT(Thin Film Transistor) 어레이 기판은 상층 배선인 신호선(33)과 하층 배선인 게이트선(34) 사이의 정전 파괴에 의한 단락을 방지하기 위해서, 단락 배선인 더미 신호선(36)을 갖는다. 더미 신호선(36)은 TFT 어레이 기판의 외주 영역(32)에 형성된다. 이 더미 신호선(36)은 하층에서부터, 실리콘 하층, ITO(Indium Tin Oxide) 중간층 및 알루미늄(Al) 상층의 3층 구조를 갖고 있다. 실리콘층은 그 형성시에는 1개의 연속 배선으로 형성되지만, Al층이 패터닝 형성될 때에 Al층과 동시에 에칭되어, 각 게이트선 사이에서 전기적으로 단선된다. 더미 배선이 형성된 후에 단선되기 때문에, 더미 배선과 2개 이상의 게이트선이 단락한 경우에도, 게이트선 사이에서 단락하지 않는다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 종래 기술의 부화소부(sub-pixel)를 도시하는 개략 구성도.

도 2는 종래 기술의 TFT 어레이 기판을 도시하는 개략 구성도.

도 3은 제1 실시예의 TFT 어레이 기판을 도시하는 개략 구성도.

도 4는 제1 실시예의 쇼트링(short ring)을 도시하는 개략 회로도.

도 5a 및 5b는 제1 실시예의 TFT 어레이 기관 배선의 형성 방법을 도시하는 개략 구성도.

도 6a 및 6b는 제1 실시예의 TFT 어레이 기관 배선의 형성 방법을 도시하는 개략 구성도.

도 7a 및 7b는 제1 실시예의 TFT 어레이 기관 배선의 형성 방법을 도시하는 개략 구성도.

도 8a 및 8b는 제1 실시예의 TFT 어레이 기관 배선의 형성 방법을 도시하는 개략 구성도.

도 9a 및 9b는 제1 실시예의 TFT 어레이 기관 배선의 형성 방법을 도시하는 개략 구성도.

도 10은 제2 실시예의 게이트 인출 배선부를 도시하는 개략 구성도.

<도면의 주요부분에 대한 부호의 설명>

11 : TFT

12 : 게이트 전극

13 : 게이트 절연층

14 : 비정질 실리콘(a-Si)층

15 : 저항층,

16 : 소스 전극

17 : 드레인 전극

18 : 화소 전극

19 : 게이트선

21 : 표시 영역부

22 : 외주 영역부

23 : 신호선

24 : 게이트선

25 : 쇼트링

31 : 표시 영역부

33 : 신호선

34 : 게이트선

32 : 외주 영역부

35 : 쇼트링

36 : 터미 신호선

53 : 게이트선

66 : 실리콘층

67 : 산화실리콘층

- 68 : ITO층
- 71 : 화소 전극
- 72 73 : 제2층
- 81 82 : Al층
- 91 92 : 소스/드레인 전극
- 93 94 : 최상층
- 101 : 인출선
- 102 : 쇼트링
- 103 : 실리콘 배선
- 104 : 공통 주위선
- 105 : 패드
- 106 : 게이트 배선부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치, 그 제조 방법 및 배선 기판에 관한 것으로서, 특히, 다른 배선과 단락함으로써 배선 사이의 정 전 파괴에 의한 단락을 억제하는 단락 배선을 갖는 표시 장치, 그 제조 방법 및 배선 기판에 관한 것이다.

퍼스널 컴퓨터, 기타 각종 모니터용 화상 표시 장치로서, 액정 표시 장치(LCD)의 보급은 놀랄 만한 것이다. 액정 표시 장치는 일반적으로 구동 회로를 갖춘 액정 표시 패널과, 그 배면에 배치된 백라이트 유닛을 갖는다. 표시 패널은 그 투과광을 제어함으로써 화상을 표시한다. 표시 패널은 매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역부와, 그 외주에 형성된 외주 영역부를 갖고 있다. 액정 표시 장치 중에, 각 부화소부가 TFT(Thin Film Transistor)나 MIM(Metal Insulator Metal) 등의 스위칭 소자를 갖는 액티브 매트릭스 LCD가 있다.

액티브 매트릭스 LCD는 미묘한 계조(階調) 표시가 가능하고, 하이 콘트라스트이므로, 고선명 표시 장치나 컬러 LCD에 널리 채용되고 있다. 컬러 LCD는 통상, 스위칭 소자나 화소 전극이 어레이형으로 형성된 어레이 기판과 컬러 필터를 갖는 컬러 필터 기판 사이에 액정을 봉입함으로써 형성된다. 컬러 LCD에는 부화소부마다 RGB의 컬러 필터가 있고, 각 부화소부로부터의 광량을 제어함으로써 컬러 표시를 실행한다. RGB 3개의 부화소부에 의해 하나의 화소부를 형성한다. 또한, 흑백 LCD에서는 각 부화소부가 화소부에 해당한다.

도 1은 스위칭 소자로서 TFT를 갖는 부화소부를 개략적으로 도시하는 구성도이다. 부화소부는 TFT 기판측에 형성된 것만을 나타내고 있다. 도 1은 하부 게이트형 TFT이며, 반도체로서 비정질 실리콘(a-Si)을 이용하고 있다. 이 밖에, 반도체로서 폴리실리콘을 이용한 것이나, 탑 게이트형 TFT 등이 존재한다. 하부 게이트란 하부 게이트가 드레인/소스보다도 하층에 배치되어 있는 TFT이다.

도면에 있어서, 11은 스위칭 소자로서의 TFT, 12는 게이트 전극, 13은 게이트 절연층, 14는 비정질 실리콘(a-Si)층이다. 15는 a-Si층과 전극과 저항성 접촉(ohmic contact)을 개선하는 저항층, 16은 소스 전극, 17은 드레인 전극, 18은 액정에 전계를 가하는 화소 전극이다. 저항층(15)은 도우너(donor)로서 인이나 비소가 도핑되어 있다. 게이트 전극(12)은 게이트선(19)을 통해 Y축의 드라이버 IC(도시되지 않음)에 접속되고, 소스 전극(16)은 신호선(20)을 통해 X축의 드라이버 IC(도시되지 않음)에 접속되어 있다. 또한, TFT(11)은 교류 구동되기 때문에, 소스 전극(16)과 드레인 전극(17)은 시간적으로 반대가 된다.

동작을 설명하면, Y축 드라이버 IC로부터 게이트선(19)을 통해 각 게이트 전극(12)에 신호가 보내진다. 이 신호에 의해서, TFT(11)의 게이트 전압을 조정하여 TFT(11)를 ON/OFF 시킨다. 또, X축 드라이버 IC로부터 신호선(20)을 통해 소스 전극(16)에 신호가 보내진다. 소스 전극(16)으로부터 드레인 전극(17)에의 신호 전달의 유무는 게이트 전극(12)에 의해서 제어된다. 드레인 전극(17)으로의 신호 전압의 크기는 X축 드라이버 IC에서 소스 전극(16)으로 신호 전압치를 변화시킴으로써 제어한다. 드레인 전극(17)으로부터 신호 전압을 보내는 화소 전극(18)은 대향 기판에 형성되어 있는 공통 전극(도시되지 않음) 사이의 액정에 전압을 인가한다. 액정에 인가되는 전압을 변화시킴으로써 계조 표시를 할 수 있다.

도 2는 TFT 어레이 기판을 개략적으로 도시하는 구성도이다. 도면에 있어서, 21은 표시 영역부, 22는 외주 영역부이다. 23은 신호선, 24는 게이트선, 25는 쇼트링이다. TFT 기판의 제조에 있어서는 표시 영역부(21)의 외측에 쇼트링이라 불리는 배선(25)이 형성된다. 쇼트링은 액티브 매트릭스 배선에 정전 파괴를 막기 위해서, 각 신호선 및 게이트선의 종단끼리를 쇼트시키는 배선이다.

그러나, 쇼트링(25)은 게이트선(24)과 신호선(23)이 완성된 후에 기능한다. 그 때문에, 특히 신호선(23)이 복수의 층을 갖는 경우에, 신호선(23)의 최상층이 부착되기 전에 신호선(23)과 게이트선(24) 사이에 단락을 일으키는 문제가 있었다. 또, 특히 정전 파괴는 표시 영역(21)에서 가장 외측의 신호선과 그 아래의 게이트선 사이에서 빈번하게 발생하는 것으로 알려져 있었다. 이것은 기판 반송시에, 기판단을 잡거나 기판단이 장치에 접촉하거나 하기 때문에, 정전 파괴의 원인이 되는 전하가 기판단에 축적되기 쉽다. 그 때문에, 외측의 도체 사이의 정전 파괴가 일어나기 쉽다고 생각되고 있다.

이와 같이, 신호선 완성전의 정전 파괴를 방지하는 수단으로서 외주 영역에 더미 신호선을 형성하는 것이 이루어지고 있다. 이것은 표시 영역 내의 가장 외측의 신호선의 더욱 외측에 전기적으로 부유한 상태로 형성된 배선이다. 이 더미 배선은 신호선과 동일한 구성을 지니고 신호선의 형성과 동시에 형성된다. 이러한 더미 신호선을 형성함으로써, 게이트선과 정전 파괴에 의한 단락은 더미선과의 사이에서 발생하기 때문에, 배선과 게이트선과의 단락에 의한 결함을 막을 수 있다.

그러나, 이와 같이 더미선을 형성한 경우라도, 더미선이 2개 이상의 게이트선과 단락을 일으킨다고 하는 문제가 있었다. 이와 같이, 2곳 이상에서 단락한 경우는 2개의 게이트선이 전기적으로 접속되어 버리기 때문에, 게이트선 사이의 단락이라는 결함이 된다. 이와 같이, 게이트선 사이에서의 단락을 방지하기 위해서, 각 게이트선 사이에서 더미선을 절단해 두는 것을 생각할 수 있다. 그러나, 이와 같이 더미선을 단선시키면, 절단된 각 더미선의 용량이 작아지기 때문에, 더미선과 게이트선 사이가 아니라, 최외측의 신호선과 게이트선이 정전 파괴를 일으키는 문제가 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 과제를 해결하기 위한 것으로, 배선 사이의 단락을 방지할 수 있는 표시 장치, 그 제조 방법 및 배선 기판을 얻는 것을 목적으로 한다. 본 발명의 다른 목적은 더미선과 2개 이상의 다른 배선이 단락한 경우도, 다른 배선 사이에서 단락하지 않도록 할 수 있는 표시 장치, 그 제조 방법 및 배선 기판을 얻는 것이다. 본 발명의 다른 목적은 더미 배선과 다른 2개 이상의 타 배선과 단락한 경우도, 다른 배선 사이에서 단락하지 않도록 하는 동시에, 더미 배선에서 단락이 발생하기 쉬운 표시 장치, 그 제조 방법 및 배선 기판을 얻는 것이다.

발명의 구성 및 작용

본 발명의 제1 형태를 표시 장치의 제조 방법으로서 파악하면, 매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 것으로, 기판 상에 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선을 형성하는 단계와, 복수의 하층 배선 위에 절연층을 형성하는 단계와, 절연층 상의 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과, 복수의 상층 배선의 외측 및 표시 영역의 외측에 단락 배선을 형성하는 단계와, 단락 배선의 전부를 제거하거나 또는 일부를 제거하여 단락 배선을 전기적으로 단선하는 단계를 갖는 것이다. 예컨대, 액정 모니터에 있어서 표시 장치란 2개의 기판 사이에 액정을 봉입한 액정 셀, 액정 셀에 드라이버 IC가 실장된 것 및 백라이트 등의 다른 장치가 실장된 액정 모니터 등의 모두를 포함하는 것이다. 또한, 단락 배선은 상층 배선과 동시에 형성되어 상층 배선이 에칭 될 때에 제거되도록 할 수 있다.

바람직하게, 단락 배선은 복수층을 갖고, 제거 단계는 단락 배선의 상층을 에칭 할 때, 그 하층의 일부를 제거하여 전기적으로 단선시키는 것이 바람직하다. 또, 바람직하게는 단락 배선은 상층 배선과 동일한 조성을 갖는다. 동일한 조성을 갖는다는 것은 동일한 재료로 형성된 층을 동일 수 만큼 갖는 것을 의미하며, 그 구조가 동일한 것을 의미하는 것은 아니다. 또는, 단락 배선은 상층 배선과 거의 동일한 또는 그 이상의 용량을 갖는 것이 바람직하다.

하층 배선은 부화소부에 형성된 TFT의 게이트에 접속된 게이트선이며, 상층 배선은 TFT의 소스/드레인 전극에 접속된 신호선이며, 단락 배선은 신호선과 동일한 조성을 갖고, 신호선과 동시에 형성되며, 신호선과 단락 배선은 Si 하층과 Al 상층을 지니고, Si 하층은 상기 Al 상층을 에칭할 때에 단선되는 것이 가능하다. 신호선과 단락 배선은 또한 상기 Si 하층과 Al 상층 사이에 ITO(Indium Tin Oxide) 중간층이 있고, ITO 중간층은 복수의 배선으로 분리하여 형성되고, Si 하층은 ITO 중간층의 분리부로부터 노출된 부분에서 단선되도록 하는 것도 가능하다.

본 발명의 다른 형태를 표시 장치의 제조 방법으로서 파악하면, 매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치의 제조 방법으로서, 기판 상에 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선을 형성하는 단계와, 복수의 하층 배선 위에 절연층을 형성하는 단계와, 절연층 위에 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과, 단락 배선을 형성하는 단계와, 단락 배선을 전부 제거하거나 또는 일부 제거하여 전기적으로 단선하는 단계를 포함하고, 단락 배선과 하층 배선 사이의 절연 파괴에 의한 단락은 상층 배선과 하층 배선 사이 또는 하층 배선 사이보다도 발생하기 쉽다.

본 발명의 다른 형태를 표시 장치로서 파악하면, 매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치로서, 기판과, 기판 상에 형성되어 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선과, 복수의 하층 배선 위에 형성된 절연층과, 절연층 위에 형성되어 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과, 절연층 위에 형성되어 복수의 상층 배선의 외측 및 표시 영역의 외측에 형성된 단락 배선을 구비하고, 단락 배선은 형성된 후에 전부가 제거되거나 또는 일부가 제거되어 전기적으로 단선된다.

본 발명의 다른 형태를 배선 기관으로서 파악하면, 기관 상에 형성된 복수의 하층 배선과, 하층 배선 위에 형성된 절연층과, 절연층 위에 형성된 복수의 상층 배선과, 절연층 위에 형성되어 하층 배선과 절연층을 통해 단락함으로써, 상층 또는 하층 배선 사이의 단락을 억제하는 단락 배선을 갖고, 단락 배선은 형성된 후에 전부 제거되거나 또는 일부 제거되어 전기적으로 단선된다.

본 발명의 다른 형태를 표시 장치로서 파악하면, 매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치로서, 기관과, 기관 위에 형성되어 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선과, 복수의 하층 배선 위에 형성된 절연층과, 절연층 위에 형성되어 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과, 절연층 위에 형성된 단락 배선을 갖고, 단락 배선은 하층 배선과 절연층을 지나 단락하고, 단락 배선은 형성된 후에 전기적으로 단선된다.

실시예 1

이하, 본 발명의 실시예를 도면을 이용하여 설명한다. 각 도면은 실시예를 설명하기 위한 것으로, 그 치수나 형상은 실제 장치 및 방법을 반드시 정확하게 반영하는 것은 아니다.

본 실시예에 있어서 TFT(Thin Film Transistor) 어레이 기관은 상층 배선인 신호선과 하층 배선인 게이트선 사이의 정전 파괴에 의한 단락을 방지하기 위해서, 단락 배선인 더미 신호선을 갖는다. 더미 신호선은 TFT 어레이 기관의 외주 영역에 형성된다. 이 더미 신호선은 하층에서부터, 실리콘 하층, ITO(Indium Tin Oxide) 중간층 및 알루미늄(Al) 상층의 3층 구조를 갖고 있다. 실리콘층은 그 형성시에는 1개의 연속 배선으로서 형성되지만, Al층이 패터닝될 때에 Al층과 동시에 에칭되어 각 게이트선 사이에서 전기적으로 단선된다. 또, 단선이란 연속하여 형성된 배선의 일부를 제거하여 분리부를 형성하는 것을 말하며, 미리 분리하여 형성된 배선을 포함하는 것이 아니다.

도 3은 본 실시예에 있어서, TFT 어레이 기관을 개략적으로 도시하는 구성도이다. 도면은 배선 패턴이 형성된 후의 TFT 어레이 기관이다. 도면에 있어서, 31은 매트릭스 형태의 부화소부로 구성되는 표시 영역부, 33은 TFT의 소스 전극에 신호를 보내는 신호선, 34는 TFT의 게이트 전극에 신호를 보내는 게이트선이다. 32는 표시 영역부(31)의 외측의 외주 영역부, 35는 쇼트링, 36은 더미 신호선이다. 쇼트링(35)과 더미 배선(36)은 외주 영역부(32)에 형성되어 있다. 더미 배선(36)은 표시 영역부(31) 내의 신호선 중 가장 외측에 있는 신호선의 외측에 형성되게 된다. 본 실시예에 있어서 표시 영역부(31)의 양측부의 외측에 각각 형성되어 있다. 표시 영역부(31) 내의 구성은 종래 기술의 TFT 어레이 배선과 동일하므로 상세한 설명을 생략한다. 또, 컬러 LCD에서는 부화소부마다 RGB의 컬러 필터를 갖고, 각 부화소부로부터의 광량을 제어함으로써 컬러 표시를 한다. RGB 3개의 부화소부에 의해 하나의 화소부를 형성한다. 또한, 흑백의 LCD에서는 각 부화소부가 화소부에 해당한다.

도 4는 쇼트링의 구성을 도시하는 회로도이다. 각 게이트선과 신호선은 각각이 하나의 쇼트링에 접속되고, 각 쇼트링은 공통 배선에 접속되어 있다. 쇼트링은 2개의 TFT로 구성되어 있고, 2개의 단자를 갖고 있다. 한쪽의 단자에는 게이트 혹은 신호선이 접속되고, 또 한쪽의 단자는 공통 배선에 접속된다. 게이트선/신호선은 제1 TFT의 게이트와 소스/드레인의 일단에 접속되고, 제2 TFT의 소스/드레인의 일단에 접속되어 있다.

공통 배선은 제2 TFT의 게이트와 소스/드레인의 일단에 접속되고, 또한, 제1 TFT의 소스/드레인의 일단에 접속되어 있다. 신호선이 완성된 후에는 신호선과 게이트선은 이 쇼트링에 접속되어 있기 때문에, 정전 파괴에 의한 단락이 억제된다. 고전압이 걸릴 때는 TFT가 ON 되기 때문에 저저항에 있고, 전압이 낮을 때는 TFT가 OFF이기 때문에, 고저항이 된다. 통상의 사용은 5V 정도이기 때문에 고저항이라도 지장은 없다.

게이트선(34)은 알루미늄으로 구성되어 있다. 신호선(33)은 하층에서부터, 실리콘층, ITO 층 및 알루미늄층으로 구성되어 있다. 실리콘층은 하층의 a-Si층과, 그 상층인 n+a-Si층으로 구성되어 있다. 더미 신호선(36)은 신호선(33)과 동일한 조성을 지니고, 신호선(33)과 동시에 형성된다. 도 9-B는 최종적인 더미선(36)의 구조를 나타내는 단면도이다. 더미 신호선은 실리콘층(66), ITO층(68), 그리고, Al층(93, 94)의 3층 구조를 갖고 있다. 실리콘층(66)은 a-Si층과 n+a-Si 저항층의 2층으로 형성되어 있다. 산화실리콘층(67)은 유리 기관 상의 전면에 부착되어 있다. 최종적인 더미선은 게이트선(53) 사이에서 3층 전부가 분리된 상태로 되어 있다.

본 예에 있어서, TFT 어레이 기관의 제조 방법에 관해서 설명하며, 하부 게이트형(역스태거형) TFT를 갖는 TFT 어레이 배선에 따라서 설명한다. 따라서, 게이트 전극 및 게이트선이 하층에 형성되고, 그 위에 절연층이 증착된다. 이 절연층 위에 소스/드레인 전극 및 신호선이 배치된다. 반도체로서 a-Si가 사용되고 있다. 각 배선 및 절연막의 형성은 재료의 증착, 포토리소그래피 처리, 에칭 처리에 의해서 형성된다. 재료의 퇴적은 스퍼터링법이나 진공 증착에 의한 물리 기상 증착 또는 플라즈마 CVD 등의 화학 기상 증착에 의해서 행해진다. 포토리소그래피 처리는 포토레지스트의 부착, 마스크 패턴을 통한 감광, 현상에 의한 레지스트 패턴의 형성 및 레지스트 박리의 각 처리에 의해서 행해진다.

에칭 처리는 플라즈마 스퍼터링, RIE 스퍼터링 등의 드라이 에칭 또는 에칭액을 사용한 습식 에칭에 의해서 행해진다. 이들 처리는 각 공정에 있어서 적합한 것이 선택된다. 이들 처리는 널리 알려진 기술이므로 상세한 설명을 하지 않는다. 또, 하기에 설명하는 TFT 및 각 배선의 형성과 동시에, 외주 영역(32)에 쇼트링(35)이 형성된다.

이하에, 어레이 기관 상에 더미 배선의 형성을 TFT의 형성과 대비하여 설명한다. 우선, 도 5를 참조하여, 게이트선층의 형성에 관해서 설명한다. 유리 기관(51) 상부 전면에, 스퍼터링법에 의해서 1000Å~5000Å, 바람직하게는 2000Å의 Al층을 증착한다. 다음에, 포토레지스트를 Al층의 전면에 입히고, 감광 현상 처리를 하여 포토레지스트의 패턴을 형성한다. 이 레지스트를 보호막으로 하여, 습식 에칭에 의해서 Al층을 에칭하고, TFT의 게이트 전극(52) 및 게이트선(53)을 형성한다. 게이트선(53)의 선 폭은 대개 10-30 μm이다. 그 후, 레지스트를 박리하여 게이트선층의 형성 처리가 종료된다.

다음에, 도 6을 참조하여 설명한다. 우선, 산화 절연체층을 형성한다. 산화실리콘(SiO_x)막을 플라즈마 CVD를 이용하여 기판 상의 전면에 증착한다. TFT에 있어서 산화실리콘층은 게이트 절연층(61)으로서 기능한다. 신호선 또는 더미 배선에 있어서, 게이트선(53)과 신호선/더미선 사이의 절연체층(66)으로서 기능한다. SiO_x막은 약 1500~6000Å의 두께로 증착되고, 바람직하게는 3500Å의 두께를 갖는다. 계속해서, 비정질 실리콘층을 플라즈마 CVD에 의해서 200~1000Å, 바람직하게는 500Å 증착한다.

또한, 에칭 보호막으로서의 질화실리콘층(SiN_x)(63)을 플라즈마 CVD에 의해서 증착한다. 에칭 보호막은 하층의 산화막의 에칭을 방지하기 위해서 증착된다. 포트리소그래피 처리 및 습식 에칭 처리에 의해서 질화물 보호막(63)을 패턴 형성한다. 그 후, 저항층으로서 n+ a-Si층을 플라즈마 CVD로 증착한다. a-Si층과 n+ a-Si층을 동시에 포트리소그래피 처리 및 에칭 처리하여, a-Si층(62)과 n+ a-Si층(64)의 패턴을 형성한다. a-Si층과 n+ a-Si층은 신호선 및 더미선의 제1층(Si층) (67)으로도 형성된다. 신호선의 선 폭은 약 5 μm이다.

이어서, ITO층(65, 68)을 기판 전면에 스퍼터링법에 의해서 300-2000Å, 바람직하게는 400Å 두께로 증착한다. 포트리소그래피 처리 및 드라이 에칭 처리에 의해서 소정의 패턴을 형성한다(도 7). ITO층은 화소 전극(71)으로서 기능하는 동시에, 신호선 및 더미선의 제2층(72, 73)으로서 형성된다. 더미선은 각 게이트선 (53) 사이에 ITO층이 분리되어 형성된다. 물론, 신호선에 있어서 ITO층은 분리되어 있지 않고, 1개의 연속된 배선으로서 형성된다. 이와 같이, ITO층이 분리되어 있더라도, 하층의 Si층(67)이 접속되어 있기 때문에, 더미 배선의 용량은 신호선과 대략 동일한 크기로 된다.

Al층(81, 82)을 기판 전면에 스퍼터링법에 의해서 1000-3000Å의 두께로 증착한다(도 8). 포트리소그래피 처리 및 습식 에칭 처리에 의해서 Al층을 패턴 형성한다(도 9). Al층은 소스/드레인 전극(91, 92)으로서 형성된다. 또, 신호선 및 더미선에 이들의 최상층(93, 94)으로서도 형성된다. 더미선에 있어서는 Al층이 각 게이트 배선 사이에서 분리된 상태로 패턴 형성된다. Al 배선의 간격(95)은 약 10 μm이다. Al층의 습식 에칭 처리에 있어서, Al층이 에칭된 후에, ITO층의 분리부(74)를 통해 노출되어 있는 Si층(67)도 에칭되어 단선된다. 따라서, Al층(93, 94)이 패턴 형성된 후에는 더미선은 각 게이트선(53) 사이에서 전기적으로 단선된 상태로 되고 있다.

상기 배선 패턴과 동시에, 외주 영역의 쇼트링이 형성된다. 따라서, 최상층으로서 Al층이 패턴 형성되어 신호선이 완성된 후에는 각 신호선과 게이트선 사이에는 쇼트링이 기능한다. 쇼트링이 기능하기 시작한 후에는 게이트선과 신호선 사이의 정전 파괴에 의한 단락은 쇼트링에 의해서 효과적으로 억제된다.

본 실시예에 있어서는 단락 배선인 더미 신호선이 외주 영역부에 형성되어 있기 때문에, 하층 배선인 게이트선과 상층 배선인 신호선 사이의 정전 파괴에 의한 단락을 방지하는 것이 가능해진다. 더미 배선은 특정한 공정후에 단선되기 때문에, 더미 신호선이 2개 이상의 게이트선과 단락한 경우도, 게이트선 사이의 단락을 일으키지 않도록 할 수 있다. 더미 배선의 단선을 각 게이트 배선의 사이에서 행함으로써, 어느 게이트 배선과 더미선이 단락하더라도, 게이트선 사이의 단락을 방지할 수 있다. 또한, 더미 배선은 신호선과 거의 같은 용량 또는 그 이상을 갖는 것이 바람직하다.

본 실시예에서는, 신호선이 완성될 때에 더미 배선이 단선된다. 이것은 신호선이 완성되면, 외주 영역의 쇼트링이 각 신호선과 게이트선 사이에서 기능하기 때문에, 쇼트링에 의해서 배선 사이의 절연 파괴에 의한 단락을 방지할 수 있다. 또한, 이 더미 배선의 단선 처리는 디스플레이로서의 최종 제품이 완성되기 전까지 행하면 되기 때문에, 신호선 완성시로 한정되는 것은 아니다. 쇼트링이 존재하더라도, 더미 배선을 구비함으로써 단락 방지를 더욱 확실하게 할 수 있다. 그러나, 신호선의 최상층의 에칭 처리 공정에 단선함으로써, 새롭게 처리 공정을 추가하지 않고 단선할 수 있다.

또한, 더미 배선은 3층에 한하지 않고, 2층 이하 혹은 4층 이상을 갖는 것도 가능하다. 본 실시예에 있어서는 제2층인 ITO층을 형성하지 않는 것도 가능하다. 그러나, 신호선과 게이트선과의 사이보다도, 더미선과 게이트선과의 사이에서 절연 파괴를 일으키기 쉽도록 하기 위해서는 더미 배선이 신호선과 거의 같이 또는 그 이상의 용량을 갖는 것이 바람직하다. 따라서, 더미 배선은 신호선과 동일한 조성을 갖는 것이 바람직하다.

본 실시예에 있어서, 알루미늄층을 스퍼터링으로 에칭하는 경우는 ITO를 복수의 배선으로 분할하여 형성하는 것이 아니라, Al의 에칭과 동시에, ITO와 실리콘을 에칭하여 더미 신호선을 단선시키는 것도 가능하다. 이 경우, ITO층은 실리콘층과 마찬가지로, 1개의 연속된 배선으로서 형성한다. 또, 알루미늄층을 습식 에칭하는 경우라도, 그 에칭제가 Al과 동시에 ITO를 에칭할 수 있으면, ITO는 분할되어 형성되어 있지 않더라도 좋다. 비정질 ITO는 Al의 통상의 에칭제로 에칭이 가능하다. 또한, ITO층이 Al층의 뒤에 부착되는 경우는 더미 신호선에 ITO층을 형성하지 않더라도 좋다. 이것은 Al층이 형성된 시점에서, 더미 배선이 충분한 용량이 확보되기 때문이다.

본 실시예에 있어서는, ITO층 뒤에, 더미선이나 신호선의 Al층이 부착된다. 그러나, ITO가 마지막으로 부착되는 경우도 가능하다. 이러한 경우에는 Al과 Si를 ITO와 동시에 에칭하여 단선시킨다. 물론, Al층을 복수의 배선으로 분할하여 형성하는 것을 배제하는 것은 아니다. 또, 본 발명은 스테퍼형의 TFT에 적용되는 것도 가능하다.

또한, 톱 게이트형 TFT에서, 절연층 위에 형성되는 배선은 게이트 배선이기 때문에, 상층 배선은 1층 구조를 갖는 것이 많다. 상층 배선으로서의 게이트선과 더미 신호선이 Al층만으로 형성되는 경우 더미 신호선은 우선, 1개의 연속된 Al 배선으로서 형성된다. 그 후, 최종 제품이 완성되기 전에 단선된다. 예컨대, TFT 어레이의 전기적 검사가 행해지기 직전에 단선된다. 이 경우는 단선 처리를 위해 추가의 공정이 필요하게 된다. 다만, 본 발명의 더미선은 상층 배선이 복수층을 갖는 경우에 특히 유효한 것이다.

실시예 2.

다른 실시예로서, 본 발명의 단락 배선을 게이트 배선의 인출선부에 적용한 형태를 설명한다. 게이트 배선의 인출선부는 TFT 어레이 배선의 게이트 배선이 외주 영역의 드라이버 IC에 접속되는 부분의 배선을 말한다. 도 10은 TFT 어레이 기관 상의 외주 영역에 형성된 게이트 배선의 인출부를 개략적으로 도시하는 구성도이다. 도면에 있어서, 101은 게이트 배선의 인출선, 102는 쇼트링, 103은 실리콘 배선이다. 쇼트링(102)은 2개의 도 4의 쇼트링을 직렬 접속한 구성으로 되어 있다.

실리콘 배선(103)은 신호선의 형성에서 설명한 바와 같이, TFT의 a-Si층과 저항층으로서 n+ a-Si층이 형성된다. 실리콘 배선(103)은 산화실리콘층을 통해 게이트 인출 배선부(101)와 교차하도록 형성되어 있다. 실리콘 배선의 두께는 더미선의 실리콘층과 마찬가지로, 또, 실리콘 배선의 선 폭은 대개 100~200 μm이다. 104는 쇼트링이 접속되어 있는 공통 주위선, 105는 패드, 106은 게이트 배선부이다. 게이트 배선(106)과 공통 주위선(104)은 서로 접속되어 있지 않다.

게이트 인출 배선부(101)는 고밀도로 배선이 형성되기 때문에, 인출 배선 사이에서의 정전 절연 파괴에 의한 단락이 발생하기 쉽다. 인출 배선 사이의 간격은 약 20 μm이며, 인출 배선과 실리콘 배선과의 사이의 간격은 대개 3500 Å이다. 따라서, 서로 인접한 인출 배선은 단락되지 않고, 인출 배선과 상층의 실리콘 배선이 정전 파괴에 의한 단락을 일으킨다. 단락 배선인 실리콘 배선을 절연층을 통해 게이트 인출선의 상층에 형성함으로써 게이트선 사이의 단락을 방지할 수 있다.

실리콘 배선은 실시예 1에서 더미 신호선의 실리콘층이 단선되는 것과 동일한 공정에서 전부 제거된다. 실리콘 배선을 전부 제거함으로써, 실리콘 배선이 하층의 2개 이상의 인출선과 단락한 경우에도, 게이트 배선 사이의 단락이 생기지 않도록 할 수 있다.

게이트 인출선이 하층 게이트선과 절연층 위의 상층 신호선에 의해 형성되는 것도 가능하다. 이 경우, 하층 배선과 상층 배선은 관통 구멍을 통해 전기적으로 접속되어 있다. 이러한 경우, 단락 배선은 신호선과 같은 조성을 갖는 것으로 되어, Si 하층, ITO 중간층 및 Al 상층을 갖는다. 또, 단락 배선은 전부 제거되지 않고, 일부가 제거되어 단선된 것으로 된다. 단락 배선은 각 게이트 인출 배선 사이에서 단선된다. 분리부의 폭은 인출선의 밀도에 따라 변화되는데 약 10 μm이다.

상기 2개의 실시예에 있어서는 금속층으로서 Al을 이용했지만, 금속 배선층으로서 Al 외에 Cr, Mo-Ta, Ta 등을 사용할 수 있다. 게이트 절연막이나 보호막으로서 산화실리콘이나 질화실리콘을 적절히 사용하는 것도 가능하며, 또한 스퍼터링법에 의해서 퇴적된 Ta2O5를 절연막으로 이용하는 것도 가능하다. 본 예에서는 반도체로서 a-Si를 사용했지만, 폴리실리콘을 이용하여 TFT나 배선을 형성하는 것도 물론 가능하다.

발명의 효과

본 발명의 단락 배선은 능동 소자를 갖는 어레이 배선에 한하지 않고, 단순 매트릭스 형태의 능동 소자를 포함하지 않는 장치에도 적용 가능하다. 또, 능동 소자로서 TFT를 예로 들어 설명했지만, 본 발명의 더미 배선을 MIM 등의 다른 능동 소자를 갖는 어레이 배선에 적용하는 것도 가능하다. 본 발명은 액정 표시 장치에 한하지 않고, 예컨대, 유기 일렉트로 루미네이션스 등의 다른 표시 장치에도 적용 가능하다.

본 발명의 바람직한 실시예들이 상세하게 설명되었지만, 다양한 변형 및 수정 실시예가 첨부된 청구범위에 한정된 바와 같이 본 발명의 사상 및 범주를 벗어남이 없이 본 명세서에 구현될 수 있음을 쉽게 알 수 있을 것이다.

(57) 청구의 범위

청구항 1.

매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치의 제조 방법에 있어서,

기관 상에 상기 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선을 형성하는 단계와,

상기 복수의 하층 배선 위에 절연층을 형성하는 단계와,

상기 절연층 위에 상기 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선을 형성하고, 상기 복수의 상층 배선 외측 및 상기 표시 영역의 외측에 단락 배선을 형성하는 단계와,

상기 단락 배선의 적어도 일부를 제거하여 상기 단락 배선을 전기적으로 단선시키는 단계를 포함하는 것인 표시 장치의 제조 방법.

청구항 2.

제1항에 있어서, 상기 단락 배선은 상기 상층 배선과 동시에 형성되고, 상기 상층 배선이 에칭될 때 제거되는 것인 표시 장치의 제조 방법.

청구항 3.

제1항에 있어서, 상기 단락 배선은 복수층으로 이루어지고,

상기 제거 단계는 상기 단락 배선의 상층을 에칭할 때, 그 하층의 일부를 제거하여 전기적으로 단선시키는 것인 표시 장치의 제조 방법.

청구항 4.

제1항에 있어서, 상기 단락 배선은 상기 상층 배선과 동일한 조성을 갖는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 5.

제1항에 있어서, 상기 단락 배선은 상기 상층 배선과 실질적으로 동일하거나 그 이상의 용량을 갖는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 6.

제1항에 있어서, 상기 하층 배선은 상기 부화소부에 형성된 TFT의 게이트에 접속된 게이트선이고,

상기 상층 배선은 상기 TFT의 소스/드레인 전극에 접속된 신호선이고,

상기 단락 배선은 상기 신호선과 동일한 조성을 갖고, 상기 신호선과 동시에 형성되며,

상기 신호선과 단락 배선에 Si 하층과 Al 상층이 있으며, 상기 Si 하층은 상기 Al 상층을 에칭할 때 단선되는 것인 표시 장치의 제조 방법.

청구항 7.

제6항에 있어서, 상기 신호선과 상기 단락 배선은 상기 Si 하층과 Al 상층 사이에 ITO 중간층을 더 포함하고,

상기 ITO 중간층은 복수의 배선으로 분리하여 형성되고,

상기 Si 하층은 상기 ITO 중간층의 분리부로부터 노출된 부분에서 단선되는 것인 표시 장치의 제조 방법.

청구항 8.

매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치의 제조 방법에 있어서,

기판 상에 상기 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선을 형성하는 단계와,

상기 복수의 하층 배선 위에 절연층을 형성하는 단계와,

상기 절연층 위에 상기 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선 및 단락 배선을 형성하는 단계와,

상기 단락 배선의 적어도 일부를 제거하여 전기적으로 단선시키는 단계를 포함하고,

상기 단락 배선과 상기 하층 배선 사이의 절연 파괴에 의한 단락이 상기 상층 배선과 상기 하층 배선 사이 또는 상기 하층 배선들 사이보다 발생하기 쉬운 것인 표시 장치의 제조 방법.

청구항 9.

매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치에 있어서,

기관과,

상기 기관 상에 형성되어 상기 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선과,

상기 복수의 하층 배선 위에 형성된 절연층과,

상기 절연층 위에 형성되어 상기 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과,

상기 절연층 위에 형성되고, 상기 복수의 상층 배선의 외측 및 상기 표시 영역의 외측에 형성된 단락 배선을 갖고,

상기 단락 배선은 형성된 후에 적어도 그 일부가 제거되어 전기적으로 단선되는 것인 표시 장치.

청구항 10.

제9항에 있어서, 상기 단락 배선은 상기 상층 배선과 동일한 조성을 갖는 것인 표시 장치.

청구항 11.

제9항에 있어서, 상기 단락 배선은 상기 상층 배선과 실질적으로 동일하거나 그 이상의 용량을 갖는 것인 표시 장치.

청구항 12.

기관 상에 형성된 복수의 하층 배선과,

상기 하층 배선 위에 형성된 절연층과,

상기 절연층 위에 형성된 복수의 상층 배선과,

상기 절연층 위에 형성되어, 상기 절연층을 통해 상기 하층 배선과 단락시킴으로써, 상기 상층 배선들 사이 또는 하층 배선들 사이의 단락을 억제하는 단락 배선을 포함하고,

상기 단락 배선은 형성된 후에 적어도 그 일부가 제거되어 전기적으로 단선되는 것인 배선 기관.

청구항 13.

매트릭스 형태의 복수의 부화소부로 구성되는 표시 영역을 갖는 표시 장치에 있어서,

기관과,

상기 기관 위에 형성되어 상기 복수의 부화소부에 전기 신호를 보내는 복수의 하층 배선과,

상기 복수의 하층 배선 위에 형성된 절연층과,

상기 절연층 위에 형성되어 상기 복수의 부화소부에 전기 신호를 보내는 복수의 상층 배선과,

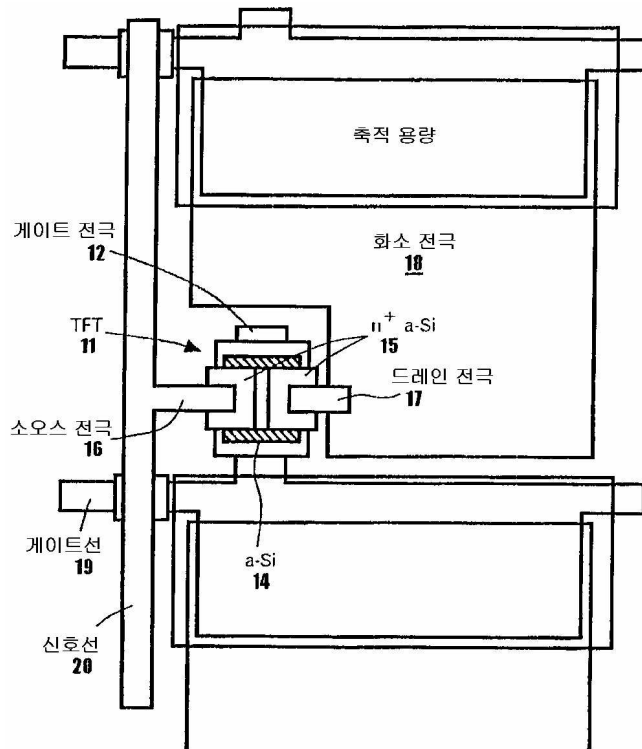
상기 절연층 위에 형성된 단락 배선을 포함하고,

상기 단락 배선은 상기 절연층을 통하여 상기 하층 배선과 단락하고,

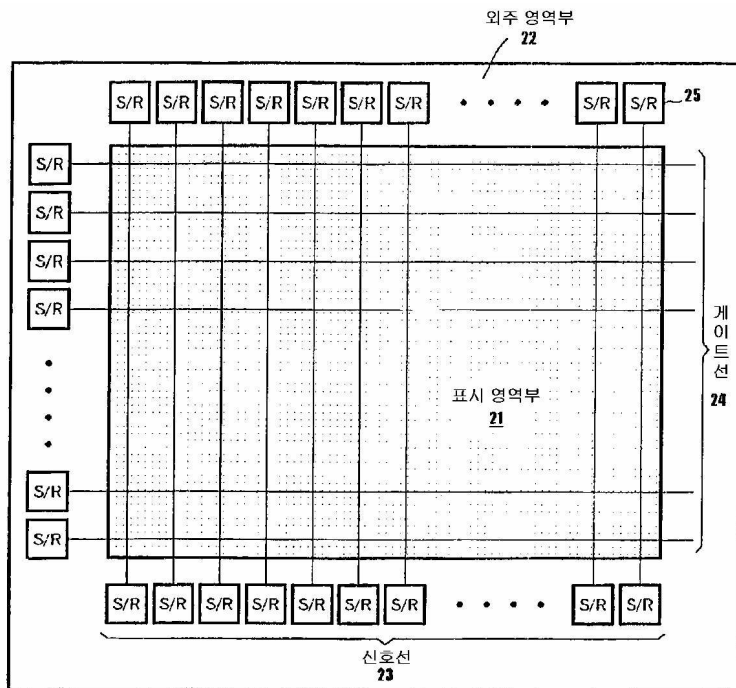
상기 단락 배선은 형성된 후에 전기적으로 단선되어 있는 것인 표시 장치.

도면

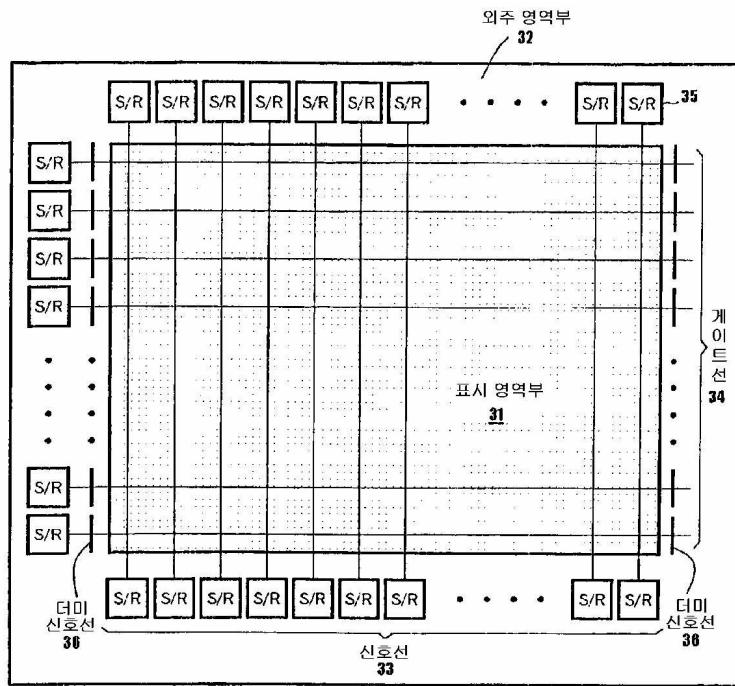
도면1



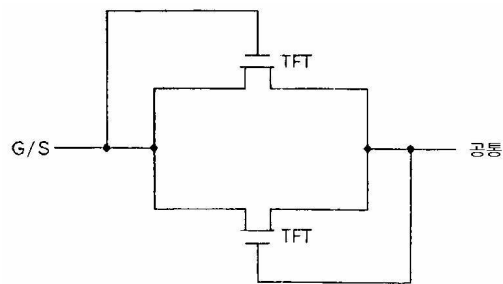
도면2



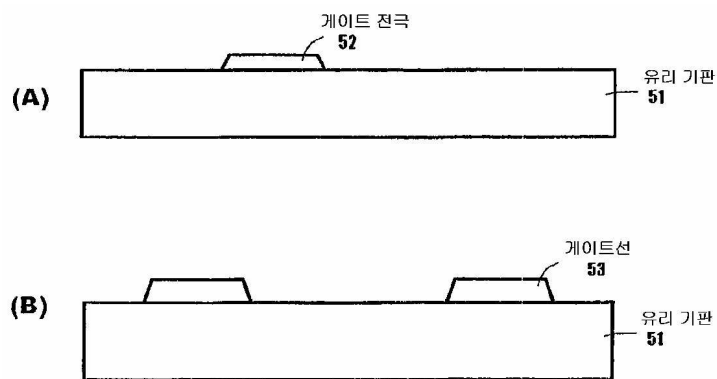
도면3



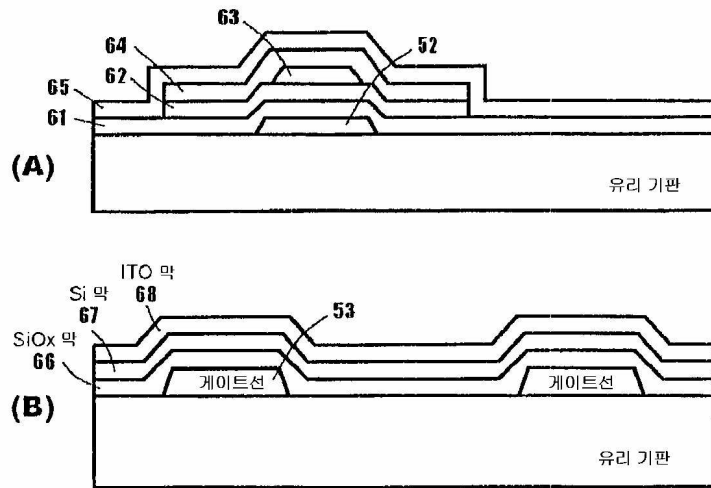
도면4



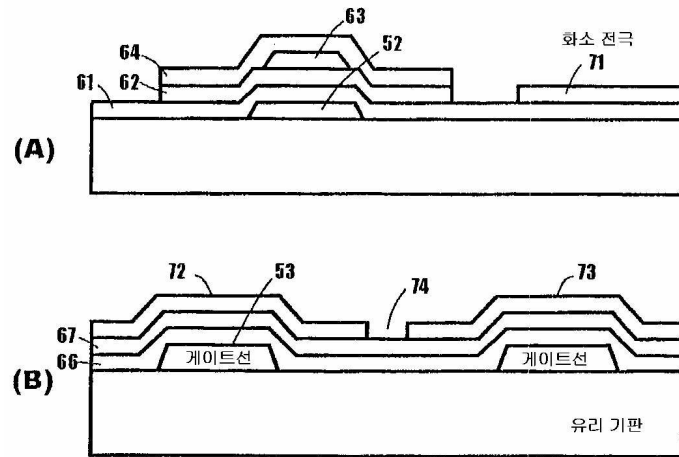
도면5



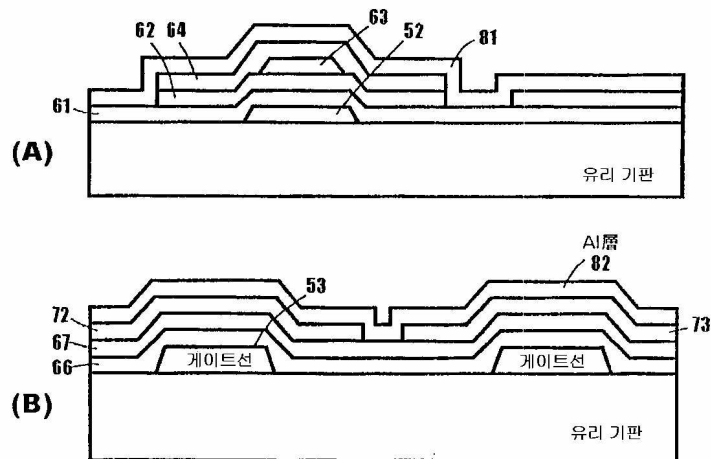
도면6



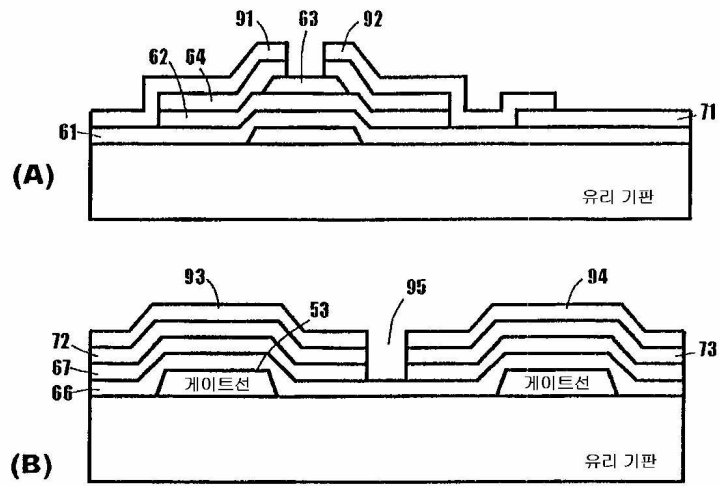
도면7



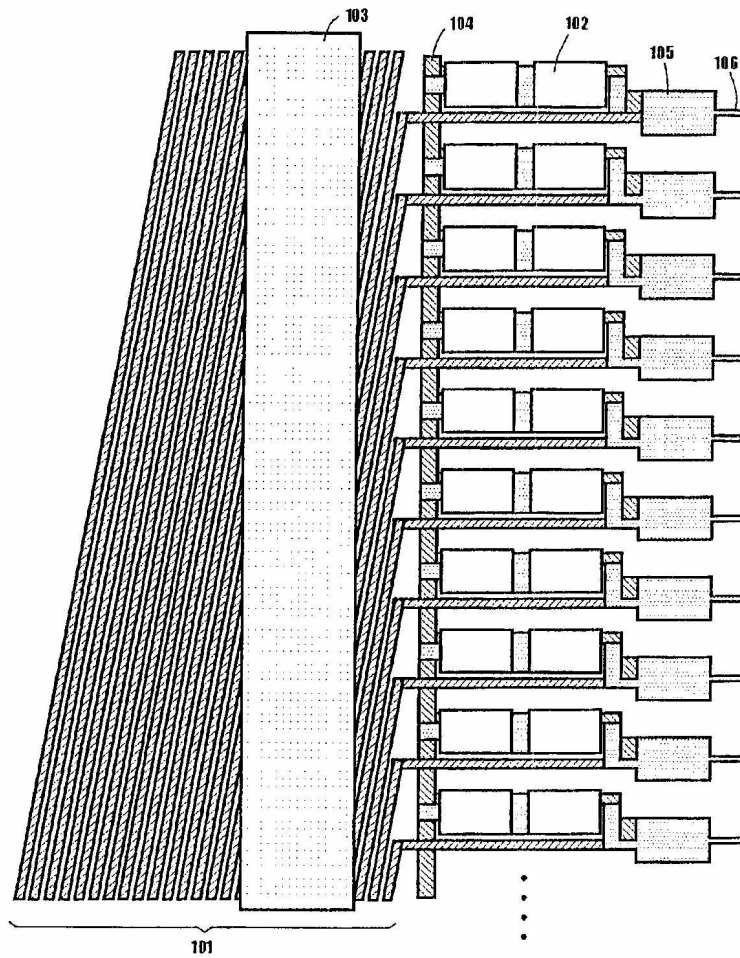
도면8



도면9



도면10



专利名称(译)	显示装置, 其制造方法和布线板		
公开(公告)号	KR100479290B1	公开(公告)日	2005-03-28
申请号	KR1020010041846	申请日	2001-07-12
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
当前申请(专利权)人(译)	国际商业机器公司		
[标]发明人	TAKASUGI SHINJI IIYORI HIDEO 이이요리히데오		
发明人	다카수기신지 이이요리히데오		
IPC分类号	G02F1/1368 G02F1/1362 G09F9/30 G09F9/00 G02F1/1343 H01L29/786 G02F1/136		
CPC分类号	G02F1/136204 G02F2001/13629		
代理人(译)	HEO, JEONG HUN KIM, SEONG 台技 Park Kyung-joo		
优先权	2000222318 2000-07-24 JP		
其他公开文献	KR1020020009414A		
外部链接	Espacenet		

摘要(译)

本发明将是个问题, 得到能防止布线之间短路的液晶显示装置。为了防止短路, 由于上层布线线路33和栅极线34的下层布线之间的静电放电TFT (薄膜晶体管) 阵列基板, 并具有伪信号线 (36) 的短路布线。伪信号线36形成在TFT阵列基板的外周区域32。伪信号线36是下层硅层, ITO (氧化铟锡) 中间层和下层铝 (Al) 上层的层结构。硅层在形成时通过一个连续布线形成, 但是当Al层被图案化时与Al层同时蚀刻, 并且在栅极线之间电断开。在形成虚设布线之后切断虚设布线, 因此, 即使虚设布线和两条或更多条栅极线短路, 不要。度

