



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0052915
(43) 공개일자 2008년06월12일

(51) Int. Cl.

G02F 1/1339 (2006.01)

(21) 출원번호 10-2006-0124689

(22) 출원일자 2006년12월08일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

임승현

충남 천안시 봉명동 117-1번지

(74) 대리인

팬코리아특허법인

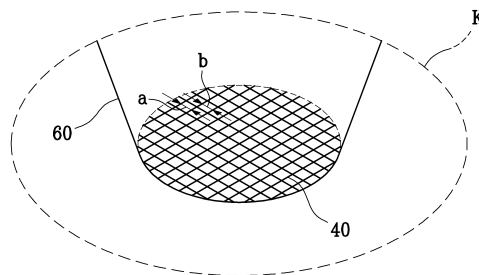
전체 청구항 수 : 총 5 항

(54) 액정 표시 장치의 제조 방법

(57) 요약

본 발명의 액정 표시 장치의 제조 방법은 모(母)기판 위에 복수의 셀 영역으로 구분되는 소정의 박막 구조를 형성하는 단계, 소정의 박막 구조의 테두리를 둘러싸는 밀봉재를 형성하는 단계, 모기판을 스페이서 산포 장치의 스테이지(stage) 위에 탑재하는 단계, 그리고 모기판의 밀봉재로 둘러싸인 영역 위에 스페이서 산포 장치의 노즐(nozzle)을 이용하여 스페이서(spacer)를 분사하는 단계를 포함하며, 노즐은 크기가 균일한 복수의 구멍으로 이루어진 그물 구조의 통과용 필터를 포함한다. 이에 따라, 액정 표시 장치는 통과용 필터의 크기와 동일한 균일한 셀 갭을 가지므로 화질이 향상된다.

대표도 - 도16



특허청구의 범위

청구항 1

모(母)기관 위에 복수의 셀 영역으로 구분되는 소정의 박막 구조를 형성하는 단계,

상기 소정의 박막 구조의 테두리를 둘러싸는 밀봉재를 형성하는 단계,

상기 모기관을 스페이서 산포 장치의 스테이지(stage) 위에 탑재하는 단계, 그리고

상기 모기관의 상기 밀봉재로 둘러싸인 영역 위에 상기 스페이서 산포 장치의 노즐(nozzle)을 이용하여 스페이서(spacer)를 분사하는 단계

를 포함하며,

상기 노즐은 크기가 균일한 복수의 구멍으로 이루어진 그물 구조의 통과용 필터를 포함하는 액정 표시 장치의 제조 방법.

청구항 2

제1항에서,

상기 스페이서 산포 장치는 상기 노즐과 이동관으로 연결된 스페이서 용기, 가스 저장소 및 스페이서 분사 제어 장치를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 3

제2항에서

상기 스페이서 용기는 비드(bead) 스페이서를 저장하고 있으며, 상기 가스 저장소는 질소(N₂) 가스를 저장하는 액정 표시 장치의 제조 방법.

청구항 4

제2항 또는 제3항에서

상기 스페이서 분사 제어 장치는 상기 가스 저장소에 있는 질소(N₂) 가스의 압력을 제어하여 스페이서의 분사 압력을 제어하는 액정 표시 장치의 제조 방법.

청구항 5

제1항에서,

상기 소정의 박막 구조를 형성하는 단계는

상기 모기관의 셀 영역 위에 제1 신호선을 형성하는 단계,

상기 제1 신호선과 교차하는 제2 신호선을 형성하는 단계,

제1 내지 제3 단자를 가지며, 상기 제1 신호선과 상기 제2 신호선에 각각 제1 단자와 제2 단자가 연결되어 있는 스위칭 소자를 형성하는 단계, 및

상기 스위칭 소자의 제3 단자에 연결되어 있는 화소 전극을 형성하는 단계

를 포함하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <29> 본 발명은 액정 표시 장치(liquid crystal display)의 제조 방법에 관한 것이다.
- <30> 일반적으로 평판 표시 장치는 기존의 브라운관을 대체하여 액정 표시 장치(liquid crystal display, LCD), 유기 전계 발광 장치(organic light emitting diode display, OLED) 및 전기 영동 표시 장치(electrophoretic display, EPD) 등의 평판(flat panel)형 표시 장치가 많이 사용되고 있다
- <31> 이 중 액정 표시 장치는 가장 널리 사용되는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장을 생성하는 전계 생성 전극을 가지고 있으며, 셀 갭(cell gap)을 두고 있는 박막 트랜지스터 표시판과 공통 전극 표시판 사이의 셀 갭에 채워진 액정층을 포함한다. 이러한 액정 표시 장치에서는 두 전계 생성 전극에 전압을 인가하여 액정층에 전계를 형성함으로써 액정 분자들의 배향을 결정하고 입사광의 편광을 조절하여 영상을 표시한다.
- <32> 박막 트랜지스터 표시판 및 공통 전극 표시판의 조립(assembly)으로 형성된 액정 표시 장치는 복수의 셀 영역을 내에 소정의 박막 구조가 형성된 상부 모기판과 하부 모기판을 밀봉재를 이용하여 합착하고, 모기판의 셀 영역 별로 존재하는 셀 스크라이브선(cell scribe line)을 따라 상하부 모기판을 분리함으로써 만들어진다. 여기서, 밀봉재는 모기판의 각 셀 영역에서 화상을 표시하는 표시 영역의 테두리를 둘러싸고 있으며, 두 표시판의 셀 갭을 유지한다.
- <33> 박막 트랜지스터 표시판에는 복수의 박막 트랜지스터(thin field transistor, TFT), 게이트 도전체, 데이터 도전체 및 화소 전극이 형성되어 있으며 공통 전극 표시판에는 화소 전극과 대응하는 위치에 존재하는 색 필터 및 차광 부재가 형성되어 있다.
- <34> 한편, 최근들어 액정 표시 장치가 대면적화 및 고화질화 되어감에 따라 모기판의 각 셀 영역 테두리에 존재하는 밀봉재만으로는 액정 표시 장치 전면에 일정한 셀 갭을 유지하는 것이 어렵다. 이로 인해, 스페이서 산포 장치를 이용하여 기판 전면에 구형의 스페이서를 산포하여 액정 패널의 밀봉재와 더불어 두 표시판의 일정한 셀 갭을 유지한다. 이때, 밀봉재는 액정 주입을 위한 갭 형성과 주입된 액정이 패널 외부로 새나가지 않도록 하는 기능을 한다.

발명이 이루고자 하는 기술적 과제

- <35> 그러나 종래 기술에 따라 액정 표시 장치에 산포된 스페이서는 크기가 불균일하다. 이로 인해, 액정 표시 장치의 셀 갭이 불균일해지고 이에 따라, 불균일한 셀 갭을 통과하는 빛의 투과도가 영역별로 달라져 액정 표시 장치의 밝기가 불균일해져 화질이 저하된다.
- <36> 따라서, 본 발명이 이루고자 하는 기술적 과제는 균일한 셀 갭을 유지하여 액정 표시 장치의 화질을 향상하는 것이다.

발명의 구성 및 작용

- <37> 본 발명에 따른 액정 표시 장치의 제조 방법은 모(母)기판 위에 복수의 셀 영역으로 구분되는 소정의 박막 구조를 형성하는 단계, 상기 소정의 박막 구조의 테두리를 둘러싸는 밀봉재를 형성하는 단계, 상기 모기판을 스페이서 산포 장치의 스테이지(stage) 위에 탑재하는 단계, 그리고 상기 모기판의 상기 밀봉재로 둘러싸인 영역 위에 상기 스페이서 산포 장치의 노즐(nozzle)을 이용하여 스페이서(spacer)를 분사하는 단계를 포함하며, 상기 노즐은 크기가 균일한 복수의 구멍으로 이루어진 그물 구조의 통과용 필터를 포함한다.
- <38> 상기 스페이서 산포 장치는 상기 노즐과 이동관으로 연결된 스페이서 용기, 가스 저장소 및 스페이서 분사 제어 장치를 더 포함하며, 상기 스페이서 용기는 비드(bead) 스페이서를 저장하고 있으며, 상기 가스 저장소는 질소(N₂) 가스를 저장할 수 있다.
- <39> 상기 스페이서 분사 제어 장치는 상기 가스 저장소에 있는 질소(N₂) 가스의 압력을 제어하여 스페이서의 분사 압력을 제어할 수 있다.
- <40> 상기 소정의 박막 구조를 형성하는 단계는 상기 모기판의 셀 영역 위에 제1 신호선을 형성하는 단계, 상기 제1 신호선과 교차하는 제2 신호선을 형성하는 단계, 제1 내지 제3 단자를 가지며, 상기 제1 신호선과 상기 제2 신호선에 각각 제1 단자와 제2 단자가 연결되어 있는 스위칭 소자를 형성하는 단계, 및 상기 스위칭 소자의 제3 단자에 연결되어 있는 화소 전극을 형성하는 단계를 포함할 수 있다.
- <41> 그러면, 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치 및 그 제조 방법에 대하여 본 발

명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

- <42> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <43> 먼저, 도 1 내지 도 4를 참고로 하여 본 발명의 한 실시예에 따른 액정 표시 장치의 구조에 대하여 상세히 설명한다.
- <44> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 사시도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판과 공통 전극 표시판의 배치도이고, 도 3은 도 2에 도시한 박막 트랜지스터 표시판과 공통 전극 표시판을 포함하는 액정 표시 장치를 도 2의 III-III'선을 따라 자른 단면도이고, 도 4는 도 2에 도시한 박막 트랜지스터 표시판과 공통 전극 표시판을 포함하는 액정 표시 장치를 도 2의 IV-IV'선을 따라 자른 단면도이다.
- <45> 도 1 내지 도 3을 참고하면, 본 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100), 공통 전극 표시판(200) 및 그 사이에 들어 있는 액정 분자를 포함하는 액정층(3)과 양 표시판(100, 200) 사이의 셀 갭(cell gap)을 유지하는 스페이서(83) 및 밀봉재(310)를 포함한다. 이때, 스페이서(83)는 균일한 크기를 갖는 것이 바람직하다.
- <46> 우선, 박막 트랜지스터 표시판(100)에 대하여 설명한다.
- <47> 박막 트랜지스터 표시판(100)을 살펴보면, 표시 영역(DA)과 표시 영역(DA)의 바깥에 위치한 주변 영역(PA)으로 구분되며, 표시 영역(DA)과 주변 영역(PA)의 경계에 밀봉재(310)가 위치한다.
- <48> 하부 기판(110)은 상부 기판(210)과 같이 유리 또는 플라스틱 따위로 이루어져 있으며, 하부 기판(110) 위에는 복수의 게이트선(gate line)(121) 및 유지 전극선(storage electrode line)(131)이 형성되어 있다.
- <49> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 복수의 게이트 전극(124)과 다른 층 또는 외부의 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함한다. 구동 회로는 하부 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나 하부 기판(110) 위에 바로 장착될 수 있다. 게이트 구동 회로가 박막 트랜지스터 표시판(100)의 하부 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.
- <50> 유지 전극선(131)은 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗은 줄기선과 이로부터 위쪽으로 뻗어 갈라진 복수 쌍의 유지 전극(133a, 133b)을 포함한다. 유지 전극선(131) 각각은 인접한 두 게이트선(121) 사이에 위치하며 줄기선은 두 게이트선(121) 중 아래쪽에 가깝다. 유지 전극(133a, 133b) 각각은 줄기선과 연결된 고정단과 그 반대 쪽의 자유단을 가지고 있다. 한 쪽 유지 전극(133b)의 고정단은 면적이 넓으며, 그 자유단은 직선 부분과 굽은 부분의 두 갈래로 갈라진다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- <51> 게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 124) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속과 도전체로 만들어질 수 있다.
- <52> 게이트 도전체(121, 124) 및 유지 전극선(131)의 측면은 하부 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- <53> 게이트 도전체(121, 124) 및 유지 전극선(131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게

이트 절연막(gate insulating layer)(140)이 형성되어 있다.

- <54> 게이트 절연막(140) 위에는 다결정 규소(polysilicon)로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(projection)(154)를 포함한다. 선형 반도체(151)는 게이트선(121) 및 유지 전극선(131) 부근에서 너비가 넓어져 이들을 폭넓게 덮고 있다.
- <55> 반도체(151) 위에는 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 차례로 형성되어 있다.
- <56> 저항성 접촉 부재(161, 165)는 인 따위의 n형 또는 붕소(B) 따위의 p형 불순물이 고농도로 도핑되어 있는 비정질 규소 및 다결정 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 선형 저항성 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.
- <57> 반도체(151, 154) 및 저항성 접촉 부재(161, 165)의 측면 역시 하부 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.
- <58> 저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.
- <59> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 또한 유지 전극선(131)과 교차하며 인접한 유지 전극(133a, 133b) 집합 사이를 달린다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 외부 구동 회로와의 접촉을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 하부 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 하부 기판(110) 위에 직접 장착되거나, 하부 기판(110)에 집적될 수 있다. 데이터 구동 회로가 하부 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.
- <60> 드레인 전극(175)은 데이터선(171)과 분리되어 있고 게이트 전극(124)을 중심으로 소스 전극(173)과 마주본다.
- <61> 각 드레인 전극(175)은 면적이 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 가지고 있으며, 막대형 끝 부분은 구부러진 소스 전극(173)으로 일부 둘러싸여 있다.
- <62> 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.
- <63> 데이터선(171) 및 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속 따위의 도전막(도시하지 않음)과 저저항 물질 도전막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 175)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <64> 데이터 도전체(171, 175) 또한 그 측면이 하부 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <65> 저항성 접촉 부재(161, 165)는 그 아래의 반도체(151)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다.
- <66> 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)으로 가리지 않고 노출된 부분을 가지고 있다. 대부분의 곳에서는 선형 반도체(151)의 너비가 데이터선(171)의 너비보다 작지만, 앞서 설명하였듯이 게이트선(121)과 만나는 부분에서 너비가 넓어져 표면의 프로파일을 부드럽게 함으로써 데이터선(171)이 단선되는 것을 방지한다.
- <67> 데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분 위에는 평탄화 특성이 우수한 유기물 따위로 만들어진 보호막(180)이 형성되어 있다. 보호막(180)은 감광성(photosensitivity)을 가질 수 있으며 플라즈마 화학 기상 증착 (plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등 유전상수 4.0 이하의 저유전율 절연 물질로 이루어질 수도 있다.

- <68> 한편, 이 보호막(180)은 질화규소(SiNx)와 산화규소(SiOx) 따위의 무기 절연물로 형성하거나 무기 절연물로 이루어진 하부 보호막 및 유기 절연물로 이루어진 상부 보호막으로 구성 할 수 있다.
- <69> 보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)을 각각 드러내는 복수의 접촉 구멍(contact hole)(181, 187)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 유지 전극(133b) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 유지 전극(133a) 자유단의 직선 부분을 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.
- <70> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 다리(overpass)(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- <71> 화소 전극(191)은 접촉 구멍(187)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.
- <72> 화소 전극(191)은 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)과 중첩한다. 화소 전극(191) 및 이와 전기적으로 연결된 드레인 전극(171)이 유지 전극선(131)과 중첩하여 이루는 축전기를 유지 축전기(storage capacitor)라 하며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.
- <73> 접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <74> 연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대 쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 유지 전극선(131)의 노출된 부분과 유지 전극(133b) 자유단의 노출된 끝 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 연결 다리(83)와 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는 데 사용할 수 있다.
- <75> 다음으로, 공통 전극 표시판(200)에 대하여 설명한다.
- <76> 도 3에 도시한 바와 같이, 투명한 유리 또는 플라스틱으로 이루어진 상부 기판(210) 위에는 복수의 차광 부재(220)가 형성되어 있다. 여기서, 차광 부재(220)는 카본 블랙(carbon black), 산화철, 크롬(Cr)-철(Fe)-니켈(Ni) 산화물 등의 불투명 금속으로 만들어질 수 있다.
- <77> 차광 부재(220) 위에는 차례로 배열된 적색, 녹색 및 청색 색필터(230)가 형성되어 있다. 색필터(230)는 서로 분리되어 있으며, 이들의 가장자리 부분은 인접한 차광 부재(220)와 중첩한다. 여기서, 각각의 색필터(230)는 데이터선(171)과 중첩하며, 세로방향으로 길게 뻗어 있다. 그러나 세로 방향으로 길게 뻗은 색필터(230) 대신 게이트선(121)과 데이터선(171)으로 구획되는 영역 내에 위치하는 직사각형 모양의 색필터(230)가 형성되어 있을 수도 있다.
- <78> 색필터(230) 위에는 색필터(230)를 표면이 평탄한 덮개막(over coating)(250)이 형성되어 있고, 덮개막(250) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)로 만들어진 공통 전극(270)이 형성되어 있다.
- <79> 그러면 도 5 내지 도 17을 참조하여 도 1 내지 도 4에 도시한 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 방법을 설명한다.
- <80> 도 5는 도 2에 도시한 박막 트랜지스터 표시판을 본 발명의 한 실시예에 따라 제조하는 중간 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 6은 도 5의 박막 트랜지스터 표시판을 VI-VI'선을 따라 잘라 도시한 단면도이고, 도 7은 도 5의 박막 트랜지스터 표시판을 VII-VII'선을 따라 잘라 도시한 단면도이고, 도 8은 도 5의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 9는 도 8의 박막 트랜지스터 표시판을 IX-IX'선을 따라 잘라 도시한 단면도이고, 도 10은 도 8의 박막 트랜지스터 표시판을 X-X'선을 따라 잘라 도시한 단면도이고, 도 11은 도 8의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 12는 도 11의 박막 트랜지스터 표시판을 XII-XII'선을 따라 잘라 도시한 단면도이고, 도 13은 도 11의 박막 트랜지스터 표시판을 XIII-XIII'선을 따라 잘라 도시한 단면도이고, 도 14는 도 1에 도시한 액정 표시 장치용 박막 트랜지스터 표시판을 본 발명의 한 실시예에 따라 제조하는 중간 단계에서의 박막 트랜지스터 표시판의 사시도이고, 도 15는 도 14의 다음 단계에서의 박막 트랜지스터 표시판의 사시도이고, 도 16은 도 15의 'K'부분을 확대하여 도시한 도면이고, 도

17은 도 15의 다음 단계에서의 박막 트랜지스터 표시판의 사시도이다.

- <81> 우선, 도 5 내지 도 7 및 도 14에 도시한 바와 같이, 복수의 셀 영역(cell area)을 갖는 하부 모기판(800)의 각 셀 영역에 해당하는 하부 모기판(A, B, C, D) 위에 금속막을 스퍼터링(sputtering) 따위로 적층한 다음, 사진 식각하여 게이트 전극(124) 및 끝 부분(129)을 포함하는 복수의 게이트선(121)과 유지 전극(133a, 133b)을 포함하는 복수의 유지 전극선(131)을 형성한다.
- <82> 그런 다음, 도 8 내지 도 10에 도시한 바와 같이, 게이트선(121)과 유지 전극선(131) 및 셀 영역에 해당하는 하부 모기판(A, B, C, D) 위에 게이트 절연막(140)을 형성한다. 이때, 게이트 절연막(140)은 질화규소 또는 산화규소로 이루어진다.
- <83> 이어, 불순물이 도핑되지 않은 진성 비정질 규소(a-Si)층 및 불순물이 도핑된 비정질 규소(n+ a-Si)층을 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD) 방법으로 형성하고, 불순물이 도핑된 비정질 규소층 위에 폴리브텐 따위의 금속으로 만들어진 데이터층을 형성한다.
- <84> 그런 다음, 마스크를 이용하여 데이터층, 불순물이 도핑된 비정질 규소층 및 진성 비정질 규소층을 차례로 식각하여 소스 전극(173)을 포함하는 데이터선(171), 드레인 전극(175), 저항성 접촉 부재(161, 165) 및 반도체(151)를 형성한다.
- <85> 그 다음, 도 11 내지 13에 도시한 바와 같이, 게이트 절연막(140), 데이터선(171) 및 드레인 전극(175) 위에 보호막(180)을 형성한다. 이때, 보호막(180)은 유기 절연물로 이루어진다. 여기서, 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다.
- <86> 그러나 보호막(180)은 질화규소(SiNx)와 산화규소(SiOx) 따위의 무기 절연물로 이루어진 하부 보호막 및 유기 절연물로 이루어진 상부 보호막으로 구성할 수 있으며, 무기 절연물로만 구성할 수도 있다.
- <87> 그런 다음, 도 3 및 도 4에 도시한 바와 같이, 보호막(180)을 식각하여 게이트선(121)의 끝 부분(129), 데이터선(171)의 끝 부분(179), 유지 전극(133b) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 유지 전극(133a) 자유단의 직선 부분을 드러내는 복수의 접촉 구멍(183b) 및 드레인 전극(175)을 노출하는 접촉구멍(181, 182, 183a, 183b, 185)을 형성한다.
- <88> 이어, 접촉 구멍(181, 182, 183a, 183b, 185) 및 보호막(180) 위에 ITO 또는 IZO 따위의 투명 전극을 스퍼터링으로 적층하고 사진 식각 공정으로 복수의 화소 전극(191), 연결 다리(83) 및 접촉 부재(81, 82)를 형성한다.
- <89> 그런 다음, 도 14에 도시한 바와 같이, 셀 영역에 해당하는 하부 모기판(A, B, C, D) 위에 형성된 복수개의 박막 트랜지스터, 게이트 도전체(121, 124), 유지 전극선(131), 반도체(151) 및 데이터 도전체(171, 175)의 주변을 둘러싸는 밀봉재(310)를 형성한다. 여기서, 밀봉재(310)에 의해 둘러싸인 영역은 액정 표시 장치의 화상을 표시하는 표시 영역(DA)이 된다.
- <90> 그리고 나서, 도 15에 도시한 바와 같이, 스페이서 산포 장치(700)를 사용하여 스페이서(83)를 표시 영역(DA)에 산포한다.
- <91> 스페이서 산포 장치(700)는 챔버(500)와 스테이지(stage)(525), 분사 노즐(60), 분사 노즐(60)과 이동관(70)으로 연결된 스페이서 용기(80), 가스 저장소(20) 및 스페이서 분사 제어 장치(50)를 포함한다.
- <92> 스페이서 용기(80)는 비드(bead) 스페이서(83)를 저장하고 있으며, 가스 저장소(20)는 질소(N2) 가스를 저장하고 있다. 그리고 스페이서 분사 제어 장치(50)는 가스 저장소(20)에 있는 질소(N2) 가스의 압력을 제어하여 스페이서(83)의 분사 압력을 제어하는 기능을 한다.
- <93> 분사 노즐(60) 내에는 도 16에 도시한 바와 같은, 균일한 크기의 복수의 구멍(a, b)으로 이루어진 그물 구조의 통과용 필터(40)가 존재한다.
- <94> 이러한 스페이서 산포 장치(700)의 챔버(500) 내에 존재하는 스테이지(525) 위에 하부 모기판(800)을 탑재한다. 그리고 하부 모기판(800)의 복수의 셀 영역(A, B, C, D) 위에 형성되어 있는 밀봉재(310)에 의해 둘러싸여 있는 영역, 즉, 표시 영역(DA)의 중앙에 분사 노즐(60)을 위치시킨다. 이어, 이동관(70)을 통해 분사 노즐(60) 내로 이동한 비드 스페이서(83)는 스페이서 분사 제어 장치(50)를 이용하여 소정의 압력으로 분사되는 가스 저장소(20)의 질소(N2) 가스와 함께 표시 영역(DA) 위에 분사된다.
- <95> 한편, 종래의 일반적인 분사 노즐을 통해 모기판 위에 분사된 스페이서는 불균일한 크기를 갖는다. 이로 인해,

액정 표시 장치의 셀 갭이 불균일해지고, 이에 따라 셀 갭을 통과하는 빛의 투과도가 불균일해져 액정 표시 장치의 화질이 저하되는 문제가 발생하였다.

- <96> 그러나 앞서 설명한 바와 같이, 본 발명의 스페이서(83)를 하부 모기관(800) 위에 분사하는 분사 노즐(60)은 도 16에 도시한 바와 같은, 균일한 크기의 복수 구멍으로 이루어진 그물 구조의 통과용 필터(40)를 포함한다. 여기서, 통과용 필터(40)의 복수의 구멍은 크기(a, b)가 모두 동일하다.
- <97> 따라서, 분사 노즐(60)을 통과하여 표시 영역(DA) 위에 분사되는 스페이서(83)의 크기는 통과용 필터(40)의 구멍 크기(a, b)와 동일하거나 그보다 작다.
- <98> 그 다음, 도 17에 도시한 바와 같이, 하부 모기관(800) 위에 차광 부재(220), 색필터(230), 공통 전극(270) 등이 형성되어 있는 상부 모기관(900)을 결합한다. 상부 모기관(900)과 하부 모기관(800)은 밀봉재(310)에 의하여 결합한다.
- <99> 상부 모기관(900)은 다음의 방법을 통하여 제조한다.
- <100> 먼저, 크롬 등의 불투명한 금속을 증착하고 사진 식각하여 차광 부재(220)를 형성한다. 다음, 적색 안료를 포함하는 감광제를 도포, 노광, 현상하는 과정을 통하여 적색 색필터(230)를 형성한다. 녹색 안료를 포함하는 감광제와 청색 안료를 포함하는 감광제 또한 도포, 노광 현상하는 과정을 진행하여 녹색 색필터(230)와 청색 색필터(230)를 형성한다. 적색, 녹색, 청색 색필터(230)를 형성하는 순서는 달라져도 무방하다. 이어서, 색필터(230) 위에 유기 절연 물질을 도포하여 덮개막(over coat layer)(250)을 형성하고, 덮개막(250) 위에 투명 도전 물질을 증착하여 공통 전극(270)을 형성한다.
- <101> 결합된 하부 및 상부 모기관(800, 900)을 하부 모기관(800)의 셀 스크라이브 라인(cell scribe line)(801)을 따라 절단하여 도 1에 도시한 바와 같은, 독립된 단위 액정 표시 장치를 형성한다.
- <102> 이와 같이 형성된, 단위 액정 표시 장치의 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이의 셀 갭은 통과용 필터(40)의 구멍 크기(a, b)와 동일하거나 작은 크기를 갖는 스페이서(83)에 의해 유지되므로 균일하다. 이때, 셀 영역별로 분리된 하부 모기관(800)은 박막 트랜지스터 표시판(100)의 하부 절연 기관(110)이 되고, 상부 모기관(900)은 공통 전극 표시판(200)의 상부 절연 기관(210)이 된다.
- <103> 설명의 편의를 위한 일 실시예로, 통과용 필터(40)의 구멍 크기(a, b)가 5 μ m로 균일한 경우, 분사 노즐(60)을 통해 셀 영역에 해당하는 하부 모기관(A, B, C, D)에 존재하는 표시 영역(DA) 위에 분사되는 스페이서(83)는 5 μ m 이하의 크기를 갖는다. 이때, 5 μ m보다 작은 크기를 갖는 스페이서(83)는 5 μ m의 크기를 갖는 스페이서(83)로 인해 액정 표시 장치의 셀 갭 형성에 영향을 주지 않는다. 따라서, 액정 표시 장치는 5 μ m의 균일한 셀 갭을 가질 수 있다.
- <104> 또한, 분사 노즐(60)에 존재하는 통과용 필터(40)가 하부 모기관(A, B, C, D)에 스페이서(83)를 분사할 때 복수의 스페이서(83)가 뭉쳐 하나의 덩어리를 이룸으로써 셀갭의 균일성을 떨어뜨리는 것을 방지할 수 있다.
- <105> 따라서, 균일한 셀 갭을 갖는 액정 표시 장치를 통과하는 빛의 투과도는 균일하므로 고화질의 액정 표시 장치를 구현할 수 있다.

발명의 효과

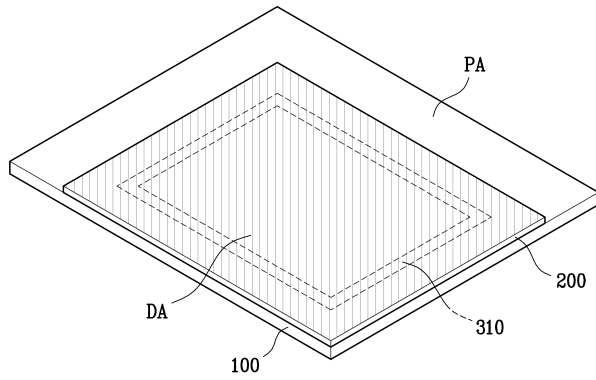
- <106> 본 발명에 따르면, 비드 스페이서를 산포하는 스페이서 산포 장치의 분사 노즐 내에 복수의 균일한 구멍을 갖는 그물 구조의 통과용 필터를 배치하여 통과용 필터의 구멍 크기와 동일하거나 작은 크기를 갖는 스페이서를 기관 위에 분사한다. 이에 따라, 액정 표시 장치는 통과용 필터의 크기와 동일한 균일한 셀 갭을 가지므로 화질이 향상된다.
- <107> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구 범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

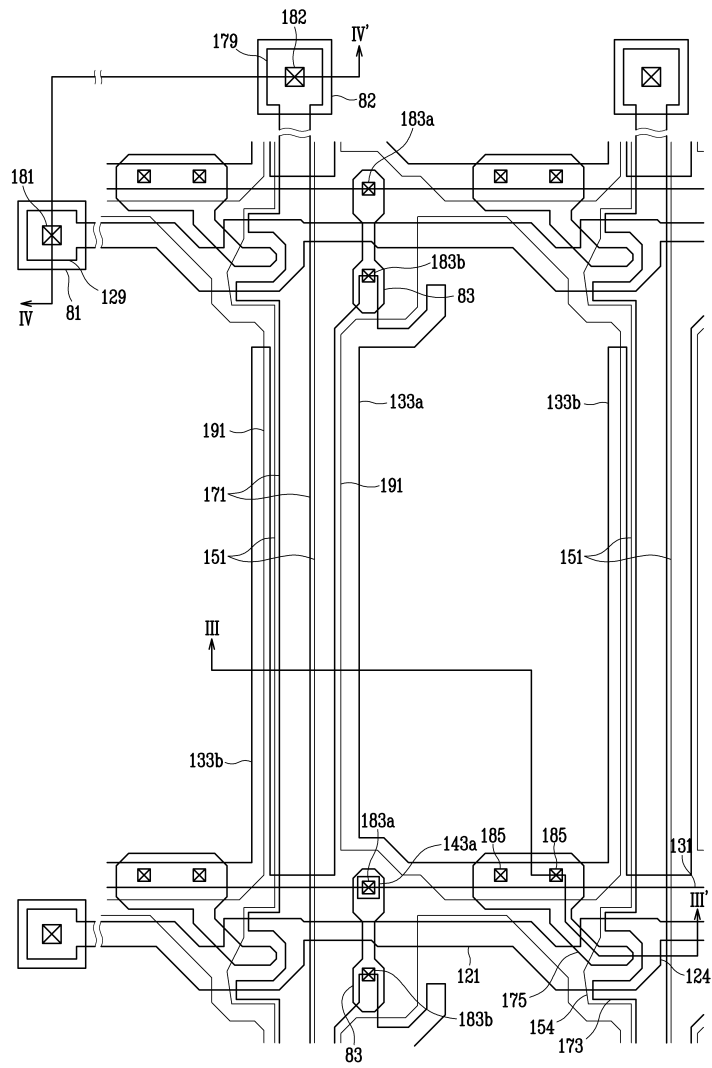
- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 사시도이고,
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판과 공통 전극 표시판의 배치도이

도면

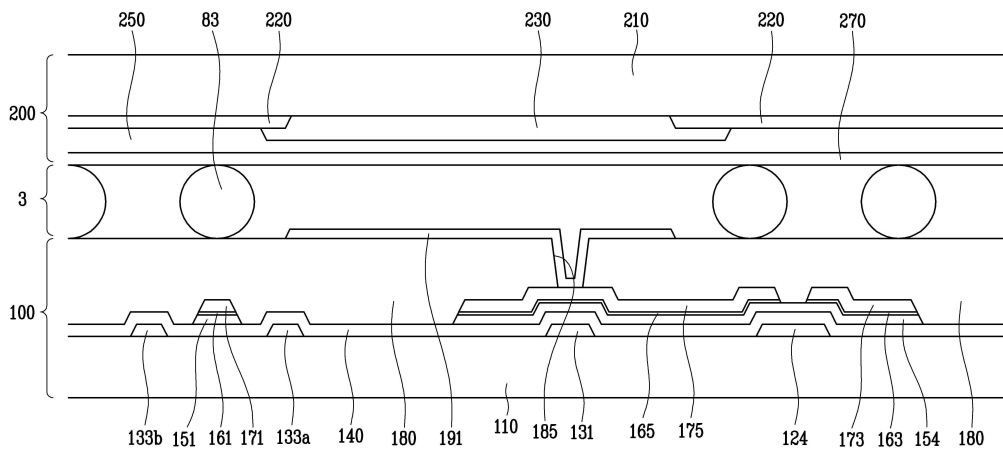
도면1



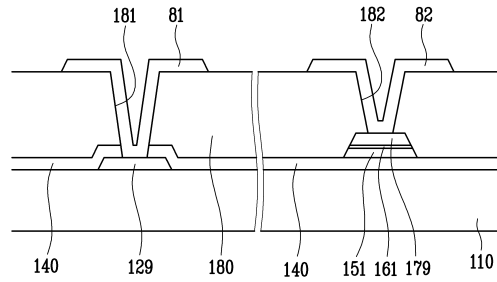
도면2



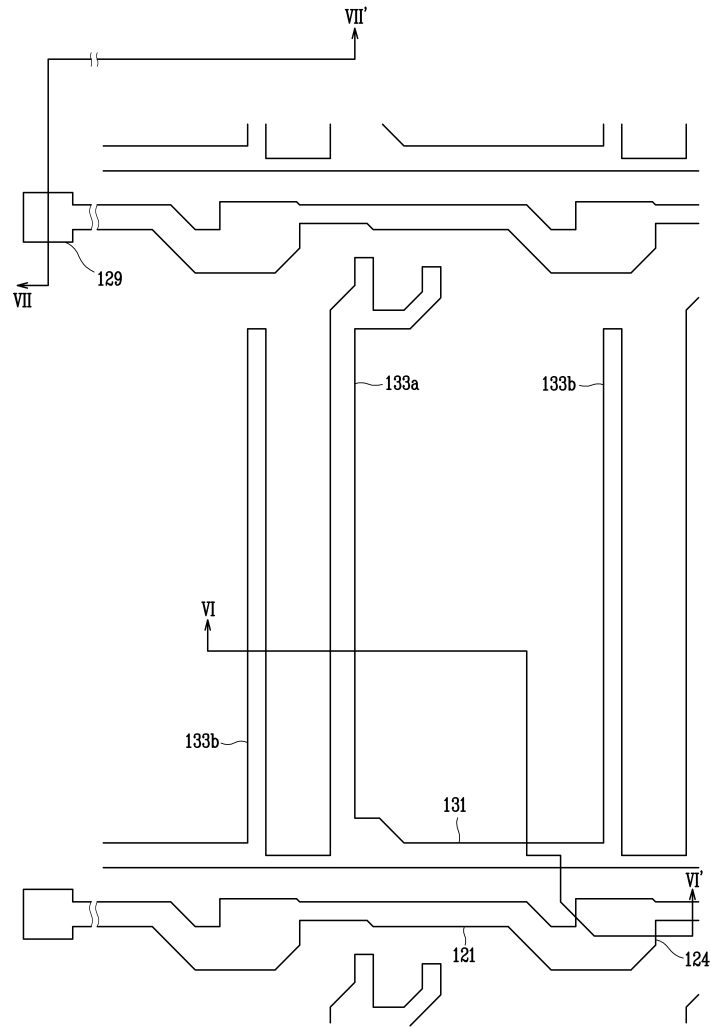
도면3



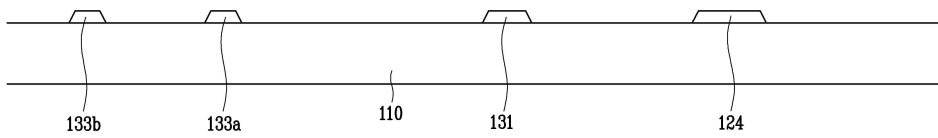
도면4



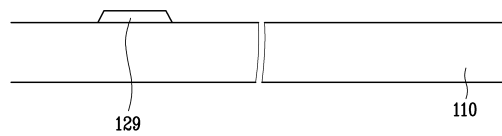
도면5



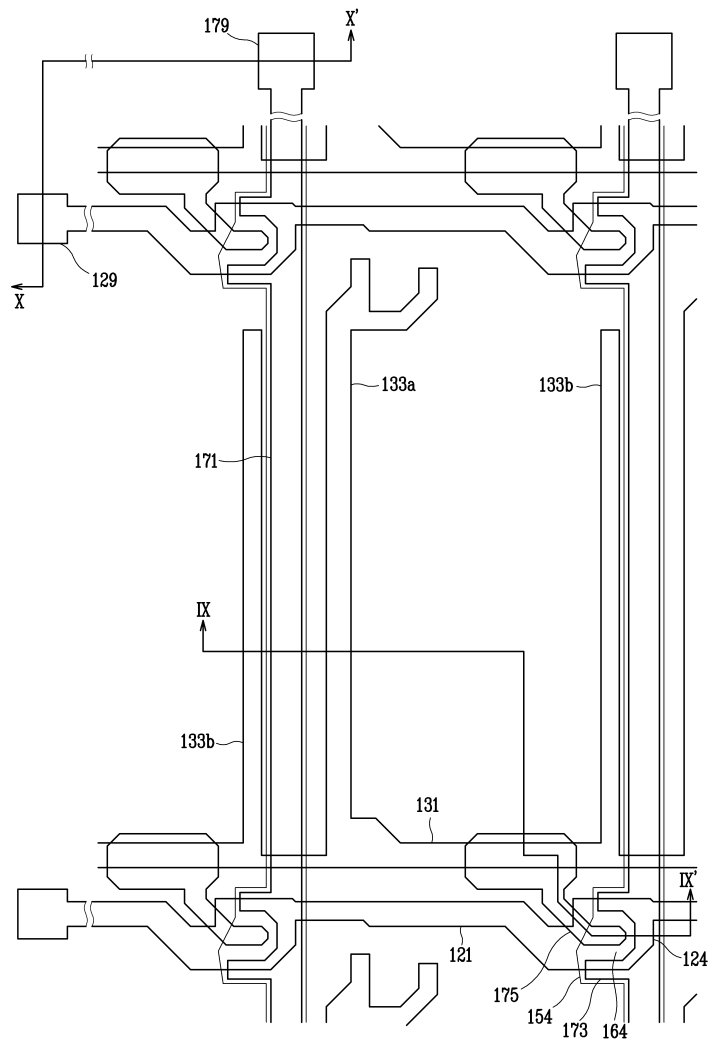
도면6



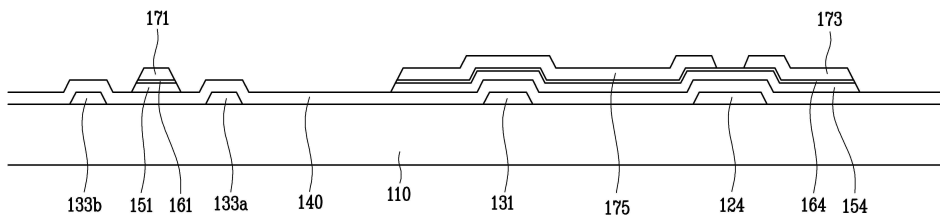
도면7



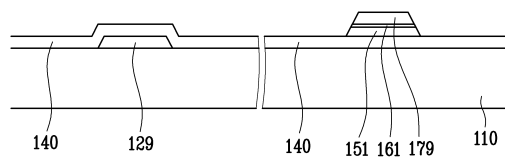
도면8



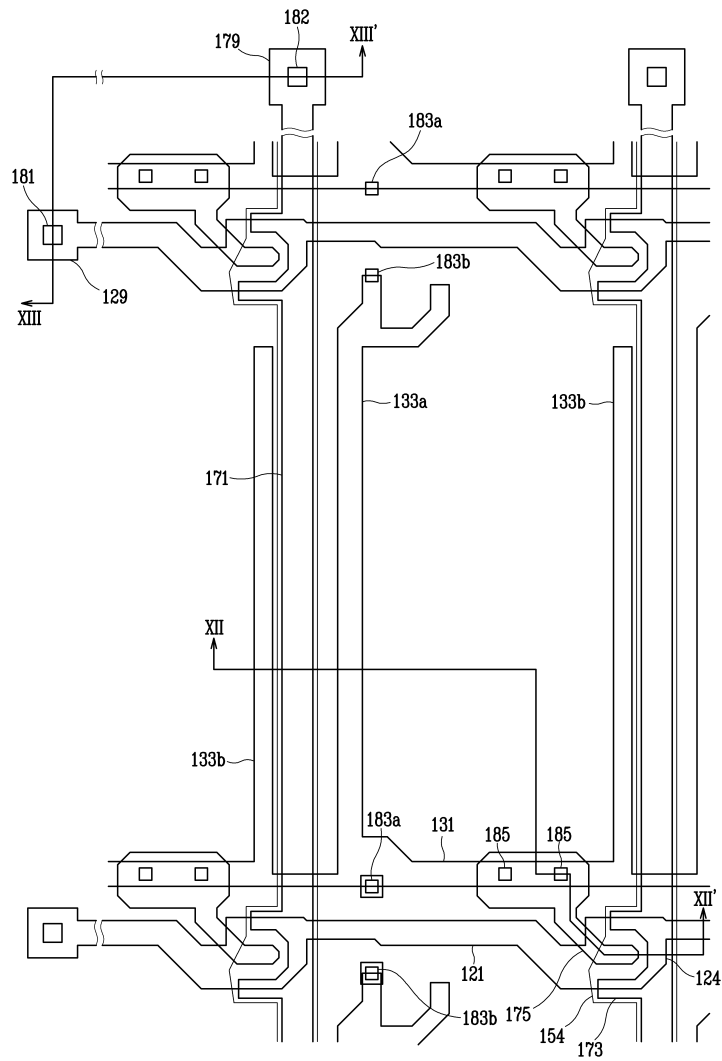
도면9



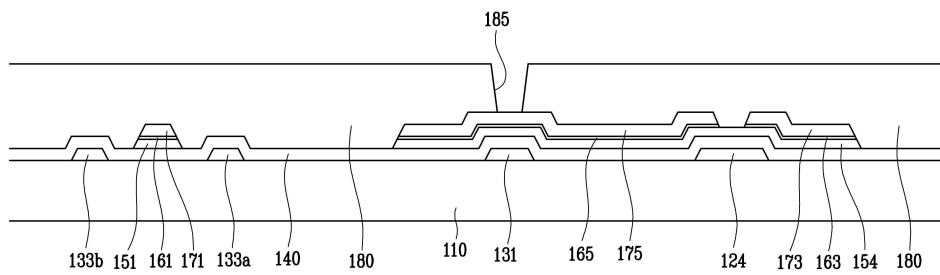
도면10



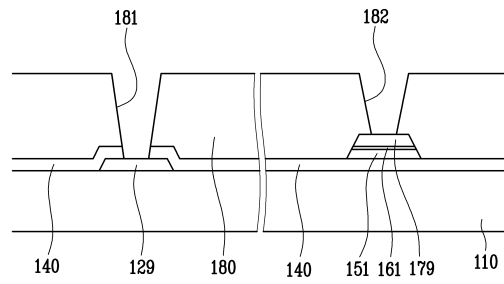
도면11



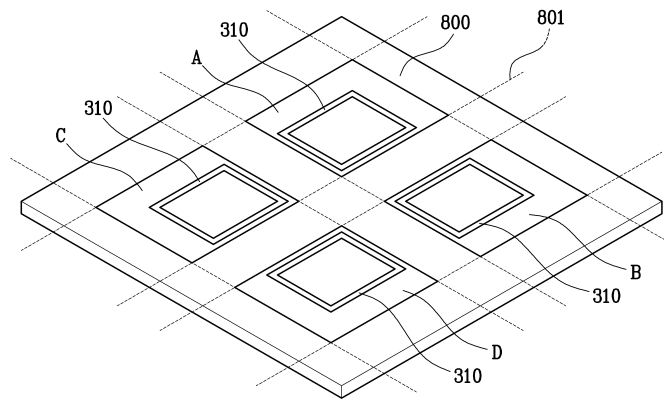
도면12



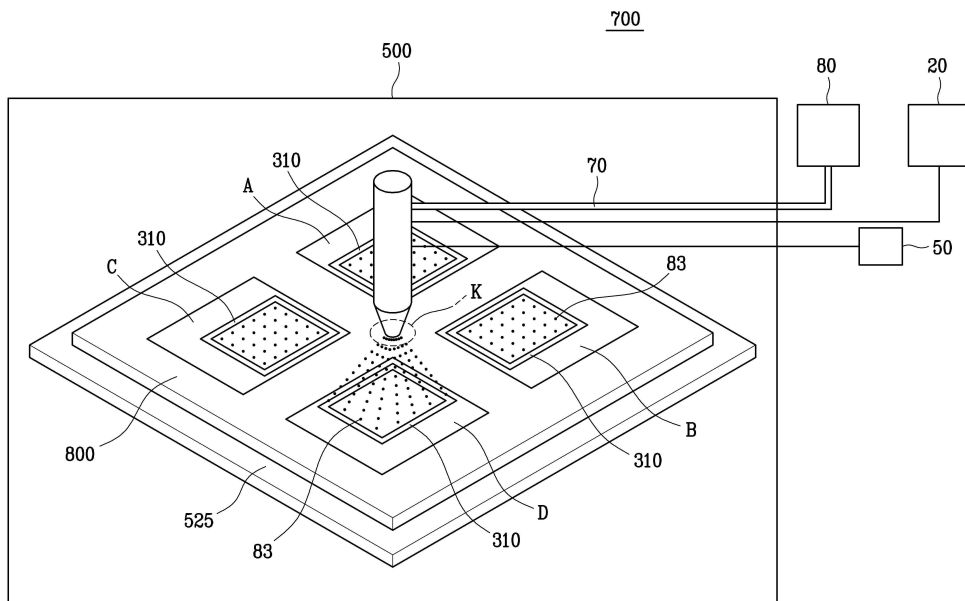
도면13



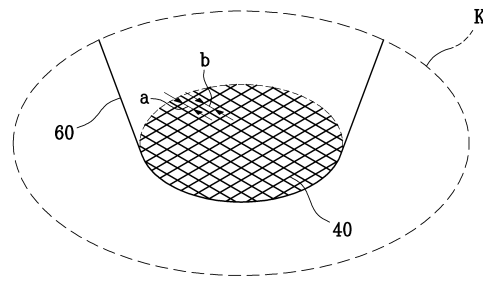
도면14



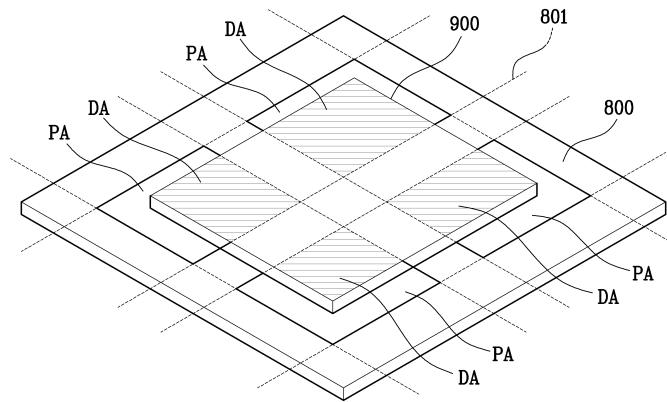
도면15



도면16



도면17



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	KR1020080052915A	公开(公告)日	2008-06-12
申请号	KR1020060124689	申请日	2006-12-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LIM SUNG HYUN		
发明人	LIM, SUNG HYUN		
IPC分类号	G02F1/1339		
CPC分类号	G02F1/1339 G02F2001/13396 G02F2001/13398 G02F2201/123		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示器的制造方法包括在母板上形成被分类为多个单元区域的预定薄膜结构的步骤，在安装扩散间隔物的装置上进行的步骤所形成的台阶，主板是围绕预定薄膜结构的边缘的密封材料和用于通过的过滤器，其中它包括使用用于在由包围的区域上扩散间隔物的装置的喷嘴喷射间隔物的步骤。主板的密封材料和喷嘴的尺寸包括偶数多个孔。网络结构。因此，由于液晶显示器具有均匀的单元间隙，例如用于通过的滤光器的尺寸，所以改善了图像质量。液晶显示器和隔板。

