



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0027996
(43) 공개일자 2008년03월31일

(51) Int. Cl.

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

(21) 출원번호 10-2006-0092977

(22) 출원일자 2006년09월25일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이형래

충남 아산시 탕정면 호산리 흥익아파트 106동 503호

신용진

충남 아산시 탕정면 명암리 삼성크리스탈타운 청옥동 1203호

(74) 대리인

권혁수, 송윤호, 오세준

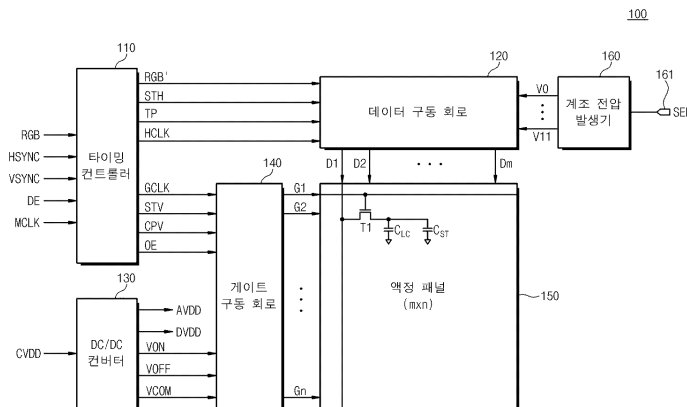
전체 청구항 수 : 총 3 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치는, 모드 선택 신호에 따라서 일반 화면 모드 또는 고선명 화면 모드에 적합한 계조 전압들을 발생하는 계조 전압 발생기를 포함한다. 그러므로 화면 모드의 변화에 따라서 백라이트의 휘도가 달라지더라도 최적의 영상이 액정 패널에 표시될 수 있다.

대표도



특허청구의 범위

청구항 1

복수의 데이터 라인들 및 복수의 게이트 라인들을 포함하는 액정 패널과;

영상 데이터 및 제어 신호들을 출력하는 타이밍 컨트롤러와;

화면 모드 선택 신호에 따라서 복수의 계조 전압들을 발생하는 계조 전압 발생기와;

상기 영상 데이터 및 상기 제어 신호들에 응답해서 상기 복수의 계조 전압들을 이용하여 상기 액정 패널의 상기 복수의 데이터 라인들을 구동하는 데이터 드라이버; 그리고

상기 제어 신호들에 응답해서 상기 액정 패널의 상기 복수의 게이트 라인들을 순차적으로 구동하는 게이트 드라이버를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 계조 전압 발생기는,

일반 화면 모드에 대응하는 제1 계조 전압 데이터를 저장하는 제1 메모리; 그리고

고선명 화면 모드에 대응하는 제2 계조 전압 데이터를 저장하는 제2 메모리를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 2 항에 있어서,

상기 계조 전압 발생기는,

상기 화면 모드 선택 신호가 상기 일반 화면 모드를 나타낼 때 상기 제1 메모리에 저장된 상기 제1 계조 전압 데이터에 근거해서 상기 복수의 계조 전압들을 발생하고, 상기 화면 모드 선택 신호가 상기 고선명 화면 모드를 나타낼 때 상기 제2 메모리에 저장된 상기 제2 계조 전압 데이터에 근거해서 상기 복수의 계조 전압들을 발생하는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 액정 표시 장치에 관한 것이다.
- <11> 일반적인 액정 표시 장치는 두 표시판과 그 사이에 들어있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전기장을 인가하고, 이 전기장의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 휴대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 컴퓨터 모니터 및 텔레비전으로 많이 사용되고 있다.
- <12> 액정 표시 장치는 사용자의 요구에 따라서 일반 화면과 고선명 화면으로 영상을 표시할 수 있다. 고선명 화면이 선택될 경우 백 라이트 유닛(backlight unit, BLU)의 휘도를 더욱 밝게 하여야 하는데, 백 라이트 유닛의 휘도를 변화시킬 경우 계조(gray scale)에 대한 액정의 투과율이 변화하여 액정 표시 장치의 시야각 및 시인성이 떨어지는 문제가 있다.

발명이 이루고자 하는 기술적 과제

<13> 따라서 본 발명의 목적은 화질의 저하없이 일반 모드 또는 고선명 모드로 전환할 수 있는 액정 표시 장치를 제공하는데 있다.

발명의 구성 및 작용

<14> 상술한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 의하면, 액정 표시 장치는: 복수의 데이터 라인들 및 복수의 게이트 라인들을 포함하는 액정 패널과, 영상 데이터 및 제어 신호들을 출력하는 타이밍 컨트롤러와, 화면 모드 선택 신호에 따라서 복수의 계조 전압들을 발생하는 계조 전압 발생기와, 상기 영상 데이터 및 상기 제어 신호들에 응답해서 상기 복수의 계조 전압들을 이용하여 상기 액정 패널의 상기 복수의 데이터 라인들을 구동하는 데이터 드라이버, 그리고 상기 제어 신호들에 응답해서 상기 액정 패널의 상기 복수의 게이트 라인들을 순차적으로 구동하는 게이트 드라이버를 포함한다.

<15> 이 실시예에 있어서, 상기 계조 전압 발생기는, 일반 화면 모드에 대응하는 제1 계조 전압 데이터를 저장하는 제1 메모리, 그리고 고선명 화면 모드에 대응하는 제2 계조 전압 데이터를 저장하는 제2 메모리를 포함한다.

<16> 이 실시예에 있어서, 상기 계조 전압 발생기는, 상기 화면 모드 선택 신호가 상기 일반 화면 모드를 나타낼 때 상기 제1 메모리에 저장된 상기 제1 계조 전압 데이터에 근거해서 상기 복수의 계조 전압들을 발생하고, 상기 화면 모드 선택 신호가 상기 고선명 화면 모드를 나타낼 때 상기 제2 메모리에 저장된 상기 제2 계조 전압 데이터에 근거해서 상기 복수의 계조 전압들을 발생한다.

<17> 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 이하 상세히 설명한다.

<18> 도 1은 본 발명의 바람직한 실시예에 따른 액정 디스플레이 장치의 구성을 보여주는 블록도이다.

<19> 도 1을 참조하면, 액정 디스플레이 장치는 타이밍 컨트롤러(110), 데이터 구동 회로(120), DC/DC 컨버터(130), 게이트 구동 회로(140), 액정 패널(150) 그리고 계조 전압 발생기(160)를 포함한다.

<20> 액정 패널(150)은 복수의 게이트 라인들(G1-Gn)과, 게이트 라인들에 교차하는 복수의 데이터 라인들(D1-Dm)과, 게이트 라인 및 데이터 라인의 교차점에 형성된 픽셀을 포함하며, 픽셀들은 매트릭스 구조로 배치되어 있다. 각 픽셀은 게이트 라인과 데이터 라인에 게이트 전극 및 소스 전극이 각각 연결되는 박막 트랜지스터(T1)와, 박막 트랜지스터(T1)의 드레인 전극에 연결되는 액정 커패시터(C_{LC}) 및 스토리지 커패시터(C_{ST})를 포함한다. 이러한 픽셀 구조에서는, 게이트 구동 회로(140)에 의해서 게이트 라인들이 순차적으로 선택되고, 선택된 게이트 라인에 게이트 온 전압(VON)이 펄스 형태로 인가되면, 게이트 라인에 연결된 픽셀의 박막 트랜지스터가 턴 온되고, 이어서 데이터 구동 회로(120)에 의해 각 데이터 라인에 픽셀 정보를 포함하는 전압이 인가된다. 이 전압은 해당 픽셀의 박막 트랜지스터를 거쳐 액정 커패시터와 스토리지 커패시터에 인가되며, 액정 및 스토리지 커패시터들이 구동됨으로써 소정의 표시 동작이 이루어진다.

<21> 타이밍 컨트롤러(110)는 외부의 그래픽 소스로부터 입력되는 수직 동기 신호(VSYNC), 수평 동기 신호(HSYNC), 데이터 인에이블 신호(DE), 클럭 신호(MCLK) 및 픽셀 데이터(RGB)를 입력받는다. 타이밍 컨트롤러(110)는 액정 패널(150)의 사양에 맞도록 데이터 포맷(format)을 변환한 픽셀 데이터 신호(RGB')와, 수평 동기 시작 신호(STH:start horizontal), 라인 래치 신호(TP) 및 클럭 신호(HCLK)를 데이터 구동 회로(120)로 출력한다.

<22> 또한, 타이밍 컨트롤러(110)는 수평 동기 신호(HSYNC), 수직 동기 신호(VSYNC) 및 데이터 인에이블 신호(DE)에 응답해서 수직 동기 시작 신호(STV:start vertical), 게이트 클럭 신호(CPV), 및 출력 인에이블 신호(OE:output enable) 등의 제어 신호들을 게이트 구동 회로(140)로 출력한다.

<23> 계조 전압 발생기(160)는 외부로부터 입력 단자(161)를 통해 입력되는 모드 선택 신호(SEL)에 응답해서 계조 전압들(V0-V11)을 발생하고, 발생된 계조 전압들(V0-V11)을 데이터 구동 회로(120)로 제공한다. 모드 선택 신호(SEL)는 일반 화면 모드와 고선명 화면 모드를 선택 하기 위한 신호이다. 계조 전압 발생기(160)는 모드 선택 신호(SEL)가 나타내는 화면 모드에 따라서 계조 전압들(V0-V11)의 레벨을 조정하여 출력한다. 일반/고선명 화면 모드에 따라서 계조 전압들(V0-V11)이 조절되므로 고선명화면 모드에서 백라이트의 휘도가 변화하더라도 시야각 및 시인성이 낮아지는 것을 방지할 수 있다.

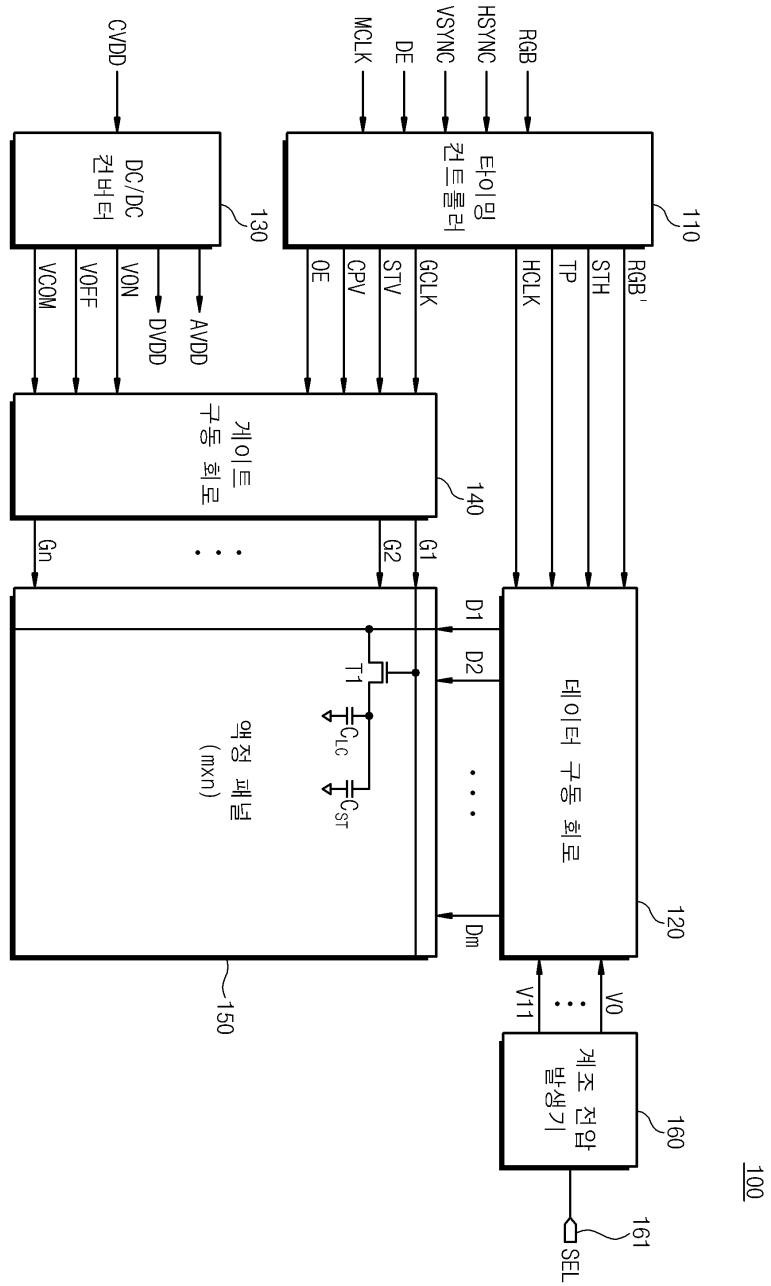
<24> 데이터 구동 회로(120)는 타이밍 컨트롤러(110)로부터 제공되는 픽셀 데이터 신호(RGB')와 제어 신호들(STH, TP, HCLK)에 응답해서 액정 패널(150)의 데이터 라인들(D1-Dm)을 구동하기 위한 신호들을 발생한다. 일반적으로 데이터 구동 회로(120)는 복수의 집적 회로들로 구성된다.

<25> 게이트 구동 회로(140)는 타이밍 컨트롤러(110)로부터 제공되는 제어 신호들에 따라서 액정 패널(150)의 게이트

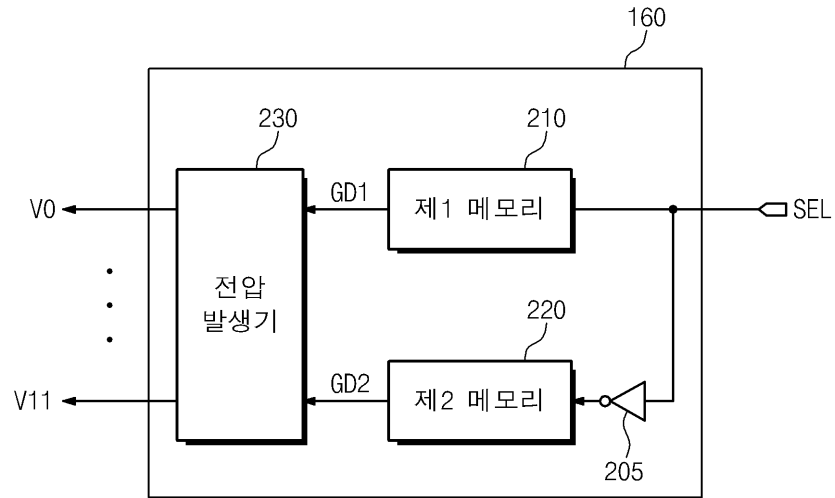
<9> 230 : 전압 발생기

도면

도면1



도면2



도면3

