(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G09G 3/36
G09G 3/20

(11) 공개번호 10-2004-0081802
(43) 공개일자 2004년09월22일

(21) 출원번호 10-2004-7012839
(22) 출원일자 2004년08월18일
번역문 제출일자 2004년08월18일
(86) 국제출원번호 PCT/US2003/004745
(87) 국제공개번호 WO 2003/071512
(86) 국제출원출원일자 2003년02월19일
(87) 국제공개일자 2003년08월28일

(30) 우선권주장 60/357,944 2002년02월19일 미국(US)

(71) 출원인 코핀 코포레이션
미국 메사추세츠주 톤턴 마일즈 스탠디쉬 인더스트리얼 파크 마일즈 스탠디쉬 블러바드 695(우:02780)

(72) 발명자 헤르만,프레드릭,피.
미국 02067 매사추세츠 샤론 루 스터브스 레인 9

(74) 대리인 남상선

심사청구 : 없음

(54) ＡＣ 결합 커패시터의 ＤＣ 회복을 위한 집적 스위치들을갖는 액정 디스플레이

요약

AC-결합 디스플레이 드라이버 회로는 액정 디스플레이 내에 집적되는 1이상의 DC-회복 스위치들을 포함한다. 액정 디스플레이 시스템은 한쪽 단자에서 시스템 입력 비디오 신호에 결합되는 커플링 커패시터를 포함하는데, 그 커플링 커패시터는 DC 레벨 오프셋을 갖는 디스플레이 입력 비디오 신호를 제공한다. 커플링 커패시터의 다른쪽 단자에 결합되는 액정 디스플레이 디바이스는 그 디스플레이 디바이스를 작동시키기 위하여 비디오 입력에서 제 2 디스플레이 입력 비디오 신호를 수신한다. 디스플레이 디바이스 내에 집적된 스위치는 커플링 커패시터에 DC 회복을 제공한다.

대표도

도 10a

명세서

기술분야

본 출원은 2002년 2월 19일에 출원된 미국 가출원 제 60/357,944호를 기초로 우선권을 주장한다. 상기 출원의 모든 내용들이 본 명세서에 통합된다.

본 발명은 액정 디스플레이 시스템, 특히 한쪽 단자에서 시스템 입력 비디오 신호에 결합되는 커플링 커패시터를 포함하며, 그 커플링 커패시터는 DC 레벨 오프셋을 갖는 디스플레이 입력 비디오 신호를 제공하며, 상기 커플링 커패시

터의 다른쪽 단자에 결합된 액정 디스플레이 디바이스는 디스플레이 디바이스를 작동시키기 위하여 비디오 입력에서 제 1 디스플레이 입력 비디오 신호를 수용하며, 디스플레이 디바이스내에 통합된 스위치는 커플링 커패시터에 DC-회복을 제공하는 액정 디스플레이 시스템에 관한 것이다.

배경기술

일반적으로, 액정 디스플레이(LCD)들은 DC 전류 전압에 대해서는 양호하게 작동하지 않는다. LCD의 전압에 대한 투과의 그래프가 도 1에서 도시되어, 0 전압에 대해서는 높은 투과를 보이며 양 또는 음 전압에 대해서는 낮은 투과를 보인다. LCD를 블랙으로 유도하기 위하여, 양 전압이 LCD상에 인가될 수 없다. 정상 상태 DC 전압은, 예를 들어, 오염물질로 액정 셀의 한면 또는 다른면이 덮히게 함으로써 디스플레이를 손상시킬 수 있다. 0 DC를 유지(DC 회복(DC restore))하고 손상을 방지하기 위하여, 일반적으로 LCD에 인가되는 전압은 하이-블랙, 로우-블랙, 하이-블랙, 로우-블랙 사이에서 이리저리(교대로) 플립(flip)된다.

도 2A-2D의 일련의 연속 프레임들에서 도시된 바와 같이, 0 DC를 유지하기 위한 여러 시나리오들이 있다. 한 시나리오는 도 2A에서 도시된 바와 같은 열 반전(column inversion)을 사용하는데, 여기서 하나의 프레임의 모든 열들이 교대 극성을 가지면서 포지티브-네가티브, 포지티브-네가티브로 기록된다. 다음 프레임에서, 모든 열들은 네가티브-포지티브, 네가티브-포지티브로 기록된다. 다음 프레임에서, 모든 열들이 다시 포지티브-네가티브, 포지티브-네가티브로 기록된다. 도 2B에서 도시된 바와 같이, 제 1 프레임이 모두 포지티브들로 기록되고 다음 프레임이 모두 네가티브들로 기록되는 프레임 반전이 이용될 수 있다. 다음 프레임은 다시 모두 포지티브들로 기록된다. 도 2C에서 도시된 바와 같이, 제 1 프레임에서 체스판 유사 효과를 생성하고 제 2 프레임에서 반전된 효과를 생성하는 픽셀 반전이 사용될 수 있다. 제 3 프레임에서, 체스판 유사 효과는 제 1 프레임의 체스판 유사 효과에 매칭된다. 마지막으로, 도 2D에서 도시된 바와 같이, 모든 행(row)들이 교대 극성, 포지티브-네가티브, 포지티브-네가티브인 행 반전이 사용될 수 있다. 다음 프레임에서 모든 행들은 네가티브-포지티브, 네가티브-포지티브로 기록된다. 제 3 프레임에서, 행들은 다시 포지티브-네가티브, 포지티브-네가티브로 기록된다.

적절한 DC-결합형 디스플레이 드라이버 회로들은 높은 공급 전압을 요구한다. 소정의 AC-결합형 디스플레이 드라이버 접근법들은 저 전압 증폭기들을 사용할 수 있다는 장점을 갖는다. 그러나, 그러한 시스템에서 DC 회복을 위해 요구되는 외부 스위치들은 보다 높은 전압을 다루어야만 한다. 따라서, 부가적인 고 전압 프로세스들과 증가된 부품 개수 모두가 불필요하도록 디스플레이 시스템들을 개선시킬 필요가 있다.

발명의 상세한 설명

본 발명은 AC-결합형 디스플레이 드라이버 회로를 위한 보다 바람직한 접근법을 제공한다. 본 발명에 따른 실시예들에 대하여, 1 이상의 DC-회복 스위치들이 액정 디스플레이 내로 집적된다. 이러한 방법으로, 디스플레이의 내부 회로들에 사용되는 것과 동일한 고-전압 프로세스에서 집적 스위치들이 구현될 수 있다. DC-회복 스위치들을 위해 외장형 회로가 불필요하다는 점과 시스템 입력 증폭기들이 저-전압 집적 회로에 다른 컴포넌트들과 함께 통합될 수 있다는 점이 장점이다.

따라서, 액정 디스플레이 시스템은 한쪽 단자에서 시스템 입력 비디오 신호에 결합되는 커플링 커패시터를 포함하는데, 그 커플링 커패시터는 DC 레벨 오프셋을 갖는 디스플레이 입력 비디오 신호를 제공한다. 상기 커플링 커패시터의 다른쪽 단자에 결합된 액정 디스플레이 디바이스는 디스플레이 디바이스를 작동시키기 위하여 비디오 입력에서 제 1 디스플레이 입력 비디오 신호를 수용한다. 디스플레이 디바이스내에 통합된 스위치는 커플링 커패시터에 DC-회복을 제공한다.

또하나의 실시예에서, 한쪽 단자에서 시스템 입력 비디오 신호에 결합되는 제 2 커플링 커패시터는 제 2 DC 레벨 오프셋을 갖는 제 2 디스플레이 입력 비디오 신호를 제공한다. 액정 디스플레이 디바이스는, 디스플레이 디바이스를 작동시키기 위한 제 2 디스플레이 입력 비디오 신호를 수용하기 위하여, 제 2 커플링 커패시터의 다른쪽 단자에 결합된 제 2 비디오 입력을 포함한다. 디스플레이 디바이스내에 통합된 제 2 스위치는 DC-회복을 제 2 커플링 커패시터에 제공한다.

집적 스위치들은, 시스템 입력 비디오 신호의 회귀 간격(retrace interval) 동안 작동될 때, 커플링 커패시터에 DC-회복을 제공할 수 있다.

다른 측면에 따르면, 액정 디스플레이 시스템은 단일 시스템 입력 비디오 신호의 특징을 갖는다. 시스템 입력 비디오 신호에 결합된 스위칭가능 이득 극성(switchable gain polarity)을 갖는 증폭기는 증폭된 시스템 입력 비디오 신호를 제공한다. 한쪽 단자에서 증폭기에 결합되는 제 1 커플링 커패시터는 제 1 DC 레벨 오프셋을 갖는 제 1 디스플레이

입력 비디오 신호를 제공한다. 한쪽 단자에서 증폭기에 결합되는 제 2 커플링 커패시터는 제 2 DC 레벨 오프셋을 갖는 제 2 디스플레이 입력 비디오 신호를 제공한다. 액정 디스플레이 디바이스는 그 디스플레이 디바이스를 작동시키기 위하여 제 1 및 제 2 디스플레이 입력 비디오 신호들을 수용한다. 제 1 및 제 2 스위치들은 각각 제 1 및 제 2 커플링 커패시터들에 DC 회복을 제공한다. 제 1 및 제 2 스위치들은 디스플레이 디바이스의 외부에 있을 수 있으며 또는 디스플레이 디바이스 내에 통합될 수 있다.

본 발명의 상술한 목적과 다른 목적들, 특징들 및 장점들은, 유사한 참조 번호들이 여러 도면들의 동일한 부분들을 지칭하는 첨부 도면에 도시된 바와 같이, 본 발명의 바람직한 실시예들에 대한 보다 상세한 설명으로 명백해질 것이다. 도면들은 일정한 비율일 필요는 없으며, 대신 본 발명의 원리를 도시하는데 중점을 둔다.

도면의 간단한 설명

도 1은 전압에 대한 투과 다이어그램이다.

도 2A - 2D는 각각 열 반전, 프레임 반전, 픽셀 반전 및 행 반전을 사용하는 연속적인 프레임들을 도시하는 다이어그램이다.

도 3A는 2개의 증폭기들을 갖는 DC-결합 드라이버 회로의 회로 다이어그램이다.

도 3B는 도 3A의 회로에 인가된 신호들의 파형 다이어그램이다.

도 4A는 스위칭가능 이득 극성을 갖는 단일 증폭기를 구비한 DC-결합 드라이버 회로의 회로 다이어그램이다.

도 4B는 도 4A의 회로에 인가된 신호들의 파형 다이어그램이다.

도 5는 AC 신호로 공통 전극을 작동시키는 것과 관련된 파형 다이어그램이다.

도 6A는 디스플레이를 블랙으로 재설정하기 위해 구성되는, 2개의 증폭기들을 갖는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 6B는 디스플레이를 화이트로 재설정하기 위해 구성되는, 2개의 증폭기들을 갖는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 7A는, 본 발명의 원리에 따라, 스위칭가능 이득 극성을 갖는 단일 증폭기 와 화이트 레벨로 재설정함으로써 DC를 회복하는 스위치들로 구성되는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 7B는 도 7A의 회로에 인가되는 신호들의 파형 다이어그램이다.

도 7C는, 본 발명의 원리에 따라, 스위칭가능 이득 극성을 갖는 단일 증폭기와 블랙 레벨로 재설정함으로써 DC를 회복하는 스위치들로 구성되는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 7D는 도 7C의 회로에 인가되는 신호들의 파형 다이어그램이다.

도 8은 픽셀들의 하나의 행을 하이라이팅하는 디스플레이의 회로 다이어그램이다.

도 9는 블리드 쓰루 효과(bleed through effect)를 강조하는 디스플레이의 다이어그램이다.

도 10A는, 본 발명의 원리에 따라 디스플레이를 화이트로 재설정하면서 DC 회복을 위해 구성되는 2개의 집적 스위치들을 갖는 AC-결합 디스플레이의 회로 다이어그램이다.

도 10B는, 본 발명의 원리에 따라 5볼트 전압 이동(shift)를 갖는, 도 10A의 다이어그램과 유사한 회로 다이어그램이다.

도 10C는 본 발명의 원리에 따라 디스플레이를 블랙으로 재설정하면서, 단일 시스템 입력, 단일 디스플레이 입력, 및 DC 회복을 위해 구성된 집적 스위치를 갖는 AC-결합 디스플레이의 회로 다이어그램이다.

도 10D는 본 발명의 원리에 따라 화이트로 디스플레이를 재설정하면서, 단일 시스템 입력, 단일 디스플레이 입력, 및 DC 회복을 위해 구성된 집적 스위치를 갖는 AC-결합 디스플레이의 회로 다이어그램이다.

도 10E는 본 발명의 원리에 따라 블랙으로 디스플레이를 재설정하면서, 단일 시스템 입력, 단일 디스플레이 입력, 및 DC 회복을 위해 구성된 2개의 집적 스위치들을 갖는 AC-결합 디스플레이의 회로 다이어그램이다.

도 10F는 본 발명의 원리에 따라 화이트 및 AC-공통으로 디스플레이를 재설정하면서, 단일 시스템 입력, 단일 디스플레이 입력, 및 DC 회복을 위해 구성된 2개의 집적 스위치들을 갖는 AC-결합 디스플레이의 회로 다이어그램이다.

도 10G는, 본 발명의 원리에 따라, AC-결합 공통 신호와 집적형 공통 스위치를 사용하는, 도 10F와 유사한 회로 다이어그램이다.

도 10H는, 본 발명의 원리에 따라, 스위칭가능 이득 극성을 갖는 단일 증폭기와 화이트 레벨로 재설정함으로써 DC를 회복하는 집적 스위치들로 구성되는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 10I는, 본 발명의 원리에 따라, 스위칭가능 이득 극성을 갖는 단일 증폭기와 블랙 레벨로 재설정함으로써 DC를 회복하는 집적 스위치들로 구성되는 AC-결합 드라이버 회로의 회로 다이어그램이다.

도 11A는 도 10A-10B의 실시예들에서 비디오 하이 디스플레이 입력 신호와 함께 사용하기 위한 NMOS 스위치의 다이어그램이다.

도 11B는 도 10A-10B의 실시예들에서 비디오 로우(low) 디스플레이 입력 신호와 함께 사용하기 위한 PMOS 스위치의 다이어그램이다.

도 11C는 도 10D 또는 도 10F의 실시예들에서 단일 비디오 디스플레이 입력 신호와 함께 사용하기 위한 NMOS 스위치의 다이어그램으로서, 상기 비디오 입력은 VCOM의 위 · 아래로 스윙(swing)할 수 있다.

도 11D는 도 10C의 실시예에서 비디오 하이 및 비디오 로우 입력 신호들과 함께 사용하기 위한 한쌍의 NMOS 및 PMOS 스위치들의 다이어그램이다.

도 11E는 도 10E의 실시예에서 비디오 입력 신호들과 함께 사용하기 위한 한쌍의 NMOS 및 PMOS 스위치들의 다이어그램이다.

도 12A는 도 10A-10B의 실시예들과 함께 사용하기 위한 부트스트랩핑 회로(bootstrapping circuit)의 회로 다이어그램이다.

도 12B는 도 12A의 부트스트랩핑 회로를 위한 제어 신호들의 파형 다이어그램이다.

도 13A는 도 10D 또는 도 10F의 실시예들과 함께 사용하기 위한 부트스트랩핑 회로의 회로 다이어그램이다.

도 13B는 도 13A의 부트스트랩핑 회로를 위한 제어 신호들의 파형 다이어그램이다.

도 14는 도 10A -10F의 실시예들의 집적 스위치들과 함께 사용하기 위한 전하 주입 소거 회로(charge injection cancellation circuit)의 다이어그램이다.

도 15는 본 발명에 따른 실시예들에서 사용하기 위한 집적 회로 액티브 매트릭스 디스플레이의 회로 다이어그램이다.

실시예

도 3A는 2개의 비디오 신호들, 비디오 하이(VIDH) 및 비디오 로우(VIDL)를 가지며, 액정 디스플레이 디바이스(30)에 결합된 DC-결합 드라이버 회로(10)를 도시한다. 일반적으로, 신호들(VIDH, VIDL)은, 간명함을 위해 도시되지 않은 픽셀 엘리먼트들의 액티브 매트릭스를 작동시키는 상보형 신호(complementary signal)들이다. 네가티브 전압들의 사용을 감소시키기 위하여, 신호들은 모든 픽셀들의 공통 전극(VCOM)에 인가되는 전압인 5볼트 주위에 집중된다. 따라서, VIDH 신호에 인가된 5볼트는 픽셀을 통해 0 볼트를 전하여, 그 픽셀이 화이트 상태가 되도록 한다. VIDH가 8볼트일때, 픽셀 전압은 +3볼트(블랙)이다. VIDL은 5볼트 화이트에서 2볼트 블랙의 범위에 있다. 입력 비디오 신호 스윙은 통상적으로 1볼트이며, 따라서 포지티브 및 네가티브 증폭기들(20)이 +3 및 -3볼트의 매칭 이득(matching gain)에 요구된다. 도 3B는 행 반전을 사용하여 도 3A의 회로(10)에 인가된 비디오 신호들의 파형 다이어그램이다.

분리된 VIDH 및 VIDL 신호들(3A)과 함께, 지금 논의된 시스템은 열과 픽셀 반전과 함께 사용하기에 적절한데, 이는 디스플레이의 모든 행이 포지티브 및 네가티브 극성 양자의 픽셀들을 포함하기 때문이다(대표적인 디스플레이가 U.S. 특허 제 6,476,784호에서 개시되는데, 이는 그대로 본 명세서에 통합된다). 따라서, 양 증폭기들은 거의 계속적으로 사용된다. 그러나, 행 반전 또는 프레임 반전 드라이브가 사용될 때, 주어진 행의 모든 픽셀은 동일 극성에 있으며, VIDH 및 VIDL 신호들은 동시에 사용될 수 없다. 2개의 증폭기들(+A 또는 -A) 중 하나는 항상 사용되지 않을 것이다.

지금 설명된 증폭기 불사용을 회피하기 위하여, 행 반전 디스플레이들은 통상적으로 도 4A에서 도시된 바와 같은 드라이버 회로를 사용한다. 회로(12)에서, 단일 비디오 신호(VID)는 디스플레이(32)에 결합된 단일 증폭기(22)에 의하여 유도된다. 증폭기 극성은 포지티브 또는 네가티브 이득에 대하여 스위칭된다. 포지티브 픽셀들의 행을 기록할 때, VID는 화이트에서 하이 블랙으로 스윙한다(도 3A에서의 VIDH와 같이). 네가티브 행에 대하여, 반대 증폭기 극성이 사용되어 VID가 화이트에서 로우 블랙으로 스윙한다. 증폭기는 계속 사용되지만, VID 신호 스윙(8-2=6V)은 VIDH(8-5=3V) 또는 VIDL(5-2=3V)의 스윙의 2배이다. 도 4B는 행 반전을 이용하여 도 4A의 회로에 인가된 비디오 신호들의 파형 다이어그램이다.

VID 신호 스윙을 감소시키기 위해 광범위하게 사용되는 기술은 AC 신호로 공통 전극(VCOM)을 작동시키는 것이다. 이 AC-공통 드라이브 개요는 도 5의 파형 다이어그램에서 도시된다. 포지티브 행들을 기록할 때 VCOM 레벨은 2볼트로 감소되어, +3V 블랙 레벨이 5볼트에서 VID로 기록된다. 네가티브 행들은 VCOM을 5볼트로 유도하여, -3V 블랙이 2볼트에서 VID로 기록된다. 이 두 가지 경우에서, VID 신호 스윙은 단지 (5-2=3V)이다. AC-공통 드라이브의 한가지 단점은 VCOM 레벨을 스위칭하기 위한 별도의 회로가 필요하다는 점이다. 또다른 단점은 소정의 픽셀 구조 및 스캐너 회로들과의 양립불가성이다.

소정의 경우, 요구되는 비디오 대역폭은 실제 단일 VID 신호 또는 VIDH 및 VIDL 신호 쌍에 제공될 수 있는 것보다 클 수 있다. 그 예들로서, 다수(> 300k)의 픽셀들을 갖는 고해상도 디스플레이, 및 현저히 높은 프레임 속도(frame rate)(> 60Hz)로 작동하는 디스플레이가 포함된다. 이러한 디스플레이들은 필요한 대역폭을 얻기 위하여 다중 VID 입력들 또는 VIDH 및 VIDL 쌍들을 사용할 수 있다. 칼라(color) 디스플레이들은 별도의 적색, 녹색, 및 청색 컴포넌트 신호들을 위한 다중 비디오 입력들을 사용할 수도 있다. 명료성을 위하여, 이하의 논의들은 계속하여 단일 입력 또는 입력 쌍들과 관련되지만, 설명되는 아이디어들과 기술들은 다중 입력들을 갖는 디스플레이들에 대하여 용이하게 조절될 수 있다.

DC-결합형 시스템들의 단점은 높은 공급 전압이다. VCOM이 DC 레벨에서 유지된다면, 적어도 하나의 증폭기가 8볼트의 하이 블랙 레벨을 초과하는 공급을 필요로 할 것이다. AC-공통 드라이브에 대해서도, 5볼트의 최대 비디오 전압 레벨은 실제 3-볼트 스윙보다 현저히 큰데, 이는 디스플레이의 회로에 의해 가해진 2-볼트 최소 레벨 때문이다. 높은 공급 전압들은 시스템 전력 소모를 증가시키며, 또한 비디오 증폭기들을 구현하는데 이용가능한 기술들을 제한한다. 예를 들어, 8-볼트 비디오 증폭기는 상대적으로 비싼 BiCMOS 프로세스를 요구할 수 있다. 5-볼트 증폭기는 특수 아날로그 CMOS 프로세스로 구현될 수 있다. 보다 바람직한 해결책은 3.3-볼트 공급을 갖는 3-볼트 비디오를 작동시키는 레일-투-레일(rail-to-rail) 증폭기일 것이며 통상적인 CMOS 로직 프로세스로 구현될 것이다. 상기 CMOS 프로세스들은 널리 사용가능하며 상대적으로 저렴하다. 또한, 3.3-볼트 CMOS 해결책은 보다 큰 집적도를 가능하게 할 수 있는데, 이는 증폭기가 다른 시스템 컴포넌트와 동일한 칩 상에 집적될 수 있기 때문이다.

도 6A는 저-전압 증폭기(20)들과 AC-결합 드라이브를 갖는, 열 반전을 위한 회로(14)를 도시한다. 커패시터들(C_H, C_L)은 DC 레벨을 이동시키는데 사용된다. 양 증폭기들의 출력들은 커패시터들의 좌측단에서 0-3 볼트로 스윙하지만, 커패시터들의 우측단에서 디스플레이(30)는 VIDH 상에서 5-8 볼트를 보며 VIDL상에서 2-5볼트를 본다. 적절한 작동을 위하여, C_H 및 C_L을 통한 전압 오프셋들은 각각 +5 및 +2 볼트로 유지되어야 한다. 이러한 오프셋들은 입력 비디오를 블랙으로 유도하고 DC 회복 스위치들(SWH2, SWL2)를 닫음으로써 주기적으로 리플레쉬(reflesh)된다. 스위치들(SWH2, SWL2)이 작동하면, C_H의 좌측판은 +3V가 되고, 우측판은 +8V가 될 것이며, 따라서 원하는 +5V 오프셋을 야기한다. 유사하게, 커패시터(C_L)는 2-볼트 오프셋으로 회복될 것이다. 이러한 리플레쉬는 행 사이의 수평 회귀 시간(horizontal retrace time) 동안 수행될 수 있으며, 따라서 디스플레이의 작동을 방해하지 않는다.

도 6B는 유사한 AC-결합 회로(16)을 도시하지만, 이 경우 양 DC 회복 스위치들(SWH1, SWL1)은 5-볼트 공통 레벨에 연결된다. C_H 및 C_L을 통한 오프셋 전압들은 도 6A와 동일하지만, 이 경우, 입력 신호는 리플레쉬를 수행하기 위하여 화이트로 유도된다.

임의의 편리한 레벨이 이러한 DC 회복 기술에 대해 사용될 수 있다: 블랙, 화이트, 그레이, 또는 아마도 동조 레벨(sync level). 화이트로 재설정하는 것의 하나의 장점은 단일의 +5V 기준 공급이 양 스위치들에 대하여 사용될 수 있다는 점 이다. 그러나, 수평 회귀 동안 이미 블랙 '블랭킹 기간(blanking period)'을 제공하는 표준 비디오 신호들을 사용할 때는 블랙으로의 재설정(reset-to-black)이 바람직할 수 있다.

앞서 언급된 바와 같이, 행 반전이 사용될 때, 주어진 행 내의 모든 픽셀들은 동일한 극성을 가지며, 따라서 단지 하나

의 증폭기만이 필요하다. 도 7A 및 7C는, 본 발명의 원리에 따라 행 반전과 함께 사용하기 위하여, 각각 AC-결합 회로(18, 40)를 도시한다. 도 4A의 DC-결합 회로에서와 같이, 도 7A 및 7C의 회로에서 증폭기 극성은 스위칭가능하다. 그러나, 이러한 AC-결합 실시예들에서, 최소 및 최대 신호 레벨들은 양 극성들에 대하여 동일하다. 2개의 스위치들(도 7A에서 SWH1, SWL1; 도 7C에서 SWH2, SWL2)은 독립적으로 작동되며, VCOM 및 VIDL 신호들은 다른 시점에서 재설정된다. 도 7A의 회로는 화이트 레벨로 재설정된다. 도 7B의 파형 다이어그램에서 도시된 바와 같이, 증폭기 출력이 낮은(0V) 동안 VIDH를 +5V에 연결시키기 위해 SWH1을 닫음으로써 커패시터(C_H)는 재설정되고, 증폭기 출력이 높은(3V) 동안 VIDL를 +5V에 연결시키기 위해 SWL1을 닫음으로써 커패시터(C_L)는 재설정된다. 도 7C의 회로는 블랙 레벨로 재설정된다. 도 7D의 파형 다이어그램에서 도시된 바와 같이, 증폭기 출력이 높은(3V) 동안 VIDH를 +8V에 연결시키기 위해 SWH2을 닫음으로써 커패시터(C_H)는 재설정되고, 증폭기 출력이 낮은(0V) 동안 VIDL를 +2V에 연결시키기 위해 SWL2를 닫음으로써 커패시터(C_L)는 재설정된다.

도 6A, 6B, 7A 및 7C에서 설명된 AC-결합 드라이브 회로들이 직면하는 문제 점은 디스플레이의 입력들이 순수하게 높은 임피던스 입력들이 아니라는 점이다. 이를 나타내기 위하여, 도 8은 스위치들(SW1, SW5)을 통해 여러 커패시터들(C1-C5)로 스위칭되는 비디오 라인(VIDH/L)을 도시하여, 그 비디오 라인으로부터 유도된 모든 열들의 용량성 부하들을 나타낸다. 스위치들(SW1, SW5)은 비디오 전압을 열 전기용량으로 스위칭하는 투과 게이트들을 나타낸다. 각 투과 게이트 스위치(SW1, SW5)가 닫혀있을 때, 작은 전하가 열 전기용량으로부터 전달되고 오류 신호가 외부 커플링 커패시터에 축적된다. 스캔이 디스플레이를 가로질러 진행됨에 따라 오류가 커진다. 따라서, 이미지의 한 쪽에서는 모든 것은 정확하지만 그레이 스케일(grey scale) 값들은 이미지의 반대편에서 다를 수 있다. 오류의 크기는 이미 스캐닝된 이미지 부분들에서 얼마나 많은 전하들이 내보내졌는지에 좌우된다. 이는 수평 블리딩 효과(horizontal bleeding effect)를 유도할 수 있다. 도 9는 그레이 이미지 부분(B)과 블랙 이미지 부분(A)를 갖는 이미지 영역(32)을 포함하는 디스플레이(30A)를 도시한다. 블랙 이미지 부분(A)을 스캐닝하는 동안, 영역(AA)은 우측으로 그 위쪽 그레이 이미지와는 다른 그레이 음영(shade)이다. 이는 그 영역에서 서로 다른 전하가 커패시터들로 전달되었기 때문이다. 해결책은 커패시터들이 어떠한 전하가 전달되더라도 흡수할 수 있도록 커패시터를 보다 크게 만드는 것이다. 보다 큰 커패시터상의 동일한 양의 전하는 보다 작은 오류 신호 전압을 야기함으로써, 이러한 블리딩 효과를 방지한다. AC-결합 드라이브 접근들(도 6A, 6B, 7A 및 7C)은 저 전압 증폭기들의 사용을 가능하게 하는데, 이는 커패시터들의 좌측단의 어떠한 신호들도 3.3V를 초과하지 않기 때문이다. 그러나, DC 회복 스위치들 (SWH1, SWL1, SWH2, SWL2)은 커패시터들의 우측단상에 있으며, 따라서 보다 높은 전압들을 다루어야만 한다.

DC 회복 스위치들과 비디오 증폭기들을 동일 칩상에 집적하는 것을 고려할 수 있으나, 스위치들을 구현하기 위해서는 칩이 보다 높은 전압 프로세스를 요구할 것이며, AC-결합 드라이브의 중요한 장점이 사라질 수 있다. 제 2 대안은 분리된 칩, 불연속 MOSFET들, 또는 유사한 디바이스들에 대해 스위치들을 외장형으로 구현하는 것인데, 이는 부분 비용을 증가시켜 시스템의 비용을 증가시킬 것이다.

도 10A-10F는, 본 발명에 따른 AC-결합 드라이브 회로에 대한 보다 바람직한 접근의 여러 실시예들을 도시한다. 이러한 접근에 있어서, 1이상의 DC 회복 스위치들이 LCD내에 집적된다. 따라서, 스위치를 위해 어떠한 외장형 IC도 필요하지 않으며, 증폭기들이 저-전압 집적 회로상에 다른 컴포넌트들과 함께 집적될 수 있다. 또한, 스위치들은 디스플레이의 내부 회로들에 대해 사용되는 고-전압 프로세스와 동일한 프로세스로 구현될 수 있다.

특히, 도 10A-10C는 2개의 입력을 특징으로 하며 독립적으로 작동되는 2개의 집적 스위치들을 갖는 AC-결합 드라이브 회로들의 실시예를 도시한다. 도 10A는, 디스플레이를 화이트로 재설정하면서 DC 회복을 하기 위해 구성된 집적 스위치들(ISWH1, ISWL1)을 갖는 디스플레이(50)를 포함하는 회로(42)를 도시한다. 도 10B는 도 10A의 디스플레이 다이어그램과 유사하지만 디스플레이(52)에서 5볼트 전압 이동을 위해 구성된 집적 스위치들(ISWH2, ISWL2)을 가지는 회로(44)를 도시한다. 도 10C의 회로(46)는 디스플레이(54)를 블랙으로 재설정하면서 DC 회복을 하기 위해 구성되는 집적 스위치들(ISWH3, ISWL3)을 포함한다.

도 10D-10E는 단일 시스템 입력, 단일 디스플레이 입력, 및 집적 스위치를 특징으로 하는 AC-결합 드라이브 회로들(48, 70)을 도시한다. 증폭기(22A)의 출력 전압 스윙은 6V이며, 이는 도 4A의 DC-결합의 경우와 동일하다. 그러나, 최대 증폭기 출력 전압은, 도 10D 및 10E에서, 도 4A의 8V에서부터 6V로 감소된다. 감소된 출력 전압은 증폭기(22A)가 저 공급 전압에서 작동될 수 있게 하여, 전력을 절약할 수 있게 한다. 도 10D의 회로는 디스플레이(56)를 화이트로 재설정하면서 DC 회복하기 위해 구성되는 단일 집적 스위치(ISW1)를 갖는다. 스위치(ISW1)는 화이트 레벨의 입력 비디오에 대해 주기적으로 닫힌다. 도 10E의 회로(70)는 디스플레이(58)를 블랙으로 재설정하면서 DC 회복하기 위하여 구성되는 2개의 집적 스위치들(ISWH4, ISWL4)를 포함한다. 스위치들(ISWH4, ISWL4) 중 하나 또는 양자 모두가 사용될 수 있다. 스위치들은 독립적으로 작동되는바, 증폭기 출력이 하이 블랙 레벨(6V)에 있을 때는 ISWH4가 닫히며 및/또는 증폭기 출력이 하이 블랙 레벨(0V)에 있을 때는 ISWL4가 닫힌다. 만일 두 스위치들이 모두 사용되면, +8V 와 +2V 기준들이 증폭기 출력 스윙의 한계에 매칭되어야만 한다.

도 10F는 AC-결합 비디오, AC-공통 신호, 및 집적 스위치를 갖는 디스플레이 드라이브 회로(72)를 도시한다. VCOM 신호 레벨들은 도 5의 DC-결합 경우와 동일하다. AC-결합 비디오의 사용으로 증폭기 출력에 요구되는 최대 전압 레벨이 감소된다. 입력 비디오 신호가 화이트 레벨(1V)에 있으면서 디스플레이(60) 내에 집적된 스위치(ISW2)가 닫

힘으로써 DC 회복이 수행된다.

도 10G는 AC-결합 비디오, AC-공통 신호, 및 디스플레이(62)에서 비디오 및 VCOM 신호들 양자 모두를 위한 집적형 스위칭을 갖는 디스플레이 드라이브 회로(74)를 도시한다. 비디오 신호는 스위치(ISW3)를 닫고 VID를 VCOM에 연결함으로써 화이트로 재설정된다. VCOM 레벨은 ISW4를 닫고 VCOM을 (+2V) 기준 레벨에 연결함으로써 회복된다.

도 7A 및 7C의 AC-결합 드라이브 회로들의 외부 스위치들(SWH1, SWL1, SWH2, SWL2)이, 도 10H 및 10I에서 도시된 바와 같이, 본 발명의 원리에 따라, 각각 디스플레이내로 집적될 수 있음을 주목해야 한다. 도 10H는 디스플레이(64)에서 집적 스위치들(ISWH5, ISWL5)을 갖는 디스플레이 드라이버 회로(76)을 도시한다. 도 10I는 디스플레이(66)에서 집적 스위치들(ISWH6, ISWL6)을 갖는 디스플레이 드라이버 회로(78)을 도시한다.

본 발명의 원리에 따른 다른 실시예들에서, 증폭기들이 없는 구성들이 있을 수 있음이 이해되어야 한다. 예를 들어, 바이-레벨(bi-level) 비디오 시스템들에서(즉, 블랙 및 화이트, 그레이 없음), 시스템 입력은 증폭기 없이 스위치들로 유도될 수 있다.

도 10A-10G의 실시예들에 대한 집적 스위치들의 작동이 이제 설명될 것이다. 도 11A는 도 10A-10B의 실시예들에서 비디오 하이 디스플레이 입력 신호와 함께 사용하기 위한 NMOS 스위치(80)의 다이어그램이다. 도 11A의 다이어그램은 디스플레이 입력 신호(VIDH) 및 공통 전압(VCOM)에 결합되는 NMOS 스위치를 도시한다. 이 경우, VIDH>=VCOM이다. 스위치는 게이트 전압(VGH)에 의해 제어된다. NMOS 스위 치는 (VGH-VCOM)<VTN (여기서 VTN(1-2V)은 임계 전압)일 때 게이트 오프(gate off)되며, 따라서 VGH=VCOM 일때 게이트 오프된다. 스위치(80)는 (VGH-VCOM)>VTN 일때 게이트 온된다. 적절한 컨덕턴스(conductance)를 얻기 위하여, 스위치가 VGH-VCOM-VTN = 수 볼트(1-3V)를 가질 필요가 있다.

마찬가지로, 도 11B는 도 10A-10B의 실시예들에서 비디오 로우 디스플레이 입력 신호와 함께 사용하기 위한 PMOS 스위치(82)의 다이어그램이다. PMOS 스위치는 디스플레이 입력 신호(VIDL) 및 공통 전압(VCOM)에 결합되어 도시된다. 이 경우, VIDL<=VCOM이다. 스위치(82)는 게이트 전압(VGL)에 의해 제어된다. PMOS 스위치는 (VGL-VCOM)>VTP(여기서 VTP(-1 내지 -2V)는 임계 전압) 일때 게이트 오프되며, 따라서 VGL = VCOM 일때 게이트 오프된다. 스위치는 (VGL-VCOM-VTP) = 수 볼트(-1 내지 -3V)일때 게이트 온된다.

도 11C는 도 10D-10F의 실시예들에서 단일 비디오 디스플레이 입력 신호와 함께 사용하기 위한 NMOS 스위치(84)의 다이어그램이다. 이 경우, 상기 스위치는, VMAX > VCOM 및 VMIN < VCOM 에 대하여, 디스플레이 입력(VID) 및 공통 전압(VCOM)에 결합되어 도시된다. 스위치(84)는 게이트 전압(VG)에 의해 제어된다. 스위치는 VG < VMIN + VTN 일때 게이트 오프되는데, VMIN + VTN 은 VCOM + VTN 보다 작을 것이다. 스위치는 VG > VMAX +VTN 일때 게이트 온 된다.

도 11D는 도 11C의 실시예에서 비디오 하이 및 비디오 로우 입력 신호들과 함께 사용하기 위한 NMOS 및 PMOS 스위치들(86, 88)의 다이어그램이다. NMOS 스위치(88)는 디스플레이 입력(VIDL) 및 로우 블랙 기준 레벨(+2V)에 결합되어 도시되 며, PMOS 스위치(86)는 디스플레이 입력(VIDH) 및 하이 블랙 기준 레벨(+8V)에 결합되어 도시된다. 이 경우, VIDH는 하이 블랙 기준(+8V) 이하이며, VIDL은 로우 블랙 기준 레벨(=2V) 이상이다. PMOS 스위치(86)는 게이트 전압(VGH)에 의해 제어되며, NMOS 스위치(88)는 게이트 전압(VGL)에 의해 제어된다. 스위치들(90, 92)이 있는 도 11E는 도 11D와 유사하지만, 도 10E의 실시예에서 같이 단일 비디오 입력이 도시된다.

단일 디스플레이 입력 실시예들에 대해서, 2개의 디스플레이 입력 실시예들의 경우 VGH, VGL의 전압 스윙보다 VG의 전압 스윙이 더 클 필요가 있음이 주목된다. 그러나, 둘 중 어느 하나의 경우에서, 통상적으로 VG, VGH, 및 VGL 상에서 이용가능한 보다 큰 전압 스윙을 가지는 것이 바람직하다. MOS 회로들에 대해, 작동의 선형 영역에서 전류는 (W/L)(VGS-VT) (여기서, VGS는 게이트 전압이며, W와 L은 채널의 폭과 길이임)라는 것이 일반적으로 공지된다. 따라서, VGS를 증가시킴으로써, 보다 작은 FET가 사용될 수 있으며, 그에 의하여 크기, 전력 및 비용을 감소시킬 수 있다. 게이트 전압에 보다 큰 전압 스윙을 제공하기 위하여, 부트스트랩핑 회로 접근이 집적 스위치들을 포함하는 도 10A-10G의 실시예들에 대하여 구현될 수 있다.

도 12A는 도 10A-10B의 실시예들과 함께 사용하기 위한 부트스트랩핑 회로(102)의 회로 다이어그램이다. 도 12B는 도 12A의 부트스트랩핑 회로용 제어 신호의 파형 다이어그램이다. 도 13A는 도 10D 또는 도 10F의 실시예들과 함께 사용하기 위한 부트스트랩핑 회로(110)의 회로 다이어그램이다. 도 13B는 도 13A의 부트 스트랩핑 회로용 제어 신호의 파형 다이어그램이다.

부트스트랩핑 회로(102)(도 12A)는 스위치들(104, 106, 108)을 포함한다. 도 12B의 타이밍 다이어그램은 게이트 전압(g)가 VCOM 레벨에 유지되면서 시작되고, 따라서 NMOS 스위치가 개방된다. 그 후, 신호(s*)가 낮게 유도되어 g

를 VCOM으로부터 분리시킨다. 그 후, 신호(u*)는 펄스형으로 낮추어져서, 다이오드(D1)을 통해 게이트 전압(g)을 VDD로 끌어올린다. 그 후, 신호(p)가 펄스형으로 높아질 때, 게이트 전압(g)은 용량성으로 VDD보다 높은 전압에 결합됨으로써, 스위치 컨덕턴스를 증가시킨다. 도 12A의 이중 회로(dual of circuit)가 PMOS 스위치를 작동시키는데 사용될 수 있다.

도 13A의 회로(110)은, 도 10D 또는 도 10F의 실시예들에 대해 요구되는 바와 같이 게이트 전압(g)을 VCOM 이하로 유도되어지게 하면서, 도 12A의 회로와 유사한 부트스트랩 기능을 수행한다. 노드(g)는 2개의 인버터들(109, 111)에 의하여 유도되는데, 그 인버터들은 신호(p)에 접속된 음 공급부들을 갖는다. 회로 구성은 트랜지스터의 드레인-대-소스 전압(V_{DS})이 (VDD-VSS)를 초과하지 않는 것을 확실히 하는데, 이는 트랜지스터의 브레이크다운(breakdown)이 방지될 수 있으며 회로 신뢰성이 고양될 수 있다.

도 14는 도 10A-10G의 실시예들의 집적 스위치들과 함께 사용하기 위한 전하 주입 소거 회로(120)의 다이어그램이다. 크기(W/L)의 스위치 트랜지스터(122)가 꺼질 때, 그 채널 전하가 소스 및 드레인 노드들(VCOM 및 VID)로 주입된다. 각 노 드가 전하의 반을 수용한다고 가정하면, 전하는 크기((W/2)/L)의 보상 트랜지스터(compensation transistor)(124)에 의하여 소거될 수 있다. 소거 회로의 게이트는 스위치 게이트의 반전 신호에 의하여 작동되어, 스위치 트랜지스터가 꺼진 직후에 소거 FET가 켜지게 된다.

집적 회로 액티브 매트리스 디스플레이(200)의 실시예가 도 15에서 도시된다. 회로(200)는 데이터 스캐너들(202, 204), 스캐너 선택부(206), 액티브 매트릭스 픽셀 어레이(208), 다수의 전송 게이트들(210, 212), 논리 제어부(216), 집적 스위치들(217, 219), 레벨 이동부(218), 및 전력 제어부(220)를 포함한다.

집적형 스캐너들은 액티브 매트릭스 픽셀 어레이(208)를 작동시킨다. 픽셀 어레이(208)는 다수의 픽셀 엘리먼트들(214)을 갖는다. RGT 입력은 좌측에서 우측(202) 또는 우측에서 좌측(204) 수평 스캐닝에 대한 2개의 데이터 스캐너들 중 하나를 선택한다. 스캐너 선택부(206)는 상부에서 하부로 수직으로 스캐닝한다. 데이터 스캐너들(202, 204)은 입력 패드들로부터 직접 논리-레벨 클록 입력(logic-level clock input)들을 받아들임으로써, 내부 클록 드라이버들과 관련된 전력 손실 및 스큐(skew)를 감소시킨다. 상보형 비디오 신호들이 내부 스위치들(217, 218)로 AC-결합 VIDH 및 VIDL 입력들에 수용되어, 수평 회귀 간격동안 DC 레벨들을 회복시킨다. VIDH 및 VIDL 신호들은 비디오 신호들을 전송 게이트들(210, 212)에 운반한다.

본 발명이 바람직한 실시예들을 참조하여 구체적으로 도시되고 설명되었지만, 첨부된 청구범위의 발명의 범위를 벗어나지 않으면서 형태와 세부사항에 있어 서 다양한 변형이 이루어질 수 있음이 당업자에게 이해될 것이다.

(57) 청구의 범위

청구항 1.
액정 디스플레이 시스템으로서,

시스템 입력 비디오 신호;

출력에 제 1 디스플레이 입력 비디오 신호를 제공하기 위하여 상기 시스템 입력 비디오 신호를 증폭시키기 위한 제 1 이득(gain)을 갖는 제 1 증폭기;

한쪽 단자에서 상기 제 1 증폭기 출력에 결합되며, 상기 제 1 디스플레이 입력 비디오 신호에 제 1 DC 레벨 오프셋을 제공하는 제 1 커플링 커패시터;

액정 디스플레이 디바이스를 작동시키기 위하여 상기 제 1 디스플레이 입력 비디오 신호를 수신하도록 상기 커플링 커패시터의 다른쪽 단자에 결합되는 제 1 비디오 입력을 가지며, 상기 제 1 커플링 커패시터에 DC 회복을 제공하는 상기 제 1 비디오 입력에 결합되며 상기 디스플레이 디바이스 내에 집적되는 제 1 스위치를 포함하는 액정 디스플레이 디바이스를 포함하는, 액정 디스플레이 시스템.

청구항 2.
제 1 항에 있어서, 상기 제 1 집적 스위치는, 상기 시스템 입력 비디오 신호의 회귀 간격동안 작동될 때, 상기 제 1 커플링 커패시터에 DC 회복을 제공하는, 액정 디스플레이 시스템.

청구항 3.
제 1 항에 있어서, 상기 액정 디스플레이 시스템은

제 2 디스플레이 입력 비디오 신호를 제공하기 위하여 상기 시스템 입 력 비디오 신호를 증폭시키기 위한 제 2 이득을 갖는 제 2 증폭기로서, 상기 제 2 이득은 상기 제 2 디스플레이 입력 비디오 신호가 상기 제 1 디스플레이 입력 비디오 신호의 상보형이 되도록 상기 제 1 이득의 반대 극성인 제 2 증폭기;

한쪽 단자에서 상기 제 2 증폭기 출력에 결합되며, 상기 제 2 디스플레이 입력 비디오 신호에 제 2 DC 회복을 제공하는 제 2 커플링 커패시터를 추가적으로 포함하며,

상기 액정 디스플레이 디바이스는 상기 디스플레이 디바이스를 작동시키기 위하여 상기 제 2 디스플레이 입력 비디오 신호를 수신하도록 상기 제 2 커플링 커패시터의 다른쪽 단자에 결합되는 제 2 비디오 입력을 포함하며, 상기 디스플레이 디바이스는 상기 제 2 커플링 커패시터에 DC 회복을 제공하는 상기 제 2 비디오 입력에 결합되며 상기 디스플레이 디바이스 내에 집적되는 제 2 스위치를 포함하는, 액정 디스플레이 시스템.

청구항 4.
제 3 항에 있어서, 상기 제 1 및 제 2 집적 스위치들은, 상기 시스템 입력 비디오 신호의 회귀 간격동안 작동될 때, 각각 상기 제 1 및 제 2 커플링 커패시터들에 DC 회복을 제공하는, 액정 디스플레이 시스템.

청구항 5.
제 1 항에 있어서, 상기 디스플레이 디바이스는 전압 스윙을 상기 제 1 집적 스위치의 게이팅 전극에 제공하기 위한 부트스트랩핑 회로(bootstrapping circuit)을 포함하는, 액정 디스플레이 시스템.

청구항 6.
제 5 항에 있어서, 상기 디스플레이 디바이스는 상기 집적 스위치에 결합되는 전하 주입 소거 회로를 추가적으로 포함하는, 액정 디스플레이 시스템.

청구항 7.
제 1 항에 있어서, 상기 시스템 입력 비디오 신호의 프레임들은 열 반전, 행 반전, 픽셀 반전, 및 프레임 반전 중 어느 하나를 채택하는, 액정 디스플레이 시스템.

청구항 8.
액정 디스플레이 시스템으로서,

시스템 입력 비디오 신호;

출력에 증폭된 시스템 입력 비디오 신호를 제공하기 위하여 상기 시스템 입력 비디오 신호에 결합된 스위칭가능 이득 극성을 갖는 증폭기;

제 1 DC 레벨 오프셋을 갖는 제 1 디스플레이 입력 비디오 신호를 제공하기 위하여 한쪽 단자에서 상기 증폭기 출력에 결합되는 제 1 커플링 커패시터;

제 2 DC 레벨 오프셋을 갖는 제 2 디스플레이 입력 비디오 신호를 제공하기 위하여 한쪽 단자에서 상기 증폭기 출력에 결합되는 제 2 커플링 커패시터;

디스플레이 디바이스를 작동시키기 위하여, 상기 제 1 디스플레이 입력 비디오 신호를 수신하도록 상기 제 1 커플링 커패시터의 다른쪽 단자에 결합되는 제 1 비디오 입력 및 상기 제 2 디스플레이 입력 비디오 신호를 수신하도록 상기 제 2 커플링 커패시터의 다른쪽 단자에 결합되는 제 2 비디오 입력을 갖는 액정 디스플레이 디바이스;

상기 제 1 커플링 커패시터에 DC 회복을 제공하는 제 1 스위치; 및

상기 제 2 커플링 커패시터에 DC 회복을 제공하는 제 2 스위치를 포함하는, 액정 디스플레이 시스템.

청구항 9.
제 8 항에 있어서, 상기 제 1 및 제 2 스위치들은 상기 디스플레이 디바이스의 외부에 있는, 액정 디스플레이 시스템.

청구항 10.
제 8 항에 있어서, 상기 제 1 및 제 2 스위치들은 상기 디스플레이 디바이스의 내부에 집적되는, 액정 디스플레이 시스템.

청구항 11.
제 8 항에 있어서, 상기 제 1 및 제 2 스위치들은, 상기 시스템 입력 비디오 신호의 회귀 간격 동안 작동될 때, 각각 제 1 및 제 2 커플링 커패시터들에 DC 회복을 제공하는, 액정 디스플레이 시스템.

청구항 12.
액정 디스플레이 시스템으로서,

시스템 입력 비디오 신호;

한쪽 단자에서 상기 시스템 입력 비디오 신호에 결합되며, 제 1 DC 레벨 오프셋을 갖는 제 1 디스플레이 입력 비디오 신호를 제공하는 제 1 커플링 커패시터; 및

액정 디스플레이 디바이스를 작동시키기 위하여, 상기 제 1 디스플레이 입력 비디오 신호를 수신하도록 상기 커플링 커패시터의 다른쪽 단자에 결합되는 제 1 비디오 입력을 가지며, 상기 제 1 커플링 커패시터에 DC 회복을 제공하는 상기 제 1 비디오 입력에 결합되며 상기 디스플레이 디바이스 내에 집적되는 제 1 스위치를 포함하는, 액정 디스플레이 디바이스를 포함하는, 액정 디스플레이 시스템.

청구항 13.
제 12 항에 있어서, 상기 제 1 집적 스위치는, 상기 시스템 입력 비디오 신호의 회귀 간격동안 작동될 때, 상기 제 1 커플링 커패시터에 DC 회복을 제공하는, 액정 디스플레이 시스템.

청구항 14.
제 12 항에 있어서, 상기 액정 디스플레이 시스템은:

한쪽 단자에서 상기 시스템 입력 비디오 신호에 결합되며, 제 2 DC 레벨 오프셋을 갖는 제 2 디스플레이 입력 비디오 신호를 제공하는 제 2 커플링 커패시터를 추가적으로 포함하며,

상기 액정 디스플레이 디바이스는 상기 디스플레이 디바이스를 작동시키기 위하여 상기 제 2 디스플레이 입력 비디오 신호를 수신하도록 상기 제 2 커플링 커패시터의 다른쪽 단자에 결합되는 제 2 비디오 입력을 포함하며, 상기 디스플레이 디바이스는 상기 제 2 커플링 커패시터에 DC 회복을 제공하는 상기 제 2 비디오 입력에 결합되며 상기 디스플레이 디바이스내에 집적되는 제 2 스위치를 포함하는, 액정 디스플레이 시스템.

청구항 15.
제 14 항에 있어서, 상기 제 1 및 제 2 집적 스위치들은, 상기 시스템 입력 비디오 신호의 회귀 간격동안 작동될 때, 각각 상기 제 1 및 제 2 커플링 커패시터들에 DC 회복을 제공하는, 액정 디스플레이 시스템.

청구항 16.
제 12 항에 있어서, 상기 디스플레이 디바이스는 상기 제 1 집적 스위치의 게이팅 전극에 전압 스윙을 제공하기 위하여 부트스트랩핑 회로를 포함하는, 액정 디스플레이 시스템.

청구항 17.
제 16 항에 있어서, 상기 디스플레이 디바이스는 상기 집적 스위치에 결합된 전하 주입 소거 회로를 추가적으로 포함하는, 액정 디스플레이 시스템.

청구항 18.
액정 디스플레이 시스템으로서,

시스템 입력 비디오 신호;

증폭된 시스템 입력 비디오 신호를 제공하기 위하여 상기 시스템 입력 비디오 신호에 결합되는 스위칭가능 이득 극성을 갖는 증폭 수단;

제 1 DC 레벨 오프셋을 갖는 제 1 디스플레이 입력 비디오 신호를 제공하기 위하여 한쪽 단자에서 상기 증폭기 출력에 결합되는 제 1 AC-결합 수단;

제 2 DC 레벨 오프셋을 갖는 제 2 디스플레이 입력 비디오 신호를 제 공하기 위하여 한쪽 단자에서 상기 증폭기 출력에 결합되는 제 2 AC-결합 수단;

액정 디스플레이 디바이스를 작동시키기 위하여, 상기 제 1 디스플레이 입력 비디오 신호를 수신하도록 상기 제 1 AC-결합 수단의 다른쪽 단자에 결합되는 제 1 비디오 입력 및 상기 제 2 디스플레이 입력 비디오 신호를 수신하도록 상기 제 2 AC-결합 수단의 다른쪽 단자에 결합되는 제 2 비디오 입력을 갖는 액정 디스플레이 수단;

상기 제 1 AC-결합 수단에 DC 회복을 제공하는 제 1 스위치 수단; 및

상기 제 2 AC-결합 수단에 DC 회복을 제공하는 제 2 스위치 수단을 포함하는, 액정 디스플레이 시스템.

청구항 19.
액정 디스플레이 시스템으로서,

DC 레벨 오프셋을 갖는 디스플레이 입력 비디오 신호를 결합하기 위한 AC-결합 수단;

디스플레이 디바이스를 작동시키기 위하여 상기 디스플레이 입력 비디오 신호를 수신하도록 상기 AC-결합 수단에 결합되는 비디오 입력을 가지며, 상기 AC-결합 수단에 DC 회복을 제공하는 상기 비디오 입력에 결합되며 상기 디스플레이 디바이스 내에 집적되는 스위치 수단을 갖는 디스플레이 수단을 포함하는, 액정 디스플레이 시스템.

청구항 20.
액정 디스플레이를 작동시키는 방법으로서, 상기 방법은

DC 레벨 오프셋을 갖는 디스플레이 입력 비디오 신호를 제공하는 커플링 커패시터의 한쪽 단자에 시스템 입력 비디오 신호를 결합시키는 단계;

그 디스플레이 디바이스를 작동시키기 위하여 상기 디스플레이 입력 비디오 신호를 수신하도록 액정 디스플레이 디바이스를 상기 커플링 커패시터의 다른쪽 단자에 결합시키는 단계; 및

상기 시스템 입력 비디오 신호의 회귀 간격동안 상기 커플링 커패시터에 DC 회복을 제공하기 위하여, 상기 디스플레이 입력 비디오 신호에 결합된 상기 디스플레이 디바이스내에 집적된 스위치를 작동시키는 단계를 포함하는, 액정 디스플레이 작동 방법.

청구항 21.
액정 디스플레이 디바이스로서,

상기 디스플레이 디바이스를 작동시키는 AC-결합 비디오 신호를 수신하기 위한 비디오 입력; 및

회귀 간격동안 상기 AC-결합 비디오 신호에 DC-회복을 제공하는 집적 스위치를 포함하는, 액정 디스플레이 디바이스.

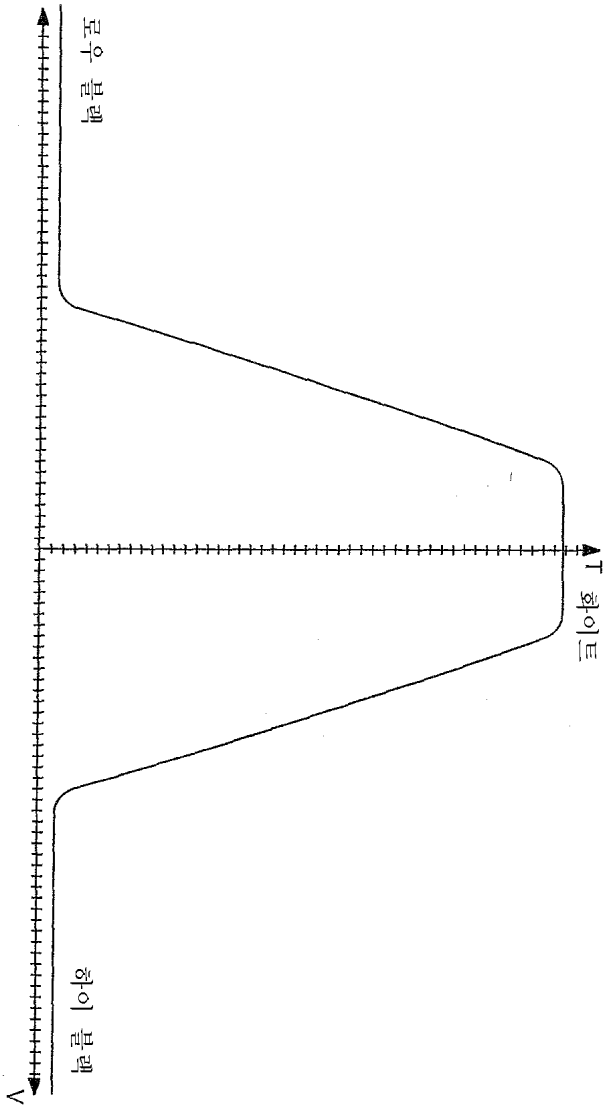
청구항 22.
제 21 항에 있어서,

상기 제 1 AC-결합 비디오 신호의 상보형인 제 2 AC-결합 비디오 신호를 수신하기 위한 제 2 비디오 입력; 및

상기 제 2 AC-결합 비디오 신호에 DC-회복을 제공하는 제 2 집적 스위 치를 추가적으로 포함하는, 액정 디스플레이 디바이스.

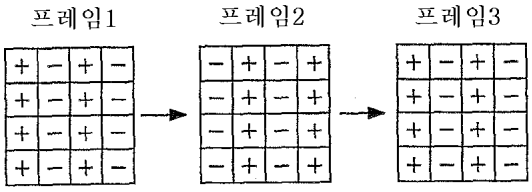
도면

도면1



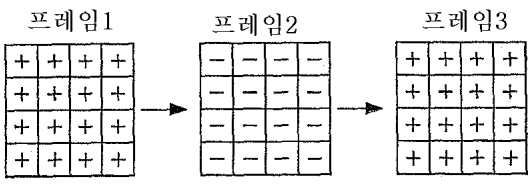
도면2a

열반전



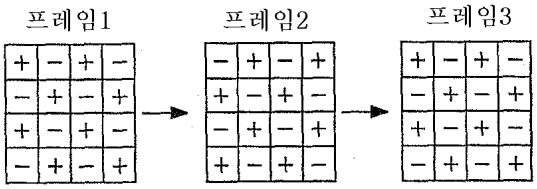
도면2b

프레임 반전



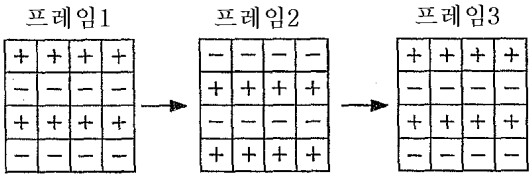
도면2c

픽셀 반전

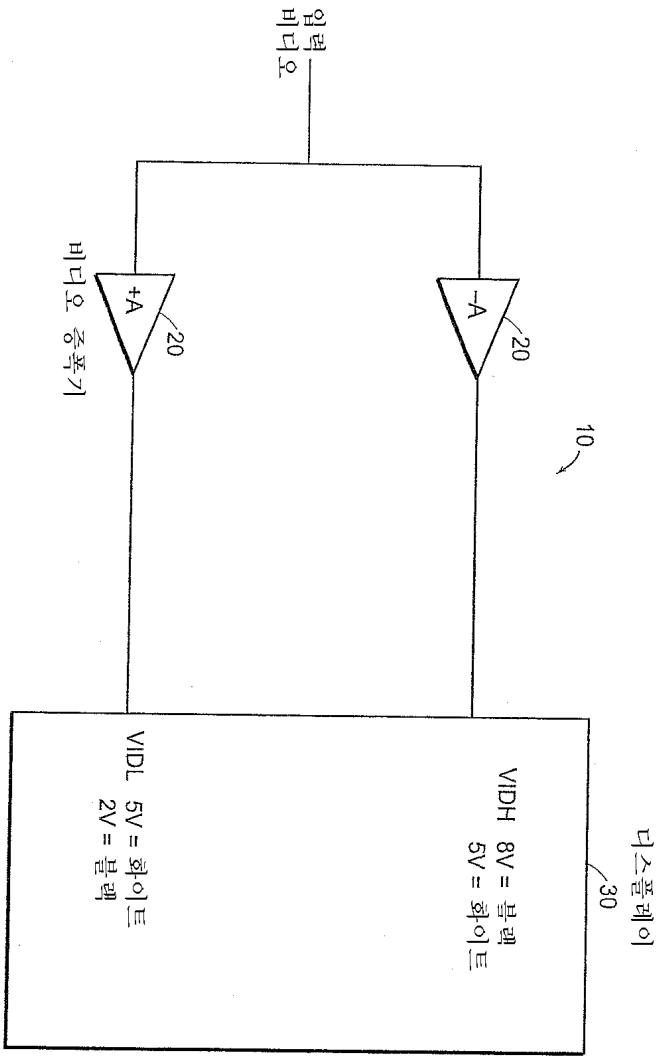


도면2d

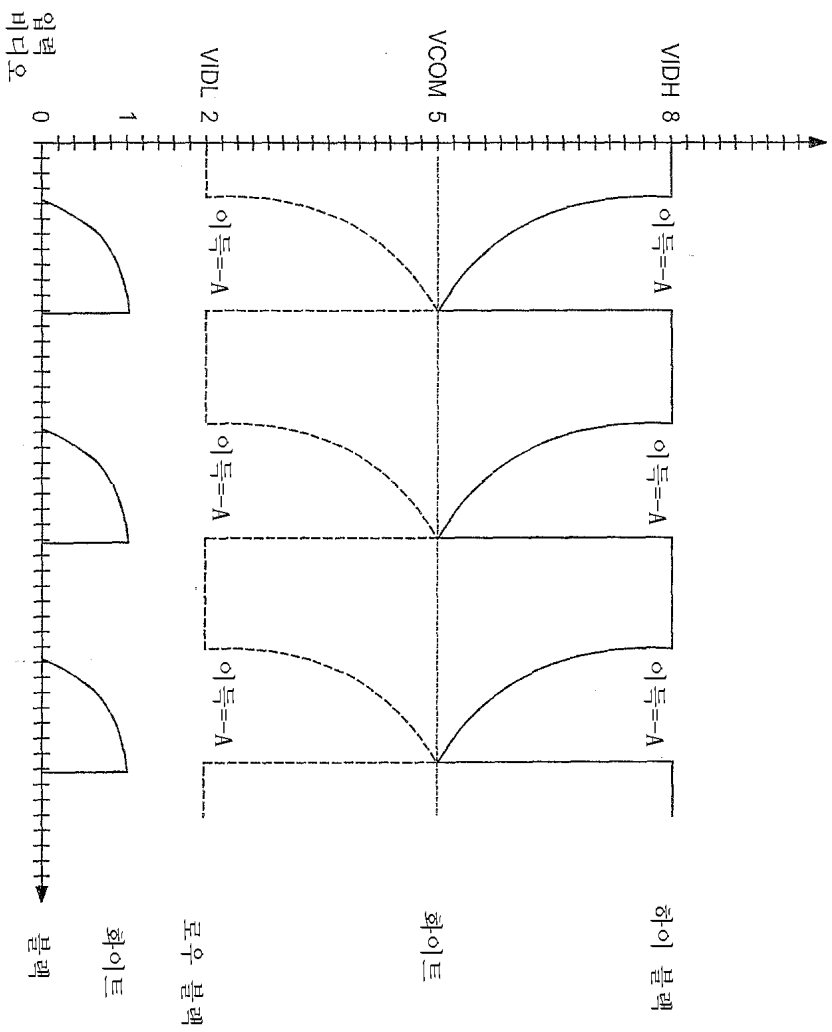
행반전



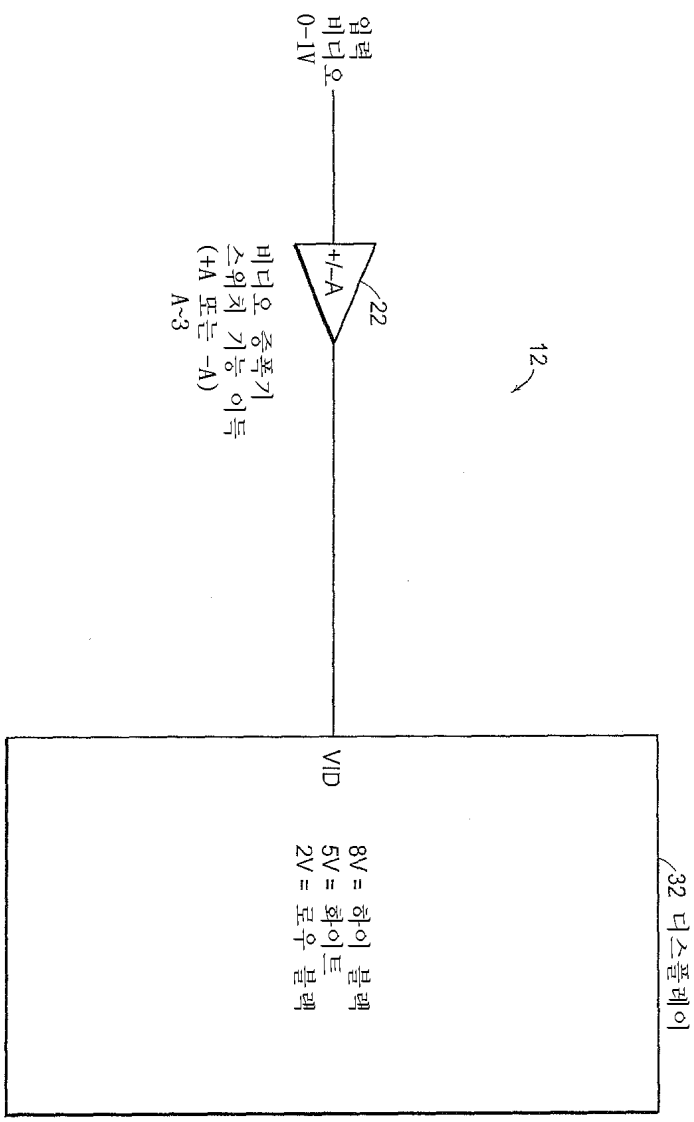
도면3a



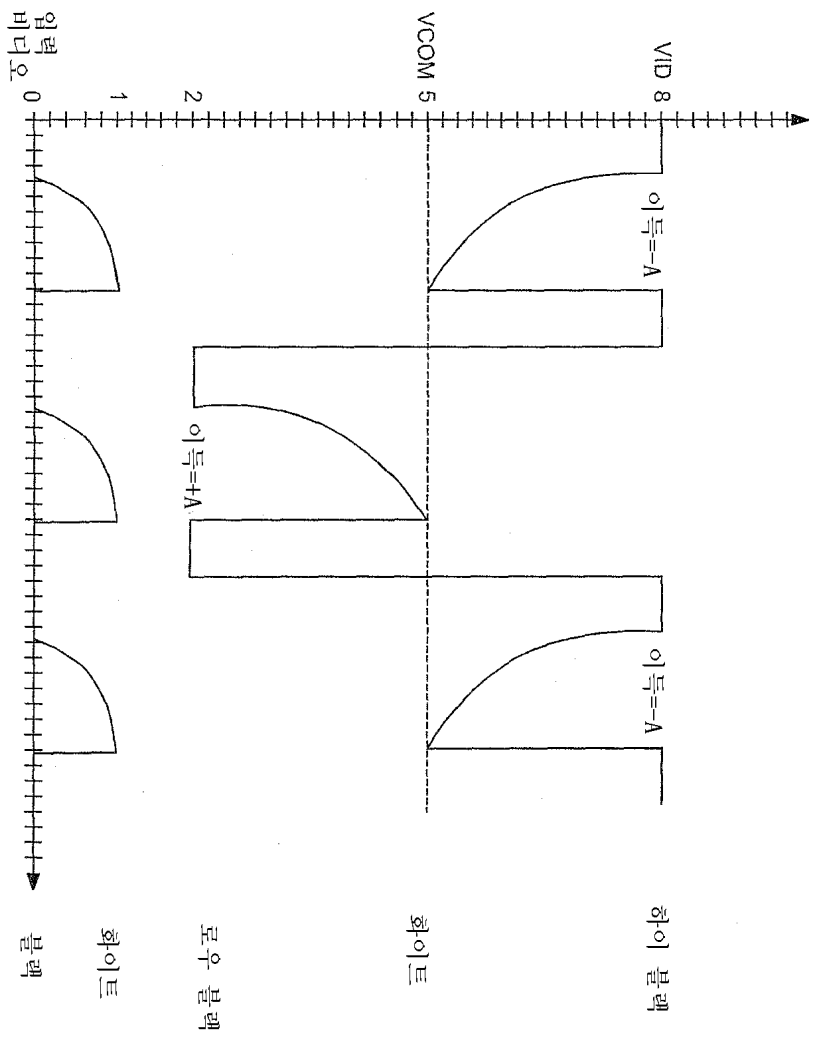
도면3b


입력 비디오
0
1
VIDL 2
VCOM 5
VIDH 8
이득=-A
이득=-A
이득=-A
이득=-A
이득=-A
이득=-A
블랙
화이트
로우 블랙
화이트
하이 블랙

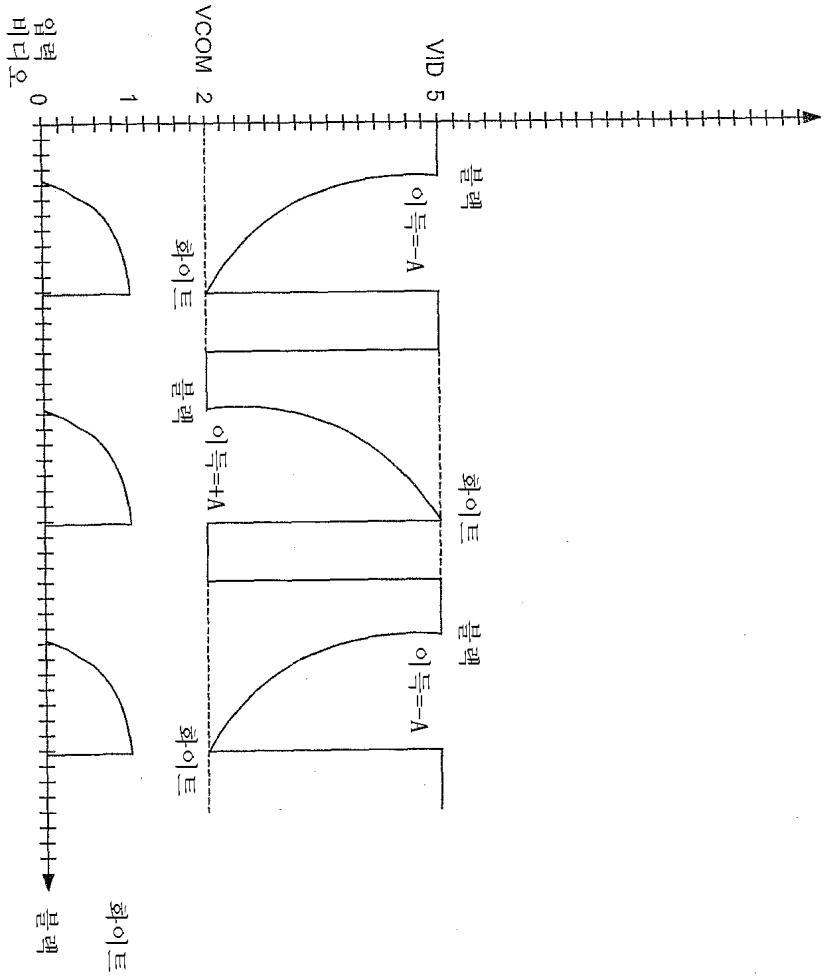
도면4a


입력
비디오
0-1V
+/-A
22
비디오 증폭기
스위치 기능 이득
(+A 또는 -A)
A~3
12
VID
8V = 하이 블랙
5V = 화이트
2V = 로우 블랙
32 디스플레이

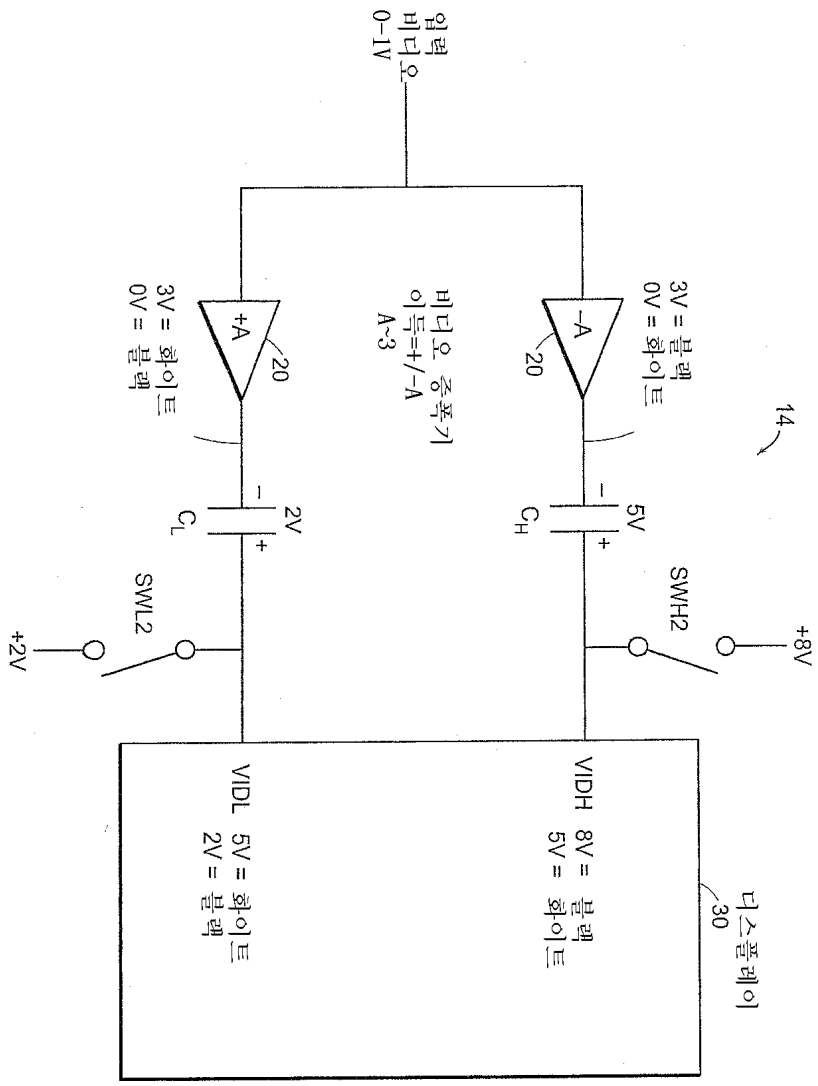
도면4b



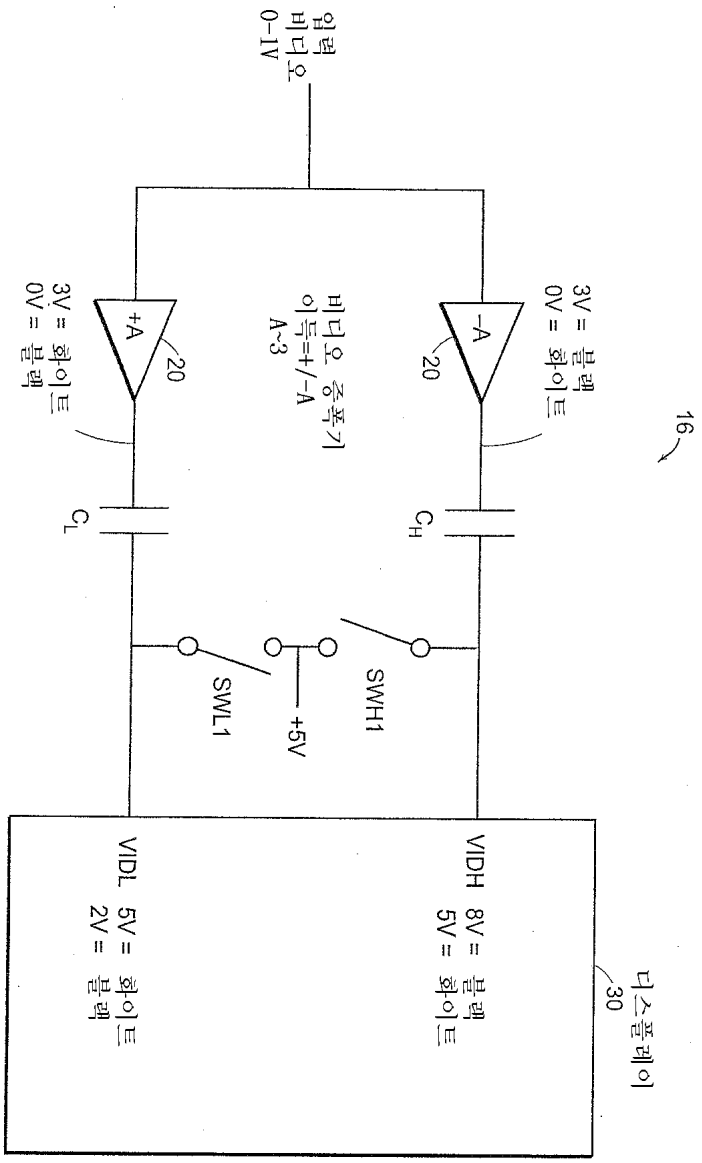
도면5



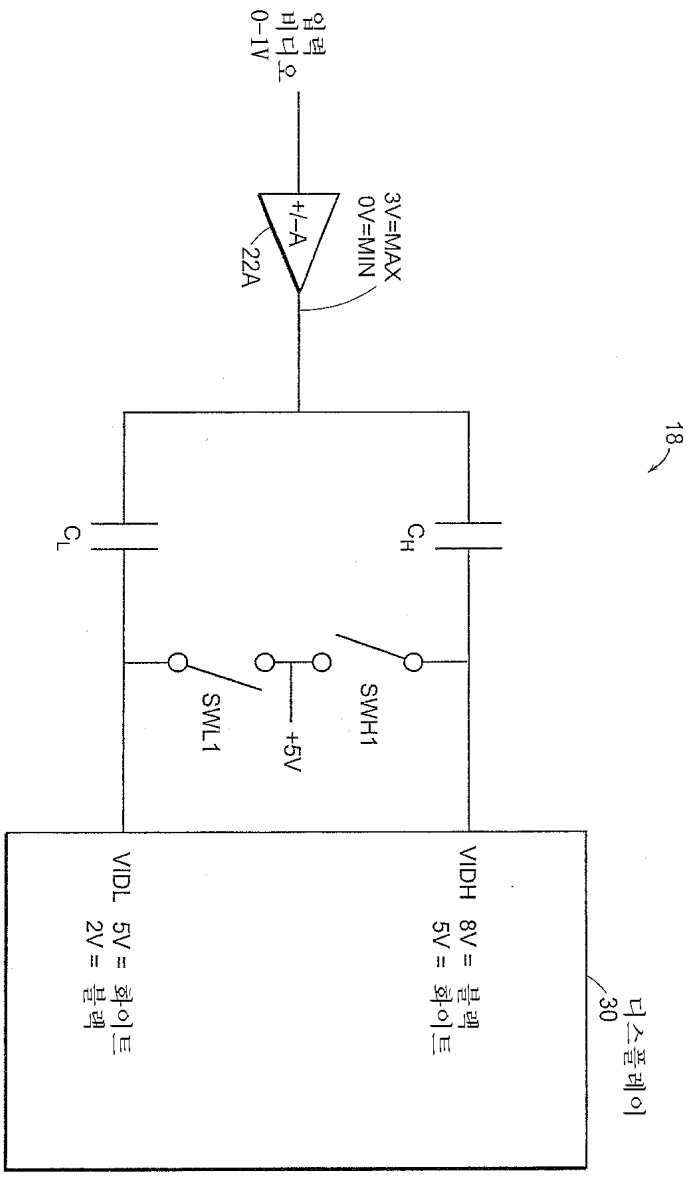
도면6a


입력
비디오
0-1V
3V = 블랙
0V = 화이트
-A
20
비디오 증폭기
이득=+/-A
A~3
3V = 화이트
0V = 블랙
+A
20
14
5V
C_H
2V
C_L
SWH2
SWL2
+8V
+2V
VIDH 8V = 블랙
5V = 화이트
VIDL 5V = 화이트
2V = 블랙
디스플레이
30

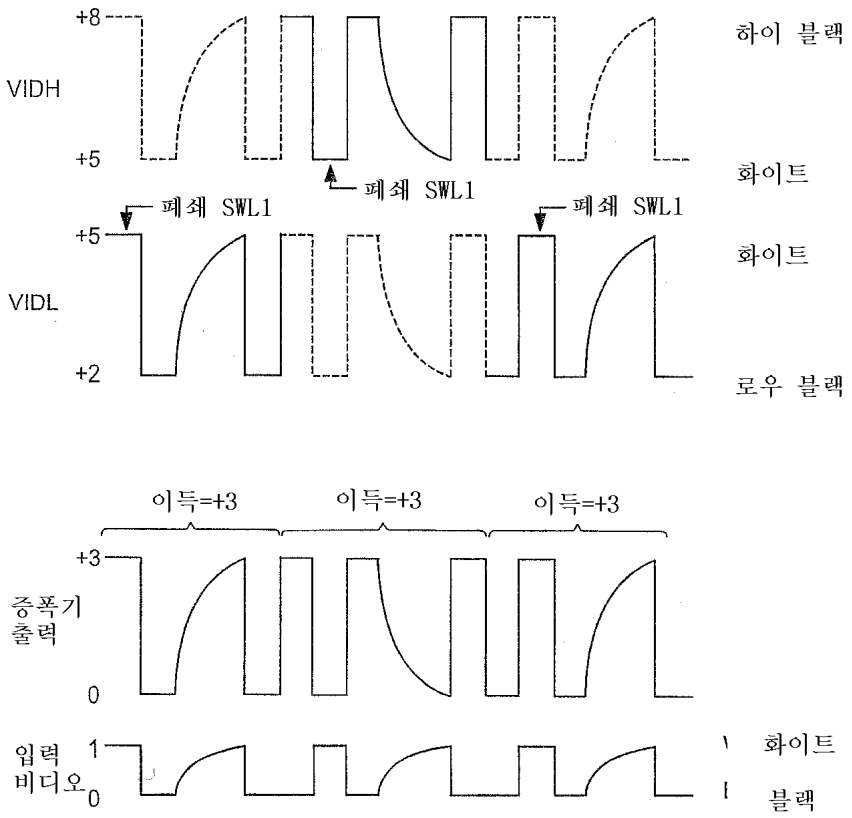
도면6b


입력
비디오
0-1V
+A
20
-A
20
3V = 블랙
0V = 화이트
비디오 증폭기
이득=+/-A
A~3
3V = 화이트
0V = 블랙
16
C_L
C_H
SWL1
+5V
SWH1
VIDL 5V = 화이트
2V = 블랙
VIDH 8V = 블랙
5V = 화이트
디스플레이
30

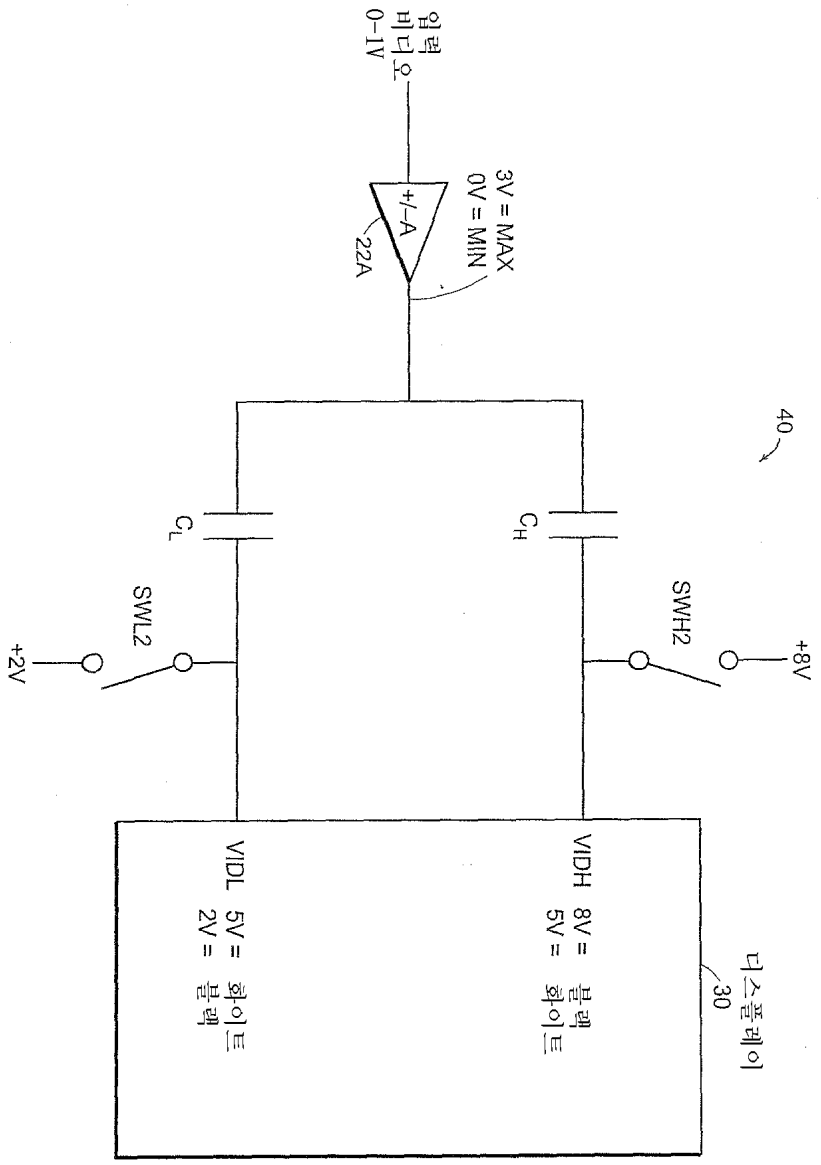
도면7a


입력
비디오
0-1V
+/-A
22A
3V=MAX
0V=MIN
18
C_L
C_H
SWL1
+5V
SWH1
VIDL 5V = 화이트
2V = 블랙
VIDH 8V = 블랙
5V = 화이트
디스플레이
30

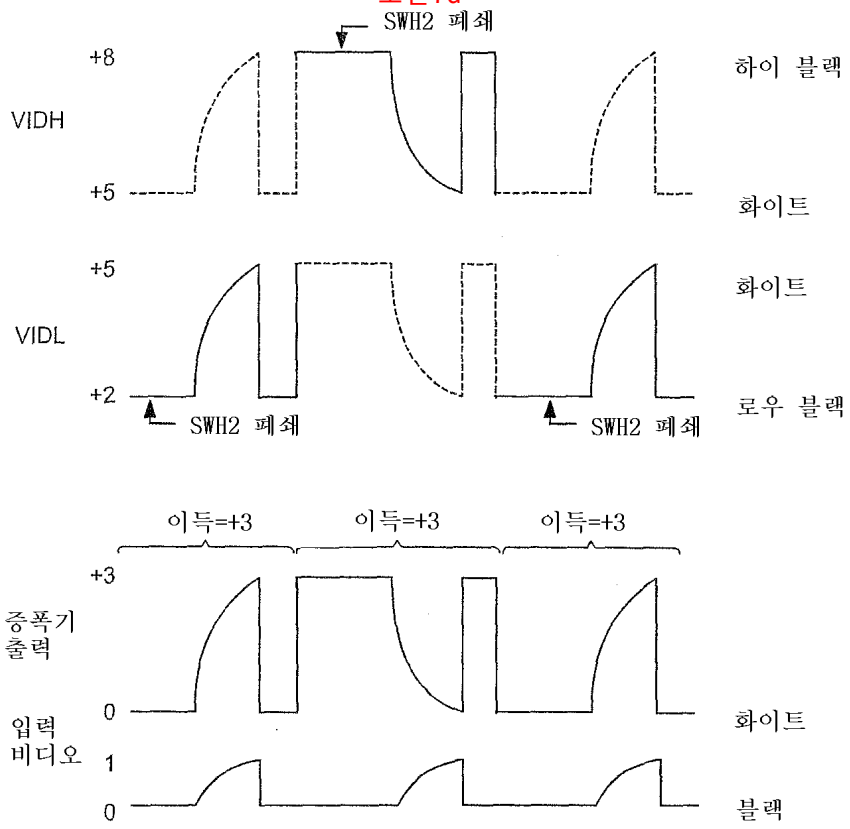
도면7b


+8
VIDH
+5
하이 블랙
화이트
페쇄 SWL1
페쇄 SWL1
페쇄 SWL1
+5
VIDL
+2
화이트
로우 블랙
이득=+3
이득=+3
이득=+3
+3
증폭기
출력
0
입력
비디오
1
0
화이트
블랙

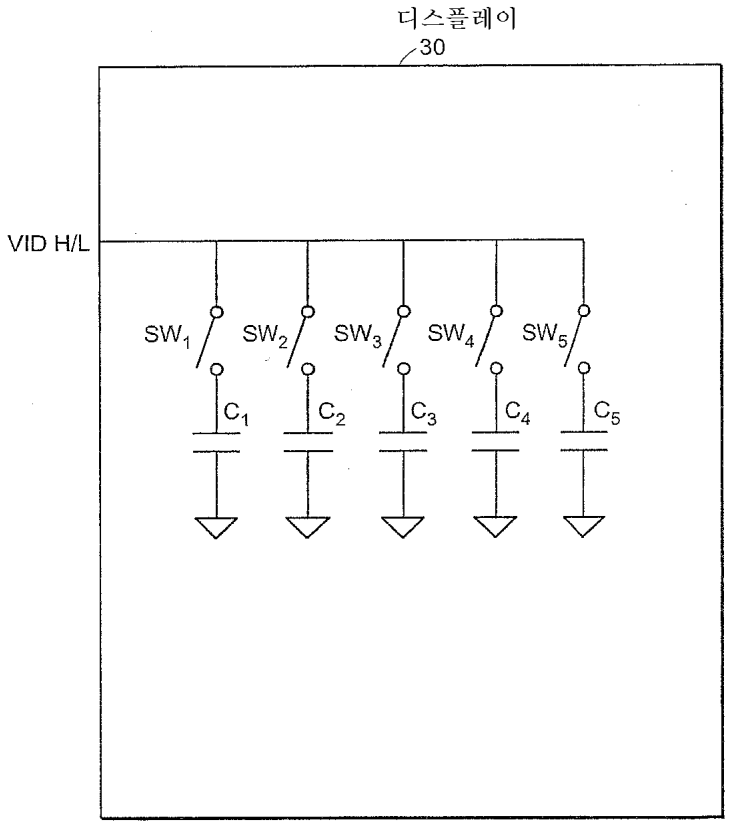
도면7c


입력
비디오
0-1V
+/-A
22A
3V = MAX
0V = MIN
40
C_L
C_H
SWL2
SWH2
+2V
+8V
VIDL 5V = 화이트
2V = 블랙
VIDH 8V = 블랙
5V = 화이트
디스플레이
30

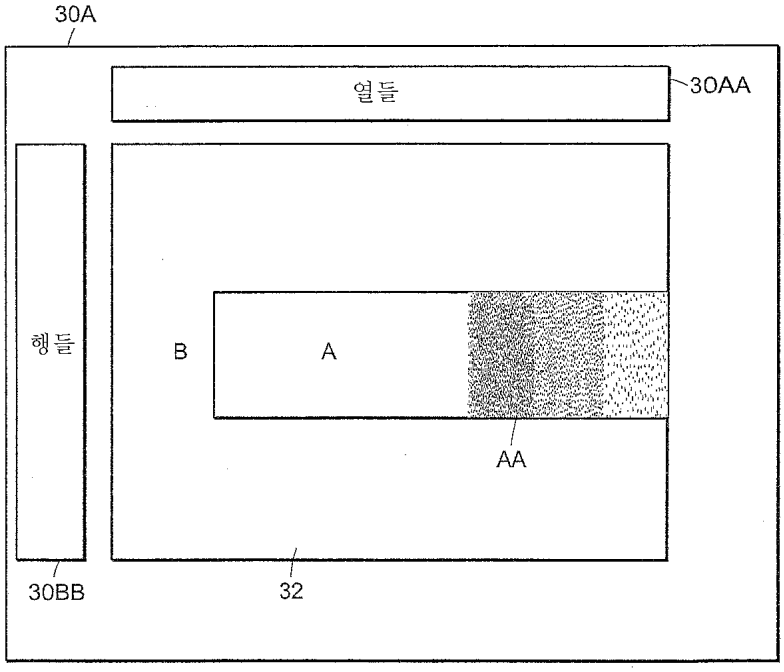
도면7d


SWH2 펄스
+8
VIDH
+5
하이 블랙
화이트
+5
VIDL
+2
화이트
로우 블랙
SWH2 펄스
SWH2 펄스
이득=+3
이득=+3
이득=+3
+3
증폭기 출력
0
입력 비디오
1
0
화이트
블랙

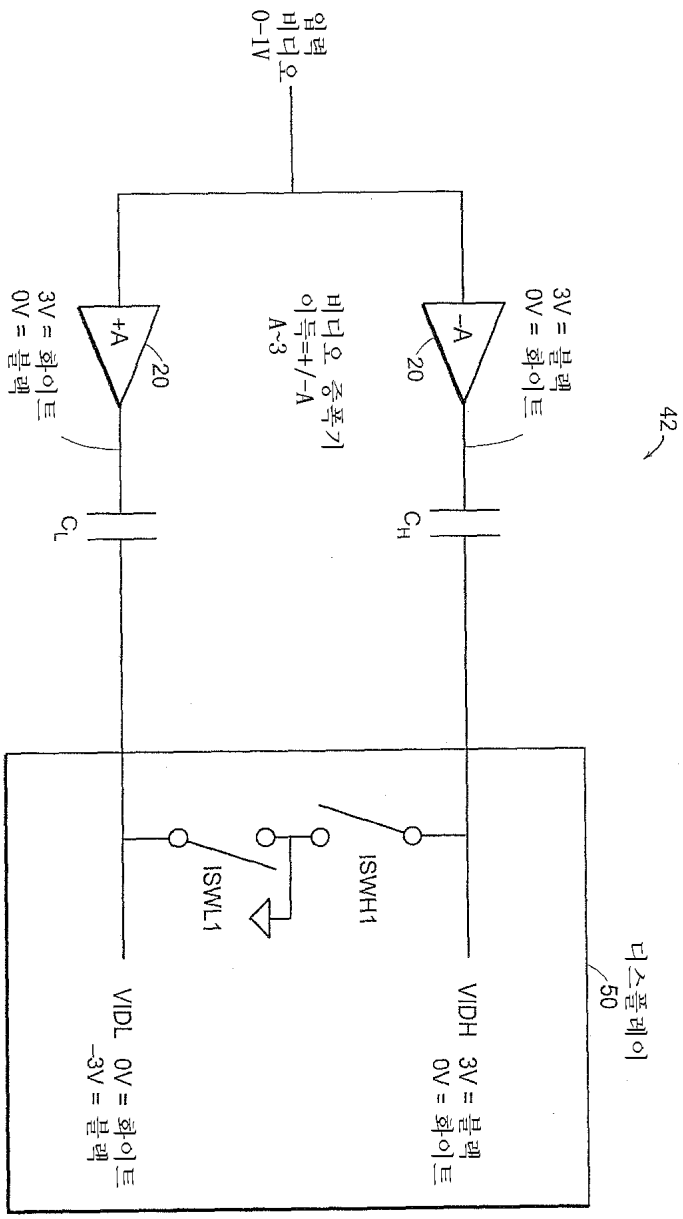
도면8


디스플레이
30
VID H/L
SW1
SW2
SW3
SW4
SW5
C1
C2
C3
C4
C5

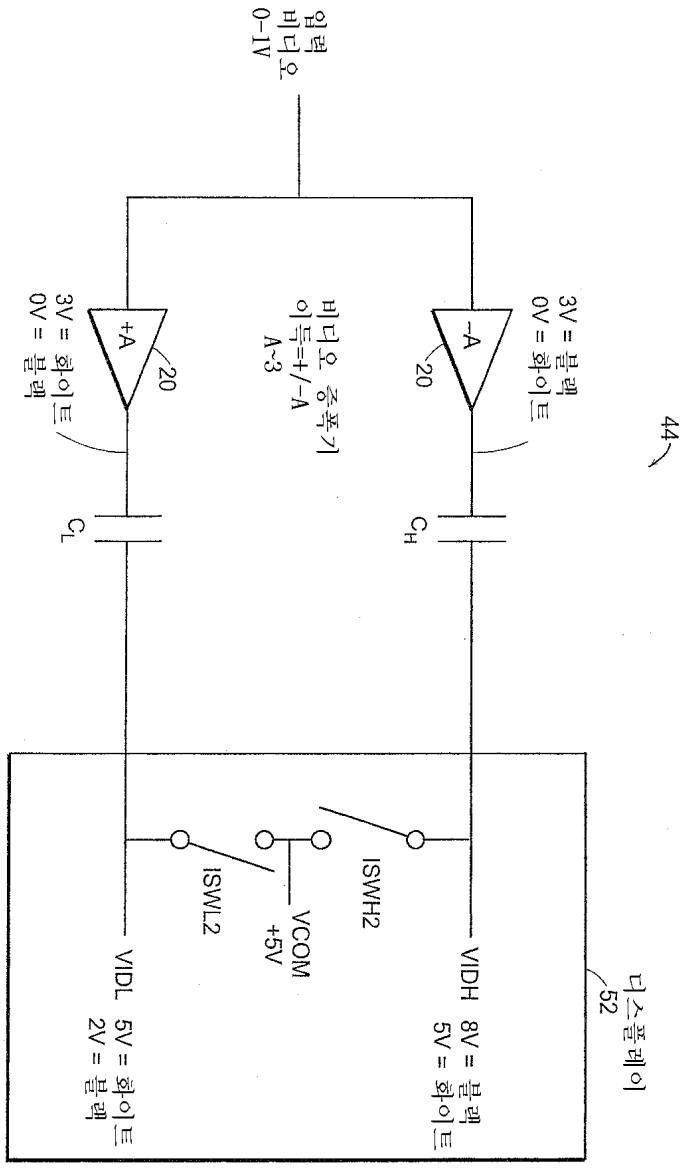
도면9



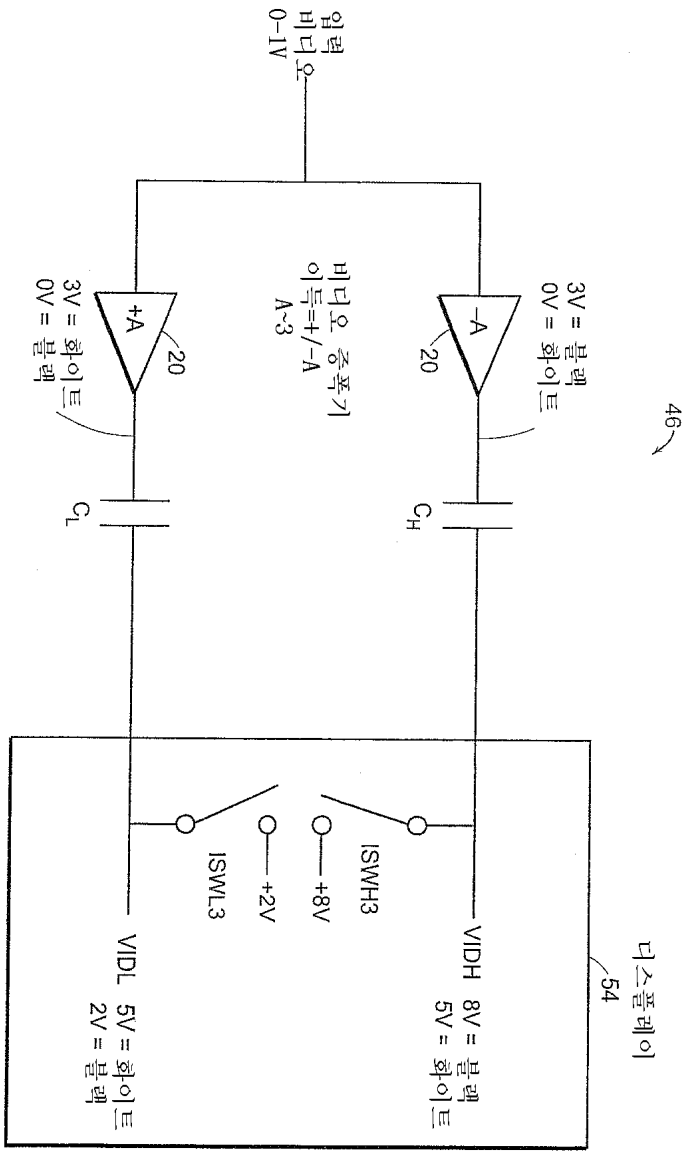
도면10a


입력
비디오
0-1V
3V = 블랙
0V = 화이트
-A
20
비디오 증폭기
이득=+/-A
A~3
3V = 화이트
0V = 블랙
+A
20
42
C_H
C_L
ISWH1
ISWL1
VIDH 3V = 블랙
0V = 화이트
VIDL 0V = 화이트
-3V = 블랙
디스플레이
50

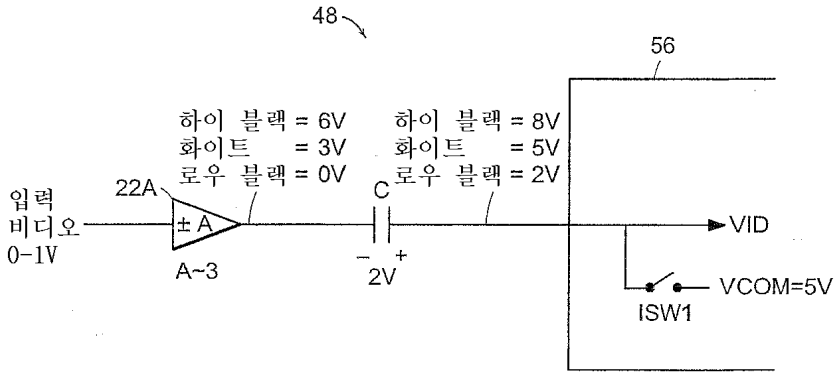
도면10b


입력
비디오
0-1V
비디오 증폭기
이득=+/-A
A~3
+A
-A
20
20
3V = 블랙
0V = 화이트
3V = 블랙
0V = 화이트
C_L
C_H
ISWL2
VCOM
+5V
ISWH2
VIDL 5V = 화이트
2V = 블랙
VIDH 8V = 블랙
5V = 화이트
디스플레이
52
44

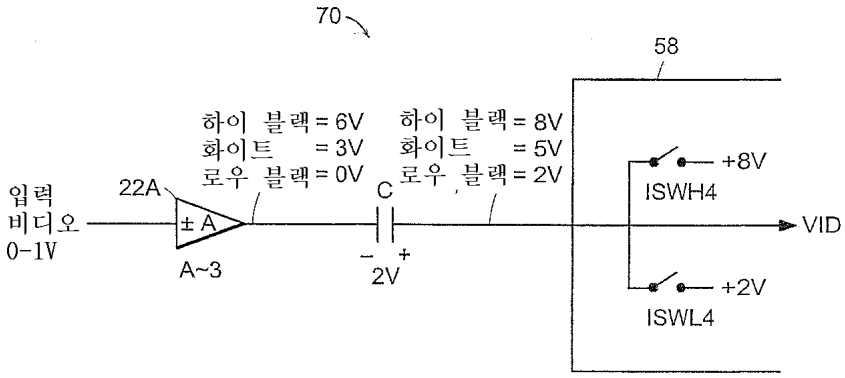
도면10c


입력 비디오 0-1V
+A
20
3V = 화이트 0V = 블랙
비디오 증폭기 이득=+/-A A~3
-A
20
3V = 블랙 0V = 화이트
46
C_L
C_H
ISWL3
+2V
+8V
ISWH3
VIDL 5V = 화이트 2V = 블랙
VIDH 8V = 블랙 5V = 화이트
54
디스플레이

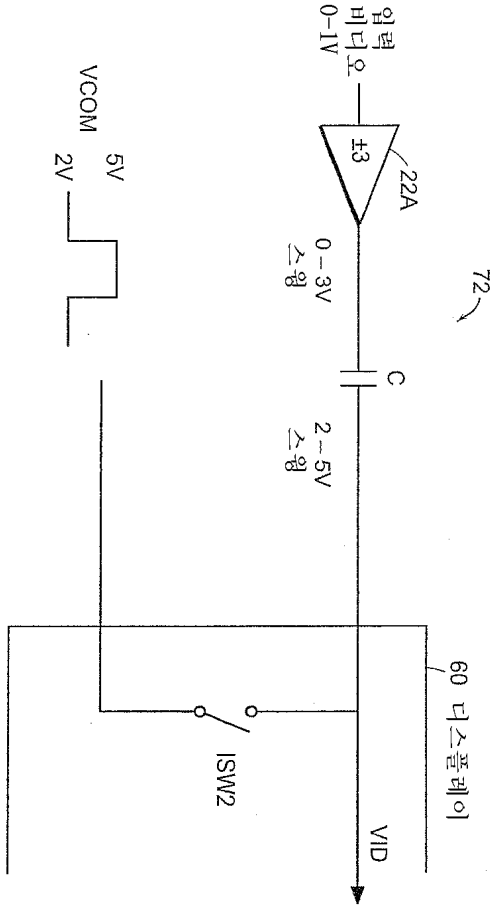
도면10d


48
56
하이 블랙 = 6V
화이트 = 3V
로우 블랙 = 0V
하이 블랙 = 8V
화이트 = 5V
로우 블랙 = 2V
입력 비디오 0-1V
22A
± A
A~3
C
2V
VID
VCOM=5V
ISW1

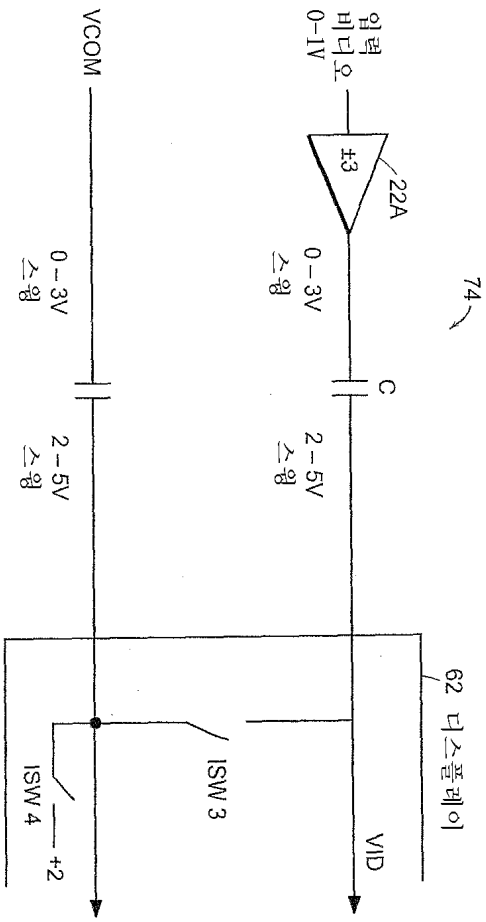
도면10e


70
58
하이 블랙 = 6V
화이트 = 3V
로우 블랙 = 0V
하이 블랙 = 8V
화이트 = 5V
로우 블랙 = 2V
입력
비디오
0-1V
22A
± A
A~3
C
2V
+8V
ISWH4
+2V
ISWL4
VID

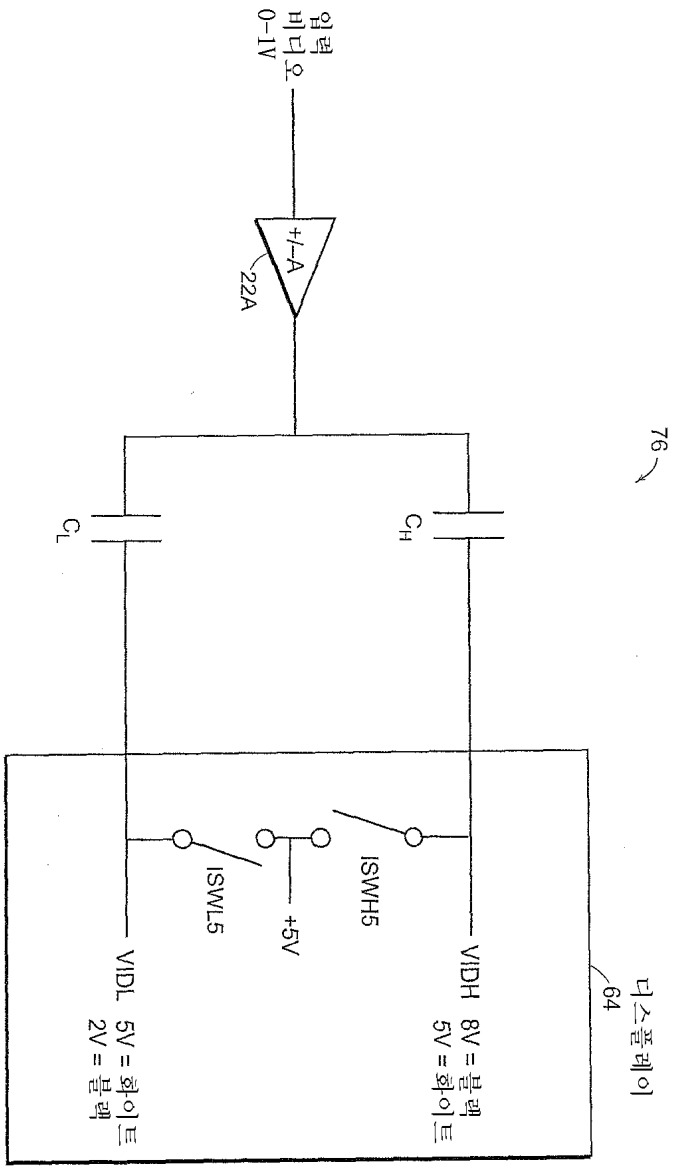
도면10f


입력
비디오
0-1V
±3
22A
VCOM
5V
2V
0 - 3V
스윙
72
C
2 - 5V
스윙
ISW2
VID
60 디스플레이

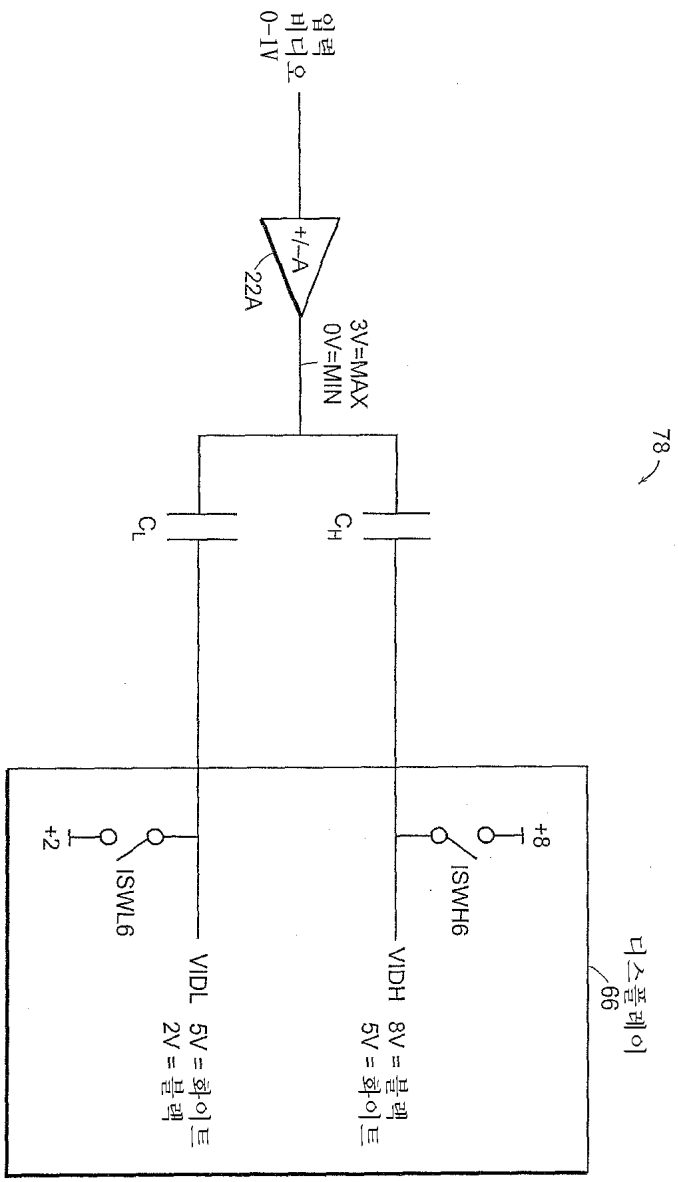
도면10g


입력
비디오
0-1V
±3
22A
0-3V
스윙
74
C
2-5V
스윙
62 디스플레이
VID
ISW 3
ISW 4
+2
VCOM
0-3V
스윙
2-5V
스윙

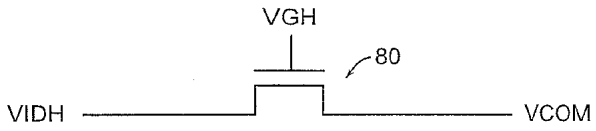
도면10h


입력
비디오
0-1V
+/-A
22A
76
C_L
C_H
ISWL5
+5V
ISWH5
VIDL 5V = 화이트
2V = 블랙
VIDH 8V = 블랙
5V = 화이트
디스플레이
64

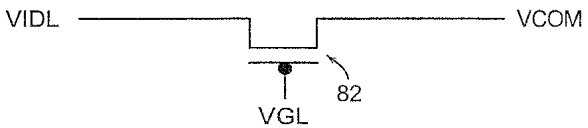
도면10i



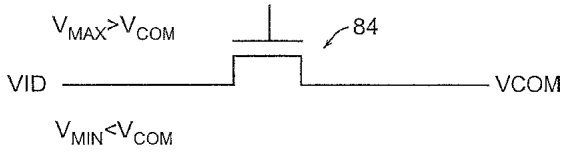
도면11a



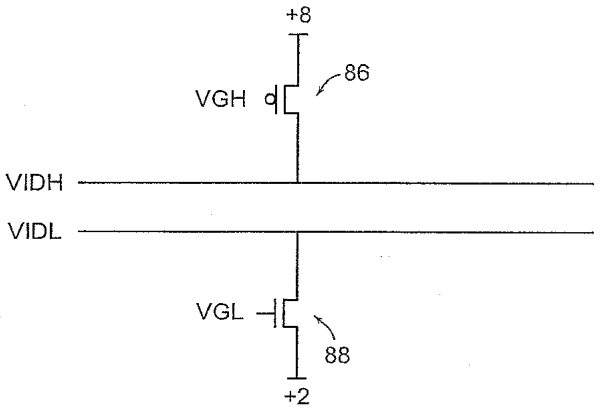
도면11b



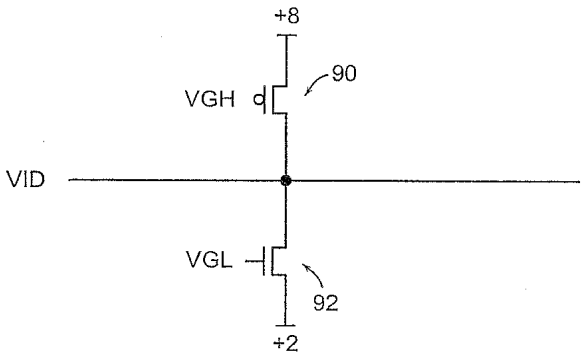
도면11c



도면11d

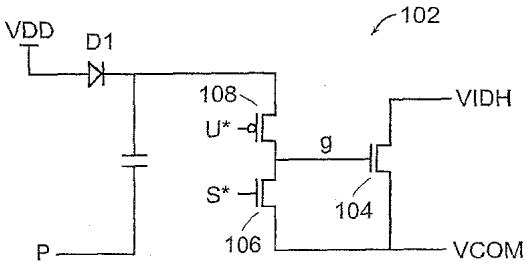


도면11e



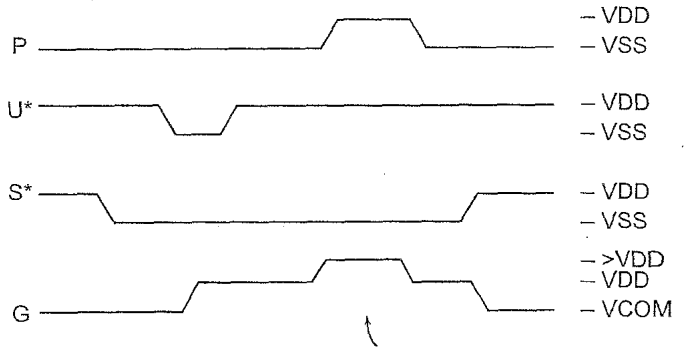
도면12a

VSS < VCOM < VIDH < VDD

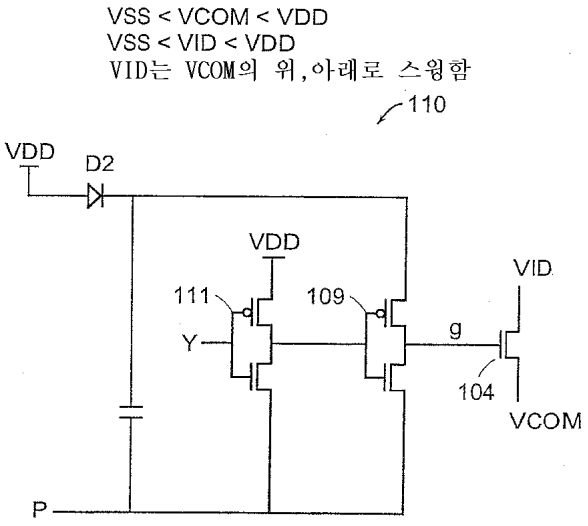


신호들 (U*, S*,P)제어 전체 스윙 VSS-VDD

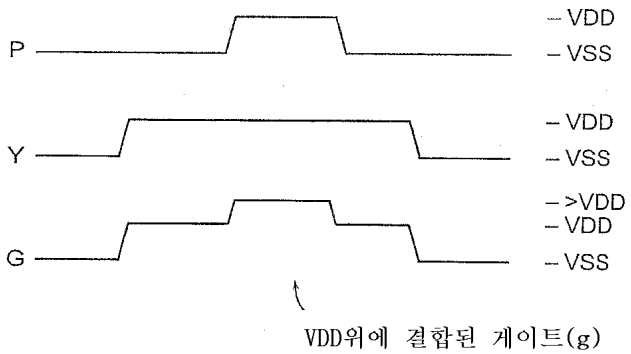
도면12b



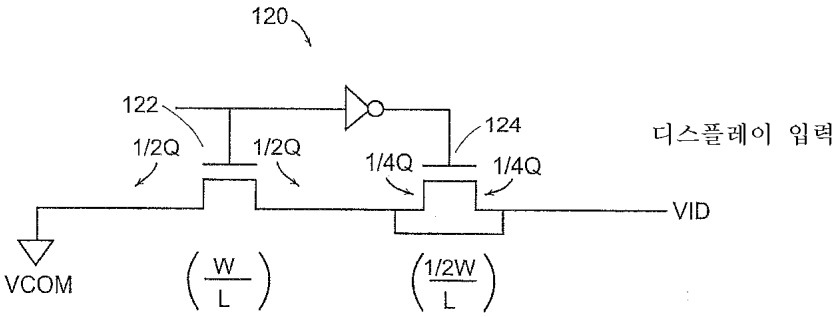
도면13a



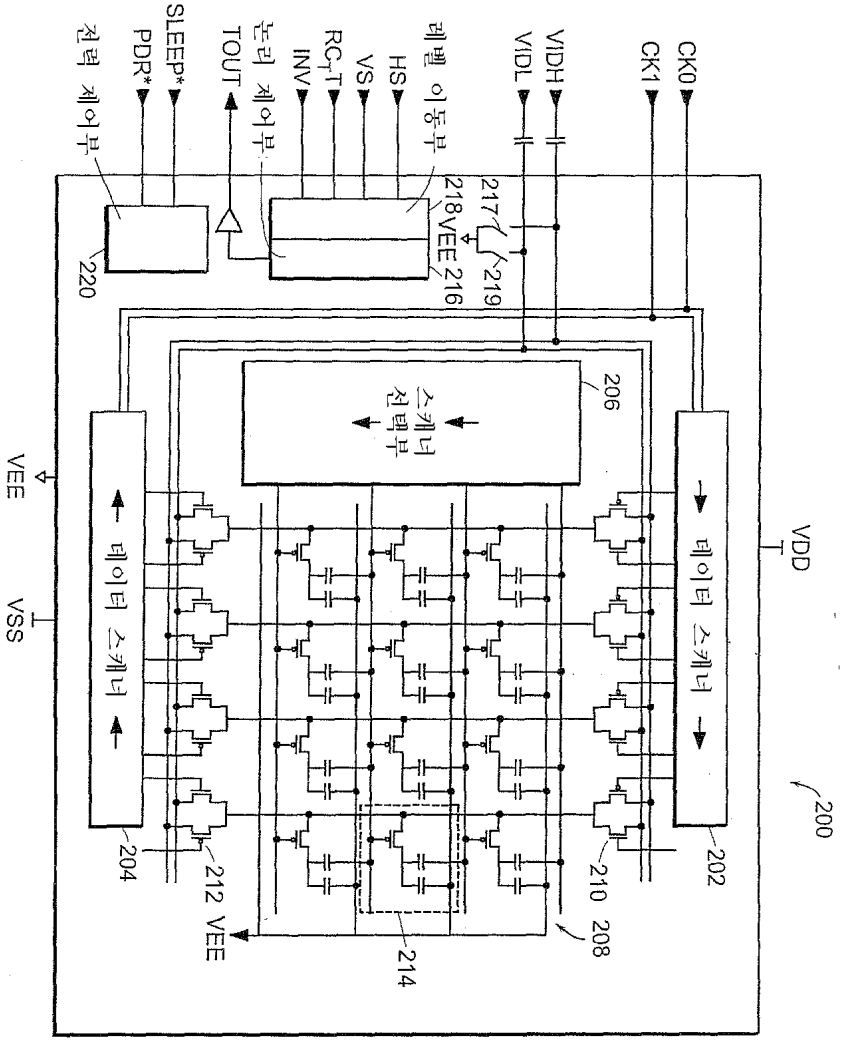
도면13b



도면14



도면15


CK0
CK1
VIDH
VIDL
레벨 이동부
HS
VS
RC_T
INV
논리 제어부
TOUT
SLEEP*
PDR*
전력 제어부
220
217
218
VEE
216
219
206
스캐너 선택부
데이터 스캐너
데이터 스캐너
VDD
VEE
VSS
200
202
204
210
208
212
VEE
214

专利名称(译)	带集成开关的液晶显示器，用于交流耦合电容的直流恢复		
公开(公告)号	KR1020040081802A	公开(公告)日	2004-09-22
申请号	KR1020047012839	申请日	2003-02-19
[标]申请(专利权)人(译)	寇平公司		
申请(专利权)人(译)	棺材公司		
[标]发明人	HERRMANN FREDERICK P 헤르만프레드릭피		
发明人	헤르만,프레드릭,피.		
IPC分类号	G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G3/3614 G09G3/3688 G09G2320/0204 G09G2330/026		
代理人(译)	Namsangseon		
优先权	60/357944 2002-02-19 US		
其他公开文献	KR100948701B1		
外部链接	Espacenet		

摘要(译)

AC耦合显示驱动器电路包括集成在液晶显示器内的一个或多个DC恢复开关。液晶显示系统包括耦合电容器，其一端耦合到系统输入视频信号，耦合电容器提供显示输入具有DC电平偏移的视频信号。耦合到耦合电容器另一端的液晶显示装置在用于驱动显示装置的视频输入端接收第一显示输入视频信号。集成在显示设备中的开关为耦合电容提供直流恢复。©KIPO和WIPO 2007