

(19)
(12)

(KR)
(A)

(51) 。 Int. Cl. 7
G09G 3/36

(11)

(43)

2002 - 0044420
2002 06 15

(21) 10 - 2000 - 0073804
(22) 2000 12 06

(71)

3 416

(72)

24

(74)

(54)

가 1~ N 1~ N
1~ N 1~ N 1~ N(> 1) 1~ N 1~ N 1~ N
1~ N 1~ N 1~ N 1~ N 1~ N 1~ N
1~ N 1~ N 1~ N 1~ N 1~ N 1~ N
1~ N 1~ N 1~ N 1~ N 1~ N 1~ N

, LCD ESD ESD thin gox
가 . , 가 .

1
2
3
4 3
5 3
6 3

, (Liquid Crystal Device: , LCD) (driver) (Integ
rated circuit: , IC) LCD LCD (VLCD)
, LCD (VLCD) 가 , VLCD LCD

, LCD (Electrostatic discharge
, ESD) , LCD
ESD ESD
1 ESD LCD 1 (10), (R1), ESD (12), (14) LCD (16)

1 LCD (VLCD, V1~V5) 가 , (V2~V5)
14) (V1) LCD (16) 가 가 , ESD (12)
1 (D2) 가 , ESD 가 가 , (R1) 1 (D1) 2
(R1) ESD 가 가

2	LCD			2	,	
	VLCD (V1~V3)			CMOS (TG21~TG23)		
	V4	V5		NMOS	(MN21, MN22)	
D	(22)	가	ESD		ESD	(25)가
가	VLCD	(V1~V5)		(on - resistance)		LC
				(TG21~TG23)	NMOS	(MN21,MN22)
				V4	V5	(width) NMOS
	(MN21, MN22)					

, NMOS, , ESD 가 가 ,

LCD ESD

Diagram illustrating the connection of PMOS and NMOS transistors to a common output node. The PMOS section shows a 3x3 grid of transistors with '1~ N' labels and '가' characters. The NMOS section shows a 3x3 grid of transistors with '1~ N' labels and '가' characters. The output node is labeled '1~ N'.

, 1~N , 1~N , 1~N , 1~N
1~N 1~N 1~N 1~N
xide), (thin gate-o

3 (LCD)
 . 3 , LCD , (300a~300e), ESD (310a~310e),
 (320) LCD (330) . 3 LCD , LCD
 , , STN(Super - Twisted Nematic) LCD
 3 (300a~300e) 1~ 5 LCD (V1~V5) . , 1~ 5 (V2)~
 V1~V5) 1 (V1) 1 (V1) 가 .
 5 (V5) 1 (V1) .

		(300a~300e)	ESD	(310a~310e) 가	.	.	1	(300a)	ES
D	(310a)		(D31, D32)	ESD	가	.	1		,
	(D31,D32)				.	1	(D31)	1	(V1)
		(V0)		,	1	(300a)	.	1	(D31) 가
2		가	(V0)	,	1	(300a)	.	1	,
	(D32)	1	(300a)	,	1	(300a)	.	(VSS)	,
2	(D32) 가			,		(VSS)	.		(300a)
		ESD	(310b~310e)	ESD	(310a)				

3 (320) (V0), (320) 1~4 (V1~V4),
~V5) , (320) (300a~300e) 1~5 (V1~V5),
LCD (330) 가 VLCD (V1~V5) (320) 가 VLCD (V1~V5)
(V1~V5)) 가 .

3 , LCD (330) (R31~R35), (340) ESD (350)
 . , (V1~V5) , (340) (R31~R35)
 (340) CMOS (TG31~TG33) NMOS (MN31, MN32) , (R31
 ~R35) 가 1~ 5 (V1~V5) 1 (N1)
 (TG31) (R31) 가 1 (V1) (C1, C1B)
 1 (N1) , C1~C5 LCD (TG32, TG33) (R32, R33) 가
 C1B~C5B C1~C5 2, 3 (V2,V3) (C2/C2B, C3/C3B) 1 (N1) (T
 G31~TG33) VLCD 1~ 3 (V1~V3)
 , NMOS (MN31, MN32) (R34, R35) , 1 (V4,
 N1) . , NMOS (MN31, MN32) (R34, R35) 가 4, 5 (V4,
 V5) (C4, C5) 1 (N1) . 4 (V4) 5 (V5) V1
 ~V3

LCD (330) (R36) 1 (N1) (360) (360) (360) (360)
 . (R36) (360) 가 ESD . ESD (350) ESD (350)
 (350) (360) ESD 가 가 (D33, D34) . (360) LCD (330)
 (OUT) LCD () .

5) 1~ 5 , LCD (340) (R31~R35) (300a~300e) (300a~300e)
 00e) , (V1~V5) , (R31~R35)
 . , ESD (310a) .

, (300a~300e) ESD 가 가 , ESD (310a) (D31, D32) (D31, D32)
 가 1 ESD 가 가 , 1 (D31) 가 .
 . ESD 가 가 (D32) 가 .
 2) LCD (330) 가 .
 (R31~R35) .
 . ESD 가 가 .
 가 .
 ION) 가 .
 . .
 가 .

(TG31~TG33, MN31,MN3
 (TG31~MN32) 가
 , LCD (330)
 (R31~R35) (DIFFUS

0) VLCD (V1~V5) (300a~300e) (330)
 . .
 4 3 LCD (330) (40) ESD (350) . 4 ESD (350) 4
 LCD (350) . . 3

4 , (40) (TG41~TG45) (TG41~TG45)
 5) 1~ 5 (V1~V5) , 1~ 5 (V1~V5) 1 (N1)
 . , 3 , 4, 5 (V4,V5) CMOS (TG44, TG45)
 . , CMOS (TG44, TG45) PMOS ,
 가 (C4B, C5B) 가 , (V0) . , 4, 5
 (V4,V5) , PMOS NMOS .
 , PMOS (VO) .

5 2 (D32) - (thin gate - oxide: , thin gox) NMOS (MN51, MN52) (MN52) (VSS)
 1, MN52) . , thin gox NMOS (MN51, MN52) (300) (VSS)
 . , NMOS (MN51, MN52) (300) ,
 (VSS) . , (D32)
 - (, thin gate oxide) . , thin gox
 ESD . thin gox
 (300) thin gox
 (breakdown voltage) (, V4, V5) , thin gox NMOS (MN51, MN52) 2 (D32) .

, (300) ESD 가 가 , thin gox NMOS (MN51, MN52)
 가 가 . , NMOS (MN51, MN52)
 (VSS) . .

, 5 (300) 가 thin gox (MN51, MN52)
, 3 ESD (310a~310e) ESD (310d, 310e)

6 3 LCD ESD (310)

(57)

1.

1 ~ N(> 1)

1 ~ N

1

1 ~ N

가 가

1~ N

1 ~ N

74

1 ~ N

1 ~ N

1 ~ N

가

2.

1 , ,

1 ~ N 1 ~ N 1 ~ N , 1 ~ N
1 ~ N 1 ~ N ;

1 N+1

3.

2 , ,

1 ~ K(1 ~ K CMOS , 1 ~ N 1 ~ K 1
1 ~ K CMOS ;K+1 ~ N 1 ~ N K+1 ~ N 1 K
+1 ~ N NMOS ,

1 ~ K K+1 ~ N

4.

2 , ,

1 ~ N 1 ~ N 1 1 ~ N CMOS

5.

2 , ,

1 ~ K(1 < K < N) 1 ~ K 1 1 ~ K CMOS
;NMOS PMOS 1 , K+1 ~ N K+1 ~ N
K+1 ~ N ,

PMOS 1 ~ N

6.

2 , ,

가 가

7.

1 , 1 ~ K(, 1 < K < N)

1 ~ N

1 ~ K

1

;

1 ~ K
2

NMOS

2
가

8.

7 , K+1 ~ N

3 ;

K+1 ~ N
NMOS

4

2
가

1 ~ K

가

K+1 ~ N

가

9.

1 , 1 ~ N (DIFFUSION)

10.

1 ~ N

1 ~ N

;

N
1 ~ N
;

가 가

1 ~

~ N
1 ~ N1 ~ N
1 ~ N

1 ~ N

, 1

S
1 ~ N

PMOS

NMO

11.

10 ,

PMOS

1 ~ N

12.

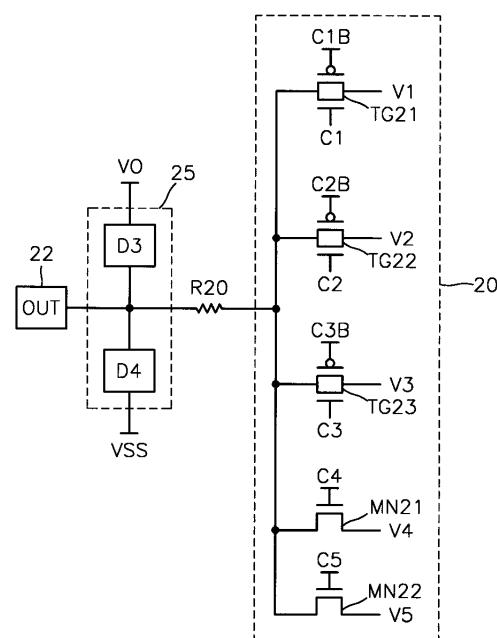
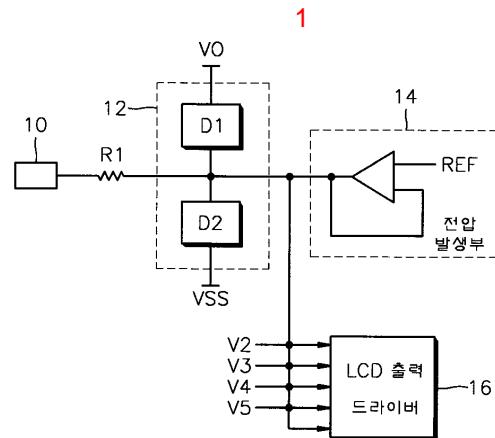
1~ N 1~ N ;
1~ N , 가 가 ;
1~ N ,
(thin gate - oxide)

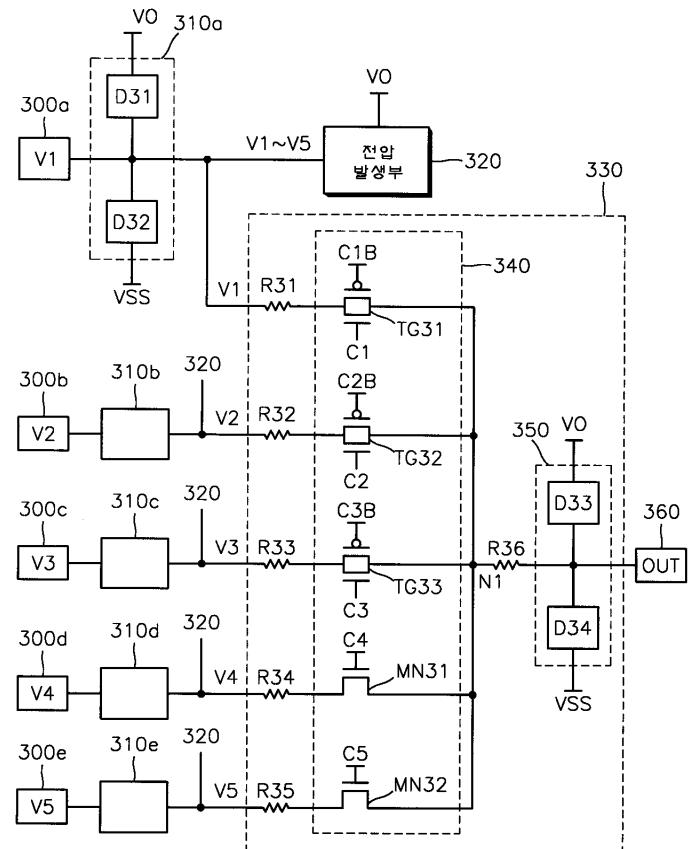
13.

12 , 1~ K(1< K< N) ,
 1~ N 1~ K 1 ;
 1~ K , 가
 2 NMOS 2

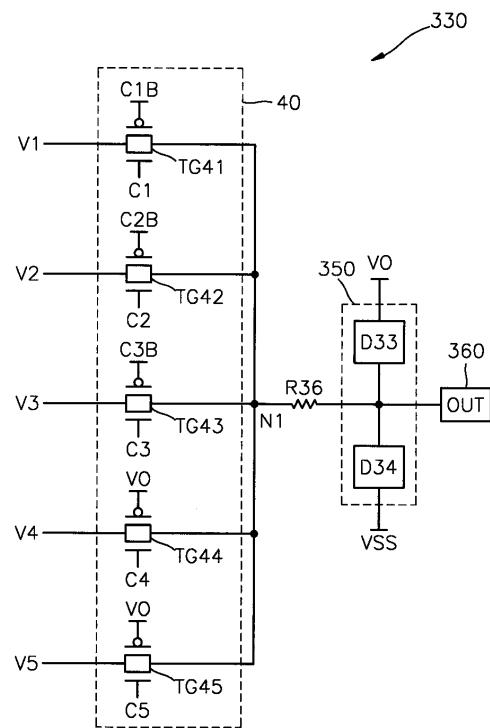
14.

13 , K+1~ N ,
K+1~ N 3 ;
K+1~ N , 가 2
NMOS 4 ,
1~ K 가 K+1~ N 가

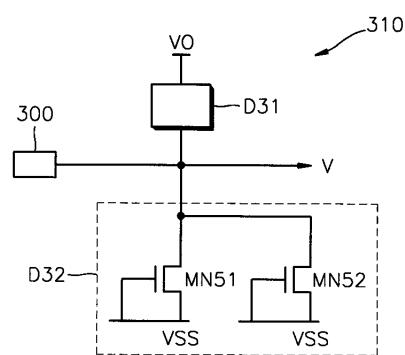




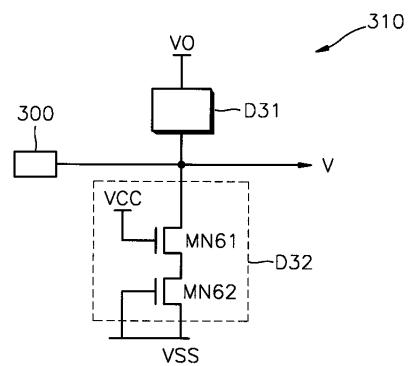
4



5



6



专利名称(译)	用于静电放电保护的液晶显示驱动电路		
公开(公告)号	KR1020020044420A	公开(公告)日	2002-06-15
申请号	KR1020000073804	申请日	2000-12-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KWON GUEHYUNG 권규형		
发明人	권규형		
IPC分类号	G09G3/36 H02H7/06 H02H7/00 G09G3/20 H03K17/687 H03K17/16 G02F1/133 G02F1/1333		
CPC分类号	G09G2330/04 G09G3/3685		
代理人(译)	李, 杨 HAE LEE, YOUNG PIL		
其他公开文献	KR100363095B1		
外部链接	Espacenet		

摘要(译)

公开了一种用于静电放电保护的液晶装置驱动电路。根据本发明的用于静电放电保护的液晶器件驱动电路包括1~N输入PAD，以及1~N静电放电保护部分和输出驱动器。在1~N输入PAD为外部时，接收具有不同电压电平的1~N (> 1) 电压。1~N静电放电保护部分连接到每个1~N焊盘。当通过焊盘施加电静电脉冲时，1~N静电放电保护部分形成放电路径。输出驱动器包括相应的1~N电阻侧连接到通过1~N焊盘输入的1~N电压。它从通过1~N电阻施加的1~N电压产生驱动液晶显示器的驱动电压。此外，它配备使1~N电阻减小输出驱动器内的静电脉冲认证中的流动电流。根据本发明，在彩色液晶显示驱动电路中，具有可以提高ESD特性效果不会降低的效果。而且，具有通过实施保护元件可以提高ESD放电效率的效果。使用薄gox连接到输入PAD或输出焊盘的ESD保护单元晶体管。

