

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
G09G 3/36

(11) 공개번호 특2002 - 0004281
(43) 공개일자 2002년01월16일

(21) 출원번호 10 - 2000 - 0038018
(22) 출원일자 2000년07월04일

(71) 출원인 엘지.필립스 엘시디 주식회사
구본준, 론 위라하디락사
서울 영등포구 여의도동 20번지

(72) 발명자 이재형
경상북도구미시공단1동108번지4주공아파트402동103호
박형열
경상북도구미시임수동엘지동락원B동506호

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시장치의 구동회로

요약

본 발명은 R, G, B 채널별 디코더마다 개별적으로 레퍼런스 전압을 적용하여 채널별 출력 전압을 서로 다르게 함으로써, 색도 조절 및 화이트 밸런스의 조정이 가능한 액정표시장치의 구동회로를 제공하기 위한 것으로, 본 발명 액정표시장치의 구동회로는 입력되는 R, G, B 디지털 데이터를 아날로그 데이터로 변환하여 출력하는 액정표시장치의 구동회로에 있어서, R, G, B 채널별로 레퍼런스 전압을 출력하는 제 1, 제 2, 제 3 레퍼런스 전압 발생부와, 해당 레퍼런스 전압 발생부의 출력 전압을 이용하여 해당 채널별 디지털 데이터에 상응하는 아날로그 전압을 출력하는 디지털/아날로그 컨버터부와, 상기 디지털/아날로그 컨버터부의 출력을 버퍼링하고 제어신호에 의해 일시적으로 데이터 라인으로 출력하는 버퍼부를 포함하여 구성된다.

대표도
도 3

색인어
레퍼런스 전압, DAC

명세서

도면의 간단한 설명

도 1은 일반적인 소스 드라이버의 구성도

도 2는 종래 액정표시장치에 따른 구동회로의 구성도

도 3은 본 발명 액정표시장치의 구동회로의 구성도

도 4는 본 발명의 구동회로에 따른 디지털/아날로그 컨버터의 확대도

도면의 주요부분에 대한 부호의 설명

31 : 제 1 레퍼런스 전압 발생부

33 : 제 1 디지털/아날로그 컨버터부

35 : 제 2 레퍼런스 전압 발생부

37 : 제 2 디지털/아날로그 컨버터부

39 : 제 3 레퍼런스 전압 발생부

41 : 제 3 디지털/아날로그 컨버터부

43, 45 : 제 1, 제 2 디코더부 47 : 출력 선택부

49 : 버퍼부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로, 특히 액정표시장치의 구동회로에 관한 것이다.

디스플레이 장치 중 하나인 씨알티(CRT: Cathode Ray Tube)는 텔레비전을 비롯해서 계측기기, 정보 단말기기 등의 모니터에 주로 이용되어 왔으나, CRT자체의 무게나 크기로 인하여 전자제품의 소형화, 경량화의 요구에 적극 대응할 수가 없었다.

이러한 CRT를 대체하기 위해 경박,단소화의 장점을 갖고 있는 액정표시장치(Liquide Crystal Dispaly: LCD)가 활발하게 개발되어져 왔고, 최근에는 평판형 표시장치로서의 역할을 충분히 수행할 수 있을 정도로 개발되어 그 수요가 점차 증가하고 있는 추세에 있다.

통상, 저코스트 및 고성능의 박막 트랜지스터 액정표시소자(TFT - LCD)에서는 스위칭 소자로 비정질 실리콘 박막 트랜지스터를 사용하고 있으며, 현재, 액정표시소자는 VGA(Video Graphic Array; 최대 해상도는 640×480화소)에서 SVGA(800×600), XGA(1024×768)로 고해상도를 지향하고 있다.

TFT - LCD 산업의 발전과 그 응용은 크기의 증가, 해상도의 증가에 의해 가속화되었으며, 생산성의 증가와 낮은 가격을 위해서 제조공정의 단순화 및 수율 향상의 관점에서 많은 노력이 계속되고 있다.

이러한 액정표시장치는 크게, 액정 패널, 게이트 드라이브 IC, 소스 드라이브 IC로 구성되며, 게이트 드라이브 IC는 액정 패널에 형성된 복수개의 주사 라인에 순차적으로 게이트 구동신호를 출력하고, 소스 드라이브 IC는 액정 패널의 데이터 라인에 R, G, B 영상신호를 출력한다.

여기서, 상기 소스 드라이브 IC를 보다 상세하게 설명하면 다음과 같다.

도 1은 일반적인 소스 드라이브 IC의 구성도로서, 쉬프트 레지스터부(11), 샘플링 래치부(13), 홀딩 래치부(15), 디지털/아날로그 컨버터부(17), 그리고 증폭부(19)로 구성된다.

상기 쉬프트 레지스터부(11)는 수평동기 신호 펄스(HSYNC)를 소스 펄스 클럭(HCLK)에 의해 쉬프트시켜 래치 클럭을 샘플링 래치부(13)로 출력한다.

샘플링 래치부(13)는 쉬프트 레지스터부(11)에서 출력되는 래치 클럭에 따라 디지털 R, G, B 데이터를 칼럼(Column) 라인별로 샘플링하여 래치(latch)한다.

홀딩 래치부(15)는 샘플링 래치부(13)에 래치된 R, G, B 데이터를 로드(load) 신호에 의해 동시에 전달받아 래치한다.

디지털/아날로그 컨버터부(17)는 홀딩 래치부(15)에 저장된 디지털 R, G, B 데이터를 아날로그 R, G, B 데이터로 변환한다.

증폭부(19)는 디지털/아날로그 컨버터부(17)에서 아날로그 신호로 변환된 R, G, B 데이터를 일정 수준으로 증폭하여 패널의 데이터 라인으로 출력한다.

이와 같은 소스 드라이브 IC는 1수평 주기 동안에 한 번의 데이터 출력이 이루어지는데, 즉, 1수평 주기 동안에 디지털 R, G, B 데이터를 샘플 앤 홀딩(Sample & holding)한 후에, 아날로그 R, G, B 데이터로 변환하고, 이를 일정폭으로 증폭하여 출력하게 되는데, 상기 홀딩 래치부(15)가 n번째 칼럼 라인에 해당하는 R, G, B 데이터를 홀딩하고 있으면, 샘플링 래치부(13)는 n+1번째 칼럼 라인에 해당하는 R, G, B 데이터를 샘플링하게 된다.

이하, 첨부된 도면을 참조하여 종래 기술에 따른 액정표시장치의 구동회로를 설명하기로 한다.

도 2는 종래 기술에 따른 액정표시장치의 구동회로를 도시한 것으로서, 소스 드라이브 IC의 구성요소 중 R, G, B 디지털 신호를 아날로그 신호로 변환시켜 주는 디지털/아날로그 컨버터부의 상세 구성도이다.

도 1에 도시된 바와 같이, 입력되는 R, G, B 디지털 데이터 중 각각의 데이터에 상응하는 아날로그 전압으로 디코딩하는 제 1, 제 2 디코더부(21,23)와, 선택신호(POLC)에 의해 상기 제 1 디코더부(21)의 출력과 제 2 디코더부(23)의 출력 중 어느 하나를 선택적으로 출력하는 믹스부(25)와, 상기 제 1 디코더부(21)가 아날로그 전압으로 디코딩할 수 있도록 VH63~VH0까지의 레벨로 분압된 레퍼런스 전압과 상기 제 2 디코더부(22)가 아날로그 전압으로 디코딩할 수 있도록 VL63~VL0까지의 레벨로 분압된 레퍼런스 전압을 출력하는 레퍼런스 전압 출력부(27)로 구성된다.

여기서, 상기 제 1 디코더부(21)는 상기 VH63~VH0까지 분압된 레퍼런스 전압을 이용하여 입력되는 디지털 데이터에 상응하는 레벨의 아날로그 전압으로 출력하는데, 이는 액정을 정(+) 구동하기 위한 전압이다. 그리고 제 2 디코더부(23)는 VL63~VL0까지 분압된 레퍼런스 전압을 이용하여 입력되는 디지털 데이터에 상응하는 레벨의 아날로그 전압을 출력하는 것으로 액정을 부(-) 구동하기 위한 전압이다. 이때, 상기 디지털 데이터는 제 1, 제 2 디코더부(21,23)로 동시에 입력된다.

상기 R, G, B 디지털 데이터는 R(1)[5:0], G(1)[5:0], B(1)[5:0]에서부터 R(n)[5:0], G(n)[5:0], B(n)[5:0]까지 구성되며, 상기 [5:0]은 6비트(bits) 구동을 의미하며, 만일 8비트 구동이면 [7:0]으로 표기된다. 여기서는 6비트 구동을 예로 한 것이다.

상기 VH63~VH0은 전술한 바와 같이, 포지티브(positive) 디코더용 레퍼런스 전압으로서, 8비트 구동일 경우에는 VH255~VH0으로 분압된다. 상기 VL63~VL0은 네가티브(negative) 디코더용 레퍼런스 전압으로서, 8비트 구동일 경우에는 VL255~VL0으로 분압된다.

상기 믹스부(25)는 상기 제 1 디코더부(21)의 출력 전압과 제 2 디코더부(23)의 출력 전압을 교번하여 출력하는데, 이는 액정을 정(+), 부(-)로 교번하여 구동하기 위한 선택신호(POLC)에 의해 제어된다.

이와 같은 종래 액정표시장치의 구동회로의 동작을 설명하면 다음과 같다.

먼저, 디지털/아날로그 컨버터부(DAC)는 입력되는 R, G, B 디지털 데이터를 아날로그 데이터로 변환하는 부분으로서, 입력되는 R, G, B 디지털 데이터를 액정을 정(+) 구동하기 위한 전압과 부(-)구동하기 위한 전압으로 출력하기 위해 제 1, 제 2 디코더부(21,23)에서 디코딩한다. 이때, 제 1 디코더부(21)는 VH63~VH0으로 분압된 레퍼런스 전압을 이용하여 디코딩하고, 제 2 디코더부(23)는 VL63~VL0으로 분압된 레퍼런스 전압을 이용하여 디코딩한다.

이후, 아날로그 전압으로 디코딩된 제 1 디코더부(21)의 출력 전압과 제 2 디코더부(23)의 출력 전압은 믹스부(25)에 의해 교번하여 출력되며, 상기 믹스부(25)에서 출력된 R, G, B 아날로그 데이터는 버퍼부(29)를 통해 데이터 라인으로 전달된다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래 액정표시장치의 구동회로는 다음과 같은 문제점이 있었다.

레퍼런스 전압이 R, G, B 각 채널별 디코더에 일률적으로 적용되고, 이때, 각 채널에 동일한 데이터가 입력되면 R, G, B 출력 전압도 동일한 값으로 출력된다.

따라서, 화상의 색좌표 또는 화이트 밸런스(White balance)를 조정할 수 없기 때문에 색감 및 색도 조절에 대한 소비자의 욕구를 충족시킬 수가 없다.

본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로, R, G, B 채널별 디코더마다 개별적으로 레퍼런스 전압을 적용하여 채널별 출력 전압을 서로 다르게 함으로써, 색도 조절 및 화이트 밸런스의 조정이 가능한 액정표시장치의 구동회로를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명 액정표시장치의 구동회로는 입력되는 R, G, B 디지털 데이터를 아날로그 데이터로 변환하여 출력하는 액정표시장치의 구동회로에 있어서, R, G, B 채널별로 레퍼런스 전압을 출력하는 제 1, 제 2, 제 3 레퍼런스 전압 발생부와, 해당 레퍼런스 전압 발생부의 출력 전압을 이용하여 해당 채널별 디지털 데이터에 상응하는 아날로그 전압을 출력하는 디지털/아날로그 컨버터부와, 상기 디지털/아날로그 컨버터부의 출력을 버퍼링하고 제어신호에 의해 일시적으로 데이터 라인으로 출력하는 버퍼부를 포함하여 구성되는 것을 특징으로 한다.

이와 같은 본 발명의 액정표시장치의 구동회로는 R, G, B 각각의 채널마다 서로 다른 레퍼런스 전압을 적용하여 R, G, B별로 색도 조절 및 화이트 밸런스의 조정이 가능하도록 함으로써, 색도 및 색감에 대한 소비자의 욕구를 충족시킬 수 있도록 하였다.

이하, 첨부된 도면을 참조하여 본 발명 액정표시장치의 구동회로를 설명하기로 한다.

도 3은 본 발명 액정표시장치의 구동회로를 도시한 것으로서, R, G, B 채널별 디지털 데이터를 각각 별도의 레퍼런스 전압을 이용하여 아날로그 데이터로 변환하는 구조이다. 즉, 입력되는 R색 디지털 데이터를 제 1 레퍼런스 전압 발생부(31)의 출력을 이용하여 아날로그 데이터로 변환하는 제 1 디지털/아날로그 컨버터(33)와, 입력되는 G색 디지털 데이터를 제 2 레퍼런스 전압 발생부(35)의 출력을 이용하여 아날로그 데이터로 변환하는 제 2 디지털/아날로그 컨버터(37)와, 입력되는 B색의 디지털 데이터를 제 3 레퍼런스 전압 발생부(39)의 출력을 이용하여 아날로그 데이터로 변환하는 제 3 디지털/아날로그 컨버터(41)로 구성되며, 각각의 디지털/아날로그 컨버터(33,37,41)들은 해당 색의 디지털 데이터를 디코딩하는 제 1 디코더부(43)와 제 2 디코더부(45)를 구비하고, 상기 제 1, 제 2 디코더부(43,45)의 출력을 교번하여 출력케하는 출력 선택부(47)를 구비한다.

상기 제 1, 제 2, 제 3 레퍼런스 전압 발생부(31,35,39)는 각각 $V_{Hn} \sim V_{H0}$ 까지의 레벨로 분압된 전압과, $V_{Ln} \sim V_{L0}$ 까지의 레벨로 분압된 전압으로 구분되는데, 상기 제 1 디지털/아날로그 컨버터부(33)의 제 1 디코더부(43)는 상기 제 1 레퍼런스 전압 발생부(31)의 출력 전압 중 $V_{Hn} \sim V_{H0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 정(+) 구동하기 위한 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 상기 제 1 레퍼런스 전압 발생부(31)의 출력 전압 중 $V_{Ln} \sim V_{L0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 부(-) 구동하기 위한 아날로그 전압으로 디코딩한다.

또한, 상기 제 2 디지털/아날로그 컨버터부(37)의 제 1 디코더부(43)는 상기 제 2 레퍼런스 전압 발생부(35)의 출력 전압 중 $V_{Hn} \sim V_{H0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 정(+) 구동하기 위한 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 상기 제 2 레퍼런스 전압 발생부(35)의 출력 전압 중 $V_{Ln} \sim V_{L0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 부(-) 구동하기 위한 아날로그 전압으로 디코딩한다.

제 3 디지털/아날로그 컨버터부(41)의 제 1 디코더부(43)는 상기 제 3 레퍼런스 전압 발생부(39)의 출력 전압 중 $V_{Hn} \sim V_{H0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 정(+) 구동하기 위한 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 상기 제 3 레퍼런스 전압 발생부(39)의 출력 전압 중 $V_{Ln} \sim V_{L0}$ 까지의 레벨로 분압된 전압을 이용하여 액정을 부(-) 구동하기 위한 아날로그 전압으로 디코딩한다.

여기서, 각각의 레퍼런스 전압 발생부(31,35,39)는 전원전압단과 접지단 사이에 복수개의 저항을 시리얼(Serial)하게 연결하여 저항 분배를 통해 상기 레벨의 전압을 출력하는데, 상기 각 디지털/아날로그 컨버터부(33,37,41)의 제 1 디코더부(43)들 및 제 2 디코더부(45)들은 상기 저항 분배를 통해 출력되는 복수개의 레벨 중 다수의 레벨을 선택적으로 조합하여 입력되는 디지털 데이터에 상응하는 만큼의 전압을 출력한다.

또한, 각각의 레퍼런스 전압 발생부(31,35,39)를 구성하는 복수개의 저항들 중 적어도 하나, 일례로 시리얼하게 연결된 복수개의 저항 중 가장 큰 값을 갖는 저항은 소스 드라이브 IC의 외부에서 그 값을 조정할 수 있는 가변저항으로 구성한다.

따라서, R, G, B 각 채널별 출력 기준이 되는 레퍼런스 전압을 상기 제 1, 제 2, 제 3 디지털/아날로그 컨버터부(33,37,41)마다 다르게 인가할 수 있다. 이는 색도 조절 및 화이트 밸런스의 조정을 가능하게 한다.

도 3은 R, G, B 한 픽셀의 데이터를 예로 하였으나, VGA(Video Graphic Array; 최대 해상도는 640×480 픽셀), SVGA(800×600), XGA(1024×768)에 따라 디지털/아날로그 컨버터의 구조는 도 4와 같은 반복적인 구조를 갖는다.

이와 같은 본 발명에 따른 구동회로의 동작을 설명하면 다음과 같다.

제 1, 제 2, 제 3 디지털/아날로그 컨버터부(33,37,41)로 해당 채널의 디지털 데이터가 입력되면, 상기 각각의 디지털

/아날로그 컨버터부(33,37,41)는 입력되는 해당 채널의 디지털 데이터에 상응하여 정(+) 구동을 위한 전압과 부(-) 구동을 위한 전압으로 디코딩 한다. 즉, 제 1 디지털/아날로그 컨버터부(33)의 제 1 디코더부(43)는 제 1 레퍼런스 전압 발생부(31)에서 출력되는 VH63~VH0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 제 1 레퍼런스 전압 발생부(31)에서 출력되는 VL63~VL0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩한다.

또한, 제 2 디지털/아날로그 컨버터부(37)의 제 1 디코더부(43)는 제 2 레퍼런스 전압 발생부(35)에서 출력되는 VH63~VH0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 제 2 레퍼런스 전압 발생부(35)에서 출력되는 VL63~VL0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩한다.

그리고 제 3 디지털/아날로그 컨버터부(41)의 제 1 디코더부(43)는 제 3 레퍼런스 전압 발생부(39)에서 출력되는 VH63~VH0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩하고, 제 2 디코더부(45)는 제 3 레퍼런스 전압 발생부(39)에서 출력되는 VL63~VL0까지의 레벨 중 임의의 레벨을 선택적으로 조합하여 해당 디지털 데이터에 상응하는 아날로그 전압으로 디코딩한다.

이후, 출력 선택부(47)는 입력되는 선택신호(POLC)에 따라 상기 R, G, B 채널별로 정(+) 구동을 위한 아날로그 전압과 부(-) 구동을 위한 아날로그 전압을 교번하여 출력한다. 여기서, 상기 출력 선택부(47)는 상기 제 1, 제 2 디코더부(43,45)의 출력 전압을 교번하여 스위칭하는 스위칭소자 또는 상기 선택 신호에 의해 동작하는 멀티플렉서(Multiplexer)로 구성된다.

상기 출력 선택부(47)에 의해 선택된 각 디지털/아날로그 컨버터부(33,37,41)의 출력신호는 해당 버퍼부(49)로 입력된 후, 해당 데이터 라인으로 출력된다.

참고적으로, 본 발명의 실시예에 따른 구동회로는 R, G, B 데이터가 6비트인 것을 예로 하였으나, 6비트에 한정하지 않는다.

발명의 효과

이상 상술한 바와 같이, 본 발명의 액정표시장치의 구동회로는 R, G, B 채널 디지털 데이터를 아날로그 전압으로 변환하기 위해 R, G, B 채널별로 각각 레퍼런스 전압을 적용함으로써, 색도 조절 및 화이트 밸런스(White balance)의 조절이 가능하고, 이에 따라 소비자에게 질 좋은 화질을 제공할 수 있다.

(57) 청구의 범위

청구항 1.

입력되는 R, G, B 디지털 데이터를 아날로그 데이터로 변환하여 출력하는 액정표시장치의 구동회로에 있어서,

R, G, B 채널별로 레퍼런스 전압을 출력하는 제 1, 제 2, 제 3 레퍼런스 전압 발생부;

해당 레퍼런스 전압 발생부의 출력 전압을 이용하여 해당 채널별 디지털 데이터에 상응하는 아날로그 전압을 출력하는 디지털/아날로그 컨버터부;

상기 디지털/아날로그 컨버터부의 출력을 버퍼링하고 제어신호에 의해 일시적으로 데이터 라인으로 출력하는 버퍼부를 포함하여 구성되는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 2.

제 1 항에 있어서, 상기 디지털/아날로그 컨버터부는,

상기 제 1 레퍼런스 전압 발생부의 출력 전압을 이용하여 R색의 디지털 데이터에 상응하는 아날로그 전압을 출력하는 제 1 디지털/아날로그 컨버터와,

상기 제 2 레퍼런스 전압 발생부의 출력 전압을 이용하여 G색의 디지털 데이터에 상응하는 아날로그 전압을 출력하는 제 2 디지털/아날로그 컨버터와,

상기 제 3 레퍼런스 전압 발생부의 출력 전압을 이용하여 B색의 디지털 데이터에 상응하는 아날로그 전압을 출력하는 제 3 디지털/아날로그 컨버터로 구성되는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 3.

제 2 항에 있어서, 상기 각각의 디지털/아날로그 컨버터는,

액정을 정(+) 구동하기 위한 전압으로 디코딩하는 제 1 디코더부와,

액정을 부(-) 구동하기 위한 전압으로 디코딩하는 제 2 디코더부로 구성되는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 4.

제 2 항에 있어서, 상기 각각의 디지털/아날로그 컨버터의 출력단에는 상기 제 1 디코더부의 출력과 상기 제 2 디코더부의 출력을 선택적으로 출력하는 출력 선택부가 더 구비되는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 5.

제 4 항에 있어서, 상기 출력 선택부는,

상기 제 1 디코더부의 출력 전압과 상기 제 2 디코더부의 출력 전압을 교번하여 출력하는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 6.

제 4 항에 있어서, 상기 출력 선택부는,

선택신호에 의해 제어되는 멀티플렉스 또는 스위칭 소자로 구성하는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 7.

제 3 항에 있어서, 상기 각각의 제 1 디코더부는 해당 레퍼런스 전압 발생부에서 출력되는 $VH_n \sim VH_0$ 까지의 레벨로 분압된 레퍼런스 전압을 이용하여 디코딩하는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 8.

제 3 항에 있어서, 상기 각각의 제 2 디코더부는 해당 레퍼런스 전압 발생부에서 출력되는 $VL_n \sim VL_0$ 까지의 레벨로 분압된 레퍼런스 전압을 이용하여 디코딩하는 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 9.

제 1 항에 있어서, 상기 각각의 레퍼런스 전압 발생부는,

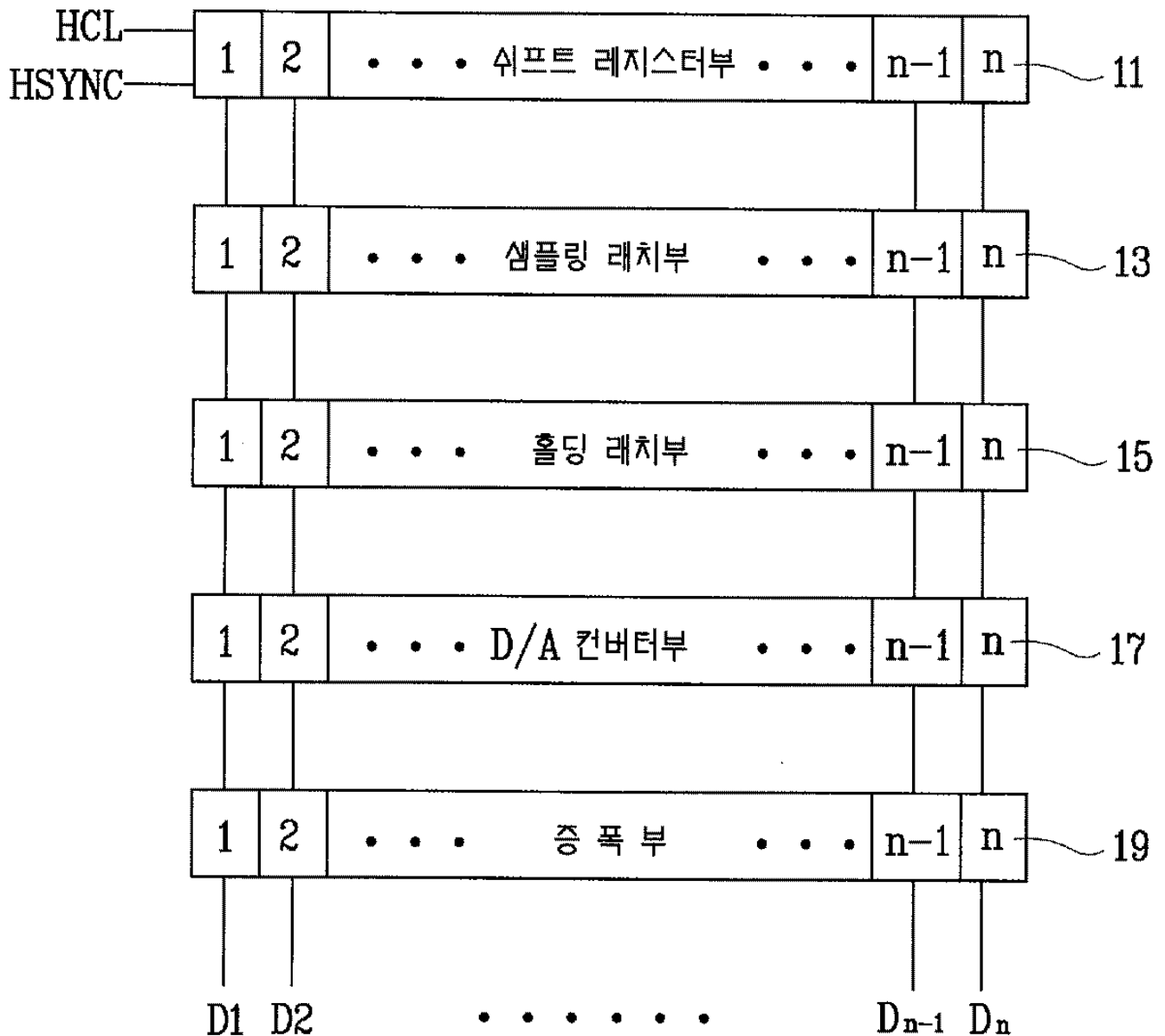
복수개의 저항이 전원전압단과 접지단 사이에 시리얼하게 연결된 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 10.

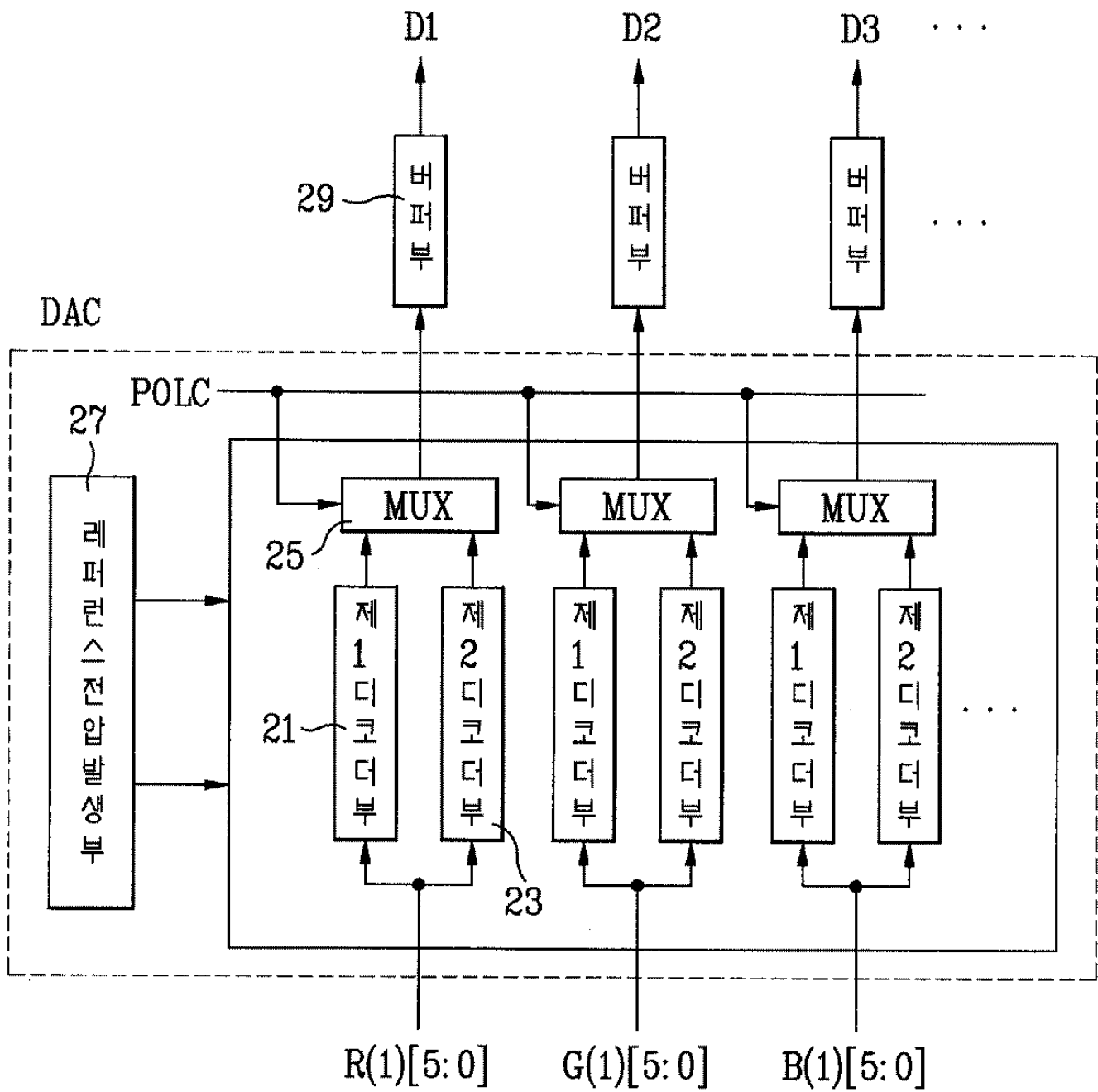
제 9 항에 있어서, 상기 복수개의 저항 중 적어도 하나는 구동회로부 외부에서 그 값을 조정할 수 있는 가변 저항인 것을 특징으로 하는 액정표시장치의 구동회로.

도면

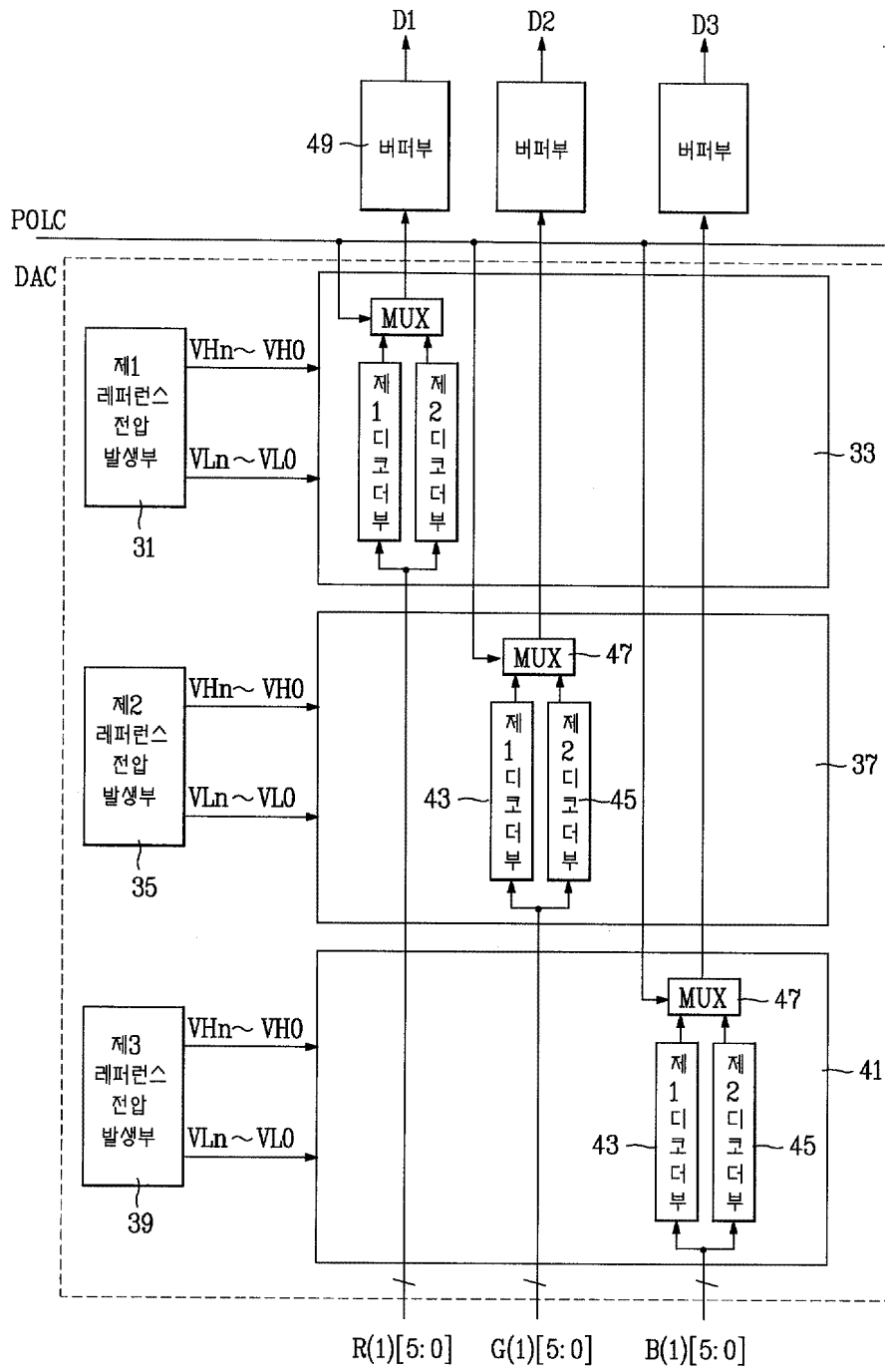
도면 1



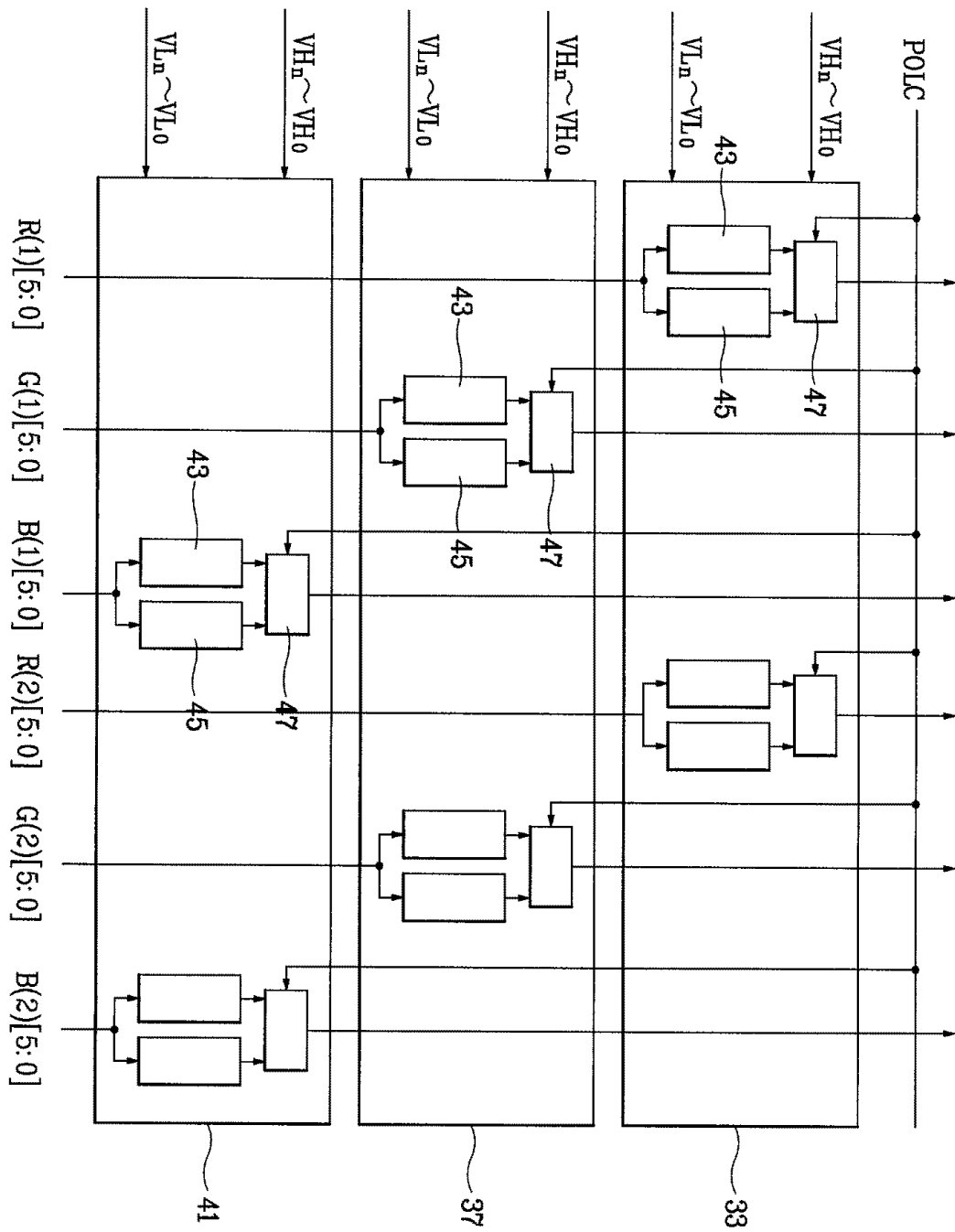
도면 2



도면 3



도면 4



专利名称(译)	一种液晶显示器的驱动电路		
公开(公告)号	KR1020020004281A	公开(公告)日	2002-01-16
申请号	KR1020000038018	申请日	2000-07-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JAEHYUNG 이재형 PARK HYOUNGYOL 박형열		
发明人	이재형 박형열		
IPC分类号	G09G3/36		
代理人(译)	金勇 新昌		
其他公开文献	KR100672621B1		
外部链接	Espacenet		

摘要(译)

用途：提供LCD的驱动电路，通过将每个参考电压施加到R，G和B通道解码器以输出不同的通道电压来控制色度和白平衡。构成：第一数字/模拟转换器（33）用于通过使用第一参考电压生成部分（31）的输出将输入的R彩色数字数据转换为模拟数据。第二数字/模拟转换器（37）用于通过使用第二参考电压生成部分（35）的输出将输入的G色数字数据转换为模拟数据。第三数字/模拟转换器（41）用于通过使用第三参考电压生成部分（39）的输出将输入的B色数字数据转换为模拟数据。第一，第二，第三数字/模拟转换器（33、37、41）分别包括第一解码器部分（43）和第二解码器部分（45）。输出选择部分（47）交替输出第一和第二解码器部分（43，45）的输出。

