

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. <i>G02F 1/133</i> (2006.01)	(45) 공고일자 2006년11월02일 (11) 등록번호 10-0640894 (24) 등록일자 2006년10월25일
--	--

(21) 출원번호	10-2004-0071328	(65) 공개번호	10-2006-0022491
(22) 출원일자	2004년09월07일	(43) 공개일자	2006년03월10일

(73) 특허권자	엘지전자 주식회사 서울특별시 영등포구 여의도동 20번지
(72) 발명자	최영진 경기 광명시 하안동 27번지 고층주공아파트 1105-1510
(74) 대리인	김용인 심창섭

심사관 : 이동운

(54) 이동통신 단말기용 컬러 액정 표시 장치의 제어 장치 및 제어방법

요약

각 모듈이 동작하기 위한 클럭을 제공하는 클럭제어부와; 매 클럭마다 16비트 데이터를 입력받는 인터페이스부와; 상기 인터페이스부를 통해 전달되는 데이터를 저장하기 위한 두 개의 18비트 RGB 버퍼와; 상기 두 RGB 버퍼로부터 제공되는 그래픽 데이터를 저장하는 그래픽 버퍼와; 상기 두 RGB 버퍼에서 제공되는 데이터 신호를 상기 클럭제어부에서 제공하는 클럭에 따라 번갈아 가며 읽어들이 상기 그래픽 버퍼에 저장하는 스위칭 블록과; 상기 그래픽 버퍼에 저장된 디지털 R/G/B 데이터를 아날로그 신호로 변환하여 출력하는 디지털/아날로그 변환부를 포함하여 이루어지는 컬러 액정 표시 장치의 제어장치 및 이를 이용한 제어방법.

대표도

도 4

색인어

컬러, lcd, 데이터, 제어, 클럭

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 LCD 제어부 구성을 나타낸 블록도이다.

도 2는 종래 기술에 따른 LCD 제어부 입력 데이터 형식을 나타낸 예시도이다.

도 3a는 도 2에서 첫째 클럭의 16비트 데이터 형식을 나타낸 예시도이다.

도 3b는 도 2에서 둘째 클럭의 16비트 데이터 형식을 나타낸 예시도이다.

도 4는 본 발명에 따른 LCD 제어장치의 구성을 나타낸 블록도이다.

도 5는 본 발명에 따른 LCD 제어장치의 입력 데이터 형식을 나타낸 예시도이다.

도 6a는 도 5에서 첫째 클럭의 16비트 데이터 형식을 나타낸 예시도이다.

도 6b는 도 5에서 둘째 클럭의 16비트 데이터 형식을 나타낸 예시도이다.

도 6c는 도 5에서 셋째 클럭의 16비트 데이터 형식을 나타낸 예시도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컬러 액정 표시 장치에 관한 것으로, 특히 16비트 인터페이스를 가진 중앙처리장치의 처리시간을 단축시킬 수 있는 컬러 액정 표시장치의 제어장치 및 제어방법에 관한 것이다.

컬러 액정 표시장치(Liquid Crystal Display: LCD)는 R (Red: 적), G (Green: 녹) 및 B (Blue: 청)의 세 가지 신호를 입력으로 받아 컬러 영상을 재현하는 장치이다. 일반적으로 상용 휴대 단말기에 많이 사용되고 있는 LCD는 5:6:5모드와 6:6:6모드를 지원한다. 5:6:5 모드의 LCD는 R, G, B를 각각 5,6,5 비트로 표현하여 약 6만5천 색을 나타낼 수 있고, 6:6:6 모드 LCD는 R, G, B를 각각 6 비트로 표현하여 약 26만 색의 표현이 가능하다.

LCD 인터페이스는 크게 병렬 인터페이스와 직렬 인터페이스로 나누어지며, 병렬 인터페이스는 8비트, 16비트, 18비트 인터페이스로 다시 세분화된다. 상용 휴대 단말기에 많이 사용되는 인터페이스는 16비트 병렬 인터페이스이다. 이는 휴대 단말기를 제어하는 CPU가 일반적으로 16비트 인터페이스를 제공하기 때문이다. 16비트 병렬 인터페이스를 사용하는 LCD에서 6만5천 색(5:6:5 모드)을 표현할 경우 한 픽셀의 데이터를 전송하기 위해서는 하나의 CPU 클럭만 있으면 된다. 따라서, $N \times M$ 크기의 LCD에 전체 영상을 표시하기 위해서는 $N \times M$ 개의 클럭을 필요로 한다. 하지만 16비트 병렬 인터페이스를 사용하는 LCD에서 26만가지 색 (6:6:6 모드)을 표현할 경우 한 픽셀 데이터를 전송하기 위해 두개의 CPU 클럭이 필요하다. 즉, $N \times M$ 크기의 LCD에 하나의 영상을 표시하기 위해서는 $2 \times N \times M$ 클럭이 필요하며, 6만5천 색을 표현할 때보다 2배의 데이터 전송 시간이 소요된다.

도 1은 종래 기술에 따른 LCD 제어부 구조이다. 상기의 구조도는 16비트 병렬 인터페이스를 사용하는 예이다. 상기의 LCD 제어부(10)는 클럭 제어부(11), 입력 인터페이스(12), RGB 버퍼(13), 그래픽 버퍼(14), D/A 변환기(15)로 구성된다. 상기 클럭 제어부(11)는 각 모듈(12, 13, 14, 15)이 동작하기 위한 기본 클럭을 제공한다. 입력 인터페이스(12)는 LCD 모듈로 입력되는 16비트 데이터를 RGB 버퍼(13)에 저장하는 역할을 수행한다. RGB 버퍼(13)는 각 6비트로 구성된 RGB 데이터를 임시로 저장한다. 그래픽 버퍼(14)는 LCD 패널(20)에 출력할 전체 영상 데이터를 저장하는 곳이다. 그 크기는 $N \times M$ 이며 각 픽셀은 18비트로 표현된다. D/A 변환기(15)는 디지털 RGB 데이터를 아날로그 전압으로 변환하여 출력한다. LCD 패널(20)은 영상을 출력하는 최종 출력단이다.

도 2는 LCD 제어부 입력 데이터 형식을 그린 것이다. 매 클럭마다 LCD 제어부의 입력 인터페이스(12)를 통해 16비트 데이터가 입력된다. 2개의 클럭동안 입력되는 데이터가 $N \times M$ 크기 영상의 하나의 픽셀을 구성하게 된다. 즉, $2 \times N \times M$ 개의 클럭동안 입력되는 데이터가 하나의 영상을 만들게 된다.

도 2의 형식으로 입력된 RGB 데이터들은 도 3a 내지 도 3b에 나타난 것처럼 RGB 버퍼에 저장되고, 클럭 제어부의 제어에 의해 그래픽 버퍼에 저장된다.

도 3a는 도 2에서 첫째 클럭의 16비트 데이터 형식을 나타낸 예시도이다. 한 픽셀을 구성하는 데이터가 LCD 제어부에 입력될 때 첫 번째 클럭에 입력되는 16비트 데이터 중 D5~D0 사이의 6비트 데이터는 R의 밝기를 나타낸다. 도 3a는 도 2에서 둘째 클럭의 16비트 데이터 형식을 나타낸 예시도이다. 두 번째 클럭에 입력되는 16비트 데이터 중 D15~D10 사이의 6비트 데이터는 G의 밝기를 나타내고 D5~D0 사이의 6비트 데이터는 B의 밝기를 나타낸다. 즉, 두 클럭에 입력되는 전체 32비트 데이터 중 위에서 기술되지 않은 나머지 비트 정보들은 사용하지 않는다(Don't care).

위와 같은 과정의 반복을 통해 입력된 모든 픽셀 정보들은 그래픽 버퍼에 저장되고 하나의 영상을 구성하게 된다. 그래픽 버퍼(14)에 저장된 영상들은 D/A 변환기(15)를 거치면서 아날로그 전압으로 변환되고 이 전압은 최종적으로 LCD 패널(20)을 구동하게 된다.

종래의 방식은 한 픽셀을 구성하는 데이터를 입력받을 때 첫 번째 클럭에 입력되는 16비트 데이터 중 D15~D10 사이의 데이터를 사용하지 않기 때문에 데이터 전송의 효율성이 떨어진다. 이와 같은 이유로 N x M 크기의 전체 영상을 LCD 모듈로 전송하기 위해 2 x N x M 개의 CPU 클럭을 사용해야 하기 때문에 데이터 전송 시간이 길어진다.

발명이 이루고자 하는 기술적 과제

본 발명은 LCD 제어부의 입력 인터페이스 방식을 변경함으로써 데이터 전송의 효율성을 높이는 것을 목적으로 한다.

본 발명의 다른 목적은 적은 클럭수로 같은 크기의 영상을 출력할 수 있는 컬러 액정 표시 장치의 제어 장치 및 제어방법을 제공하는 것이다.

본 발명의 또 다른 목적은 CPU의 활용성을 증대시키는 것이다.

이러한 목적들을 달성하기 위한 본 발명에 따른 컬러 액정 표시 장치의 제어 장치는 각 모듈이 동작하기 위한 클럭을 제공하는 클럭제어부와; 매 클럭마다 16비트 데이터를 입력받는 인터페이스부와; 상기 인터페이스부를 통해 전달되는 데이터를 저장하기 위한 두 개의 18비트 RGB 버퍼와; 상기 두 RGB 버퍼로부터 제공되는 그래픽 데이터를 저장하는 그래픽 버퍼와; 상기 두 RGB 버퍼에서 제공되는 데이터 신호를 상기 클럭제어부에서 제공하는 클럭에 따라 번갈아 가며 읽어들이어 상기 그래픽 버퍼에 저장하는 스위칭 블록과; 상기 그래픽 버퍼에 저장된 디지털 R/G/B 데이터를 아날로그 신호로 변환하여 출력하는 디지털/아날로그 변환부를 포함하여 이루어지는 것을 구성의 특징으로 한다.

본 발명에 따른 컬러 액정 표시 장치의 제어 방법의 특징은 매 클럭마다 16비트 데이터를 입력받아, 세 개의 클럭마다 두 픽셀을 구성하여 $(3/2) \times N \times M$ 클럭으로 영상 데이터를 전송하는 점이다.

발명의 구성 및 작용

이하에서 첨부된 도면을 참조로 본 발명에 따른 LCD 제어장치 및 그에 따른 제어방법을 설명하기로 한다.

도 4는 본 발명에 따른 LCD 제어장치(100)의 구성을 나타낸 블록도이다. 도시된바와 같이 각 모듈이 동작하기 위한 클럭을 제공하는 클럭제어부(110)와; 매 클럭마다 16비트 데이터를 입력받는 인터페이스부(120)와; 상기 인터페이스부(120)를 통해 전달되는 데이터를 저장하기 위한 두 개의 18비트 RGB 버퍼(131, 132)와; 상기 두 RGB 버퍼(131, 132)로부터 제공되는 그래픽 데이터를 저장하는 그래픽 버퍼(150)와; 상기 두 RGB 버퍼(131, 132)에서 제공되는 데이터 신호를 상기 클럭제어부(110)에서 제공하는 클럭에 따라 번갈아 가며 읽어들이어 상기 그래픽 버퍼(150)에 저장하는 스위칭 블록(140)과; 상기 그래픽 버퍼(150)에 저장된 디지털 R/G/B 데이터를 아날로그 신호로 변환하여 출력하는 디지털/아날로그 변환부(160)를 포함하여 이루어진다.

도 1에 도시된 종래 기술에 따른 LCD 제어부와 다른 점은 RGB 버퍼가 두 개로 구성되어 있으며, 스위칭 블록을 추가적으로 사용한 것이다.

두 개의 RGB 버퍼(131, 132)는 픽셀 데이터를 임시로 저장하기 위해 사용된다. 두 RGB 버퍼(131, 132)는 각 6비트로 표현되는 R, G, B 데이터를 저장할 수 있도록 18비트 버퍼를 사용한다. 스위칭 블록(140)은 클럭 제어부(110)의 제어신호에 따라 R1,G1,B1버퍼와 R2,G2,B2 버퍼의 데이터를 선택하는 역할을 한다.

도 5는 본 발명에 따른 LCD 제어장치의 입력 데이터 형식을 나타낸 예시도이다. 매 클럭마다 LCD 제어부의 입력 인터페이스를 통해 16비트 데이터가 입력되며, 3 클럭동안 입력되는 데이터가 두 픽셀을 구성하게 된다. 예를 들어 좌표 (X_n, Y_m) 와 좌표 (X_{n+1}, Y_m) 의 픽셀 데이터가 입력된다고 생각하자. 도 6a에서 보는 바와 같이, 첫 번째 클럭에 입력되는 16비트 데이터 중 D13~D8 사이의 6비트 데이터는 좌표 (X_n, Y_m) 의 픽셀을 구성하는 R의 밝기를 나타내고, D5~D0 사이의 6비트 데이터는 좌표 (X_n, Y_m) 의 픽셀을 구성하는 G의 밝기를 나타낸다. 도 6b에서 보는 바와 같이, 두 번째 클럭에 입력되는 16비트 데이터 중 D13~D8 사이의 6비트 데이터는 좌표 (X_n, Y_m) 의 픽셀을 구성하는 B의 밝기를 나타내고, D5~D0 사이의 6비트 데이터는 좌표 (X_{n+1}, Y_m) 의 픽셀을 구성하는 R의 밝기를 나타낸다. 한편, 도 6c에서 보는 바와 같이, 세 번째 클럭에 입력되는 16비트 데이터 중 D13~D8 사이의 6비트 데이터는 좌표 (X_{n+1}, Y_m) 의 픽셀을 구성하는 G의 밝기를 나타내고, D5~D0 사이의 6비트 데이터는 좌표 (X_{n+1}, Y_m) 의 픽셀을 구성하는 B의 밝기를 나타낸다.

세 번째 이후의 클럭에 입력되는 16비트 데이터들은 앞의 세 클럭에 입력되는 형식이 반복된다.

따라서, 하나의 영상 데이터를 전송하는데 모두 $(3/2) \times N \times M$ 클럭이 필요하다.

위와 같이 입력되는 RGB 데이터는 두 개의 18비트 버퍼(R1,G1,B1 버퍼와 R2,G2,B2 버퍼)에 한번씩 번갈아 가며 저장된다. 또한, 두 RGB 버퍼(131, 132)의 데이터는 스위칭 블록(140)에서 번갈아 가며 읽혀 그래픽 버퍼(150)에 저장된다. 마지막으로 그래픽 버퍼(150)에 저장된 영상 데이터는 D/A 변환기(160)를 거치면서 전압으로 변환되고, 이 전압은 최종적으로 LCD 패널(200)을 구동하게 된다. 입력 인터페이스부(120)와 스위칭 블록(140)의 동기는 클럭 제어부(110)에 의해 제어된다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 의한 LCD 제어부는 종래 기술과 달리 적은 클럭 수로 같은 크기의 영상을 전송할 수 있어, 속도 향상의 효과를 갖는다. 또한, 본 발명은 CPU 측면에서 볼 때, 남은 시간동안 다른 작업을 할 수 있어서 CPU의 활용성을 증대시킨다.

(57) 청구의 범위

청구항 1.

N x M 크기의 컬러 액정 표시장치를 이용한 그래픽 데이터 처리 방법에 있어서;

매 클럭(clock)마다 16비트의 색상(R,G,B) 데이터를 입력받는 과정과;

매 클럭마다 상기 입력된 색상(R,G,B) 데이터를 두 개의 18비트 버퍼에 임시 저장하는 과정과;

클럭 제어부의 제어신호에 따라 상기 두 18비트 버퍼에 저장된 데이터를 번갈아가며 읽어 들이는 과정과;

읽어 들인 데이터를 이용하여 세 개의 클럭마다 두 픽셀을 구성하도록 영상 데이터로 변환하여 패널로 전송하는 과정을 포함하여 이루어지는 이동통신 단말기용 컬러 액정 표시 장치의 제어방법.

청구항 2.

각 모듈이 동작하기 위한 클럭을 제공하는 클럭제어부와;

매 클럭마다 16비트 데이터를 입력받는 인터페이스부와;

상기 인터페이스부를 통해 전달되는 색상 데이터를 매 클럭마다 16비트씩 나누어 저장하기 위한 두 개의 18비트 RGB 버퍼와;

상기 두 RGB 버퍼로부터 제공되는 그래픽 데이터를 매 클럭마다 16비트씩 저장하는 그래픽 버퍼와;

상기 두 RGB 버퍼에 저장된 데이터 신호를 매 클럭마다 16비트씩 번갈아가며 읽어 들여 상기 그래픽 버퍼에 저장하는 스위칭 블럭과;

상기 그래픽 버퍼에 저장된 디지털 R/G/B 데이터를 아날로그 신호로 변환하여 출력하는 디지털/아날로그 변환부를 포함하여 이루어지는 이동통신 단말기용 컬러 액정 표시 장치의 제어장치.

청구항 3.

삭제

청구항 4.

삭제

청구항 5.

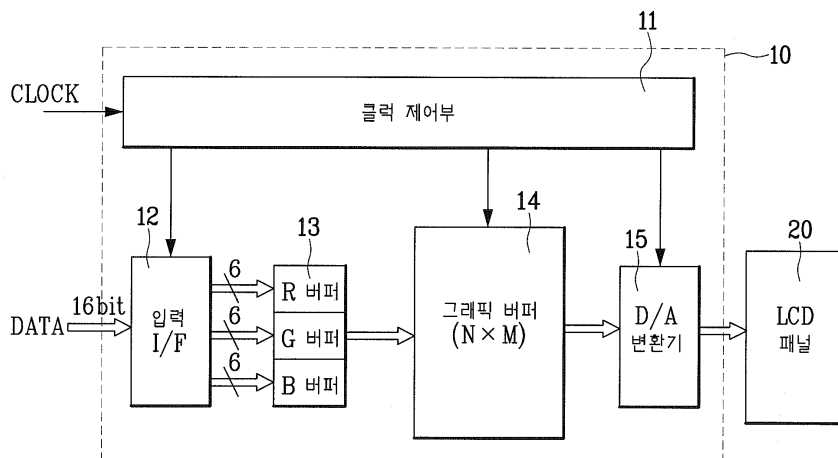
제 2 항에 있어서, 그래픽 버퍼에 저장되는 데이터는, N이 양의 정수일 때, $N \bmod 3$ 의 결과가 "1"인 순서의 클럭에서 홀수 번째 픽셀의 R과 G의 밝기를, $N \bmod 3$ 의 결과가 "2"인 순서의 클럭에서 홀수 번째 픽셀의 B와 짝수 번째 R의 밝기를, $N \bmod 3$ 의 결과가 "0"인 순서의 클럭에서 짝수 번째 픽셀의 G와 B의 밝기를 나타내는 것을 특징으로 하는 이동통신 단말기용 컬러 액정 표시 장치의 제어 장치.

청구항 6.

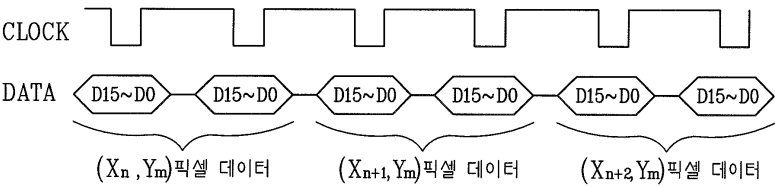
제 5 항에 있어서, D13~D8 사이의 6비트 데이터에는 홀수 번째 픽셀의 R과 B 및 짝수 번째 픽셀의 G의 밝기값 중 하나가 포함되고, D5~D0 사이의 6비트 데이터에는 홀수 번째 픽셀의 G와 짝수 번째 픽셀의 R과 B의 값이 포함되는 것을 특징으로 하는 이동통신 단말기용 컬러 액정 표시 장치의 제어 장치.

도면

도면1



도면2



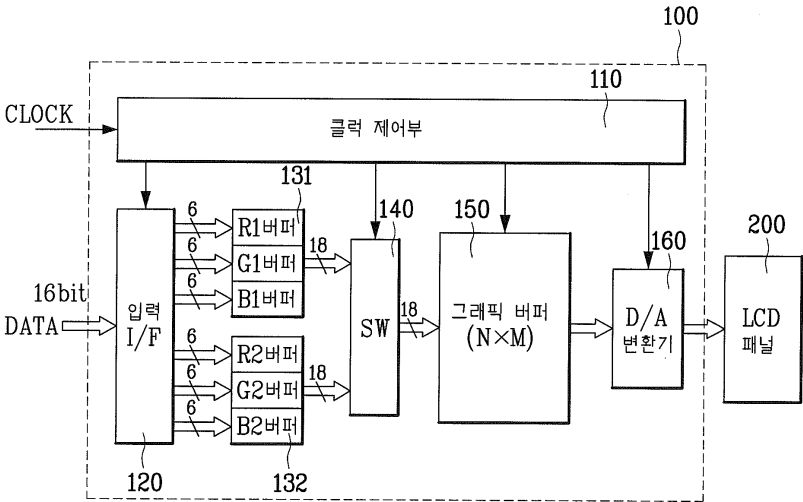
도면3a

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't Care								Don't Care		$R(X_n, Y_m)$					

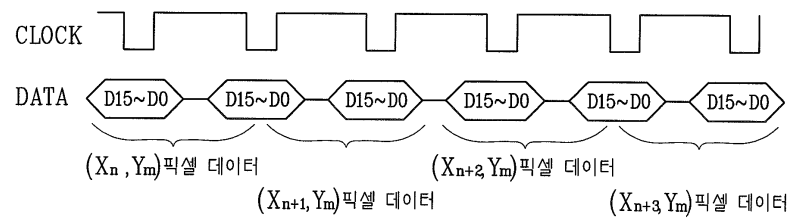
도면3b

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't Care		$G(X_n, Y_m)$						Don't Care		$B(X_n, Y_m)$					

도면4



도면5



도면6a

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't Care		$R(X_n, Y_m)$						Don't Care		$G(X_n, Y_m)$					

도면6b

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't Care		$B(X_n, Y_m)$						Don't Care		$R(X_{n+1}, Y_m)$					

도면6c

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Don't Care		$G(X_{n+1}, Y_m)$						Don't Care		$B(X_{n+1}, Y_m)$					

专利名称(译)	用于移动通信终端的彩色液晶显示装置的控制装置和控制方法		
公开(公告)号	KR100640894B1	公开(公告)日	2006-11-02
申请号	KR1020040071328	申请日	2004-09-07
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	CHOI YOUNGJIN 최영진		
发明人	최영진		
IPC分类号	G02F1/133		
CPC分类号	G09G5/02 G06F3/147 G09G3/2096 G09G3/3611 G09G5/006 G09G5/393 G09G2310/027 G09G2370/045		
代理人(译)	Simchangseop Gimyongin		
其他公开文献	KR1020060022491A		
外部链接	Espacenet		

摘要(译)

一种时钟控制器，用于为每个模块提供运行时钟;接口单元，用于接收每个时钟的16位数据;两个18位RGB缓冲区，用于存储通过接口传输的数据;一种图形缓冲器，用于存储从两个RGB缓冲器提供的图形数据;一种切换块，用于根据时钟控制器提供的时钟交替读取从两个RGB缓冲器提供的的数据信号，并将读取的数据信号存储在图形缓冲器中;以及用于将存储在图形缓冲器中的数字R / G / B数据转换为模拟信号并输出模拟信号的数字/模拟转换器，以及使用该控制器的控制方法。 4 指数方面 颜色，液晶，数据，控制，时钟

