



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/36 (2006.01)

(11) 공개번호 10-2007-0075799
(43) 공개일자 2007년07월24일

(21) 출원번호 10-2006-0004455
(22) 출원일자 2006년01월16일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 박우일
경기 용인시 구성읍 보정리 동아아파트 111동 1201호
김대섭
경기 안성시 당왕동 대우아파트 103동 1405호

(74) 대리인 권혁수
송윤호
오세준

전체 청구항 수 : 총 7 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치의 게이트 입력 신호 생성부는 다이오드의 온도 특성을 이용하여 온도가 증가함에 따라 진폭이 감소되는 클럭 신호를 생성한다. 게이트 구동부는 상기 게이트 입력 신호 생성부로부터 출력된 클럭 신호에 응답하여 온도가 증가함에 따라 전압의 레벨이 작아지는 게이트 라인 구동 신호를 출력한다. 상기 게이트 라인 구동 신호는 액정 패널의 박막 트랜지스터에 인가되어, 박막 트랜지스터의 온도에 따른 특성 차이를 보상한다. 따라서, 액정 표시 장치가 온도 변화에 관계없이 원래의 영상이 왜곡되지 않고, 일정한 화질을 유지할 수 있게 된다.

대표도

도 2

특허청구의 범위

청구항 1.

게이트 라인과 데이터 라인을 통해 각각 입력되는 게이트 구동 신호 및 데이터 구동 신호에 응답하여 영상을 표시하는 액정 패널;

영상 데이터 신호를 입력받아 제 1 및 제 2 제어 신호를 출력하는 타이밍 컨트롤러;

외부로부터의 전압에 응답하여 제 1 전압과 제 2 전압을 출력하는 구동 전압 생성부;

상기 제 1 제어 신호에 응답하여 상기 구동 전압 생성부로부터의 상기 제 1 및 제 2 전압을 주변 온도에 따라 진폭이 변하는 제 1 클럭 신호와 제 2 클럭 신호로서 출력하는 게이트 입력 신호 생성부;

상기 제 1 및 제 2 클럭 신호에 응답하여 상기 게이트 구동 신호를 출력하는 게이트 구동부; 및

상기 제 2 제어 신호에 응답하여 상기 데이터 구동 신호를 출력하는 소스 구동부를 포함하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 게이트 입력 신호 생성부는,

적어도 하나의 다이오드로 구성되며, 상기 구동 전압 생성부로부터의 상기 제 1 및 제 2 전압을 상기 주변 온도에 따라 변하는 제 3 전압과 제 4 전압을 출력하는 온도 보상부; 및

상기 제 1 제어 신호와 상기 제 1, 제 2, 제 3, 및 제 4 전압에 응답하여 상기 제 1 클럭 신호와 상기 제 2 클럭 신호를 출력하는 클럭 발생부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제 2 항에 있어서,

상기 온도 보상부는,

상기 제 1 전압을 입력받아, 상기 온도 변화에 대응하는 전압 레벨을 갖는 제 3 전압을 출력하는 제 1 다이오드부; 및

상기 제 2 전압을 입력받아, 상기 온도 변화에 대응하는 전압 레벨을 갖는 제 4 전압을 출력하는 제 2 다이오드부를 포함하며,

상기 제 1 다이오드부와 상기 제 2 다이오드부 각각은 상기 구동 전압 생성부와 상기 클럭 발생부 사이에 순방향으로 연결된 하나 이상의 상기 다이오드로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제 2 항에 있어서,

상기 제 1 클럭 신호와 상기 제 2 클럭 신호의 진폭은 상기 온도가 증가함에 따라 감소하는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제 4 항에 있어서,

상기 제 1 클럭 신호와 상기 제 2 클럭 신호의 진폭은 상기 게이트 구동부에서 출력되는 상기 구동 신호의 진폭을 결정하는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제 1 항에 있어서,

상기 제 1 클럭 신호는 상기 제 2 클럭 신호와 진폭은 동일하고, 위상이 반대인 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제 1 항에 있어서,

상기 게이트 구동부는 상기 액정 패널에 집적되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치(LCD: Liquid Crystal Display Device)에 관한 것으로, 구체적으로 액정 표시 장치의 게이트 라인 구동 회로에 관한 것이다.

액정 표시 장치는 일정한 공간을 갖고 합착된 두 개의 기판(유리 기판) 사이에 액정이 주입된 표시장치이다. 액정 표시 장치는 액정에 전계를 인가하고, 이 전계의 세기를 조절함으로써 기판에 투과되는 빛의 양을 조절하는 것이 가능하다. 이러한 제어 방식으로 원하는 화상 신호가 표시된다.

액정 표시 장치는 주변 온도 변화에 따라 원래의 영상이 왜곡되는 문제가 있다. 예를 들어, 주변 온도가 상온에 비해 크게 낮으면, 액정 표시 장치의 화면이 상대적으로 하얗게 되고, 주변 온도가 상온에 비해 크게 높으면, 화면이 검게 변하는 특성을 보인다. 액정 표시 장치의 온도 변화에 따라 화질이 변화되는 것은, 박막 트랜지스터의 온도에 따른 특성 차이 때문이다. 박막 트랜지스터는 저온에서 동작 특성이 저하되어 액정의 충전율이 감소되고, 고온에서 동작 특성이 지나치게 향상되어 액정의 충전율이 과잉된다. 그 결과, 액정 표시 장치에 표시되는 영상의 표시 품질이 크게 저하된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 온도 조건의 변화와 관계없이 영상의 표시 품질을 유지할 수 있는 액정 표시 장치를 제공하는데 있다.

발명의 구성

본 발명에 따른 액정 표시 장치는 액정 패널, 타이밍 컨트롤러, 구동 전압 생성부, 게이트 입력 신호 생성부, 게이트 구동부, 및 소스 구동부를 포함한다. 액정 패널은 게이트 라인과 데이터 라인을 통해 각각 입력되는 게이트 구동 신호 및 데이터 구동 신호에 응답하여 영상을 표시하고, 타이밍 컨트롤러는 영상 데이터 신호를 입력받아 제어 신호를 출력한다. 구동 전압 생성부는 외부로부터의 전압에 응답하여 제 1 전압과 제 2 전압을 출력하고, 게이트 입력 신호 생성부는 상기 제어 신호에 응답하여 상기 구동 전압 생성부로부터의 상기 제 1 및 제 2 전압을 주변 온도에 따라 진폭이 변하는 제 1 클럭 신호와 제 2 클럭 신호로서 출력한다. 게이트 구동부는 상기 제 1 및 제 2 클럭 신호에 응답하여 상기 게이트 구동 신호를 출력하고, 소스 구동부는 상기 제어 신호에 응답하여 상기 데이터 구동 신호를 출력한다.

이하 본 발명에 따른 실시예를 첨부된 도면들을 참조하여 상세히 설명하도록 한다.

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 1을 참조하면, 액정 표시 장치(10)는 액정 패널(100), 타이밍 컨트롤러(200), 구동 전압 생성부(300), 소스 구동부(400), 그리고 게이트 입력 신호 생성부(500)를 포함한다.

도 1의 액정 표시 장치(10)는 제조 원가의 절감과 설계의 편의를 도모하기 위해, 게이트 드라이버 IC(Gate Driver IC)의 사용을 배제한 구조(Gate IC-Less 구조)이다. 배제된 게이트 드라이버 IC의 기능은 액정 패널(100) 내의 비정질-실리콘 박막 트랜지스터(a-Si 박막 트랜지스터)를 이용한 게이트 구동부(110)와 게이트 입력 신호 생성부(500)로 대체한다.

액정 패널(100)은 공통 전극을 가지는 기관과, 화소 전극을 가지는 기관으로 구성되며, 기관들 사이에는 액정이 주입된다. 화소 전극을 갖는 기관에는 다수의 게이트 라인들(Gate Line)과, 게이트 라인들에 교차되어 구성된 다수의 데이터 라인들(Data Line)이 일정 간격을 두고 배열된다. 액정 패널(100)에는 게이트 드라이버 IC와 동일한 기능을 수행하는 게이트 구동부(110)가 내장된다.

타이밍 컨트롤러(200)는 소스 구동부(400) 및 게이트 입력 신호 생성부(500)에서 요구되는 타이밍에 맞도록 영상 데이터 신호들(Data)을 조절하여 출력한다. 또한, 타이밍 컨트롤러(200)는 소스 구동부(400) 및 게이트 입력 신호 생성부(500)를 제어하기 위한 제어 신호들을 출력한다.

구동 전압 생성부(300)는 외부로부터 입력된 입력 전압(VCC)을 이용하여, 주변 온도의 변화에 관계없이 일정 레벨을 유지하는 전원 전압(AVDD), 게이트 온 전압(VON), 그리고 게이트 오프 전압(VOFF)을 출력한다.

소스 구동부(400)는 복수의 소스 드라이버 IC들로 구성된다. 소스 구동부(400)는 타이밍 컨트롤러(200)로부터 입력된 제어 신호와 구동 전압 생성부(300)로부터 출력된 전원 전압(AVDD)에 응답하여, 액정 패널(100)의 데이터 라인들을 구동한다.

게이트 입력 신호 생성부(500)는 타이밍 컨트롤러(200)에서 인가된 제어 신호와 구동 전압 생성부(300)로부터 출력된 게이트 온 전압(VON)과 게이트 오프 전압(VOFF)에 응답하여, 액정 패널(100) 내의 게이트 구동부(110)의 동작을 제어하는 신호들, 예컨대 제 1 클럭 신호(CKV)와 제 2 클럭 신호(CKVB)를 출력한다. 게이트 입력 신호 생성부(500)에서 출력되는 제 1 및 제 2 클럭 신호(CKV, CKVB)의 진폭은 온도가 증가함에 따라 감소하는 특성을 갖는다.

액정 패널(100) 내의 게이트 구동부(110)는 구동 전압 생성부(300)로부터 출력된 게이트 온 전압(VON), 게이트 오프 전압(VOFF)과, 게이트 입력 신호 생성부(500)로부터 출력된 제 1 및 제 2 클럭 신호(CKV, CKVB)에 응답하여, 액정 패널(100)의 게이트 라인들을 구동한다.

도 2는 도 1에 도시된 게이트 입력 신호 생성부의 구체적인 블록도이다.

도 2를 참조하면, 게이트 입력 신호 생성부(500)는 온도 보상부(510)와 클럭 발생부(520)를 포함한다. 게이트 입력 신호 생성부(500)는 구동 전압 생성부(300)로부터 출력된 게이트 온 전압(VON), 게이트 오프 전압(VOFF)과, 타이밍 컨트롤러(200)로부터 출력된 제어 신호들, 예컨대 수직 동기 시작 신호(STV), 게이트 클럭 신호(CPV), 출력 인에이블 신호(OE)에 응답하여 제 1 클럭 신호(CKV)와 제 2 클럭 신호(CKVB)를 출력한다.

온도 보상부(510)는 제 1 다이오드부(D1, D2, D3) 및 제 2 다이오드부(D4, D5, D6)를 포함한다.

제 1 다이오드부(D1, D2, D3)는 구동 전압 생성부(300)의 게이트 온 전압(VON) 출력부와 클럭 발생부(520) 사이에 순방향으로 직렬 연결된다. 제 1 다이오드부(D1, D2, D3)는 구동 전압 생성부(300)로부터 출력된 게이트 온 전압(VON)을 입력받아, 다이오드의 온도 특성을 반영하여 온도 보상된 게이트 온 전압(VON_C)을 출력한다.

온도 보상된 게이트 온 전압(VON_C)은 게이트 온 전압(VON)에서 다이오드들(D1, D2, D3)의 개수만큼 순방향 전압(Forward Voltage, VF)을 뺀 나머지 값이 된다. 다이오드들(D1, D2, D3)의 순방향 전압(VF)은 온도가 증가함에 따라 감소하는 특성을 가진다. 예를 들어, 고온에서는 다이오드의 순방향 전압(VF)이 작으므로 온도 보상된 게이트 온 전압(VON_C)의 값은 커지게 되고, 저온에서는 다이오드의 순방향 전압(VF)이 크므로 온도 보상된 게이트 온 전압(VON_C)의 값은 작아진다.

제 2 다이오드부(D4, D5, D6)는 구동 전압 생성부(300)의 게이트 오프 전압(VOFF) 출력부와 클럭 발생부(520) 사이에 순방향으로 직렬 연결된다. 제 2 다이오드부(D4, D5, D6)는 구동 전압 생성부(300)로부터 출력된 게이트 오프 전압(VOFF)을 입력받아, 다이오드의 온도 특성을 반영하여 온도 보상된 게이트 오프 전압(VOFF_C)을 출력한다.

온도 보상된 게이트 오프 전압(VOFF_C)은 게이트 오프 전압(VOFF)에서 다이오드들(D4, D5, D6)의 개수만큼 순방향 전압(Forward Voltage, VF)을 뺀 나머지 값이 된다. 다이오드들(D4, D5, D6)의 순방향 전압(VF)은 온도가 증가함에 따라 감소하는 특성을 가지므로, 고온에서 온도 보상된 게이트 오프 전압(VOFF_C)의 값은 커지게 되고, 저온에서 온도 보상된 게이트 오프 전압(VOFF_C)의 값은 작아진다.

클럭 발생부(520)는 구동 전압 생성부(300)로부터 입력된 게이트 온, 오프 전압(VON, VOFF)과 온도 보상부(510)로부터 입력된 온도 보상된 게이트 온, 오프 전압(VON_C, VOFF_C), 그리고 타이밍 컨트롤러(200)로부터 입력된 제어 신호들(STV, CPV, OE)에 응답하여 제 1 및 제 2 클럭 신호(CKV, CKVB)를 출력한다. 클럭 발생부(520)에서 출력되는 제 1 클럭 신호(CKV)는 제 2 클럭 신호(CKVB)와 진폭은 동일하고 위상이 반대인 특성을 갖는다.

클럭 발생부(520)는 게이트 온, 오프 전압(VON, VOFF)과 온도 보상된 게이트 온, 오프 전압(VON_C, VOFF_C)의 차이를 이용하여 제 1 및 제 2 클럭 신호(CKV, CKVB)를 출력한다. 여기서, 게이트 온, 오프 전압(VON, VOFF)은 온도에 관계없이 일정한 레벨을 유지하는 특성을 가지고, 온도 보상된 게이트 온, 오프 전압(VON_C, VOFF_C)은 온도가 증가함에 따라 전압의 레벨도 증가하는 특성을 가진다. 따라서, 클럭 발생부(520)로부터 출력되는 제 1 및 제 2 클럭 신호(CKV, CKVB)의 진폭은 온도가 증가함에 따라 감소하는 특성을 가진다.

게이트 구동부(110)는 타이밍 컨트롤러(200)로부터 입력되는 수직 동기 시작 신호(STV)와, 구동 전압 생성부(300)로부터 입력되는 게이트 온, 오프 전압(VON, VOFF)과, 그리고 클럭 발생부(520)로부터 입력되는 제 1 및 제 2 클럭 신호(CKV, CKVB)에 응답하여 액정 패널(100)의 게이트 라인 구동 신호(G1~Gn)를 출력한다. 게이트 구동부(110)에서 출력되는 게이트 라인 구동 신호(G1~Gn)의 크기는 클럭 발생부(520)로부터 입력되는 제 1 및 제 2 클럭 신호(CKV, CKVB)의 진폭에 의해 결정된다. 따라서, 제 1 및 제 2 클럭 신호(CKV, CKVB)의 진폭은 온도가 증가함에 따라 감소하는 특성을 가지므로, 게이트 라인 구동 신호(G1~Gn)의 크기도 온도가 증가함에 따라 감소하는 특성을 가진다.

도 3은 도 2에 도시된 각 전압의 온도에 따른 특성을 보여주는 그래프이다.

도 3을 참조하면, 구동 전압 생성부(300)에서 출력되는 게이트 온, 오프 전압(VON, VOFF)은 주변 온도 변화에 관계없이 일정한 레벨을 유지한다. 다이오드들(D1, D2, D3, D4, D5, D6)의 온도 특성을 이용하여 온도 보상부(510)에서 출력되는 온도 보상된 게이트 온, 오프 전압(VON_C, VOFF_C)은 온도가 증가함에 따라 전압의 레벨도 증가하는 특성을 가진다. 게이트 온, 오프 전압(VON, VOFF)과 온도 보상된 게이트 온, 오프 전압(VON_C, VOFF_C)의 차이를 이용하여, 클럭 발생부(520)에서 출력되는 제 1 및 제 2 클럭 신호(CKV, CKVB)의 진폭은 온도가 증가함에 따라 감소하는 특성을 가진다.

도 4는 도 2에 도시된 게이트 구동부의 일 예를 보여주는 블록도이다.

도 4를 참조하면, 게이트 구동부(110)는 복수의 스테이지들(쉬프트 레지스터)(SR1~SRn+1)이 종속 연결된다. 각 스테이지의 출력(G1~Gn) 단자(OUT)가 다음 스테이지의 입력 단자(IN)에 연결된다. 예를 들어, 게이트 라인 수가 100개인 경우, 스테이지들은 게이트 라인들에 대응하는 100개의 스테이지들(SR1~SR100)과 하나의 더미 스테이지(SR101)로 구성된다.

각 스테이지는 입력 단자(IN), 출력 단자(OUT), 제어 단자(CT), 제 1 및 제 2 클럭 신호(CKV, CKVB) 입력 단자(CK), 게이트 온 전압(VON) 단자, 게이트 오프 전압(VOFF) 단자를 가진다.

첫 번째 스테이지(SR1)의 입력 단자(IN)에는 타이밍 컨트롤러(200)로부터 출력되는 수직 동기 시작 신호(STV)가 입력된다.

각 스테이지의 출력 신호(G1~Gn)는 각 게이트 라인을 구동하기 위한 게이트 라인 구동 신호로서, 대응하는 각 게이트 라인에 연결된다. 홀수 번째 스테이지들(SR1, SR3,...)에는 클럭 발생부(520)로부터 제 1 클럭 신호(CKV)가 제공되고, 짝수 번째 스테이지들(SR2, SR4,...)에는 클럭 발생부(520)로부터 제 2 클럭 신호(CKVB)가 제공된다. 제 1 클럭 신호(CKV)와 제 2 클럭 신호(CKVB)는 서로 반대되는 위상을 가진다.

각 스테이지들의 제어 단자(CT)에는 다음 스테이지의 출력 신호가 제어 신호로 입력된다. 제어 단자(CT)로 입력되는 제어 신호는 자신의 출력 신호의 듀티 기간 만큼 지연된 신호가 된다. 따라서, 각 스테이지의 출력 신호들($G_1 \sim G_n$)이 순차적으로 활성화 구간을 가지고 발생되므로, 각 출력 신호($G_1 \sim G_n$)의 활성화 구간에 대응되는 액정 패널(100)의 게이트 라인이 동작된다.

게이트 구동부(110)의 각 스테이지(110a)는 비정질 박막 트랜지스터로 형성된 비정질 실리콘 게이트(ASG: Amorphous Silicon Gate) 회로이다. 비정질 실리콘 게이트 회로는 액정 패널(100)에 집적되어 게이트 드라이버 IC와 같은 동작을 수행한다.

도 5는 도 4에 도시된 각 스테이지의 구성을 보여주는 구체 회로도이다.

도 5를 참조하면, 한 스테이지(110a)는 풀업부(111), 풀다운부(112), 풀업 구동부(113), 및 풀다운 구동부(114)를 포함한다. 스테이지(110a)는 타이밍 컨트롤러(200)로부터 출력되는 수직 동기 시작 신호(STV), 또는 이전 스테이지의 출력 신호(G_{n-1})에 응답하여 게이트 라인 구동 신호(G_n)를 출력한다. 이때 첫번째 스테이지(SR1)인 경우에는 타이밍 컨트롤러(200)로부터 제공되는 수직 동기 시작 신호(STV)를 근거로 게이트 라인 구동 신호(G_n)를 출력하고, 나머지 스테이지(SR2~SRn)인 경우에는 이전 스테이지(SRn-1)로부터 출력되는 게이트 라인 구동 신호(G_{n-1})를 근거로 게이트 라인 구동 신호(G_n)를 출력한다.

풀업부(111)의 풀업 트랜지스터(Q1)는 클럭 신호 입력단자(CK)에 드레인이 연결되고, 제 1 노드(N1)에 게이트가 연결되고, 출력신호(G_n)를 출력하는 출력단자(OUT)에 소오스가 연결되는 풀업 NMOS 비정질 박막 트랜지스터이다.

풀다운부(112)의 풀다운 트랜지스터(Q2)는 출력단자(OUT)에 드레인이 연결되고, 제 2 노드(N2)에 게이트가 연결되고, 게이트 오프 전압(VOFF)에 소오스가 연결된 풀다운 NMOS 비정질 박막 트랜지스터이다.

풀업부(111)는 풀업 구동부(113)에 의해 구동된다. 커패시터(C)는 제 1 노드(N1)와 출력단자(OUT) 사이에 연결된다. 제 3 트랜지스터(Q3)는 게이트 온 전압(VON) 단자에 드레인이 연결되고, 이전 스테이지(G_{n-1})의 출력 신호(G_{n-1})를 입력 받는 입력단자(IN)에 게이트가 연결되고, 제 1 노드(N1)에 소오스가 연결된다. 제 4 트랜지스터(Q4)는 제 1 노드(N1)에 드레인이 연결되고, 제어단자(CT)에 게이트가 연결되고, 게이트 오프 전압(VOFF) 단자에 소오스가 연결된다. 제 5 트랜지스터(Q5)는 제 1 노드(N1)에 드레인이 연결되고, 제 2 노드(N2)에 게이트가 연결되고, 게이트 오프 전압(VOFF) 단자에 소오스가 연결된다.

풀다운부(112)는 풀다운 구동부(114)에 의해 구동된다. 풀다운 구동부(114)는 두 개의 NMOS 트랜지스터들(Q6, Q7)로 구성된다. 제 6 트랜지스터(Q6)는 게이트 온 전압(VON) 단자에 드레인과 게이트가 공통으로 결합되고, 제 2 노드(N2)에 소오스가 연결된다. 제 7 트랜지스터(Q7)는 제 2 노드(N2)에 드레인이 연결되고, 제 1 노드(N1)에 게이트가 연결되고, 소오스가 게이트 오프 전압(VOFF) 단자에 연결된다. 풀다운 구동부(114)는 인버터(Inverter)의 기능을 가진다. 즉, 풀다운 구동부(114)는 풀업부(111)가 턴온된 경우, 풀다운부(112)가 턴오프되도록 제어하고, 풀업부(111)가 턴오프된 경우 풀다운부(112)가 턴온되도록 제어하는 인버터의 기능을 가진다.

먼저, 클럭 생성부(520)로부터 제 1 및 제 2 클럭 신호(CKV, CKVB)와 타이밍 컨트롤러(200)로부터 수직 동기 시작 신호(STV)가 첫 번째 스테이지(S1)에 입력되면, 수직 동기 시작 신호(STV)의 상승 에지에 응답하여 제 1 클럭 신호(CKV)의 하이 레벨 구간이 소정 시간 지연된 후, 출력단자(OUT)에 출력신호(G_1)가 발생된다. 커패시터(C)는 입력 단자(IN)를 통하여 제 3 트랜지스터(Q3)의 게이트로 입력된 수직 동기 시작 신호(STV)의 상승 에지에서 충전되기 시작한다. 커패시터(C)의 충전 전압이 풀업 트랜지스터(Q1)의 게이트 소오스간 문턱전압 이상으로 충전된 이후에 풀업 트랜지스터(Q1)가 턴온되고, 제 1 클럭 신호(CKV)의 하이 레벨 구간이 출력단자에 나타난다.

한편, 풀다운 구동부(114)는 수직 동기 시작 신호(STV)가 입력되기 전에는 제 6 트랜지스터(Q6)에 의해 제 2 노드(N2)가 게이트 온 전압(VON)으로 상승되어 풀다운 트랜지스터(Q2)는 턴온된다. 따라서, 출력단자(OUT)의 출력신호의 전압이 게이트 오프 전압(VOFF) 상태에 있게 된다. 수직 동기 시작 신호(STV)가 입력되면 제 7 트랜지스터(Q7)가 턴온되어 제 2 노드(N2)의 전위가 게이트 오프 전압(VOFF)으로 다운된다. 따라서, 풀다운 트랜지스터(Q2)는 턴온 상태에서 턴오프 상태로 천이된다.

즉, 수직 동기 시작 신호(STV)가 입력되면 풀업 트랜지스터(Q1)는 턴온되고, 풀다운 트랜지스터(Q2)는 턴오프되며, 출력단자(OUT)에는 제 1 클럭 신호(CKV)가 제 1 클럭 신호(CKV)의 듀티 기간만큼 지연되어 나타난다.

도 6은 도 5에 도시된 각 신호의 타이밍도이다.

도 6을 참조하면, 이전 스테이지(S_{n-1})의 출력(G_{n-1})이 입력 단자(IN)를 통해 입력되면, 커패시터(C)는 충전되기 시작한다. 커패시터(C)의 충전 전압(V_{C1})이 풀업 트랜지스터(Q1)의 게이트 소오스간 문턱전압 이상으로 충전된 이후(t_2 이후)에 풀업 트랜지스터(Q1)가 턴온되고, 제 1 클럭 신호(CKV)의 하이 레벨 구간($t_2 \sim t_3$)이 출력단자(OUT)를 통해 출력 신호(G_n)로 발생된다. 출력 신호(G_n)의 진폭(a)은 제 1 클럭 신호(CKV)의 진폭(a)과 동일하게 된다. 따라서, 제 1 클럭 신호의 진폭이 온도가 증가함에 따라 감소하는 특성을 가지므로, 출력 신호(G_n)의 진폭도 온도가 증가함에 따라 감소하는 특성을 가진다.

상술한 바와 같이, 게이트 구동부(110)로부터 출력된 게이트 라인 구동 신호($G_1 \sim G_n$)는 온도가 증가함에 따라 감소하는 특성을 가진다. 이와 같은 게이트 라인 구동 신호($G_1 \sim G_n$)는 액정 패널(100)의 박막 트랜지스터에 인가되어, 박막 트랜지스터의 온도에 따른 특성 차이를 보상한다. 따라서, 액정 표시 장치(10)의 온도에 따른 화질 변화를 방지할 수 있다.

이상과 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

이상과 같은 본 발명에 의하면, 게이트 라인 구동 신호의 진폭이 주변 온도가 증가함에 따라 감소하는 특성을 지니게 되어, 액정 표시 장치가 온도 변화에 관계없이 원래의 영상이 왜곡되지 않고, 일정한 화질을 유지할 수 있는 효과가 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 도 1에 도시된 게이트 입력 신호 생성부의 구체적인 블록도이다.

도 3은 도 2에 도시된 각 전압의 온도에 따른 특성을 보여주는 그래프이다.

도 4는 도 2에 도시된 게이트 구동부의 일 예를 보여주는 블록도이다.

도 5는 도 4에 도시된 각 스테이지의 구성을 보여주는 구체 회로도이다.

도 6은 도 5에 도시된 각 신호의 타이밍도이다.

* 도면의 주요 부분에 대한 부호의 설명 *

10: 액정 표시 장치 100: 액정 패널

110: 게이트 구동부 200: 타이밍 컨트롤러

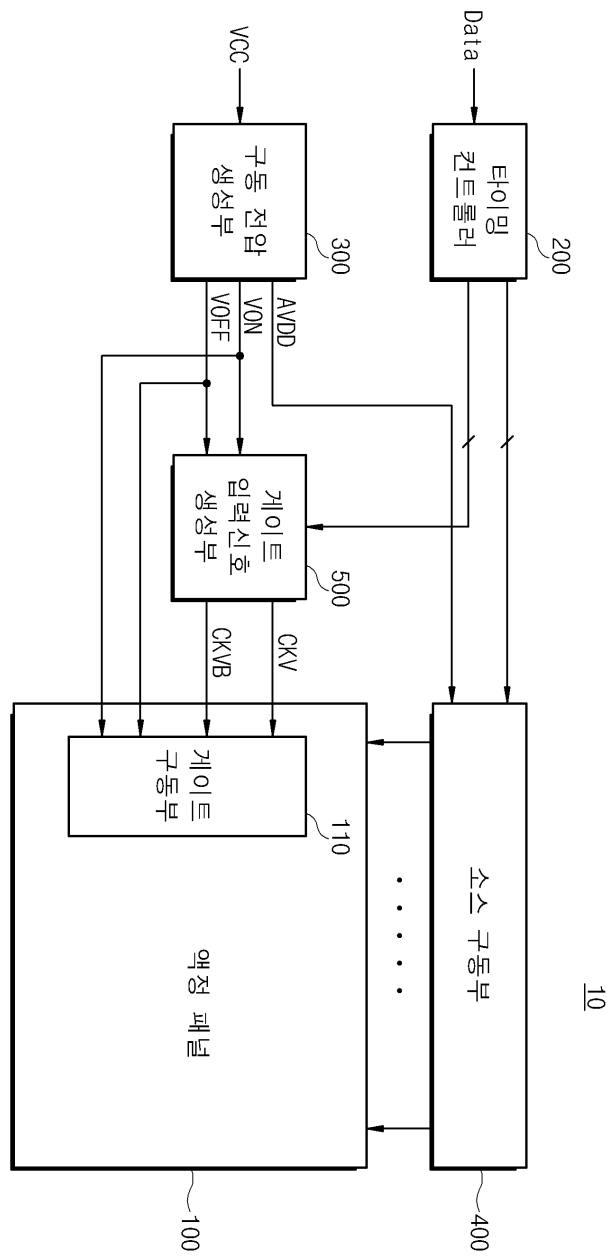
300: 구동 전압 생성부 400: 소스 구동부

500: 게이트 입력 신호 생성부 510: 온도 보상부

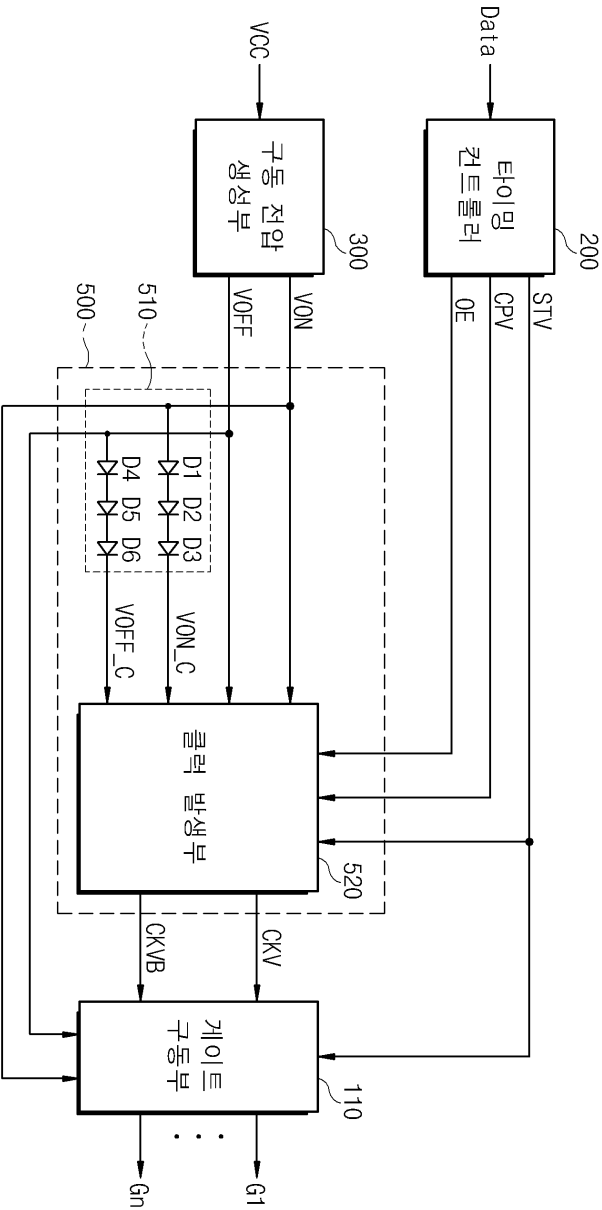
520: 클럭 생성부

도면

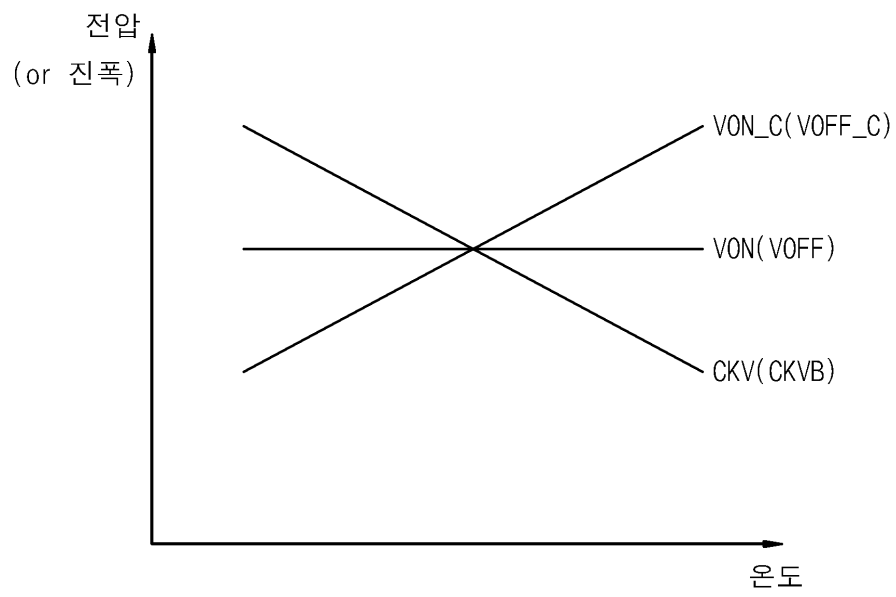
도면1



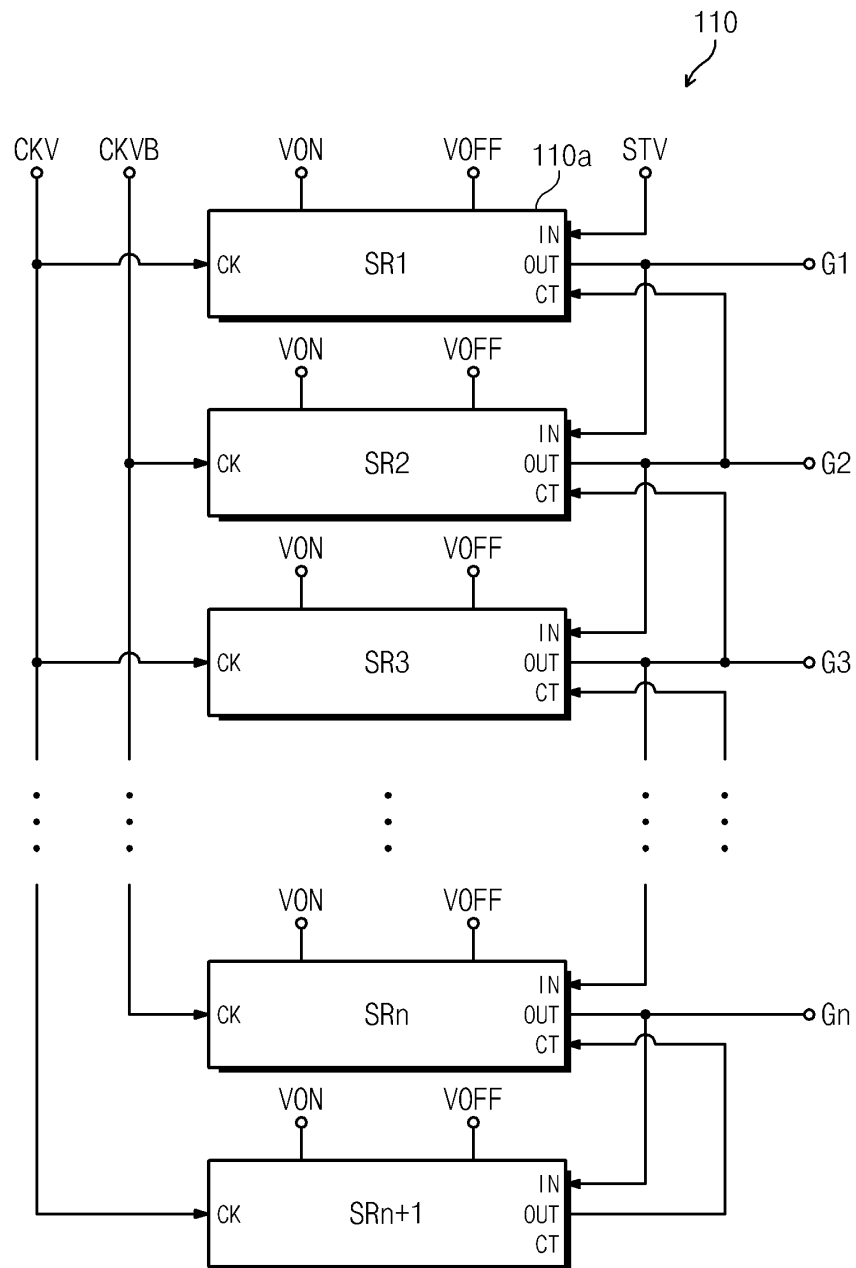
도면2



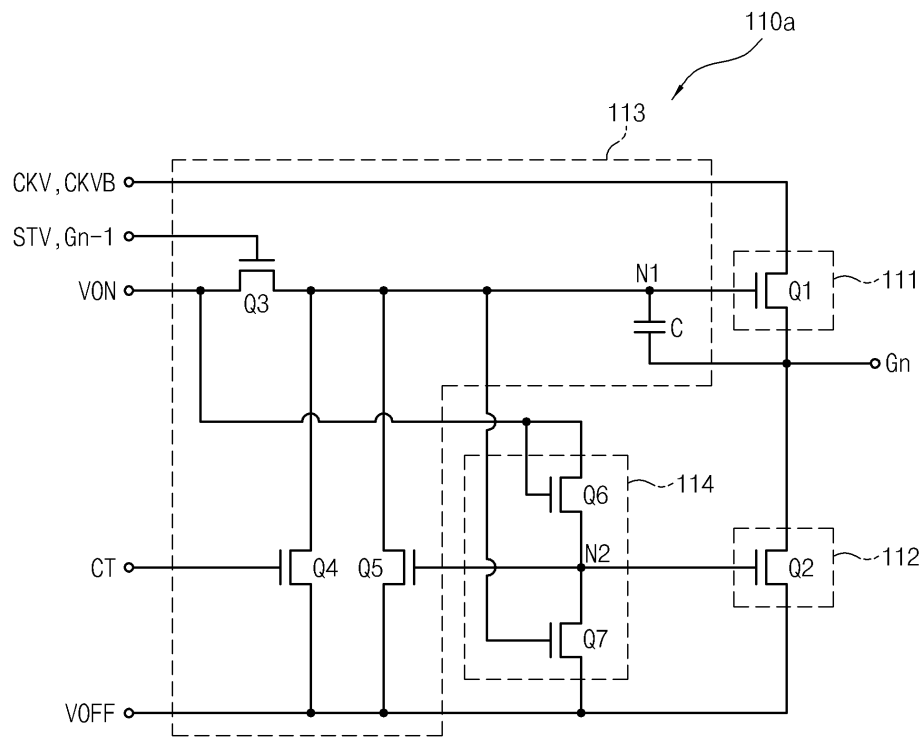
도면3



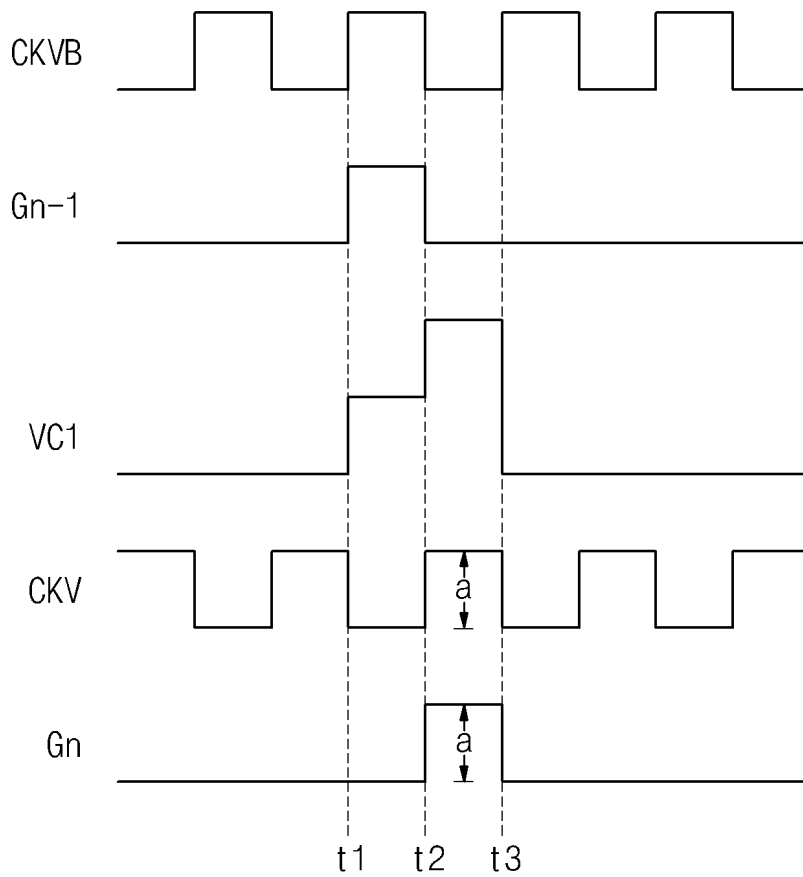
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070075799A	公开(公告)日	2007-07-24
申请号	KR1020060004455	申请日	2006-01-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK WOO II 박우일 KIM DAE SEOP 김대섭		
发明人	박우일 김대섭		
IPC分类号	G09G3/36		
CPC分类号	G02F1/133382 G09G3/3655 G09G3/367 G09G3/3696 G09G2320/041		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋，云何		
外部链接	Espacenet		

摘要(译)

随着温度使用二极管的温度特性而增加，液晶显示器的栅极输入信号产生单元产生幅度减小的时钟信号。随着温度响应于从栅极输入信号产生单元输出栅极驱动单元的时钟信号而增加，输出电压电平变小的栅极线驱动信号。栅极线驱动信号施加在液晶面板的薄膜晶体管上。补偿了根据薄膜晶体管的温度的特性差异。因此，无论温度如何变化，液晶显示器的原始图像都不会失真。保持固定的图像质量。

