



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G02F 1/1345 (2006.01)
G02F 1/1339 (2006.01)

(11) 공개번호 10-2007-0051415
(43) 공개일자 2007년05월18일

(21) 출원번호 10-2005-0108913
(22) 출원일자 2005년11월15일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 양석모
경기 고양시 덕양구 원흥동 313-2

(74) 대리인 조희원

전체 청구항 수 : 총 9 항

(54) 액정표시장치

(57) 요약

본 발명은 비표시영역에 컬럼벽스페이서 또는 컬럼벽스페이서 및 유기막벽스페이서를 형성함으로써 비표시영역의 셀갭을 유지할 수 있는 액정표시장치에 관한 것이다.

본 발명은 제1 및 제2기판을 포함하며 표시영역과 비표시영역으로 구분되는 액정표시장치에 있어서, 상기 제1기판의 상기 표시영역에 형성되며 상기 표시영역의 셀갭을 유지하는 컬럼스페이서; 상기 제1기판의 상기 비표시영역에 형성되며 상기 비표시영역의 셀갭을 유지하기 위해 상기 컬럼스페이서와 동일 재질로 동시에 형성된 컬럼벽스페이서를 포함하는 것을 특징으로 하는 액정표시장치에 관한 것이다.

대표도

도 3

특허청구의 범위

청구항 1.

제1 및 제2기판을 포함하며 표시영역과 비표시영역으로 구분되는 액정표시장치에 있어서,
상기 제1기판의 상기 표시영역에 형성되며 상기 표시영역의 셀갭을 유지하는 컬럼스페이서;

상기 제1기판의 상기 비표시영역에 형성되며 상기 비표시영역의 셀갯을 유지하기 위해 상기 컬럼스페이서와 동일 재질로 동시에 형성된 컬럼벽스페이서를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제1항에 있어서,

상기 컬럼벽스페이서는 일자형으로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제2항에 있어서,

상기 일자형의 상기 컬럼벽스페이서가 4개씩 조합되어 십자형을 이루는 것을 특징으로 하는 액정표시장치.

청구항 4.

제1항에 있어서,

상기 제2기판의 상기 표시영역에 형성되는 유기막을 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5.

제4항에 있어서,

상기 제2기판의 상기 비표시영역에 상기 컬럼벽스페이서와 마주보도록 형성되며 상기 유기막과 동일 재질로 동시에 형성된 유기막벽스페이서를 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제5항에 있어서,

상기 컬럼벽스페이서 및 상기 유기막벽스페이서 각각은 일자형으로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 7.

제6항에 있어서,

상기 일자형의 상기 컬럼벽스페이서가 4개씩 조합되어 십자형을 이루고;

상기 일자형의 상기 유기막벽스페이서가 4개씩 조합되어 십자형을 이루는 것을 특징으로 하는 액정표시장치.

청구항 8.

제5항에 있어서,

상기 유기막벽스페이스의 폭은 상기 컬럼스페이스의 폭보다 더 큰 것을 특징으로 하는 액정표시장치.

청구항 9.

제1항 또는 제5항에 있어서,

상기 제1기판의 상기 표시영역 및 상기 비표시영역에 형성되는 블랙매트릭스;

상기 제1기판의 상기 표시영역 및 상기 비표시영역에 형성된 칼라필터를 더 포함하며,

상기 비표시영역에 형성된 상기 칼라필터는 상기 컬럼벽스페이스와 중첩되도록 형성되는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 비표시영역에 컬럼벽스페이스 또는 컬럼벽스페이스 및 유기막벽스페이스를 형성함으로써 비표시영역의 셀갭을 유지할 수 있는 액정표시장치에 관한 것이다.

현재 표시장치로 가장 많이 사용되고 있는 것은 CRT(Cathode Ray Tube)이다. 그러나, CRT는 경박단소화에 어려움이 있기 때문에 CRT의 대체수단으로 액정표시장치(Liquid Crystal Display, LCD), 플라즈마디스플레이패널(Plasma Display Panel, PDP), 유기발광다이오드(Organic Light Emitting Diodes, OLED) 등과 같은 평판표시장치(Flat Panel Display, FPD)가 개발되어 사용되고 있다. 그 중 저소비전력과 고해상도를 가지며 대면적화가 가능한 액정표시장치가 최근에 가장 널리 사용되고 있는 추세이다.

액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하는 장치이다. 이러한 액정표시장치는 액정을 사이에 두고 서로 대향하여 합착된 칼라필터기판 및 박막트랜지스터기판을 구비한다.

칼라필터기판은 제1기판 상에 빗셈 방지를 위한 블랙매트릭스, 색구현을 위한 칼라필터, 액정에 공통전압을 인가하기 위한 공통전극을 포함하고 있다.

박막트랜지스터기판은 제2기판 상에 서로 교차되게 형성된 게이트선 및 데이터선, 그들의 교차부에 형성된 박막트랜지스터, 박막트랜지스터와 접속된 화소전극을 포함하고 있다.

이러한 액정표시장치의 화상이 실제적으로 표시되는 영역인 표시영역에는 칼라필터기판이 박막트랜지스터기판과 소정 간격, 즉, 셀갭(cell gap)을 유지할 수 있도록 하는 볼스페이스(ball spacer)가 산포되어 있다. 또한, 표시영역의 외곽영역인 비표시영역 중 실란트영역에는 실스페이스(seal spacer)가 혼합된 실란트가 도포되어 있으며 이 실스페이스로 인해 비표시영역의 셀갭이 유지된다.

액정표시장치의 제조공정을 간단히 설명하면, 제1기판 상에 블랙매트릭스, 칼라필터, 공통전극을 포함하는 칼라필터어레이를 형성하고, 제2기판 상에 게이트선 및 데이터선, 박막트랜지스터, 화소전극을 포함하는 박막트랜지스터어레이를 형성한다. 이어, 제1기판 상의 표시영역에 볼스페이스를 산포함과 아울러 제2기판 상의 실란트영역 중 액정이 주입될 주입구를 제외한 영역에 실스페이스가 혼합된 실란트를 도포한다. 이어, 제1 및 제2기판을 합착한 후 절단한다. 이후, 액정을 주입하고 주입구를 실스페이스가 혼합된 실란트를 도포한 후 봉지하여 각각의 액정표시장치를 제조한다.

그런데, 이러한 액정표시장치의 실란트영역에 형성되는 실란트는 그 자체로는 비표시영역의 셀갭을 유지할 수 없는 강도를 가지고 있다. 이 때문에, 실란트는 실스페이서와 혼합된 상태에서 도포되어야 하며 이는 액정표시장치의 원가를 상승시킨다. 또한, 실란트영역에 실스페이서가 혼합된 실란트가 도포된다 하더라도 절단되기 전의 합착된 제1 및 제2기판의 전체적인 균일한 셀갭을 위해 제2기판 상의 외곽부에 추가적으로 실스페이서가 혼합된 실란트를 도포하여야 한다. 또한, 실란트 도포 공정 특성 상 큰 산포가 발생될 가능성이 크기 때문에 실란트 폭의 변동으로 인한 불량률이 야기될 수 있다. 그리고, 어떠한 액정표시장치를 처음으로 공정 라인에 셋업(set-up)하는 경우 실스페이서를 포함하지 않은 실란트가 도포될 가능성이 있으며 이는 실란트 라인 갭 불균일을 야기시킨다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 비표시영역에 컬럼벽스페이서 또는 컬럼벽스페이서 및 유기막벽스페이서를 형성함으로써 비표시영역의 셀갭을 유지할 수 있는 액정표시장치를 제공하는 것이다.

발명의 구성

본 발명은 제1 및 제2기판을 포함하며 표시영역과 비표시영역으로 구분되는 액정표시장치에 있어서, 상기 제1기판의 상기 표시영역에 형성되며 상기 표시영역의 셀갭을 유지하는 컬럼스페이서; 상기 제1기판의 상기 비표시영역에 형성되며 상기 비표시영역의 셀갭을 유지하기 위해 상기 컬럼스페이서와 동일 재질로 동시에 형성된 컬럼벽스페이서를 포함하는 것을 특징으로 하는 액정표시장치를 제공한다.

상기 컬럼벽스페이서는 일자형으로 형성되는 것을 특징으로 한다.

구체적으로, 상기 일자형의 상기 컬럼벽스페이서가 4개씩 조합되어 십자형을 이루는 것을 특징으로 한다.

한편, 상기 제2기판의 상기 표시영역에 형성되는 유기막을 더 포함하는 것을 특징으로 한다.

여기서, 상기 제2기판의 상기 비표시영역에 상기 컬럼벽스페이서와 마주보도록 형성되며 상기 유기막과 동일 재질로 동시에 형성된 유기막벽스페이서를 더 포함하는 것을 특징으로 한다.

구체적으로, 상기 컬럼벽스페이서 및 상기 유기막벽스페이서 각각은 일자형으로 형성되는 것을 특징으로 한다.

보다 구체적으로, 상기 일자형의 상기 컬럼벽스페이서가 4개씩 조합되어 십자형을 이루고; 상기 일자형의 상기 유기막벽스페이서가 4개씩 조합되어 십자형을 이루는 것을 특징으로 한다.

한편, 상기 유기막벽스페이서의 폭은 상기 컬럼스페이서의 폭보다 더 큰 것을 특징으로 한다.

그리고, 상기 제1기판의 상기 표시영역 및 상기 비표시영역에 형성되는 블랙매트릭스; 상기 제1기판의 상기 표시영역 및 상기 비표시영역에 형성된 칼라필터를 더 포함하며, 상기 비표시영역에 형성된 상기 칼라필터는 상기 컬럼벽스페이서와 중첩되도록 형성되는 것을 특징으로 한다.

본 발명의 다른 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다. 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예에 대하여 설명한다.

도1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 평면도이다.

도1을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 화상이 실제적으로 표시되는 표시영역(C), 표시영역(C)의 외곽영역인 비표시영역(D)으로 구분된다.

표시영역(C)은 액정의 광투과율을 이용해 화상을 실제적으로 표시하는 영역이다. 이러한 표시영역(C)은 도2에 도시된 바와 같이, 게이트선(130)과 데이터선(140)의 교차부에 형성됨과 아울러 게이트선(130) 및 데이터선(140)과 접속된 박막트랜지스터(TFT), 박막트랜지스터(TFT)와 접속된 액정셀(Clc) 및 스토리지캐패시터(Cst)를 구비함으로써 화상을 표시한다.

비표시영역(D)에는 실란트가 도포되는 영역인 실란트영역(E)이 형성되어 있다. 이 실란트영역(E)으로 인해 마련되는 폐쇄 영역 내에서 액정은 균일하게 퍼지게 된다.

이러한 표시영역(C)과 비표시영역(D)으로 구분되는 액정표시장치(10)에 대해 도3을 참조하여 보다 구체적으로 설명한다.

도3은 도1의 I-I'을 따라 절취한 액정표시장치의 제1실시예를 나타낸 단면도이다.

도3을 참조하면, 본 발명의 제1실시예에 따른 액정표시장치(10)는 액정(120)을 사이에 두고 실란트(20)로 인해 함착된 칼라필터기판(30) 및 박막트랜지스터기판(85)을 포함하고 있다.

액정(120)은 실란트영역(E)에 의해 마련되는 폐쇄영역 내에 형성되어 있으며 칼라필터기판(30)의 공통전극(60)으로부터의 공통전압과 박막트랜지스터기판(85)의 화소전극으로부터의 화소전압의 차이에 의해 회전하여 광투과량을 조절한다. 이를 위해, 액정(120)은 유전율 이방성 및 굴절률 이방성을 갖는 물질로 이루어진다.

칼라필터기판(30)은 표시영역(C) 및 비표시영역(D)으로 구분된다.

표시영역(C)의 칼라필터기판(30)은 제1기판(40) 상에 표시영역(C)의 빛샘 방지를 위한 블랙매트릭스(50), 표시영역(C)의 색구현을 위한 칼라필터(55), 표시영역(C)의 액정(120)에 공통전압을 인가하기 위한 공통전극(60), 표시영역(C)의 셀갭을 유지하는 컬럼스페이서(70)를 포함하고 있다.

표시영역(C)의 블랙매트릭스(50)는 화소영역을 구분하도록 매트릭스 형태로 형성됨과 아울러 박막트랜지스터기판(85)의 게이트선 및 데이터선, 박막트랜지스터의 채널과 중첩되어 형성되어 있다. 이러한 표시영역(C)의 블랙매트릭스(50)는 원하지 않는 액정(120) 배열로 인해 생긴 투과광을 차단하여 액정표시장치(10)의 콘트라스트를 향상시키고 박막트랜지스터의 채널로의 직접적인 광조사를 차단하여 박막트랜지스터의 광누설전류를 막는다.

표시영역(C)의 칼라필터(55)는 색을 구현하기 위해 적, 녹, 청색칼라필터(R, G, B)를 포함하고 있다. 적, 녹, 청색칼라필터(R, G, B)는 각각 자신이 포함하고 있는 적, 녹, 청색안료를 통해 특정 파장의 광을 흡수 또는 투과시킴으로써 적, 녹, 청색을 띠게 된다. 이 때, 적, 녹, 청색칼라필터(R, G, B)를 각각 투과한 적, 녹, 청색광의 가법혼색을 통해 다양한 색상이 구현된다. 이러한 칼라필터(55)는 적, 녹, 청색칼라필터(R, G, B) 각각이 일렬로 배치된 스트라이프 형태를 가진다.

표시영역(C)의 공통전극(60)은 액정(120)에 공통전압을 인가하기 위해 ITO (Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명한 도전성 물질로 형성됨과 아울러 표시영역(C)의 전면에 형성되어 있다.

표시영역(C)의 컬럼스페이서(70)는 유기물질로 형성되어 있으며 표시영역(C)의 셀갭을 유지한다.

비표시영역(D)의 칼라필터기판(30)은 제1기판(40) 상에 비표시영역(D)의 빛샘 방지를 위한 블랙매트릭스(50), 블랙매트릭스(50) 상에 형성된 칼라필터(55), 비표시영역(D)의 셀갭을 유지하는 컬럼스페이서(80)를 포함하고 있다.

비표시영역(D)의 블랙매트릭스(50)는 비표시영역(D)의 전면에 형성됨과 아울러 표시영역(C)의 블랙매트릭스(50)와 동일 재질로 표시영역(C)의 블랙매트릭스(50)와 동시에 형성된다. 이 때문에, 비표시영역(D)의 블랙매트릭스(50)는 표시영역(C)의 블랙매트릭스(50)와 동일한 두께를 가진다. 이러한 비표시영역(D)의 블랙매트릭스(50)는 비표시영역(D)으로 투과될 수 있는 광을 차단하며 비표시영역(D)의 칼라필터(55)를 지지한다.

비표시영역(D)의 칼라필터(55)는 컬럼스페이서(80)와 중첩되어 비표시영역(D)의 전면에 소정 간격 이격되게 형성됨과 아울러 컬럼스페이서(80)보다 더 큰 폭을 가진다. 이러한 비표시영역(D)의 칼라필터(55)는 표시영역(C)의 칼라필터(55) 중 어느 하나와 동일 재질로 표시영역(C)의 칼라필터(55) 중 어느 하나와 동시에 형성된다. 다시 말하면, 비표시영역(D)의 칼라필터(55)는 표시영역(C)의 적, 녹, 청색칼라필터(R, G, B) 중 어느 하나와 동일 재질로 동시에 형성된다. 이 때문에, 비표시영역(D)의 칼라필터(55)는 표시영역(C)의 칼라필터(55)와 동일한 두께를 가진다. 비표시영역(D)의 칼라필터(55)는 컬럼스페이서(80)를 지지하기 위해 형성된다. 그런데, 비표시영역(D)의 칼라필터(55)는 표시영역(C)의 칼라필터(55) 중 어느 하나와 동일 재질로 동시에 형성됨과 아울러 비표시영역(D)의 전면에 형성될 수 있다.

비표시영역(D)의 컬럼스페이서(80)는 비표시영역(D)의 셀갭을 유지하기 위해 비표시영역(D)의 전면에 소정 간격 이격되게 형성됨과 아울러 표시영역(C)의 컬럼스페이서(70)와 동일 재질로 컬럼스페이서(70)와 동시에 형성된다. 이 때문에,

비표시영역(D)의 컬럼벽스페이서(80)는 표시영역(C)의 컬럼스페이서(70)와 동일한 두께를 가진다. 그런데, 비표시영역(D)의 컬럼벽스페이서(80)는 유기물질로 형성되기 때문에 외부 압력에 취약할 수 있다. 이러한 외부 압력을 분산시키기 위해 컬럼벽스페이서(80)와 비표시영역(D)의 칼라필터(55) 간의 접촉 면적(또는, 컬럼벽스페이서(80)와 비표시영역(D)의 박막트랜지스터기판(85) 간의 접촉 면적) 넓힌다. 구체적으로, 도4 및 도5에 도시된 바와 같이, 컬럼벽스페이서(80)를 일자형으로 형성하여 외부 압력을 분산시킨다. 그런데, 단일 방향의 일자형으로 컬럼벽스페이서(80)를 형성할 경우, 실란트 퍼짐 시 컬럼벽스페이서(80)에 따른 실란트의 상하좌우 간 유동 차이 및 실란트 폭의 유의차가 발생할 수 있으므로 컬럼벽스페이서(80)를 십자형으로 형성한다. 다시 말하면, 컬럼벽스페이서(80)를 일자형으로 형성하되 정사각형 단위로 상하좌우에 동일 영역 비율로 산포되도록 배치한다. 구체적으로, 정사각형 단위로 정사각형 내의 상하에 일자형의 컬럼벽스페이서(80)를 소정 간격 이격되게 각각 1개씩 형성함과 동시에 정사각형 내의 좌우에 상하의 일자형의 컬럼벽스페이서(80)와 수직하게 일자형의 컬럼벽스페이서(80)를 소정 간격 이격되게 각각 1개씩 형성한다. 여기서, 일자형들로 이루어진 십자형의 컬럼벽스페이서(80)는 상하좌우가 접속된 하나의 일체형으로 형성할 수 있다. 즉, 분리된 십자형의 컬럼벽스페이서(80)를 형성하는 대신 일체화된 십자형의 컬럼벽스페이서(80)를 형성할 수 있다.

도6은 도1의 A를 확대한 박막트랜지스터기판의 제1실시예를 나타낸 평면도이다.

도3 및 도6을 참조하면, 본 발명의 제1실시예에 따른 박막트랜지스터기판은 표시영역(C) 및 비표시영역(D)으로 구분된다.

표시영역(C)의 박막트랜지스터기판(85)은 제2기판(90) 상에 게이트선 및 데이터선의 교차부에 형성된 박막트랜지스터, 박막트랜지스터와 접속된 화소전극, 화소전극에 충전된 화소전압을 한 프레임동안 유지시키는 스토리지전극을 포함하고 있다.

박막트랜지스터는 게이트선으로부터의 게이트온/오프전압에 응답하여 데이터선으로부터의 데이터전압을 화소전극에 공급한다. 이를 위해, 박막트랜지스터는 게이트선과 접속된 게이트전극, 데이터선과 접속된 소스전극, 소스전극과 마주보고 형성되어 있으며 화소전극과 접속된 드레인전극, 게이트절연막을 사이에 두고 게이트전극과 중첩된 활성층 및 오믹접촉층을 포함하고 있다.

게이트전극은 게이트선으로부터의 게이트온/오프전압을 사용하여 박막트랜지스터를 온/오프시킨다. 소스전극은 데이터선으로부터의 데이터전압을 박막트랜지스터의 채널을 경유하여 드레인전극에 공급한다. 드레인전극은 소스전극으로부터의 데이터전압을 화소전극에 공급한다. 활성층은 박막트랜지스터의 채널을 형성한다. 오믹접촉층은 소스전극 및 드레인전극과 활성층의 오믹접촉을 위해 형성된다.

화소전극은 드레인전극으로부터의 화소전압을 액정(120)에 인가한다. 이러한 화소전극과 액정(120), 공통전극(60)으로 인해 액정셀이 형성된다.

스토리지전극은 스토리지선으로부터의 공통전압을 사용하여 화소전극에 충전된 화소전압을 한 프레임동안 유지시킨다. 이러한 스토리지전극과 화소전극, 스토리지전극과 화소전극 사이의 적어도 하나의 절연막으로 인해 스토리지캐패시터가 형성된다.

비표시영역(D)의 박막트랜지스터기판(85)에는 게이트선을 구동하는 게이트구동회로 및 데이터선을 구동하는 데이터구동회로가 실장된다. 여기서, 게이트구동회로 및 데이터구동회로는 박막트랜지스터기판 상에 집적될 수 있다. 그런데, 이러한 비표시영역(D)의 박막트랜지스터기판(85) 상에는 컬럼벽스페이서(80)와 중첩되는 영역에서 박막트랜지스터의 적층 구조를 적용함으로써 발생할 수 있는 미세 단차를 보상할 수 있다.

한편, 박막트랜지스터기판은 도7 및 도8과 같이, 비표시영역(D)에 유기막벽스페이서(110)를 포함할 수 있다.

도7은 도1의 I-I'을 따라 절취한 액정표시장치의 제2실시예를 나타낸 단면도이고, 도8은 도1의 A를 확대한 박막트랜지스터기판의 제2실시예를 나타낸 평면도이다.

후술하는 본 발명의 제2실시예는 그 특징부를 제외하고 본 발명의 제1실시예와 동일하므로 본 발명의 제2실시예에 대한 설명에서는 그 특징부에 대해서만 설명한다.

도7 및 도8을 참조하면, 본 발명의 제2실시예에 따른 액정표시장치(10)는 액정(120)을 사이에 두고 실란트(20)로 인해 합착된 칼라필터기판(30) 및 박막트랜지스터기판(85)을 포함하고 있다.

박막트랜지스터기판(85)은 표시영역(C) 및 비표시영역(D)으로 구분된다.

표시영역(C)의 박막트랜지스터기판(85)은 제2기판(90) 상에 두껍게(예를 들어, 2 μ m) 형성된 유기막(100)을 포함하고 있다. 이러한 유기막(100)은 액정표시장치(10)의 특성에 따라 형성된다. 예를 들어, 표시영역(C)에서 이중셀갭을 갖는 반투과형 액정표시장치에는 유기막(100)이 형성되어 있으며 이 유기막(100)으로 인해 이중셀갭이 구현된다. 유기막(100)은 BCB(Benzocyclobutene) 아크릴 또는 폴리이미드 등과 같이 저유전상수를 갖는 유기물질로 형성되며 유기막(100)의 상하에 형성된 층들 간의 절연을 목적으로 형성된다. 예를 들어, 유기막(100)을 사이에 두고 데이터선 및 화소전극이 형성될 수 있으며 유기막(100)은 이 데이터선 및 화소전극의 절연을 위해 형성된다.

비표시영역(D)의 박막트랜지스터기판(85)은 제2기판(90) 상에 비표시영역(D)의 전면에 소정 간격 이격되게 형성됨과 아울러 표시영역(C)의 유기막(100)과 동일 재질로 유기막(100)과 동시에 형성된 유기막벽스페이서(110)를 포함하고 있다. 이러한 유기막벽스페이서(110)는 비표시영역(D)의 칼라필터기판(30)에 형성된 컬럼벽스페이서(80)와 마주보도록 형성된다. 즉, 이러한 구조로 인해 유기막벽스페이서(110)는 비표시영역(D)의 셀갭을 유지한다. 다시말하면, 비표시영역(D)에 형성되는 컬럼벽스페이서(80)와 유기막벽스페이서(110)로 인해 비표시영역(D)의 셀갭이 유지된다.

그런데, 제1 및 제2기판(40, 90)의 합착 시에 합착장비의 얼라인 마진을 고려해야 하므로 유기막벽스페이서(110)의 폭은 컬럼벽스페이서(80)의 폭보다 다소 크게 형성하는 것이 바람직하다. 이러한 유기막벽스페이서(110)의 형태 및 배치는 컬럼벽스페이서(80)의 형태 및 배치와 동일하다. 즉, 정사각형 단위로 정사각형 내의 상하에 일자형의 유기막벽스페이서(110)를 소정 간격 이격되게 각각 1개씩 형성함과 동시에 정사각형 내의 좌우에 상하의 일자형의 유기막벽스페이서(110)와 수직하게 일자형의 유기막벽스페이서(110)를 소정 간격 이격되게 각각 1개씩 형성한다. 그러나, 이 때에도 일자형들로 이루어진 십자형의 유기막벽스페이서(110)는 상하좌우가 접속된 하나의 일체형으로 형성할 수 있다. 한편, 비표시영역(D)에 유기막벽스페이서(110)를 형성하지 않고 비표시영역(D)의 전면에 유기막(100)을 형성할 수 있다.

발명의 효과

상술한 본 발명의 액정표시장치는 비표시영역에 형성된 컬럼벽스페이서 또는 컬럼벽스페이서 및 유기막벽스페이서를 포함하고 있다. 컬럼벽스페이서는 표시영역에 형성되는 컬럼스페이서와 동일 재질로 동시에 형성되며 유기막벽스페이서는 표시영역에 형성되는 유기막과 동일 재질로 동시에 형성된다. 이러한 컬럼벽스페이서 또는 컬럼벽스페이서 및 유기막벽스페이서를 통해 제조 공정의 변화 없이 비표시영역의 셀갭을 유지할 수 있다. 또한, 본 발명의 액정표시장치는 별도의 실스페이서를 사용하지 않으므로 원가를 절감할 수 있다. 그리고, 절단되기 전의 합착된 제1 및 제2기판의 비표시영역의 전면에 컬럼벽스페이서 또는 컬럼벽스페이서 및 유기막벽스페이서를 형성하므로 합착된 제1 및 제2기판의 외곽부에 추가적으로 실란트를 도포할 필요가 없기 때문에 제조 공정 시간의 감소 및 실란트 사용량을 줄일 수 있다. 또한, 실란트 도포 공정 시 작은 산포로 인하여 실란트 폭의 변동이 작게 되므로 이에 따른 불량률이 발생하지 않는다. 그리고, 어떠한 모델의 액정표시장치를 처음으로 공정 라인에 셋업하는 경우라도 균일한 셀갭 및 살란트 라인 갭의 균일성을 확보할 수 있다.

이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도1은 본 발명의 실시예에 따른 액정표시장치를 나타낸 평면도이다.

도2는 본 발명의 실시예에 따른 액정표시장치의 등가회로도이다.

도3은 도1의 I - I'을 따라 절취한 액정표시장치의 제1실시예를 나타낸 단면도이다.

도4는 도1의 A를 확대한 칼라필터기판의 실시예를 나타낸 평면도이다.

도5는 도4의 B를 확대한 도면이다.

도6은 도1의 A를 확대한 박막트랜지스터기판의 제1실시예를 나타낸 평면도이다.

도7은 도1의 I - I'을 따라 절취한 액정표시장치의 제2실시예를 나타낸 단면도이다.

도8은 도1의 A를 확대한 박막트랜지스터기판의 제2실시예를 나타낸 평면도이다.

<도면의 주요부분에 대한 부호설명>

10 : 액정표시장치 20 : 실란트

30 : 칼라필터기판 40 : 제1기판

50 : 블랙매트릭스 60 : 공통전극

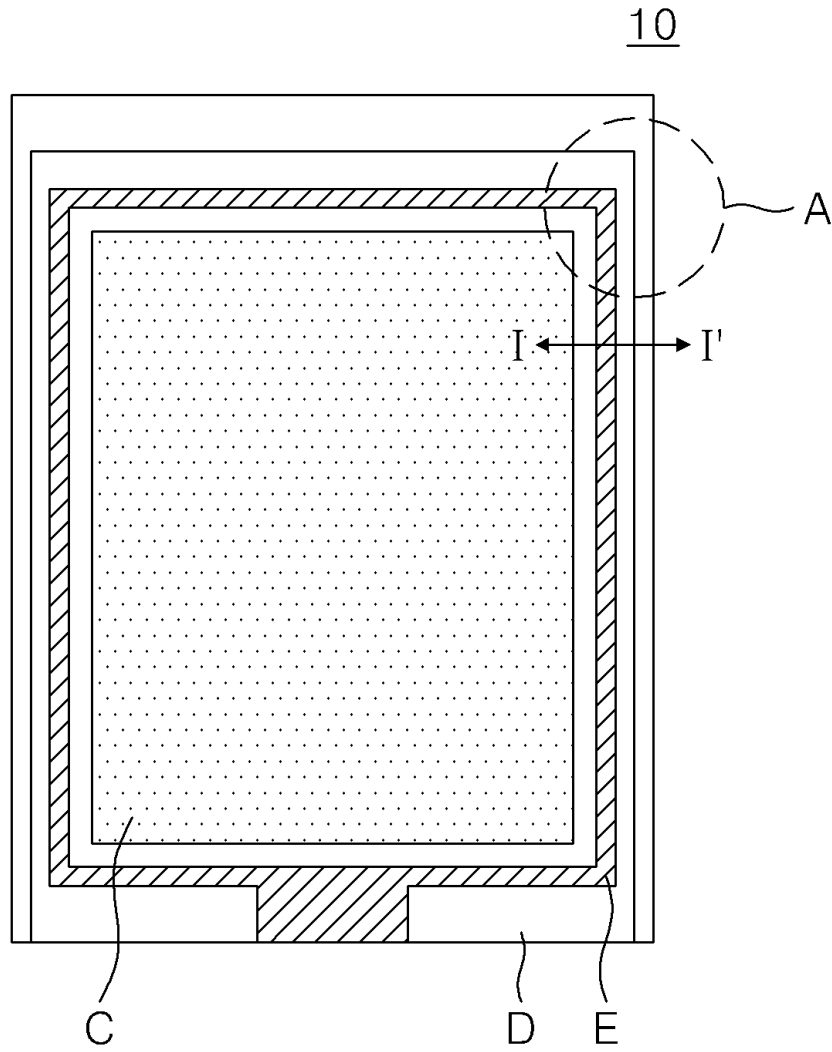
70 : 컬럼스페이서 80 : 컬럼벽스페이서

90 : 제2기판 100 : 유기막

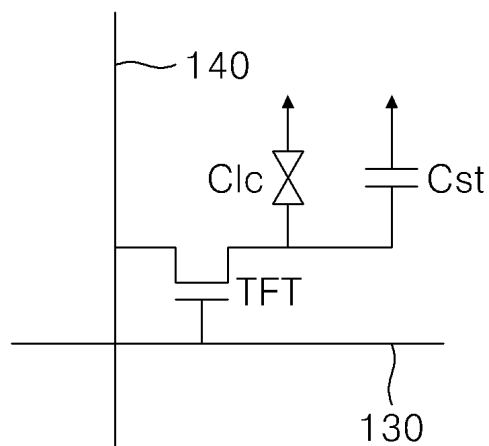
110 : 유기막벽스페이서

도면

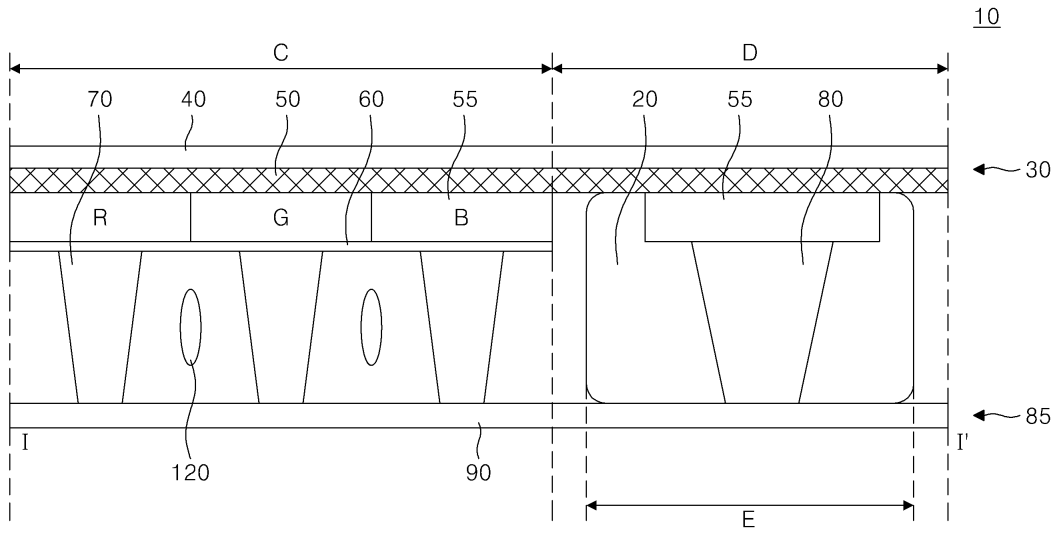
도면1



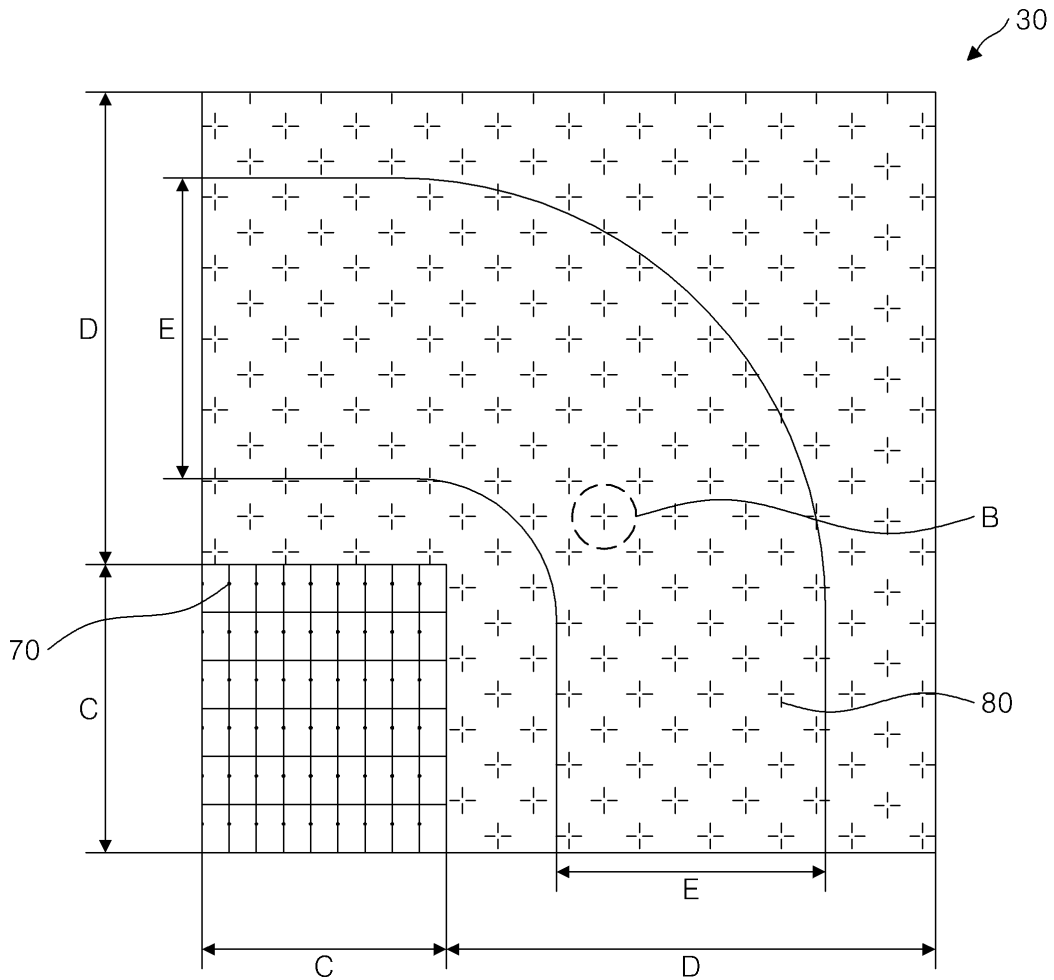
도면2



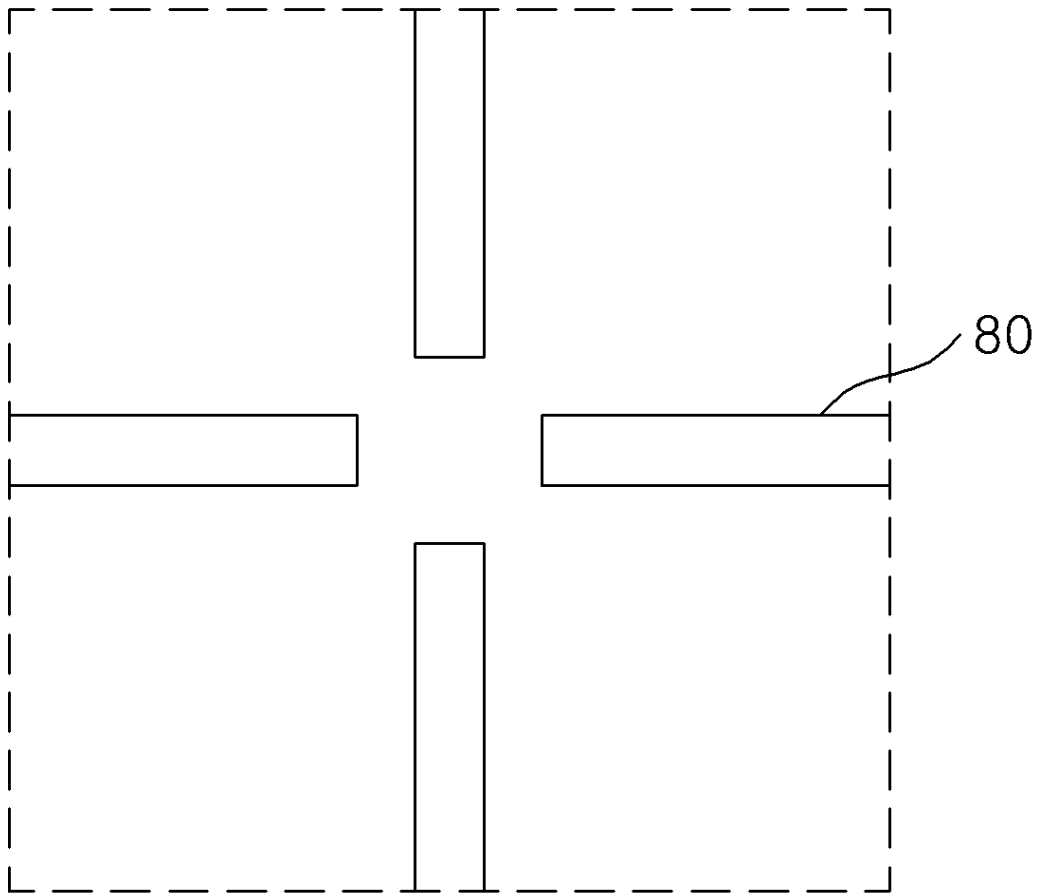
도면3



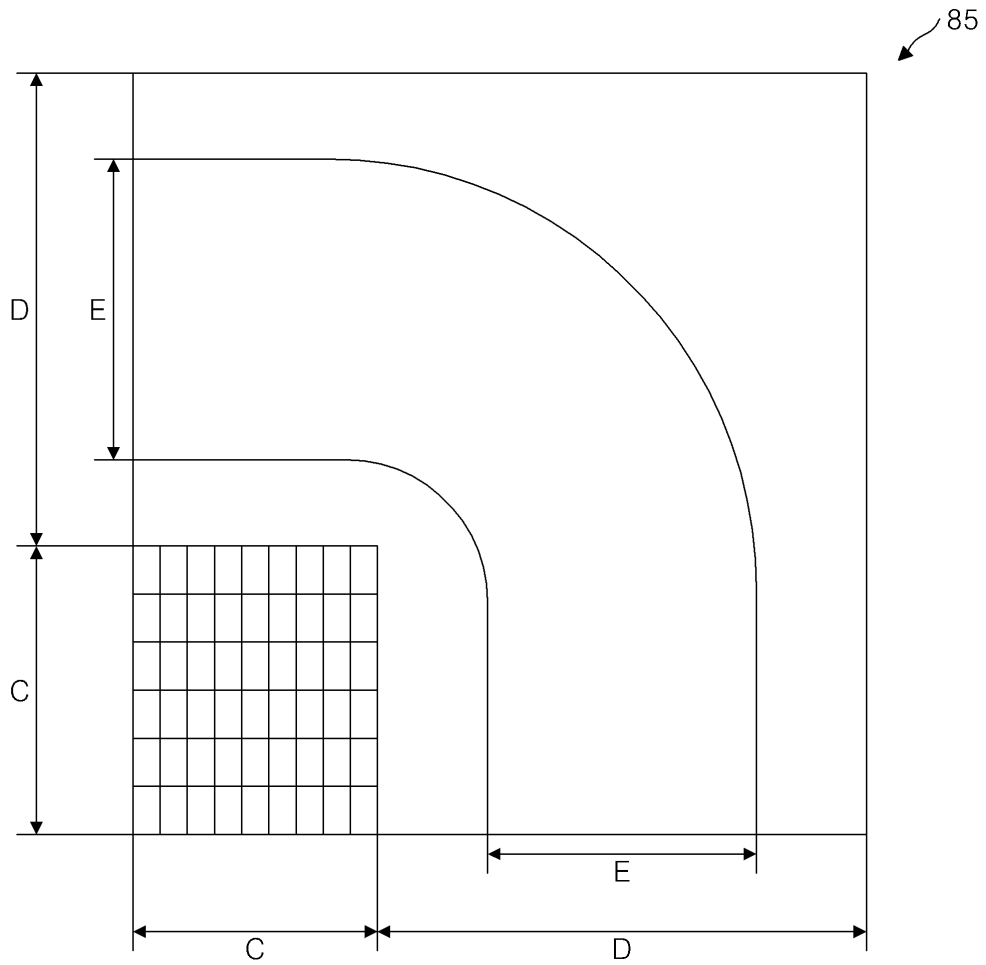
도면4



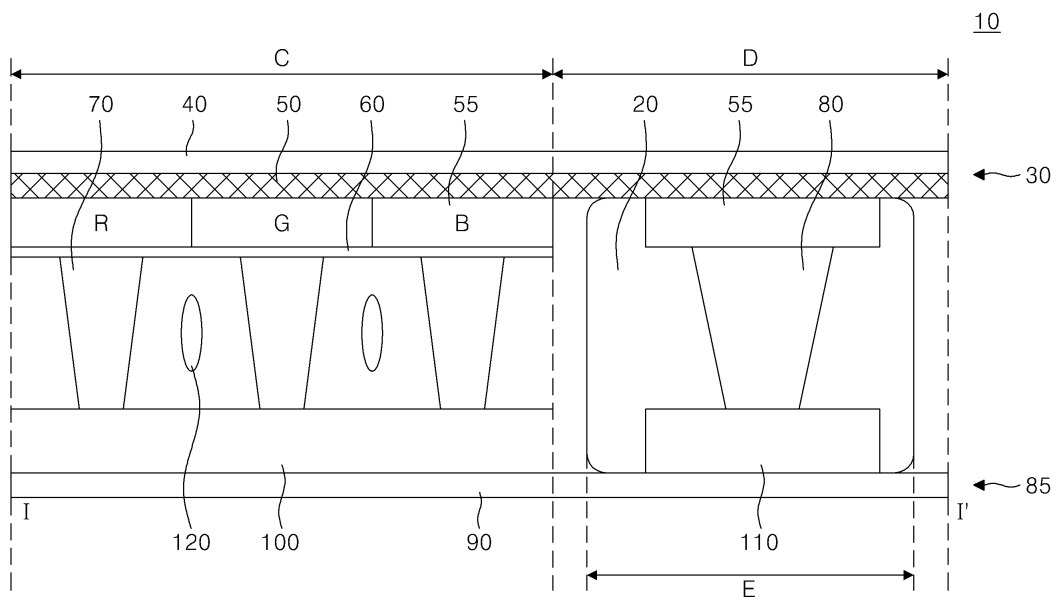
도면5



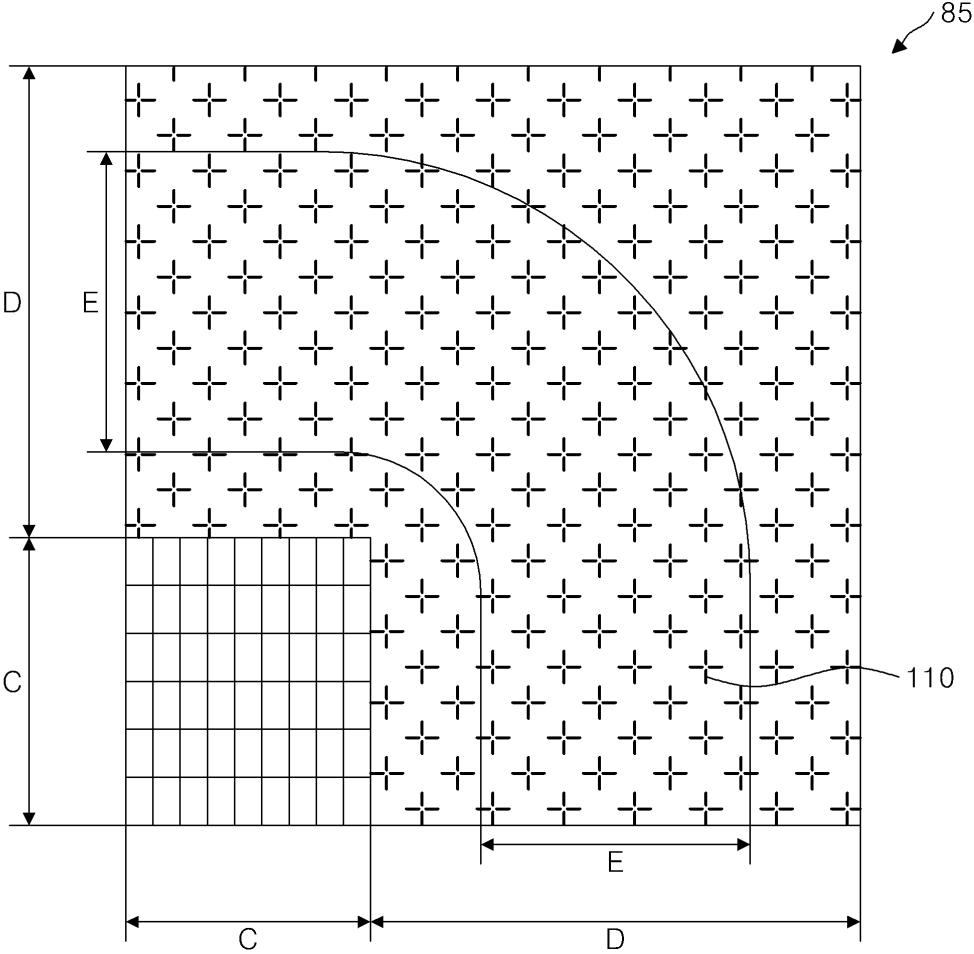
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070051415A	公开(公告)日	2007-05-18
申请号	KR1020050108913	申请日	2005-11-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YANG SEOK MO		
发明人	YANG, SEOK MO		
IPC分类号	G02F1/1345 G02F1/1339		
CPC分类号	G02F1/1345 G02F1/13394 G02F1/136209 G02F2001/13398 G02F2001/136222		
代理人(译)	SE JUN OH KWON, HYUK SOO 宋, 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及非显示区域中的柱壁间隔物或柱壁间隔物和液晶显示器，其可通过形成有机层壁间隔物来维持非显示区域的盒间隙。本发明涉及一种液晶显示器，其包括保持显示区域的单元间隙的柱状间隔物，以及与柱状间隔物形成相同材料的柱壁间隔物，以保持非显示器的单元间隙。在形成第一基板的非显示区域的同时形成区域，同时形成分类为第一基板的显示区域中的非显示区域的显示区域和液晶显示器，同时包括第一和第二基板。密封剂，柱状间隔物，柱壁间隔物，有机层，有机层壁间隔物。

