

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.	(11) 공개번호	10-2006-0028901
<i>G02F 1/133</i> (2006.01)	(43) 공개일자	2006년04월04일

(21) 출원번호	10-2004-0077803
(22) 출원일자	2004년09월30일

(71) 출원인	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
----------	--------------------------------------

(72) 발명자	이현기 충청북도 제천시 명서동 234-1
----------	---------------------------

(74) 대리인	허용록
----------	-----

심사청구 : 없음

(54) 액정표시장치

요약

화질을 개선한 액정표시장치가 개시된다.

본 발명의 액정표시장치는 데이터가 구현되는 액정패널; 및 상기 액정패널에 동일한 길이로 배열된 복수의 게이트라인들을 포함한다.

대표도

도 5

색인어

게이트라인, 블랙매트릭스, 라인 온 글라스(LOG)

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치에 관한 블록도.

도 2는 도 1의 A영역에 대한 확대 회로도.

도 3은 도1의 B영역을 확대한 블록도.

도 4는 본 발명에 따른 액정표시장치를 간략하게 나타낸 블록도.

도 5는 도 4의 A영역을 확대한 블록도.

도 6은 도 4의 B영역을 확대하여 나타낸 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한것으로, 특히, 화질을 개선한 액정표시장치 에 관한 것이다.

통상의 액정 표시 장치(Liquid Crystal Display device)는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시 하게 된다. 이를 위하여 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정 패널을 구동하기 위한 구동회로를 구비한다.

최근들어, 액정표시장치의 드라이버 IC들은 TAB방식으로 액정패널에 접속되는 경우에도 LOG(Line On Glass라 함)형 방식을 채택하여 게이트PCB를 제거함으로써 액정표시장치가 더욱 박형화되고 있다. 특히, 상대적으로 적은 신호라인들을 필요로 하는 게이트 드라이버 IC들에 접속되는 신호라인들을 LOG형 방식으로 액정패널상에 형성함으로써 게이트 PCB를 제거하고 있다. 다시 말하여 TAB방식의 게이트 드라이버 IC들은 액정패널의 하부 글라스 상에 형성되는 신호라인들을 통해 직렬로 접속됨과 아울러 제어신호들 및 구동 전압 신호들(이하, 게이트 구동신호들이라 함)을 공통적으로 공급받게 된다.

실제로, LOG 형 신호라인들을 이용하여 게이트 PCB를 제거한 액정표시장치는 도1에 도시된 바와 같이, 액정패널(1)과 상기 액정패널(1)과 데이터 PCB(12)사이에서 접속되어진 다수개의 데이터 TCP(8)들과, 상기 액정패널(1)의 다른 측에 접속되어진 다수개의 게이트 TCP들(14)과, 데이터 TCP들(8) 각각에 실장되어진 데이터 드라이버 IC(10)들과, 게이트 TCP들(14) 각각에 실장되어진 게이트 드라이버 IC들(16)을 구비한다.

상기 액정패널(1)은 각종 신호라인들과 함께 박막트랜지스터 어레이가 형성된 하부기관(2)과, 칼라필터 어레이가 형성된 상부기관(4)과, 상기 하부기관(2)과, 상부기관(4) 사이에 주입된 액정을 포함한다. 상기 액정패널(1)에는 게이트라인들(20)과 데이터라인들(18)의 교차영역마다 마련되는 액정셀들로 구성되어 화상을 표시하는 화상표시영역(5)이 마련된다.

상기 데이터 TCP(8)에는 데이터 드라이버 IC(10)가 실장되고, 상기 데이터 드라이버 IC(10)와 전기적으로 접속된 입력패드(24)들 및 출력패드(25)들이 형성된다. 상기 데이터 TCP(8)의 입력패드(24)들은 데이터 PCB(12)의 출력패드들과 전기적으로 접속되고, 출력패드(25)들은 하부기관(2)상의 데이터패드들과 전기적으로 접속된다.

상기 데이터 드라이버 IC(10)들은 디지털 신호인 화소 데이터 신호를 아날로그 신호인 화소전압 신호로 변환하여 상기 액정패널(1)상의 데이터라인들(18)에 공급한다.

상기 게이트 TCP(14)에는 상기 게이트 드라이버 IC(16)가 실장되고, 상기 게이트 드라이버 IC(16)와 전기적으로 접속된 게이트 구동신호 전송라인군(28) 및 출력패드(30)들이 형성된다. 상기 게이트 구동신호 전송라인군(28)은 하부기관(2)상의 LOG형 신호라인군(26)과 전기적으로 접속되고, 출력패드(30)들은 하부기관(2)상의 게이트패드들과 전기적으로 접속된다.

상기 게이트 드라이버 IC(16)들은 입력 제어신호들에 응답하여 스캔신호, 즉 게이트 하이 전압(VGH)을 게이트라인들(20)에 순차적으로 공급한다. 또한, 상기 게이트 드라이버 IC(16)들은 게이트 하이 전압(VGH)이 공급되는 기간을 제외한 나머지 기간에는 게이트 로우 전압(VGL)을 상기 게이트라인들(20)에 공급한다.

여기서, 상기 타이밍 컨트롤러(미도시)에서 생성되는 제어신호들에 대응하여 상기 게이트 드라이버 IC(16)가 게이트라인들(20)로 게이트 하이 전압(VGH)을 공급한다. 이때, LOG형 액정표시장치의 경우, 제 1 게이트라인(GL1)에는 프레임 주기에 관계없이 항상 게이트 로우 전압(VGL)이 공급된다. 제 1 게이트라인(GL1)에는 박막트랜지스터가 연결되어 있지 않기 때문에, 게이트 하이 전압(VGH)을 공급해서 스토리지 캐패시터에 데이터값을 차장시키지 않아도 된다. 따라서 프레임에 관계없이 항상 게이트 로우 전압(VGL)이 공급되는 것이다.

제 2 게이트 라인(GL2)으로부터 제 n 게이트라인(GLn)까지 상기 타이밍 컨트롤러(미도시)에서 생성되는 제어신호에 대응하여 순차적으로 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)이 공급된다.

따라서, 제 1 게이트라인(GL1)에는 프레임과 관계없이 게이트 로우 전압(VGL)만이 공급되고 제 2 게이트라인(GL2)으로부터 제 n 게이트라인(GLn)까지 1프레임 동안 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)이 공급된다. 각각의 게이트 라인들로 공급되는 전압들의 평균값(V_{rms})은 첫번째 게이트라인(GL1)보다 나머지 게이트라인들이 더 높다. 그 이유는 제 1 게이트라인(GL1)에는 게이트 로우 전압(VGL)만이 공급되는데 나머지 게이트라인들(GL2 내지 GLn)에는 게이트 로우 전압(VGL)뿐만 아니라 게이트 하이 전압(VGH)이 공급되기 때문에, 제 1 게이트라인(GL1)에 공급되는 전압값이 나머지 게이트라인들에 공급되는 전압값에 비해 더 낮아진다.

이에 따라, 제 1 게이트라인(GL1)은 나머지 게이트라인들과 비교했을때, 상대적으로 밝게 보이게 된다.

예를 들어, 도 1에 도시된 바와 같이, 제 2 게이트라인(GL2)에 게이트 하이 전압(VGH)이 인가되는 동안, 제 1 게이트라인(GL1)은 항상 게이트 로우 전압(VGL)이 공급된다. 따라서, 상기 제 2 게이트라인(GL2)에 연결되어 있는 박막트랜지스터(TFT)가 턴-온시 상기 제 1 게이트라인(GL1)에 걸려있는 스토리지캐패시터(Cst)에 상기 데이터 드라이버에서 공급된 데이터신호가 충전된다. 상기 제 1 게이트라인(GL1)은 항상 게이트 로우 전압(VGL)이 인가되기 때문에 제 1 게이트라인(GL1)과 연결되어 있는 픽셀(Pixel)의 전압을 유지시켜주는 스토리지 캐패시터(Cst)에는 변화가 없다. 그러나, 상기 제 2 게이트라인(GL2)은 게이트 로우 전압(VGL)이 인가되고, 타이밍 컨트롤러(미도시)에서 생성되는 제어신호에 따라 게이트 하이 전압(VGH)이 인가된다. 따라서, 상기 제 2 게이트라인(GL2)의 박막트랜지스터(TFT)가 턴-온이 되고, 제 1 게이트라인(GL1)에 연결되어 있는 스토리지캐패시터(Cst)에 데이터 신호가 충전된다. 게이트 하이 전압(VGH)이 인가되면, 상기 스토리지캐패시터(Cst)와 연결되어 있는 픽셀(Pixel)전압도 같이 유기되어 전압상승 효과가 발생하게 된다. 즉, 상기 제 2 게이트 라인(GL2)에 게이트 로우 전압(VGL)이 인가되다가, 게이트 하이 전압(VGH)이 인가되게 되면, 상기 제 1 게이트라인에 연결되어 있는 스토리지캐패시터(Cst)에 충전되는 전압값이 영향을 받게 된다. 그리고, 상기 스토리지캐패시터(Cst)에 의해서 상기 스토리지캐패시터(Cst)에 연결되어 있는 픽셀(Pixel)도 영향을 받게 되어, 상기 픽셀(Pixel)의 전압값도 상승하게 된다.

여기서, 위와같은 현상은 상기 제 2 게이트라인(GL2)뿐만아니라, 제 1 게이트라인(GL1)을 제외한 나머지 게이트라인에서 나타난다. 따라서, 제 1 게이트라인(GL1)을 제외한 나머지 게이트라인(GL2 내지 GLm)들에 연결되는 픽셀(Pixel)의 전압값이 상승하게 되어 전반적으로 휘도가 어둡게 된다. 따라서 제 1 게이트라인(GL1)의 휘도가 가장 밝게 나타나게 된다.

도 3은 도1의 B영역을 확대한 블록도이다.

도 3에 도시된 바와 같이, 제 1 게이트라인(GL1)이 다른 게이트라인들(GL2 내지 GLn)에 비해 너무 밝아보이기 때문에 블랙매트릭스(50)를 이용해서 제 1 게이트라인(GL1)을 40~50%를 가려준다. 이때, 상기 블랙매트릭스(50)는 제 1 게이트라인(GL1)이 다른 게이트라인들(GL2 내지 GLn)과 비교했을때, 화질상의 차이가 없을 만큼 가려주게 된다. 그리고, 블랙매트릭스(50)를 50% 이상으로 제 1 게이트라인(GL1)을 가리게 되면, 액정표시모듈(LCM)의 패터닝 검사시에 패턴이 불량한것으로 보이게 된다. 따라서, 블랙매트릭스(50)를 40~50% 정도로 가려주는것이다.

도 2는 도 1의 A영역에 대한 확대 회로도이다.

도 2에 도시된 바와 같이, 상기 액정패널상의 제 1 게이트라인(GL1)은 나머지 게이트라인보다 길어서 상대적으로 다른 게이트라인들보다 라인저항이 크게 된다. 여기서, 각 게이트라인들(GL1 내지 GLn)의 끝단에는 방전을 위한 방전 패턴(P1 내지 Pn)들이 구비된다. 이때, 상기 제 1 게이트라인(GL1)은 액정패널을 가로지르는 다음 하측으로 계속 연장되어 형성된다. 이에 반해, 다른 게이트 라인들(GL2 내지 GLn)은 액정패널을 가로질러 우측 끝단에서 방전패턴(P1 내지 Pn)에 의해 단선된다. 따라서, 상기 제 1 게이트라인(GL1)의 길이가 다른 게이트라인(GL2 내지 GLn)보다 상대적으로 길게 됨에 따라, 라인저항도 상대적으로 크게된다. 상기 제 1 게이트라인(GL1)에 나머지 게이트라인들(GL2 내지 GLn)이 연결되고 상기 제 1 게이트라인(GL1)은 공통전압(Vcom)연결라인(40)에 연결된다.

상기 제 1 게이트라인(GL1)에 공급되는 게이트 로우 전압(VGL)은 상기 제 1 게이트라인(GL1)의 라인저항으로 인해서 감소되게 된다. 또한, 상기 제 1 게이트라인(GL1)은 다른 게이트라인들(GL2 내지 GLn)의 높은 저항들로 연결되어 모든 로드를 부담하게 된다. 따라서, 상기 제 1 게이트라인(GL1)의 라인저항값이 증가하게 되어 상기 제 1 게이트라인(GL1)으로 공급되는 게이트 로우 전압(VGL)이 감소되게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 액정패널상의 첫번째 게이트라인(GL1)의 라인저항을 줄임으로써 다른 게이트라인들에 비해 밝게 보이는 것에 대응하여 화질을 개선하는 액정표시장치를 제공함에 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 바람직한 실시예에 따르면, 액정표시장치는 데이터가 구현되는 액정패널 및 상기 액정패널에 동일한 길이로 배열된 복수의 게이트라인들을 포함한다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

도 4는 본 발명에 따른 액정표시장치를 간략하게 나타낸 블록도이다.

도 4에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 액정패널(101)과 상기 액정패널(101)과 데이터 PCB(112) 사이에 접속되어진 다수개의 데이터 TCP(미도시)들과, 상기 액정패널(101)의 다른 측에 접속되어진 다수개의 게이트 TCP들(114)과, 데이터 TCP들(미도시) 각각에 실장되어진 데이터 드라이버 IC(미도시)들과, 게이트 TCP들(114) 각각에 실장되어진 게이트 드라이버 IC들(미도시)을 구비한다.

상기 액정패널(101)은 매트릭스형으로 배열된 액정셀들과 게이트라인들과 데이터라인들의 교차부마다 형성되어 있는 액정셀들 각각과 접속된 박막트랜지스터(TFT)를 구비한다.

상기 데이터 TCP(미도시)에는 데이터 드라이버 IC(미도시)가 실장되고, 상기 데이터 드라이버 IC(미도시)는 디지털 신호인 화소 데이터 신호를 아날로그 신호인 화소 전압신호로 변환하여 상기 액정패널(101)상의 데이터 라인들에 공급한다.

상기 게이트 TCP(114)에는 게이트 드라이버 IC(미도시)가 실장되고, 상기 게이트 드라이버 IC(미도시)는 입력 제어신호들에 응답하여 스캔신호, 즉 게이트 하이 전압(VGH)을 게이트 라인들에 순차적으로 공급한다. 또한 상기 게이트 드라이버 IC(미도시)들은 게이트 하이 전압(VGH)이 공급되는 기간을 제외한 나머지 기간에는 게이트 로우 전압(VGL)을 게이트라인들에 공급한다.

여기서, 상기 액정표시장치는 각각의 게이트 라인들에 인가되는 전압들의 평균값이 높으면 높을수록 화면상으로는 어둡게 보이는 노멀리 화이트 모드이다. 따라서, 앞서 설명한 바와 같이, 제 1 게이트라인(GL1)의 휘도가 밝게 보이게 된다.

도 5는 도 4의 A영역을 확대한 블록도이다.

도 5에 도시된 바와 같이, 제 1 게이트라인(GL1)의 길이는 다른 게이트라인들(GL2 내지 GLn)과 같은 길이를 갖도록 설계한다. 여기서, 종래 액정표시장치에서는 제 1 게이트라인(GL1)이 다른 게이트라인들의 로드를 부담하지만, 본 발명에 따른 액정표시장치는 제 1 게이트라인(GL1)과 다른 게이트라인들(GL2 내지 GLn)의 로드를 공통전압(Vcom)연결라인(140)으로 전가시켜 모든 게이트라인(GL1 내지 GLn)들이 같은 길이를 갖도록 하였다.

따라서, 각각의 게이트 라인들은 같은 길이를 가지므로 해서 각각 라인저항이 같게 된다. 이때, 상기 제 1 게이트라인(GL1)으로는 앞에서 설명한 바와 같이, 게이트 드라이버 IC(미도시)에서 게이트 로우 전압(VGL)만이 인가된다. 나머지 게이트라인들에는 타이밍 컨트롤러(미도시)에서 생성되는 제어신호에 대응하여 게이트 하이 전압(VGH)과, 게이트 로우 전압(VGL)이 공급된다. 따라서, 제 1 게이트라인(GL1)에 공급되는 전압값과 나머지 게이트라인들(GL2 내지 GLn)에 공급되는 전압값과는 차이가 나게 된다. 즉, 제 1 게이트라인(GL1)에 인가되는 게이트 로우 전압(VGL)값의 평균값과 나머지 게이트라인들(GL2 내지 GLn)에 인가되는 게이트 로우 전압(VGL)값 및 게이트 하이 전압(VGH)값들의 평균값은 차이가 난다. 따라서 제 1 게이트라인(GL1)에 인가되는 전압의 평균값이 더 작게 된다.

예를 들어, 제 2 게이트라인(GL2)에 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)이 인가되는 동안, 제 1 게이트라인(GL1)은 항상 게이트 로우 전압(VGL)이 공급된다. 따라서, 상기 제 2 게이트라인(GL2)에 연결되어 있는 박막트랜지스터(TFT)가 턴-온시 상기 제 1 게이트라인(GL1)에 걸려있는 스토리지캐패시터(Cst)에 상기 데이터 드라이버에서 공급된 데이터신호가 충전된다. 상기 제 1 게이트라인(GL1)은 항상 게이트 로우 전압(VGL)이 인가되기 때문에 제 1 게이트라인(GL1)과 연결되어 있는 픽셀(Pixel)의 전압을 유지시켜주는 스토리지 캐패시터(Cst)에는 변화가 없다. 상기 제 2 게이트

라인(GL2)은 게이트 로우 전압(VGL)이 인가되고, 타이밍 컨트롤러(미도시)에서 생성되는 제어신호에 따라 게이트 하이 전압(VGH)이 인가된다. 따라서, 상기 제 2 게이트라인(GL2)의 박막트랜지스터(TFT)가 턴-온이 되고, 제 1 게이트라인(GL1)에 연결되어 있는 스토리지캐패시터(Cst)에 데이터 신호가 충전된다. 게이트 하이 전압(VGH)이 인가되면, 상기 스토리지캐패시터(Cst)와 연결되어 있는 픽셀(Pixel)전압도 같이 유기되어 전압상승 효과가 발생하게 된다. 즉, 상기 제 2 게이트 라인(GL2)에 게이트 로우 전압(VGL)이 인가되다가, 게이트 하이 전압(VGH)이 인가되게 되면, 상기 제 1 게이트라인에 연결되어 있는 스토리지캐패시터(Cst)에 충전되는 전압값이 영향을 받게 된다. 그리고, 상기 스토리지캐패시터(Cst)에 의해서 상기 스토리지캐패시터(Cst)에 연결되어 있는 픽셀(Pixel)도 영향을 받게 되어, 상기 픽셀(Pixel)의 전압값도 상승하게 된다.

여기서, 위와같은 현상은 상기 제 2 게이트라인(GL2)뿐만아니라, 제 1 게이트라인(GL1)을 제외한 나머지 게이트라인들(GL2 내지 GLn)에서 나타난다. 따라서, 제 1 게이트라인(GL1)을 제외한 나머지 게이트라인(GL2 내지 GLm)들에 연결되는 픽셀(Pixel)의 전압값이 상승하게 되어 전반적으로 휘도가 어둡게 된다. 따라서 제 1 게이트라인(GL1)의 휘도가 가장 밝게 나타나게 된다.

이때, 종래의 액정표시장치의 제 1 게이트라인(GL1)의 밝음 현상보다 본 발명에 따른 액정표시장치의 제 1 게이트라인(GL1)의 밝음 현상이 덜하다.

그이유는 상기 제 1 게이트라인(GL1)과 다른 게이트라인들(GL2 내지 GLn)의 로드가 공통전압(Vcom)의 연결라인(140)에 전가되었기때문이다. 따라서, 종래의 액정표시장치의 제 1 게이트라인(GL1)의 길이가 다른 게이트라인들(GL2 내지 GLn)보다 길어서, 발생하는 라인저항으로 인한 게이트 로우 전압(VGL)값이 감소하게 되는 것이 제거된다.

그러나, 본 발명에 따른 액정표시장치도 제 1 게이트라인(GL1)에 게이트 로우 전압(VGL)만이 공급되기 때문에 제 1 게이트라인(GL1)과 다른 게이트라인들(GL2 내지 GLn)에 공급되는 전압의 평균값들은 차이가 나게 되어 앞에서 설명한 바와 같이, 제 1 게이트라인(GL1)의 휘도가 가장 밝게 보이게 된다.

도 6은 도 4의 B영역을 확대하여 나타낸 도면이다.

도 6에 도시된 바와 같이, 제 1 게이트라인(GL1)의 밝음 현상에 대응하기 위해서 상기 액정패널(101)상의 상부기판(미도시)의 블랙매트릭스(150)로 첫번째 게이트라인(GL1)의 20~30%를 덮어준다.

상기 제 1 게이트라인(GL1)에 상기 블랙매트릭스(150)를 20~30% 정도만 가려줘도 다른 게이트라인들(GL2 내지 GLn)과 비교했을때, 동등한 화상이 구현된다. 종래의 액정표시장치의 제 1 게이트라인(GL1)에 블랙매트릭스를 40~50% 정도를 가려서 다른 게이트라인들(GL2 내지 GLn)과 같은 화상이 구현되도록 한것과 같이, 본 발명에 따른 액정표시장치는 제 1 게이트라인(GL1)에 상기 블랙매트릭스(150)를 20~30% 정도를 가려줌으로써, 같은 효과를 나타낼 수 있다.

종래의 액정표시장치가 제 1 게이트라인(GL1)으로 다른 게이트라인들(GL2 내지 GLn)의 로드가 전담되었던 것과 달리, 본 발명에 따른 액정표시장치의 제 1 게이트라인(GL1)은 다른 게이트라인들(GL2 내지 GLn)과 같은 라인길이를 갖고 공통전압(Vcom)연결라인(140)으로 로드를 전담시켰다.

따라서, 종래의 액정표시장치의 제 1 게이트라인(GL1)의 밝음 현상보다는 본 발명에 따른 액정표시장치의 제 1 게이트라인(GL1)의 밝음현상이 덜한 것이다. 이에 따라, 본 발명에 따른 액정표시장치의 제 1 게이트라인(GL1)에 블랙매트릭스(150)를 20~30% 정도로 가려주는 것이다.

이와 같이, 본 발명에 따른 액정표시장치의 모든 게이트라인들이 동일한 라인길이를 갖고 동일한 라인저항을 갖으면 공통전압(Vcom)연결라인으로 상기 게이트라인들의 로드가 전담되도록 연결되어 있다. 그리고, 제 1 게이트라인(GL1)의 밝음 현상에 대응하기 위해서 상기 제 1 게이트라인(GL1)에 블랙매트릭스를 20~30% 정도로 가려줌으로써 다른 게이트라인들(GL2 내지 GLn)과 동일한 화상을 구현할 수 있다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 따른 액정표시장치에 의하면, 제 1 게이트라인(GL1)의 길이를 다른 게이트라인들(GL1 내지 GLn)과 같게 해주고, 상기 제 1 게이트라인(GL1)에 블랙매트릭스를 20~30% 정도로 가려줌으로써, 액정패널상의 모든 게이트라인들(GL1 내지 GLn)에 동일한 화상이 구현될 수 있다.

(57) 청구의 범위

청구항 1.

데이터가 구현되는 액정패널; 및

상기 액정패널에 동일한 길이로 배열된 복수의 게이트라인들을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 복수의 게이트라인 각각은 공통전압 연결라인에 개별적으로 연결되는 것을 특징으로 하는 액정표시장치.

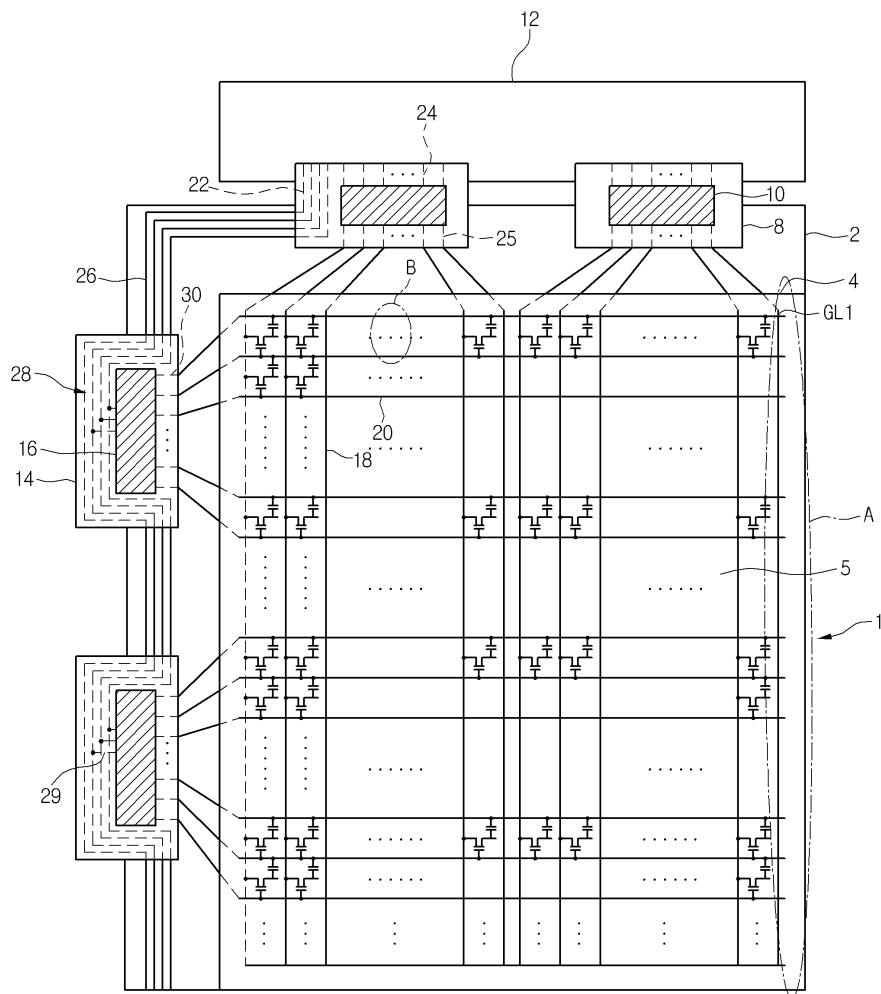
청구항 3.

제 1항에 있어서,

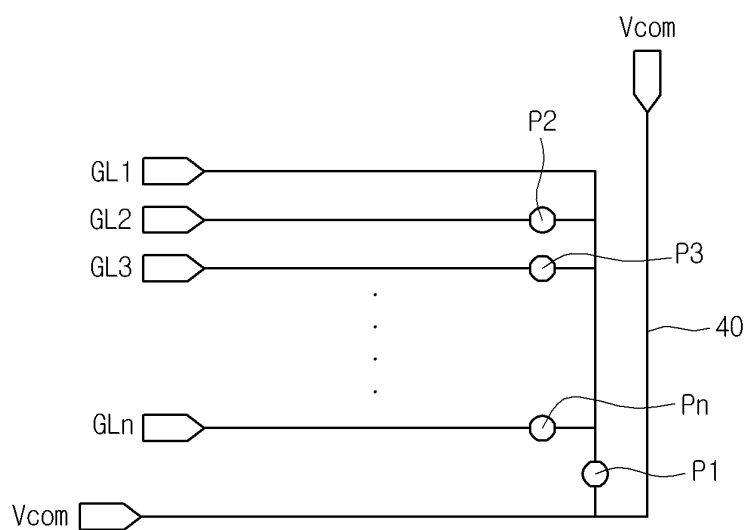
상기 복수의 게이트 라인 중 제 1 게이트라인을 포함하여 20~30%의 영역에 블랙매트릭스가 위치되는 것을 특징으로 하는 액정표시장치.

도면

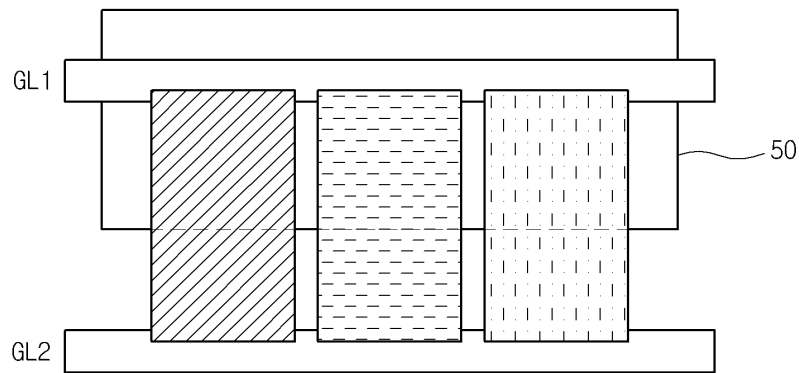
도면1



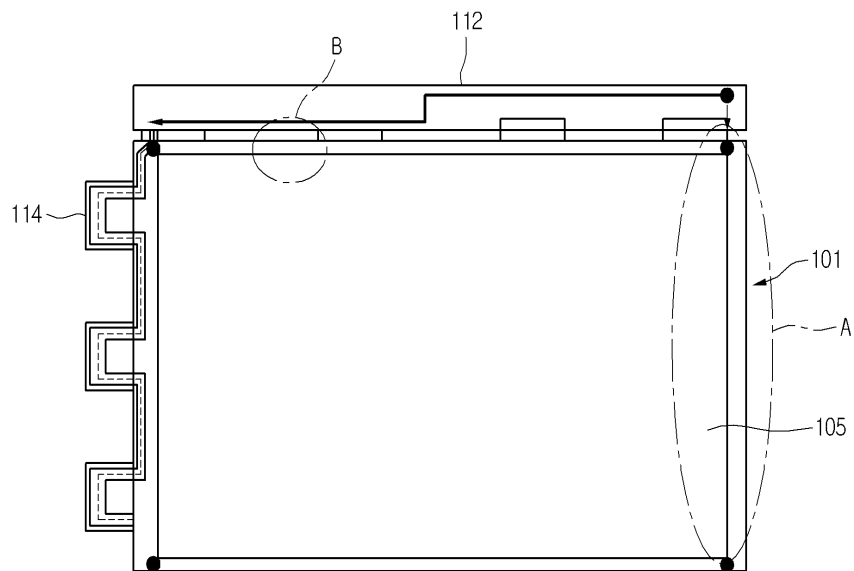
도면2



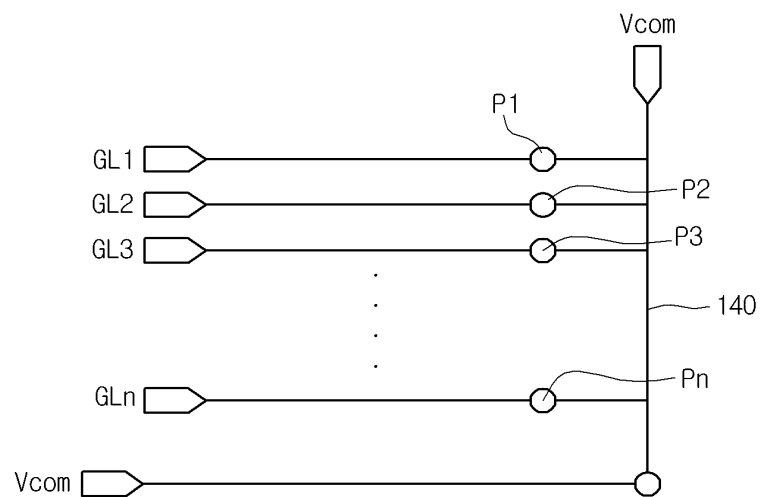
도면3



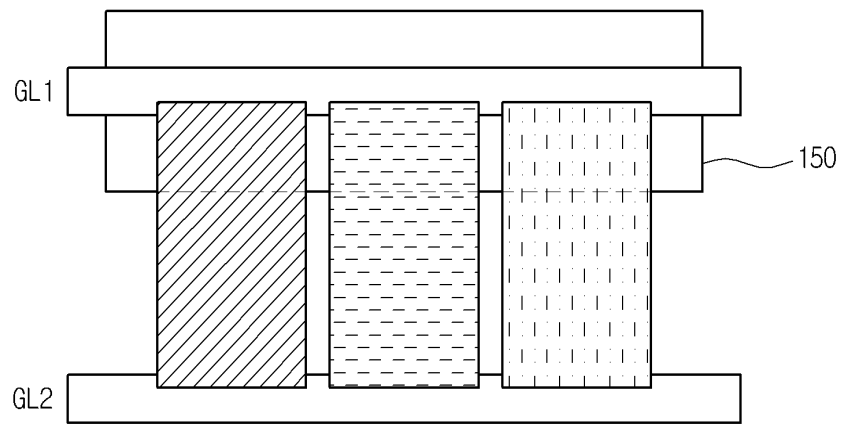
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060028901A	公开(公告)日	2006-04-04
申请号	KR1020040077803	申请日	2004-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HYUNGI		
发明人	LEE, HYUNGI		
IPC分类号	G02F1/133		
CPC分类号	G02F1/136286 G02F1/133512 G09G3/3677 G09G3/3696 G09G2300/0426		
外部链接	Espacenet		

摘要(译)

公开了一种改善图像质量的液晶显示器。本发明的液晶显示器配备有在实现数据的液晶面板中以相同长度布置的多条栅极线和液晶面板。玻璃(LOG) 带有栅极线，黑色矩阵和线。

