

# (19)대한민국특허청(KR)

## (12) 공개특허공보(A)

(51) 。 Int. Cl.<sup>7</sup>  
G09G 3/36

(11) 공개번호 10-2004-0056753  
(43) 공개일자 2004년07월01일

(21) 출원번호 10-2002-0083308  
(22) 출원일자 2002년12월24일

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 조순동  
경상북도구미시도량2동한빛타운107/802호

(74) 대리인 김용인  
심창섭

심사청구 : 없음

### (54) 액정 표시 장치의 구동 방법

#### 요약

본 발명은 화상이 표현되지 않는 비유효 표시 영역(Non-Active Area)에서 시스템으로부터의 전압 신호 인가부를 오픈시켜 소비 전력을 줄이는 액정 표시 장치의 구동 방법에 관한 것으로, 액정 패널의 비유효 표시 영역에 해당되는 시스템 클럭 신호가 진행되는 동안 시스템으로부터 인가되는 입력 전압 신호를 차단하여 DC/DC 변환부를 오프시킴을 특징으로 한다.

#### 대표도

도 6

#### 색인어

비유효 표시 영역, 유효 표시 영역, 게이트 스타트 펄스 신호, 캐리 신호, 수직 동기 신호

#### 명세서

#### 도면의 간단한 설명

도 1은 일반적인 액정 모듈의 내부 구조를 개략적으로 나타낸 블록도

도 2는 노트북의 액정 모듈의 블록별 소비 전력을 나타낸 도면

도 3은 액정 패널의 유효 표시 영역과 비유효 표시 영역을 구분하여 나타낸 평면도

도 4는 종래의 액정 표시 장치의 수평 및 수직 동기 신호와 영상 신호와의 관계를 나타낸 타이밍도

도 5는 각 블록별 전압 인가 레벨을 비교하여 나타낸 그래프

도 6은 본 발명의 제 1 실시예에 따른 DC/DC 변환부의 출력 상태를 나타낸 블록도

도 7은 본 발명의 제 1 실시예에 따라 수평 및 수직 동기 신호와 DC/DC 변환부의 관계를 나타낸 타이밍도

도 8은 본 발명의 제 2 실시예에 따라 DC/DC 변환부의 출력 상태를 나타낸 블록도

도 9는 본 발명의 제 2 실시예에 따라 게이트 스타트 펄스 신호 및 캐리 신호와 DC/DC 변환부의 출력 관계를 나타낸 진리표

도 10은 도 9에 따라 게이트 스타트 펄스 신호 및 캐리 신호와 DC/DC 변환부의 관계를 나타낸 타이밍도

\*도면의 주요 부분에 대한 부호 설명\*

10 : 시스템 40 : DC/DC 변환부

61 : 인버터 62 : 트랜지스터

63 : 저항 81 : SR 플립플롭

82 : DC/DC 변환부 83 : 저항

V\_sync : 수직 동기 신호 GSP : 게이트 스타트 펄스 신호

End of Carry : 게이트 드라이버의 마지막 캐리 신호

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로 특히, 화상이 표현되지 않는 비유효 표시 영역(Non-Active Area)에서 시스템으로부터 전압 신호 인가부를 오픈시켜 소비 전력을 줄이는 액정 표시 장치의 구동 방법에 관한 것이다.

정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시 장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시 장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같은 액정 표시 장치가 일반적인 화면 표시 장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 관건이 걸려 있다고 할 수 있다.

일반적인 액정 표시 장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동 신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 일정 공간을 갖고 합착된 제 1, 제 2 유리 기판과, 상기 제 1, 제 2 유리 기판 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 유리 기판(TFT 어레이 기판)에는 일정 간격을 갖고 일 방향으로 배열되는 복수개의 게이트 라인과, 상기 각 게이트 라인과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인이 교차되어 정의된 각 화소 영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 라인의

신호에 의해 스위칭되어 상기 데이터 라인의 신호를 각 화소 전극에 전달하는 복수개의 박막 트랜지스터가 형성된다.

그리고, 제 2 유리 기판(칼라 필터 어레이 기판)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 차광층과, 칼라 색상을 표현하기 위한 R, G, B 칼라 필터층과 화상을 구현하기 위한 공통 전극이 형성된다.

상기 일반적인 액정 표시 장치의 구동 원리는 액정의 광학적 이방성과 분극 성질을 이용한다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자 배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자 배열 방향을 임의로 조절하면, 액정의 분자 배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자 배열 방향으로 빛이 굴절하여 화상 정보를 표현할 수 있다.

현재에는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동 행렬 액정 표시 장치(Active Matrix LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

이하, 첨부된 도면을 참조하여 종래의 액정 표시 장치의 구동 방법을 설명하면 다음과 같다.

도 1은 일반적인 액정 모듈의 내부 구조를 개략적으로 나타낸 블록도이다.

도 1과 같이, 일반적인 액정 모듈은 크게 게이트 라인 및 데이터 라인 등으로 이루어진 박막 트랜지스터 어레이가 형성된 액정 패널(1)과, 상기 게이트 라인을 구동하기 위한 게이트 드라이버(8)와, 상기 데이터 라인을 구동하기 위한 소스 드라이버(9)와, 상기 시스템(또는 호스트)(10)으로부터 신호를 인가받아 내부 타이밍 신호를 출력하는 제어부(3)와, 상기 시스템(10) 및 제어부(3)로부터 신호를 인가받아 필요한 전압을 출력하는 DC/DC 변환부(4)와, 상기 DC/DC 변환부(4) 및 제어부(3)로부터 신호를 인가받아 상기 액정 패널(1)로 공통 전압 신호를 인가하는 공통 전압 발생부(6) 상기 DC/DC 변환부(4)로부터 게이트 전압 신호를 인가받아 게이트 드라이버(8)로 인가하는 게이트 드라이버 인터페이스(7)와, 상기 DC/DC 변환부(4)로부터 전압을 인가받아 이를 소정 변환하여 소스 드라이버(9)로 인가하는 감마 기준 전압부(5)로 형성된다.

상기 제어부(3)는 시스템(10)의 영상 자료를 패널에 맞게 가공하고 또한 각종 제어 신호를 만든다.

상기 제어부의 주된 역할은 시스템(10)으로부터 RGB 신호를 받아, 각 소스 드라이버(9)가 처리할 수 있는 데이터로 분배하고, 상기 게이트 드라이버(8)를 제어하며, 상기 소스 드라이버(9)와 게이트 드라이버(8)의 타이밍에 따라서 제어부(3)의 기본 타이밍이 설정된다.

상기 제어부(3)의 내부는 기본적으로 몇 개의 블록이 형성된다.

대표적으로 극성 비트 발생부(polarity bit generation block), 게이트/데이터 클럭 분배기(gate/data clock divider block), 데이터 처리부(data processing block) 등이 있으며, 타이밍 시뮬레이션을 하여 전체 기능을 검증한다.

또한, 상기 제어부(3)는 필요시 파워 온 리셋(Power\_On\_Reset) 기능, DC/DC 변환부(4)의 이상 감지 기능, 입력 신호의 이상 감지 기능, 시스템(10)과의 인터페이스를 하는 리시버부(receiver circuit)를 구비하여 형성되기도 한다.

액정 패널(1)은 화소마다 박막 트랜지스터가 형성되어 있고, 상기 박막 트랜지스터의 게이트 전극은 주사선인 게이트 라인에 연결되고, 박막 트랜지스터의 소스 전극은 신호선인 데이터 라인에 연결된다.

주사선에 온 신호(Vg\_on)가 걸리면, 게이트 라인에 연결된 박막 트랜지스터에 채널이 형성되어 신호선의 전압이 소스 전극과 드레인 전극을 거쳐서 화소 전극에 걸린다.

상기 액정 패널(1)의 해상도는 게이트 라인과 데이터 라인 수에 따라서 결정된다.

상기 게이트 라인을 구동하는 상기 게이트 드라이버(8)는 게이트 라인에 순차적으로 ON/OFF 신호만 걸어주기 때문에 비교적 간단한 구조이다.

즉, 게이트 드라이버(8)는, 로직 입력이 '1'인 데이터(start Pulse) 값을 1 라인 타임 간격으로 순차 이동하는 이방향 쉬프트 레지스터(Bi-Directional Shift Register), 쉬프트 레지스터의 출력 로직 레벨을 게이트 라인의 ON/OFF 전압으로 변환하는 레벨 쉬프터, 게이트 라인의 부하를 감안하여 전류를 증폭하는 전류 버퍼(current buffer)로 이루어진 게이트 드라이버 IC가 단일 또는 복수개로 구성된다.

인접 게이트 드라이버 IC(gate driver IC)는 쉬프트 방향을 결정하는 L/R 단자의 조건에 따라 SIR-SIL, SOL-SOR 연결로 로직 값을 최종단까지 클럭 신호에 동기하여 순차 전달한다. 상기 액정 패널(1)에는 보통 3~6개의 게이트 드라이버가 구비된다.

소스 드라이버(9)는 제어부(3)에서 도트 클럭에 맞추어 순차적으로 들어오는 RGB 각각의 데이터를 래치하여 점순차 방식(Dot at a Time Scanning)의 타이밍 체계를 선순차 방식(Line at a Time Scanning)으로 바꾼다. 매 수평 라인 주기마다 제 1 래치에 저장된 데이터를 제 2 래치로 전달 가능 신호(transfer enable)에 맞추어 전달한다. 상기 제 2 래치에 저장된 데이터를 트랜스퍼 인에이블 신호에 맞추어 전달한다. 제 2 래치에 저장된 데이터는 A/D 변환부에서 아날로그 전압으로 전환되고, 이어 전류 버퍼를 거쳐 데이터 라인에 인가된다.

상기 액정 패널(1)의 화질은 감마 기준 전압의 설정에 특히 좌우된다. 액정 패널의 전기 광학 특성을 고려하여 감마 기준 전압을 정한다.

DC/DC 변환부(4)와 감마 전압부(5)는 게이트 드라이버(8)와 소스 드라이버(9)의 구동의 기준 전압을 제공한다.

LCM의 전원부는 DC/DC 변환부(4)와 백 라이트 인버터(미도시) 등으로 구성된다. 상기 DC/DC 변환부(4)는 단일 칩으로 구성된 것을 많이 쓴다.

주요 전압원으로는 논리 회로의 5V 또는 3.3V 전원, 게이트 라인에 걸리는 ON/OFF 전원, 감마 기준 전원, 공통 전압(Vcom) 신호 전원이다. 액정 패널 모듈은 노트북이나 모니터에 상관없이 단일 전원으로부터 각 회로부에 필요한 전원 전압을 승압하거나 감압하여 필요전압을 만들어 쓴다. 전압 변환 회로는 모니터보다는 소비 전력이 중요시되는 노트북용 TFT LCD 모듈에서 중요 논의 사항이다.

DC/DC 변환부(4) 설계에서 고려해야할 점은 출력 전압의 리플(ripple), 효율, 돌입 전류(in-rush current), 스타트업 전압(startup voltage)이다.

상기 DC/DC 변환부(4) 출력 전압의 리플로 감마 기준 전압이 달라지면 화질 이 떨어진다. 따라서, 상기 DC/DC 변환부(4)의 출력단에 쇼크 코일(chock coil)을 두어 리플을 필터링한다.

상기 DC/DC 변환부(4)의 효율은 모듈 소비 전력을 낮추는 데 매우 중요한 요소이다. DC/DC 변환부(4)의 효율이 70%라면 DC/DC 변환부(4)의 소비전력은 약 0.27W(0.9x0.3)이다. TFT LCD 모듈의 소비전력은 약 1.43W로 약 20% 정도가 DC/DC 변환부(4)에서 소모된다.

이하, 액정 표시 장치 중 소비 전력이 문제되고 있는 노트북에 대해 살펴본다.

도 2는 노트북의 액정 모듈의 블록별 소비 전력을 나타낸 도면이다.

도 2와 같이, 액정 표시 장치의 하나인 노트북은 시스템(도 1의 10참조)으로부터 3.3V (내지 5V)의 입력 전압 신호를 출력하며, 이를 DC/DC 변환부(4)에서 각 블록에 맞는 값으로 변환하여 출력한다.

이 때, 상기 DC/DC 변환부(4)는 시스템으로부터 인가된 입력 전압 3.3V를 내부 변환을 거쳐 각각 게이트 인터페이스(도 1의 7참조)에 게이트 라인의 턴온 신호(Vg(+)) 및 턴오프 신호(Vg(-))를, 공통 전압 발생부(도 1의 6참조)에 공통 전압 신호(Vcom)를, 감마 기준 전압부(도 1의 5 참조)에 구동 전압 신호(Vdd)를 인가하게 된다.

상기 시스템(10)으로부터 출력되는 입력 전압은 DC/DC 변환부(4)에는 0.28A의 소비 전류로 공급되고, 병렬로 구성된 LVDS(11), 제어부(3), 소스 드라이버(9), 게이트 드라이버(8)에 0.12A의 소비 전류로 공급된다.

도 3은 액정 패널의 유효 표시 영역(Active Area)과 비유효 표시 영역(Non-Active Area)을 구분하여 나타낸 평면도이다.

도 3과 같이, 액정 패널(1)은 표시가 이루어지는 유효 표시 영역(A)과 그렇지 않는 주변 영역인 비유효 표시 영역(B)으로 구분되며, 유효 표시 영역(A)을 주사신호(Video)가 지나는 동안 화상이 표시된다.

종래의 액정 표시 장치의 구동은 유효 표시 영역(A)이나 비유효 표시 영역(B)에 무관하게 DC/DC 변환부(4)에서 전원 전압(VCC)으로부터 3.3V를 고정적으로 인가받아 블록별로 변환된 전압 신호를 출력하고 있었는데 이로 인해 비유효 표시 영역(B)에 시스템 클럭 신호가 진행되는 동안 불필요한 전력 소비가 있다.

[표 1]

| 해상도   | 유효 표시 영역        |                | 전체 표시 영역        |                |
|-------|-----------------|----------------|-----------------|----------------|
|       | Horizontal Dots | Vertical Lines | Horizontal Dots | Vertical Lines |
| SVGA  | 800             | 600            | 1056            | 628            |
| XGA   | 1024            | 768            | 1344            | 806            |
| SXGA  | 1280            | 1024           | 1696            | 1066           |
| SXGA+ | 1400            | 1050           | 1890            | 1096           |
| QVGA  | 1280            | 960            | 1728            | 1000           |
| UXGA  | 1600            | 1200           | 2112            | 1250           |

즉, 표 1과 같이, XGA급의 경우 해상도 1024x768로 구현이 된다 하더라도, 프레임 주파수를 60Hz( $1/60=16.7\text{ms}$ 의 주기)로 구동할 경우, 각 화소를 구분하는 화소 클럭 신호는 비유효 표시 영역(B)에 대응되는 부분에서도, 실제 화소 클럭 신호는  $1344 \times 806 \times 60$  65MHz의 주파수로 제어부로부터 출력된다.

따라서, 비유효 표시 영역(B)에 해당되도록 화소 클럭 신호가 진행되는 동안 상부 및 하부의 38개의 버티컬 라인(Vertical Line)에 대해서는 주사 신호(Video)가 인가되지 않게 되어 표시 기능에 기여하지 못하게 된다.

도 4는 종래의 액정 표시 장치의 수평 및 수직 동기 신호와 영상 신호와의 관계를 나타낸 타이밍도이다.

도 4와 같이, 비유효 표시 영역(B)일 때는 주사 신호(Video)가 표시되지 않고, 유효 표시 영역(A)일 때는 주사 신호(Video)가 표시된다.

유효 표시 영역(A)의 마지막 게이트 라인에 주사 신호 인가후, 다음 프레임의 최초 주사 신호를 인가시까지의 비유효 표시 영역(B)의 버티컬 라인(Vertical Line) 38라인에는 주사 신호(Video)가 인가되지 않게 된다.

이 때, 비유효 표시 영역(B)의 수직 동기 신호(V\_sync)의 레벨에 따라 구분하여 살펴보면, 프레임별 종료를 알리는 수직 동기 신호(V\_sync) 로우 레벨 천이전 프런트 포치(Front Porch)에 해당하는 3라인과, 프레임별 종료를 알리는 수직 동기 신호(V\_sync)가 천이되어 로우 레벨 상태를 유지하는 6라인과, 수직 동기 신호(V\_sync) 인가 후의 백 포치(Back Porch)에 해당하는 29라인으로 구분할 수 있다.

따라서, 상기 버티컬 라인 38라인에 대해서 클럭 신호가 인가하는 동안 온 상태를 유지하는 DC/DC 변환부(4)는 화상 표시에 기여하지 않는 전압 신호를 출력하게 되는 것이다.

도 5는 DC/DC 변환부에서 출력하는 전압 레벨을 비교하여 나타낸 그래프이다.

도 5와 같이, 전원 전압 구동부로부터 3.3V의 입력 전압 신호를 인가받은 DC/DC 변환부(도 1의 4 참조)는 먼저 감마 기준 전압부 인가용 Vdd(8V)를 출력하며, 이어, 유효 표시 영역(A)의 게이트 라인마다 게이트 드라이버 구동용 턴온 전압(Vg(+):20V 내외)과, 턴오프 전압(Vg(-):-5V 내외)을 선택적으로 출력한다.

따라서, 수직 동기 신호(V\_sync)의 로우 레벨 천이 전 소정 시간(Front Porch), 수직 동기 신호의 로우 레벨 천이 구간(Sync), 수직 동기 신호(V\_sync)의 하이 레벨 천이 후 소정 시간(Back Porch)동안, 즉, 비유효 표시 영역(B)에서 시스템(10)으로부터 입력 전압 Vcc를 받고, 온 상태에 있는 DC/DC 변환부(4)는, 감마 기준 전압부용 전원 전압(Vdd)을 출력하는 등 불필요한 전력을 소비했다.

### 발명이 이루고자 하는 기술적 과제

상기와 같은 종래의 액정 표시 장치의 구동 방법은 다음과 같은 문제점이 있다.

비유효 표시 영역에서까지 DC/DC 변환부가 계속적으로 구동되고 있어, 소비 전력의 손실이 있다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 화상이 표현되지 않는 비유효 표시 영역(Non-Active

Area)에서 시스템으로부터 전압 신호 인가부를 오픈시켜 소비 전력을 줄이는 액정 표시 장치의 구동 방법을 제공하는 데, 그 목적이 있다.

### 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 액정 표시 장치의 구동 방법은 액정 패널의 비유효 표시 영역에 해당되는 화소 클럭 신호가 진행되는 동안 시스템으로부터 인가되는 입력 전압 신호를 차단하여 DC/DC 변환부를 오프시킴에 그 특징이 있다.

상기 DC/DC 변환부는 시스템로부터 인가되는 프레임별 종점(終點)을 알리는 수직 동기 신호의 상태에 따라 동작함이 바람직하다.

상기 DC/DC 변환부는 수직 동기 신호의 로우 신호에 동기하여 오프 상태를 유지함이 바람직하다.

여기서, 상기 DC/DC 변환부는 시스템로부터 인가되는 수직 동기 신호를 반전하는 인버터와, 시스템으로부터 인가되는 입력 전압과 자신의 입력단 사이에 연결된 저항과, 상기 인버터의 출력을 베이스의 입력으로 받고, 상기 저항과 에미터가 연결되며, 접지 전압에 콜렉터가 연결된 트랜지스터를 자신의 입력단에 구비하여 상기 수직 동기 신호의 로우 레벨 천이시 오프 상태를 유지함이 바람직하다.

또한, 동일한 목적을 달성하기 위한 액정 표시 장치의 DC/DC 변환부는 게이트 드라이버의 마지막 캐리 신호인가 후부터 게이트 스타트 펄스 시까지 오프 상태를 유지함에 그 특징이 있다.

여기서, 상기 DC/DC 변환부는 시스템으로부터 출력되는 게이트 펄스 신호를 S입력단에, 전 프레임의 엔드 오브 캐리 신호를 R입력단에 인가받는 SR 플립플롭과, 상기 SR 플립플롭의 /Q 출력을 베이스에 인가받고, 상기 저항과 에미터가 연결되며, 접지 전압에 콜렉터가 연결된 트랜지스터와, 시스템으로부터 인가되는 입력 전압과 자신의 입력단 사이에 저항을 구비하여 상기 /Q출력의 하이 레벨 상태에 오프됨이 바람직하다.

이하, 첨부된 도면을 참조하여 본 발명의 액정 표시 장치의 구동 방법을 상세히 설명하면 다음과 같다.

도 6은 본 발명의 제 1 실시예에 따른 DC/DC 변환부의 전압 인가단을 나타낸 블록도이다.

도 6과 같이, 본 발명의 제 1 실시예에 따른 액정 표시 장치는 DC/DC 변환부(40)의 입력 전압이 수직 동기 신호( $V_{sync}$ )에 의해 제어된 값으로 인가받는다.

즉, DC/DC 변환부(40)의 입력단( $V_{in}$ )과 시스템(10)의 내부의 전원 공급부(미도시, 시스템 내장)와의 사이에 저항(63)을 연결하고, 상기 저항(63)과 접지 전원( $V_{ss}$ ) 사이에 트랜지스터(62)를 연결한다. 그리고, 수직 동기 신호( $V_{sync}$ )를 입력으로 하는 인버터(61)를 상기 트랜지스터(62)의 베이스에 연결한다.

따라서, DC/DC 변환부(40)는 상기 수직 동기 신호( $V_{sync}$ )의 상태에 따라 그 출력이 달라진다.

즉, 프레임 전환 후, 상기 수직 동기 신호( $V_{sync}$ )가 로우 레벨 상태로 천이하는 상기 인버터(61)를 지나 상기 트랜지스터(62)를 턴온시켜 상기 DC/DC 변환부(40)의 입력단( $V_{in}$ )에 접지 전압을 인가하는데, 이 때 DC/DC 변환부(40)를 오프 상태를 나타내므로, 게이트 드라이버 또는 공통 전압 공급부, 감마 기준 전압 발생부 등으로 인가되는 전압 신호( $V_{g+}$ ,  $V_{g-}$ ,  $V_{dd}$ ,  $V_{com}$ )의 공급도 중지된다.

이어, 상기 수직 동기 신호( $V_{sync}$ )가 하이 레벨 상태로 천이하면 상기 트랜지스터(62)는 턴오프 상태로 되돌아와 상기 DC/DC 변환부(40)에는 시스템(10)의 전원 공급부로부터 정상적인 입력 전압 신호( $V_{in}$ )가 인가된다.

도 7은 본 발명의 제 1 실시예에 따라 수평 및 수직 동기 신호와 DC/DC 변환부의 관계를 나타낸 타이밍도이다.

도 7과 같이, 수직 동기 신호( $V_{sync}$ )가 로우 레벨의 상태인 동안 DC/DC 변환부(도 6의 40참조)는 오프 상태를 나타낸다. 따라서, 비유효 표시 영역의 소정 구간 동안 소비 전력 감소를 실현할 수 있다.

프레임 주파수를 60Hz로 하고, XGA(1024x768)급으로 구현할 경우, 화소 클럭 주파수는 65MHz이며, 해당 프레임의 수직 동기 신호( $V_{sync}$ )의 로우 레벨 유지 구간이 6라인의 버티컬 라인이므로,  $(1/65M) \times 6 = 92.4ns$ 의 시간동안 DC/DC 변환부(40)를 오프 상태로 유지할 수 있다.

따라서, 이 DC/DC 변환부(40)의 오프 상태에서는 3.3V의 입력 전압이 차단되며, 상기 DC/DC 변환부(40)의 DC 전압을 변환하여 출력하는 기능도 휴지상태이다. 결국, 상기 DC/DC 변환부(40)로 인가되는 소비 전류와 입력 전압과의 곱이 나타내는 소비 전력을 상기 수직 동기 신호( $V_{sync}$ )의 로우 레벨 유지 기간동안 절약할 수 있다.

도 8은 본 발명의 제 2 실시예에 따라 DC/DC 변환부의 전압 인가단을 나타낸 블록도이다.

도 8과 같이, 본 발명의 제 2 실시예에 따른 액정 표시 장치의 구동 방법에서는 DC/DC 변환부(40)의 전압 인가단의 구성을 다음과 같이 한다.

즉, DC/DC 변환부(40)의 전압 인가단은 시스템으로부터 게이트 스타트 펄스 신호(GSP)와 캐리 신호(End of Carry)를 각각 셋(S : Set) 신호와 리셋(R : Reset) 신호로 인가받는 SR 플립플롭(F/F)(81)과, 상기 SR 플립플롭(F/F)(81)의 /Q출력을 베이스의 입력으로 받으며, 에미터는 접지되고 콜렉터는 DC/DC 변환부(40)의 입력단으로 연결되는 트랜지스터(82)와, 시스템(10)의 전원 전압 구동부(시스템 내장)와 상기 DC/DC 변환부(40)의 입력단 사이에는 저항(83)이 형성되어 있다.

도 9는 본 발명의 제 2 실시예에 따라 게이트 스타트 펄스 신호(GSP) 및 캐리 신호(End of Carry)와 DC/DC 변환부의 출력 관계를 나타낸 진리표이며, 도 10은 도 9에 따라 게이트 스타트 펄스 신호 및 캐리 신호와 DC/DC 변환부의 관계를 나타낸 타이밍도이다.

도 9 및 도 10과 같이, 상기 DC/DC 변환부(40)는 프레임 변환시 전 프레임 마지막 게이트 드라이버의 캐리 신호(End of Carry)의 펄스 신호에 동기하여 다음 프레임의 게이트 스타트 펄스 신호(GSP) 인가시까지 오프(off) 상태를 유지한다.

상기 SR 플립플롭(81)에서 S 입력단은 게이트 스타트 펄스 신호(GSP)를, R 입력단은 마지막 게이트 드라이버의 캐리 신호(End of Carry)를 입력받으므로, 전 프레임의 마지막 게이트 드라이버의 캐리 신호(End of Carry) 인가 후, 다음 프레임의 최초 게이트 스타트 펄스 신호(GSP)를 인가하는 시점 사이, 즉, 비유효 표시 영역에 화소 클럭이 진행되는 동안 상기 DC/DC 변환부(40)가 오프 상태를 나타낸다.

그리고, 다음 프레임의 최초 게이트 스타트 펄스 신호(GSP) 인가 시점부터 다음 프레임의 마지막 게이트 드라이버 IC의 캐리 신호 인가 시점까지에 대해 화소 클럭 신호가 진행되는 동안, 즉, 유효 표시 영역을 지나는 동안에는 상기 DC/DC 변환부(40)가 온 상태를 나타내고 있다.

따라서, 제 2 실시예의 액정 표시장치의 구동 방법에 따르면 비유효 표시 영역을 지나는 전 영역 동안 DC/DC 변환부(40)를 오프시켜 전력의 소비를 줄일 수 있다.

## 발명의 효과

상기와 같은 본 발명의 액정 표시 장치의 구동 방법은 다음과 같은 효과가 있다.

본 발명의 액정 표시 장치의 구동 방법은 시스템에서 DC/DC 변환부로 인가되는 입력 전압 신호를, 클럭 및 동기 신호를 출력하는 제어부로부터 인가받는 수직 동기 신호 또는 게이트 스타트 펄스 신호 및 엔드 오브 캐리 신호의 소정 상태에 따라, 차단하여 DC/DC 변환부로부터 유발될 수 있는 전력 소비를 감소할 수 있다.

## (57) 청구의 범위

### 청구항 1.

액정 패널의 비유효 표시 영역에 해당되는 화소 클럭 신호가 진행되는 동안 시스템으로부터 인가되는 입력 전압 신호를 차단하여 DC/DC 변환부를 오프시킴을 특징으로 하는 액정 표시 장치의 구동 방법.

### 청구항 2.

제 1항에 있어서,

상기 DC/DC 변환부는 시스템으로부터 인가되는 프레임별 종점(終點)을 알리는 수직 동기 신호의 상태에 따라 동작함을 특징으로 하는 액정 표시 장치의 구동 방법.

### 청구항 3.

제 2항에 있어서,

상기 DC/DC 변환부는 수직 동기 신호의 로우 신호에 동기하여 오프 상태를 유지함을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 4.

제 2항에 있어서,

상기 DC/DC 변환부는

시스템으로부터 인가되는 수직 동기 신호를 반전하는 인버터와,

시스템으로부터 인가되는 입력 전압과 자신의 입력단 사이에 연결된 저항과,

상기 인버터의 출력을 베이스의 입력으로 받고, 상기 저항과 에미터가 연결 되며, 접지 전압에 콜렉터가 연결된 트랜지스터를 자신의 입력단에 구비하여 상기 수직 동기 신호의 로우 레벨 전이시 오프 상태를 유지함을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 5.

제 1항에 있어서,

상기 DC/DC 변환부는 게이트 드라이버의 마지막 캐리 신호인가 후부터 게이트 스타트 펄스 시까지 오프 상태를 유지함을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 6.

제 5항에 있어서,

상기 DC/DC 변환부는

시스템으로부터 출력되는 게이트 펄스 신호를 S입력단에, 전 프레임의 엔드 오브 캐리 신호를 R입력단에 인가받는 S R 플립플롭과,

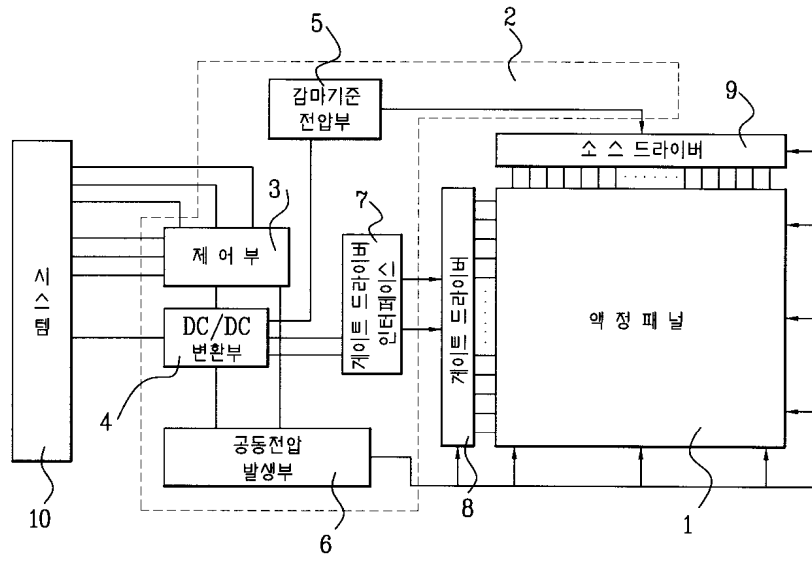
상기 SR 플립플롭의 /Q 출력을 베이스에 인가받고, 상기 저항과 에미터가 연결되며, 접지 전압에 콜렉터가 연결된 트랜지스터와,

시스템으로부터 인가되는 입력 전압과 자신의 입력단 사이에 저항을 구비하여 상기 /Q출력의 하이 레벨 상태에 오프 됨을 특징으로 하는 액정 표시 장치의 구동 방법.

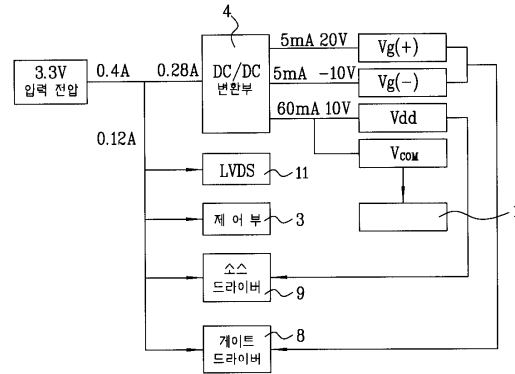
도면



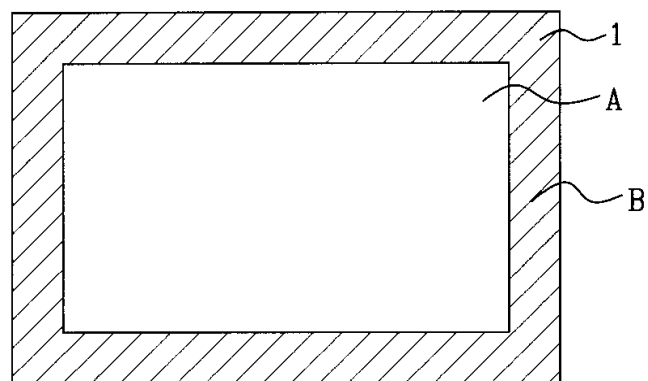
도면1



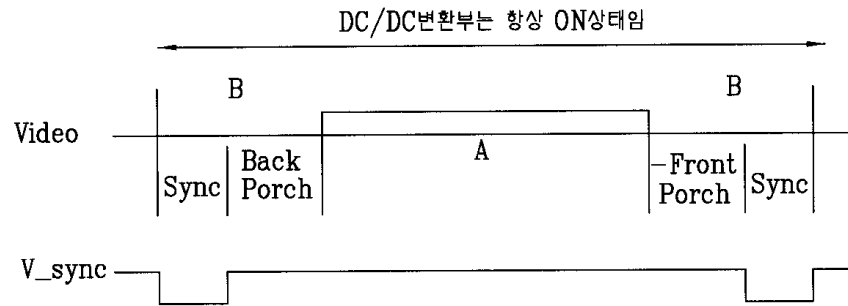
도면2



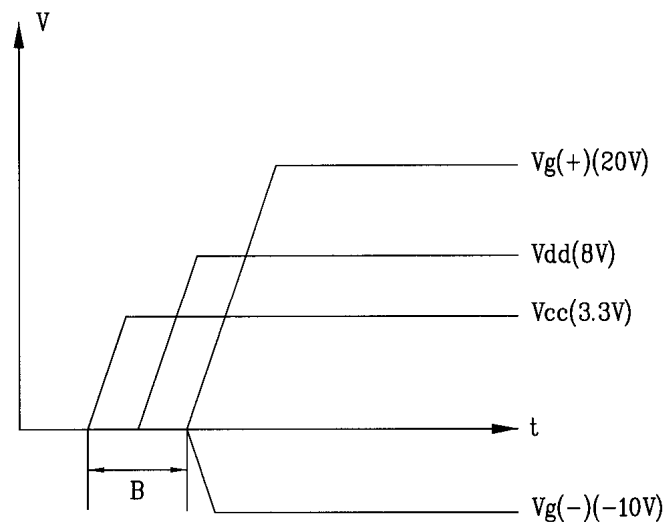
도면3



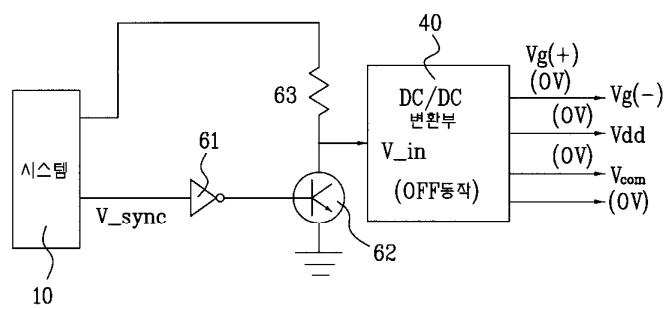
도면4



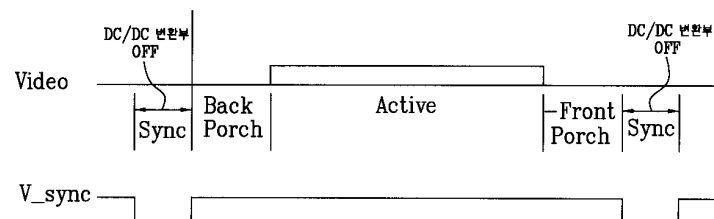
도면5



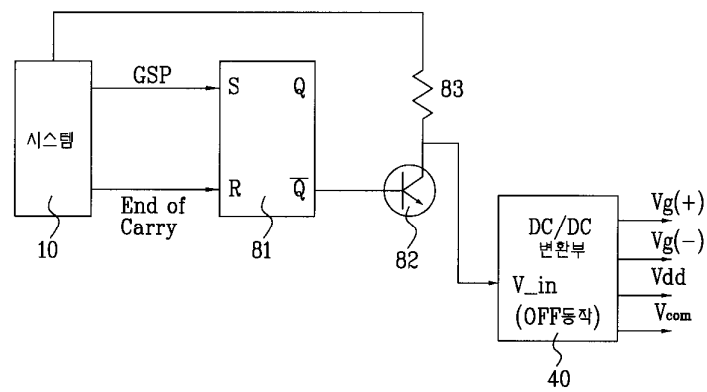
도면6



도면7



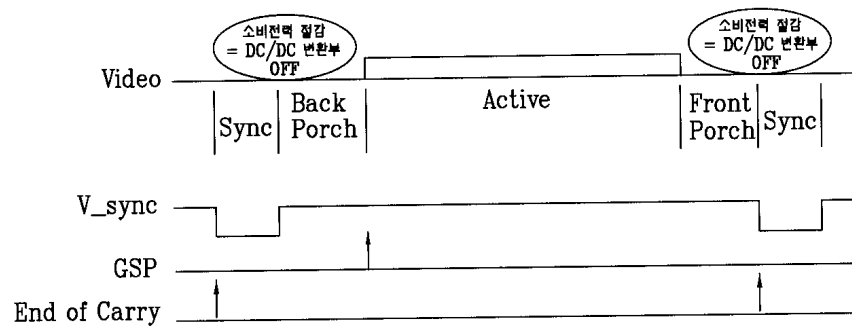
도면8



도면9

| S | R | Q | $\bar{Q}$ | DC/DC 변환부 |
|---|---|---|-----------|-----------|
| 0 | 1 | 0 | 1         | off       |
| 0 | 0 | 0 | 1         | off       |
| 1 | 0 | 1 | 0         | on        |
| 0 | 0 | 1 | 0         | on        |
| 0 | 1 | 0 | 1         | off       |

도면10



|                |                                  |         |            |
|----------------|----------------------------------|---------|------------|
| 专利名称(译)        | 驱动液晶显示装置的方法                      |         |            |
| 公开(公告)号        | <a href="#">KR1020040056753A</a> | 公开(公告)日 | 2004-07-01 |
| 申请号            | KR1020020083308                  | 申请日     | 2002-12-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                         |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                        |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                        |         |            |
| [标]发明人         | CHO SOONDONG<br>조순동              |         |            |
| 发明人            | 조순동                              |         |            |
| IPC分类号         | G09G3/36                         |         |            |
| 代理人(译)         | 金勇<br>新昌                         |         |            |
| 其他公开文献         | KR100909051B1                    |         |            |
| 外部链接           | <a href="#">Espacenet</a>        |         |            |

#### 摘要(译)

本发明涉及一种液晶显示器的驱动方法，用于在不表示图像的无效显示区域（非活动区域）中从系统打开电压信号确认区域并降低功耗。并且表征为当对应于液晶面板的无效显示区域的系统时钟信号进行时，系统施加的输入电压信号被阻断并关闭DC / DC变压器。无效显示区域，有效显示区域，栅极起始脉冲信号，进位信号，垂直同步信号。

