



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년02월26일
(11) 등록번호 10-0885906
(24) 등록일자 2009년02월20일

(51) Int. Cl.
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0063445
(22) 출원일자 2007년06월27일
심사청구일자 2007년06월27일
(65) 공개번호 10-2008-0000533
(43) 공개일자 2008년01월02일
(30) 우선권주장 JP-P-2006-00176084 2006년06월27일 일본(JP)
(56) 선행기술조사문헌 KR1020050055595 A*
KR1019980076166 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
미쓰비시덴키 가부시카가이사
일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3고
(72) 발명자
이시구치 카즈히로
일본국 구마모토 고시시 미요시 997 멜코 디스플레이 테크놀로지 가부시카가이사 나이
(74) 대리인
권태복, 이화익

전체 청구항 수 : 총 6 항

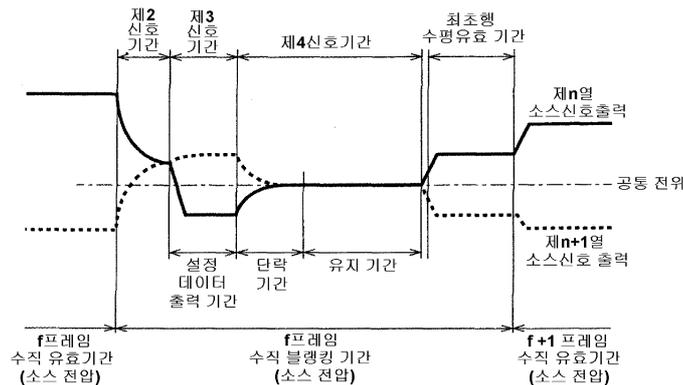
심사관 : 이성현

(54) 액정표시장치 및 그 구동방법

(57) 요약

본 발명은, 저소비 전력으로, 또한 회로 규모를 증대시키지 않고, 수직 블랭킹 기간 동안의 능동소자의 유지 특성을 향상시킬 수 있는 액정표시장치 및 그 구동방법을 제공한다. 본 발명은, 화소와, 게이트 배선 및 소스 배선과, 능동소자와, 게이트 드라이버 회로와, 소스 드라이버 회로와, 타이밍 컨트롤러 회로를 구비하는 액정표시장치이다. 그리고, 소스 드라이버 회로는, 수직 블랭킹 기간에, 소정의 전압을 가지는 양극성 및 음극성의 소스 신호를 소스 배선에 공급하고, 이 소스 신호의 공급후에 소스 배선으로부터 전기적으로 분리함과 동시에, 반대 극성의 소스 신호가 공급된 인접하는 소스 배선끼리를 단락시키는 소정의 동작에 의해, 소스 배선에 소정의 직류 전압값을 유지시킨다.

대표도



특허청구의 범위

청구항 1

투광성의 기관 위에, 매트릭스 모양으로 배치된 화소와,
 상기 화소에 대응하여 배선된 게이트 배선 및 소스 배선과,
 상기 게이트 배선과 상기 소스 배선과의 교차부에 설치되어, 드레인 전극이 상기 화소에 접속된 능동소자와,
 상기 게이트 배선에 게이트 신호를 공급하는 게이트 드라이버 회로와,
 상기 화소의 공통 전위에 대하여 양극성의 전압을 가지는 소스 신호와, 음극성의 전압을 가지는 소스 신호가 1
 수평 기간 동안에 같은 수가 되도록, 상기 소스 배선에 상기 소스 신호를 공급하는 소스 드라이버 회로와,
 상기 게이트 드라이버 회로 및 상기 소스 드라이버 회로를 제어하는 타이밍 컨트롤러 회로를 구비하는 액정표시
 장치로서,
 상기 소스 드라이버 회로는, 수직 블랭킹 기간에, 상기 타이밍 컨트롤러 회로에 입력되는 입력신호에 기초하여
 생성된 상기 소스 신호와 다른 양극성 및 음극성의 상기 소스 신호를 상기 소스 배선에 공급하고, 상기 소스 신
 호의 공급 후에 상기 소스 배선으로부터 전기적으로 분리함과 동시에, 반대 극성의 상기 소스 신호가 공급된 인
 접하는 상기 소스 배선끼리를 단락시키는 동작에 의해, 상기 소스 배선에 일정한 직류 전압값을 유지하도록 하
 며,
 상기 타이밍 컨트롤러 회로는,

입력 신호로부터 수직주기 및 수직 블랭킹 기간을 검출하는 신호 주기 검출부와,

상기 신호 주기 검출부의 결과에 의거하여, 상기 수직 블랭킹 기간에 공급되는 상기 소스 신호의 전압
 을 생성하는 블랭킹 기간 출력 데이터 생성부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1항에 있어서,
 상기 소스 드라이버 회로는, 상기 동작을, 상기 수직 블랭킹 기간에 여러번 반복하는 것을 특징으로 하는 액정
 표시장치.

청구항 3

제 1항 또는 제 2항에 있어서,
 상기 소스 드라이버 회로는, 유지하는 상기 일정한 직류 전압값을 상기 공통 전위와 상기 소스 신호의 진폭 중
 간전위 사이가 되도록 상기 수직 블랭킹 기간에 공급하는 상기 소스 신호의 전압을 결정하는 것을 특징으로 하
 는 액정표시장치.

청구항 4

제 1항 또는 제 2항에 있어서,
 상기 소스 드라이버 회로는, 상기 수직 블랭킹 기간에 공급하는 상기 소스 신호의 전압을, 상기 소스 배선 마다
 설정하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1항 또는 제 2항에 있어서,
 상기 소스 드라이버 회로는, 양극성 및 음극성의 전압이 공급되는 상기 소스 배선이 같은 수가 되도록 균으로
 나누고, 상기 수직 블랭킹 기간에 공급하는 상기 소스 신호의 전압을, 상기 균 마다 설정하는 것을 특징으로 하
 는 액정표시장치.

청구항 6

삭제

청구항 7

투광성의 기판 위에, 매트릭스 모양으로 배치된 화소와,
 상기 화소에 대응하여 배선된 게이트 배선 및 소스 배선과,
 상기 게이트 배선과 상기 소스 배선과의 교차부에 설치되어, 드레인 전극이 상기 화소에 접속된 능동소자와,
 상기 게이트 배선에 게이트 신호를 공급하는 게이트 드라이버 회로와,
 상기 화소의 공통 전위에 대하여 양극성의 전압을 가지는 소스 신호와, 음극성의 전압을 가지는 소스 신호가 1수평 기간 동안에 같은 수가 되도록, 상기 소스 배선에 상기 소스 신호를 공급하는 소스 드라이버 회로와,
 상기 게이트 드라이버 회로 및 상기 소스 드라이버 회로를 제어하는 타이밍 컨트롤러 회로를 구비하는 액정표시장치의 구동방법으로서,
 수직 블랭킹 기간에, 상기 소스 드라이버 회로가 상기 타이밍 컨트롤러 회로에 입력되는 입력신호에 기초하여 생성된 상기 소스 신호와 다른 양극성 및 음극성의 상기 소스 신호를 상기 소스 배선에 공급하는 출력 스텝과,
 상기 출력 스텝 후에, 상기 소스 배선을 상기 소스 드라이버 회로로부터 전기적으로 분리함과 동시에, 반대 극성의 상기 소스 신호가 공급된 인접하는 상기 소스 배선끼리를 단락시키는 단락 스텝과,
 상기 단락 스텝 후에, 상기 소스 배선에 일정한 직류 전압값을 유지하도록 하는 유지 스텝과,
 상기 타이밍 컨트롤러 회로가 입력 신호로부터 수직주기 및 수직 블랭킹 기간의 신호 주기를 검출하고, 상기 신호 주기 검출의 결과에 의거하여, 상기 수직 블랭킹 기간에 공급되는 상기 소스 신호의 전압을 생성하는 스텝을 구비하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <25> 본 발명은, 액정표시장치 및 그 구동방법에 관한 발명으로, 특히, 능동소자를 구비하는 액정표시장치 및 그 구동방법에 관한 것이다.
- <26> 일반적인 액티브 매트릭스형 TFT액정표시장치(이하, 간단히 액정표시장치라고 한다)의 구성 및 동작 원리를 설명한다. 우선, 액정표시장치는, 투광성의 기판 위에, 매트릭스 모양으로 화소가 설치되고, 이 화소를 둘러싸도록 게이트 배선 및 소스 배선이 배치되고 있다. 그리고, 게이트 배선과 소스 배선의 교차부에는, 능동소자인 박막트랜지스터(TFT)가 설치되며, 이 TFT의 드레인 전극이 화소에 접속되어 있다. 또한, 화소가 형성된 어레이 기판에 대향하는 위치에 대향기판이 설치되고, 이 대향기판과 어레이 기판으로 액정을 끼우고 있다. 대향기판에는 대향전극이 형성되고, 이 대향전극이 공통 전위에 설정되고 있다. 그 때문에 TFT의 드레인 전극에는, 대향전극의 공통 전위에 접속된 용량이 접속된다고 간주할 수 있다. 통상, 액정용량을 C_{LC} 로 나타낸다. 또한 액정표시장치에서는, 액정용량 C_{LC} 이외에, 이 용량과 병렬하도록 저장용량 C_s 가 형성되어 있다.
- <27> 게이트 배선은, 게이트 드라이버에 접속되고 있으며, 게이트 드라이버에는, 타이밍 컨트롤러로부터 스타트 펄스 STV, 수직 클록 CLKV가 공급된다. 그리고, 게이트 드라이버는, 스타트 펄스 STV를 수직 클록 CLKV의 타이밍으로 시프트한 시프트 레지스터의 내용을 출력 버퍼에 의해 레벨 시프트하여, 원하는 게이트 전위 V_{gh} (게이트 ON전압) 및 V_{gl} (게이트 OFF전압)을 출력한다. 어느 게이트 배선이 1수직 기간 동안에 선택되는 것은 1회이며, 그 선택된 시간은 1수평기간과 같은 정도의 시간이며, 그 기간 게이트 배선은 ON상태이지만, 그 이외는 OFF상태이다.
- <28> 한편, 소스 배선은 소스 드라이버에 접속되어 있다. 그리고, 소스 배선 자체도 기생 용량을 가지고 있다. 소스

드라이버에는, 타이밍 컨트롤러로부터 스타트 펄스 STH, 데이터 신호 DATA 및 수평 클럭 CLKH가 공급된다. 그리고, 소스 드라이버는, 스타트 펄스 STH를 기점으로 하여, 데이터 신호 DATA를 수평 클럭 CLKH의 타이밍으로 순차로 시프트·데이터 레지스터에 입력하여 저장한다. 또한 소스 드라이버는, 타이밍 컨트롤러로부터 공급되는 래치 신호 LP에 근거하여, 시프트·데이터 레지스터에 저장된 값을 D/A컨버터로 D/A변환하고, 출력 버퍼를 통해 소스 배선에 출력한다.

- <29> 다음에 데이터 신호 DATA를 D/A변환할 때, 타이밍 컨트롤러로부터 공급되는 POL신호가 래치 신호 LP에 의해 래치되고, 소스 드라이버는, POL신호의 극성에 의해 D/A컨버터로부터의 출력이 양극성 혹은 음극성의 전압을 가지게 된다. 잘 알려져 있는 바와 같이, 액정은 직류전압이 계속해서 인가되면 열화하고, 화상의 잔상 등의 문제를 발생한다. 그 때문에 액정표시장치에서는, 어느 주기마다 액정에 인가되는 전압의 극성을 반전시키는 구동방식이 채용되고 있다.
- <30> 액정표시장치의 일반적인 극성반전 주기는, 1수직주기가 가장 많이 채용되고 있지만, 1수직주기 내에서의 공간적인 반전 방법으로서, 전 화면 동일 극성의 프레임 반전이 있다. 그러나, 프레임 반전의 경우, 양극성 인가전압과 음극성 인가전압의 미묘한 차이가 플리커로서 시인되게 된다. 그 때문에 공간적으로 미세한 동극성 영역을 혼재시킨, n행 마다 반전하는 행반전 구동, m열 마다 반전하는 열반전 구동, n행 m열마다 반전하는 $n \times m$ 도트 반전 구동이 널리 채용되고 있다.
- <31> 그러나, 1수직기간에는, 수직유효기간과, 수직 블랭킹 기간이 있다. 패널의 수직방향의 스캔은, 수직유효기간 내에 행해지고, 수직 블랭킹 기간에는 어느 게이트 배선도 선택되지 않는다. 또한 소스 배선은, 수직 블랭킹 기간에 있어서, 특히 아무것도 하지 않으면 최종 라인에서 기록한 전위를 유지하게 된다. 그리고, 이 수직 블랭킹 기간이 짧으면 특별히 문제가 되지 않지만, 이것이 길면 이하와 같은 폐해가 생긴다.
- <32> TFT는, 비선택시에 있어서도 완전히 오픈는 되지 않고, 어느 정도의 리크가 생긴다. 그 리크량은, TFT의 드레인 소스간 전압 V_{DS} 에 따라 변화된다. 그 때문에 수직 블랭킹 기간 동안에 소스 배선의 전위가, 극단적으로 높은 전압일 경우, 같은 계조인 화소 A, B 중, 양극성의 전압으로 기록된 화소 A는 비교적 완만하게 극단적으로 높은 전압으로 다가가고, 음극성의 전압으로 기록된 화소 B는 급격하게 극단적으로 높은 전압으로 다가가게 된다. 이 변화에 의해 화소 A가 어두워지고, 화소 B가 밝아지게 된다(NW의 경우). 또한 화상이 정지 화상일 경우, 다음의 프레임에 있어서 역극성과 같은 것이 발생하게 된다. 즉, 수직 블랭킹 기간 동안에 소스 배선의 전위가 극단적으로 낮은 전압일 경우, 음극성의 전압으로 기록된 화소 A는 어두워지고, 양극성의 전압으로 기록된 화소 B는 밝아지게 된다.
- <33> 상기한 바와 같은 문제는, TFT의 리크뿐만아니라, 드레인 소스간의 기생 용량 C_{DS} 에 의해서도 야기된다. 소스 배선이 n행 마다 반전할 경우, 화소전위는 기생 용량 C_{DS} 의 영향을 받아서 끊임없이 변화된다. 그 때문에 수직 블랭킹 기간에서는, 최종행의 전위에 의해 영향을 받은 화소전위가 유지되게 되어 상기와 같은 문제가 생긴다.
- <34> 상기의 문제는, 화소 A, B에 명암차이가 발생할 뿐만아니라, 액정에 실효적인 직류성분이 인가되게 되어, 액정 열화를 야기한다. 또한 액정표시장치의 저소비 전력화를 위해, 예를 들면 정지 화상의 경우에는 일단 화상을 기록한 후, 수개의 수직주기의 기간을 유지하도록 하는 저프레임 주파수 구동방식이 채용되고 있다. 특히, 배터리 구동의 휴대 기기용의 액정표시장치에 저프레임 주파수 구동방식이 채용되고 있다. 저프레임 주파수 구동방식을 채용한 액정표시장치의 경우, 블랭킹 기간이 현저하게 길어지게 되어, 전술의 문제를 더욱 조장한다.
- <35> 상기의 문제를 해결하기 위한 수단으로서, 특허문헌 1이나 특허문헌 2가 제안되고 있다.
- <36> [특허문헌 1] 일본국 공개특허공보 특개평5-313607호
- <37> [특허문헌 2] 일본국 공개특허공보 특개2003-173175호

발명이 이루고자 하는 기술적 과제

- <38> 특허문헌 1에서는, 수직 블랭킹 기간 동안에 소스 배선에 인가하는 전압을 반전하는 반전 구동을 채용하고 있다. 그러나, 특허문헌 1의 방법에서는, 본래 구동할 필요가 없는 수직 블랭킹 기간도 소스 배선을 구동할 필요가 있기 때문에 소비 전력이 증대하게 된다는 결점이 있었다. 그 때문에 저소비 전력을 위해 저프레임 주파수 구동방식을 채용한 액정표시장치에 대하여, 특허문헌 1의 방법을 채용할 수 없었다.
- <39> 또한 특허문헌 2에서는, 저프레임 주파수 구동방식에도 대응할 수 있는 구동방법으로서, 수직 블랭킹 기간이 개시되고 나서, 일단 소스 배선을 공통 전위로 충전하는 방법이 개시되고 있다. 그러나, 특허문헌 2에서는, 별도

충전 회로가 필요하게 되므로, 회로 규모의 증대를 초래하게 된다.

<40> 그래서 본 발명은, 저소비 전력으로, 또한 회로 규모를 증대시키지 않고, 수직 블랭킹 기간 동안의 능동소자의 유지 특성을 향상시킬 수 있는 액정표시장치 및 그 구동방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

<41> 본 발명에 따른 해결 수단은, 투광성의 기관 위에, 매트릭스 모양으로 배치된 화소와, 화소에 대응하여 배선된 게이트 배선 및 소스 배선과, 게이트 배선과 소스 배선의 교차부에 설치되어, 드레인 전극이 화소에 접속된 능동소자와, 게이트 배선에 게이트 신호를 공급하는 게이트 드라이버 회로와, 화소의 공통 전위에 대하여 양극성의 전압을 가지는 소스 신호와, 음극성의 전압을 가지는 소스 신호가 1수평 기간 동안에 같은 수가 되도록, 소스 배선에 소스 신호를 공급하는 소스 드라이버 회로와, 게이트 드라이버 회로 및 소스 드라이버 회로를 제어하는 타이밍 컨트롤러 회로를 구비하는 액정표시장치이며, 소스 드라이버 회로는, 수직 블랭킹 기간에, 상기 타이밍 컨트롤러 회로에 입력되는 입력신호에 기초하여 생성된 상기 소스 신호와 다른 양극성 및 음극성의 소스 신호를 소스 배선에 공급하고, 이 소스 신호의 공급후에 소스 배선으로부터 전기적으로 분리함과 동시에, 반대 극성의 소스 신호가 공급된 인접하는 소스 배선끼리를 단락시키는 동작으로, 소스 배선에 일정한 직류 전압값을 유지시키며, 상기 타이밍 컨트롤러 회로는, 입력 신호로부터 수직주기 및 수직 블랭킹 기간을 검출하는 신호 주기 검출부와, 상기 신호 주기 검출부의 결과에 의거하여, 상기 수직 블랭킹 기간에 공급되는 상기 소스 신호의 전압을 생성하는 블랭킹 기간 출력 데이터 생성부를 구비하고 있다.

<42> (실시에 1)

<43> 도 1에, 본 실시예에 따른 액정표시장치의 소스 배선 전위의 변화를 나타낸다. 도 2에, 본 실시예에 따른 액정표시장치의 블럭도를 나타낸다. 우선, 도 2를 사용하여, 본 실시예에 따른 액정표시장치의 구성을 설명한다. 또한, 본 실시예에 따른 액정표시장치에는, 일반적인 액티브 매트릭스형 TFT액정표시장치의 구성을 사용할 수 있다.

<44> 우선, 도 2의 액정표시장치는, 투광성의 기관(1)위에, 매트릭스 모양으로 화소(2)가 설치되어, 이 화소(2)를 둘러싸도록 게이트 배선(3) 및 소스 배선(4)이 배치되고 있다. 그리고, 게이트 배선(3)과 소스 배선(4)의 교차부에는, 능동소자인 박막트랜지스터(TFT(5))가 설치되고, 이 TFT(5)의 드레인 전극(6)이 화소전극에 접속되어 있다. 또한, 화소(2)가 형성된 기관(1)과 대향하는 위치에 대향기관(도시 생략)이 설치되어, 이 대향기관과 기관(1)으로 액정을 끼우는 것으로, 액정 패널을 구성하고 있다. 대향기관에는 대향전극이 형성되고, 이 대향전극이 공통 전위 V_{COM} 으로 설정되고 있다. 또한 액정은 유전체이므로, 타단이 대향전극의 공통 전위 V_{COM} 이 되는 용량(7)이, TFT(5)의 드레인 전극(6)에 접속되어 있다고 간주할 수 있다.

<45> 도 3에, 하나의 TFT(5)근방의 회로도도를 나타낸다. 도 3에서는, 용량(7)이 액정용량 C_{LC} 와, 액정용량 C_{LC} 에 병렬하는 저장용량 C_s 로 형성되어 있다. 또한 도 3에서는, TFT(5)의 게이트 드레인 사이에서 발생하는 기생 용량 C_{GD} 와, 드레인 소스간에서 생기는 기생 용량 C_{DS} 가 도시되고 있다.

<46> 다음에 게이트 배선(3)은, 게이트 드라이버(8)에 접속되고 있으며, 게이트 드라이버(8)에는, 타이밍 컨트롤러(9)로부터 스타트 펄스 STV, 수직 클럭 CLKV가 공급된다. 그리고, 게이트 드라이버(8)는, 스타트 펄스 STV를 수직 클럭 CLKV의 타이밍으로 시프트한 시프트 레지스터(10)의 내용을 출력 버퍼(11)에 의해 레벨 시프트 하고, 원하는 게이트 전위 V_{gh} (게이트 ON전압) 및 V_{gl} (게이트 OFF전압)을 출력한다.

<47> 한편, 소스 배선(4)은 소스 드라이버(12)에 접속되어 있다. 그리고, 소스 배선(4)자체도 기생 용량을 가지고 있다. 소스 드라이버(12)에는, 타이밍 컨트롤러(9)로부터 스타트 펄스 STH, 데이터 신호 DATA 및 수평 클럭 CLKH가 공급된다. 그리고, 소스 드라이버(12)는, 스타트 펄스 STH를 기점으로 하여, 데이터 신호 DATA를 수평 클럭 CLKH의 타이밍으로 순차로 시프트·데이터 레지스터(13)에 입력하여 저장한다. 또한 소스 드라이버(12)는, 타이밍 컨트롤러(9)로부터 공급되는 래치 신호 LP에 근거하여, 시프트·데이터 레지스터(13)에 저장한 값을 D/A컨버터(14)로 D/A변환하고, 출력 버퍼(15)를 통해 소스 배선(4)에 출력한다. 아날로그 신호가 입력되는 소스 드라이버(12)의 경우에는, 또한, 데이터 신호 DATA가 디지털 신호가 아닌 아날로그 신호인 경우, 소스 드라이버(12)는, 시프트·데이터 레지스터(13)를 샘플·홀드 회로로 변경하고, D/A컨버터를 설치하지 않는 구성으로 하면 된다.

<48> 다음에 데이터 신호 DATA를 D/A변환할 때, 타이밍 컨트롤러(9)로부터 공급되는 POL신호가 래치 신호 LP에 의해

래치 되고, 소스 드라이버(12)는, POL신호의 극성에 의해 D/A컨버터(14)로부터의 출력이 양극성 혹은 음극성의 전압을 가지게 된다.

<49> 다음에 양극성 혹은 음극성의 전압이 액정에 인가되는 구동에 대하여 설명한다. 도 4는, 노멀리 화이트(NW)의 액정에 인가되는 전압의 순위를 나타낸 모식도이다. 간단히 하기 위해, 도 4에 나타내는 액정표시장치에서는, 4개의 계조표시가 가능한 것으로 한다. 또한, 노멀리 블랙(NB)의 경우에는 블랙과 화이트를 전환하여 읽으면 된다. 지금, 공통 전위(V_{COM})를 V_4 와 V_5 의 중간에 설정하면, 액정에 인가되는 전압은, $V_n - V_{COM}(n=1\sim 8)$ 이 된다. 그로 인해, 양극성의 전압 $V_n(n=1\sim 4)$ 의 경우, 액정에 양의 전압이 인가되고, 음극성의 전압 $V_n(n=5\sim 8)$ 의 경우, 액정에 음의 전압이 인가된다. 액정의 광학응답은, 인가전압의 절대값으로 결정되므로, $n=(1, 8), (2, 7), (3, 6), (4, 5)$ 의 조합은 같은 계조가 된다. 즉, 해당하는 조합의 인가전압은 절대값이 동일하다.

<50> 도 4를 사용하여, 전술한 TFT(5)의 리크에 관하여 설명한다. 우선, 수직 블랭킹 기간 동안에 소스 배선(4)의 전위가, 극단적으로 높은 전압 V_1 일 경우, 같은 계조인 양극성의 전압 V_3 과 음극성의 전압 V_6 에서 기록된 화소 A, B는, 화소 A(V_3)쪽이 비교적 완만하게 전압 V_1 에 다가가고, 화소 B(V_6)쪽이 급격하게 전압 V_1 에 다가가게 된다. 이 변화에 의해 화소 A가 어두워지고, 화소 B가 밝아지는 것을 나타내고 있다(NW의 경우). 또한 화상이 정지 화상일 경우, 다음 프레임에 있어서 역 극성과 같은 경우가 발생하게 되고, 수직 블랭킹 기간 동안에 소스 배선(4)의 전위가 전압 V_8 일 경우, 전압 V_6 의 화소 A는 어두워지고, 전압 V_3 의 화소 B는 밝아지게 된다.

<51> 다음에 본 실시예에서는, 소스 드라이버(12)의 출력 극성이 m 개 마다 반전하고, 패널 전체로서 $n \times m$ 도트 반전 혹은 m 열 반전 구동한다. 이 구성은, 현재 시장에서 가장 많이 유통하고 있는 1개 마다 반전하는 소스 드라이버 IC를 사용하는 것으로 실현할 수 있다. 또한, 본 실시예의 소스 드라이버(12)에는, 극성이 다른 출력끼리를 단락시켜, 소스 배선(4)에 축적되고 있는 전하를 중화시키는 기능을 가지는 것으로 한다. 이 기능은, 일반적으로 차지 세어라고 부르며, 액정인가 극성이 바뀌는 행에 있어서, 반대 극성에 충전되어 있는 소스 배선(4)의 전하를, 일단 중화 시킴으로써 소스 배선(4)을 충전하기 위한 소비 전력을 억제하는 기능이다.

<52> 차지 세어 기능을 가지는 본 실시예에 따른 소스 드라이버(12)의 출력단의 등가회로를 도 5에 나타낸다. 도 5에 나타내는 소스 드라이버(12)에서는, 홀수번째($2n+1, 2(n+1)+1$)의 출력 버퍼(15)와 짝수번째($2n, 2(n+1)$)의 출력 버퍼(15)의 출력 극성은 반대이다. 그리고, 출력 버퍼(15)의 후단에는, 제어신호(래치 신호 LP)가 High로 열리는 노멀리 클로즈드 스위치(NCSW(20))가 소스 배선(4)에 대하여 직렬로 접속되어 있다. 또한, 도 5에 나타내는 소스 드라이버(12)에서는, 홀수번째($2n+1, 2(n+1)+1$)의 출력 버퍼(15)의 후단과 짝수번째($2n, 2(n+1)$)의 출력 버퍼(15)의 후단은, High로 닫히는 노멀리 오픈 스위치(NOSW(21))로 각각 접속되어 있다.

<53> NCSW(20)는, 래치 신호 LP로 제어되고, NOSW(21)는, 래치 신호 LP와 CSMODE신호의 AND회로(16)에서 AND를 취한 신호로 제어된다. CSMODE 신호가 Low이면, 출력 버퍼(15) 사이에 접속된 NOSW(21)는 동작하지 않고, 즉 차지 세어는 작동하지 않는다. 이 때, 래치 신호 LP는, D/A변환을 시작하는 신호(상승엣지에서 변환 개시하는 것으로 한다)이기 때문에, 래치 신호 LP가 High가 되면, 그 기간 동안의 무효한 출력을 멈추기 위해 NCSW(20)가 개방된다. CSMODE 신호가 High이면, 래치 신호 LP가 High의 기간은 인접하는 역극성의 출력이 단락되고, 소스 배선(4)에 충전되어 있었던 전하가 중화된다.

<54> 시장에 있는 소스 드라이버 IC의 몇가지는, 이 CSMODE신호가 외부에서 제어할 수 없는 것도 있다. 그러나, 본 발명에서는 적어도 차지 세어 기능이 작동하면 되므로, CSMODE신호의 외부제어의 유무에는 제한되지 않는다.

<55> 다음에 도 6을 사용하여, 본 실시예에 따른 액정표시장치의 제어신호에 관하여 설명한다. 또한, 도 6에서는, CSMODE신호에 대해서 특별히 도시하지 않는다. 그것은, 외부로부터 제어가능한 CSMODE신호가 없을 경우, 외부에서 제어가능할 경우 타이밍 컨트롤러(9)로부터 동적으로 CSMODE신호를 제어할 경우, High로 CSMODE신호를 고정하는 경우에도 본 발명은 실현가능하게 하기 위함이다.

<56> 도 6의 가로축은 시간이며, 도 6에 나타내는 파형은 소스 드라이버(12)에 공급되는 신호의 파형이다. 도 6의 좌측의 f 프레임 수직유효기간은, 일반적인 구동기간이다. f 프레임 수직유효기간 중, 최종행 수평유효기간에 있어서 최종행의 데이터 신호 DATA가 소스 드라이버(12)에 전송되고, 전송 종료후 래치 신호 LP가 상승 D/A변환을 개시하며, 또한 래치 신호 LP가 하강했을 때 출력 버퍼(15)로부터 소스 배선(4)에 원하는 전압이 출력된다. 또한, 도 6에서는, 최종행만 도시하고 있지만, 다른 행에 대해서도 같은 처리를 행한다.

<57> 다음에 도 6에 나타내는 f 프레임 수직 블랭킹 기간에서는, 우선 수평유효기간과 마찬가지로 소스 드라이버(12)에 데이터 신호 DATA가 전송되는 제1의 신호 기간을 가진다. 이 기간에 전송되는 데이터 신호 DATA는, 타이밍

컨트롤러(9)의 입력 신호에 근거하는 것은 아니고, 후술하는 별도로 정한 데이터이다. 다음에 f프레임 수직 블랭킹 기간에서는, 래치 신호 LP를 High로 하여 D/A변환을 개시하는 제2의 신호 기간을 가진다.

- <58> 또한, f프레임 수직 블랭킹 기간은, 제2의 신호 기간에 계속하여, 래치 신호 LP를 Low로 하여 D/A변환한 데이터를 소스 배선(4)에 출력하는 제3의 신호 기간을 가진다. 그 후에 f프레임 수직 블랭킹 기간은, 래치 신호 LP를 High로 한 채 다음 프레임(f+1)이 개시되기 직전까지 유지하는 제4의 신호 기간을 가진다. 또한, 도 6에서는, POL신호 및 스타트 펄스 STH도 도시되고 있다.
- <59> 도 6에 나타내는 f프레임 수직 블랭킹 기간의 구동에 의해, 소스 배선(4)의 전위가 어떻게 변화될지를 도 1을 사용하여 설명한다. 또한, 소스 배선(4)의 전위에 대해서는, 도 6에서 나타낸 수직유효기간이나 수직 블랭킹 기간의 타이밍에 대하여, 거의 수평유효기간+래치 신호 LP가 High 기간만큼 늦어지게 된다. 지연 이유에 대해서는, 최종행의 데이터 신호 DATA가 실제로 소스 배선(4)에 출력되는 것이, 최종의 데이터 신호 DATA를 마저 입력한 후에 상승한 래치 신호 LP가 하강한 시점부터이며, 최종행은, 이 시점부터 거의 1수평기간 걸쳐 화소의 충전을 행하기 때문이다. 도 1에서는, f프레임 수직유효기간 및 f프레임 수직 블랭킹 기간을 소스 배선(4)의 전위에 의거하여 기재하고 있기 때문에, 도 6과 다르다. 그 때문에 도 1에서는, 이해하기 쉽도록 하기 위해, 하부에 f프레임 수직유효기간(소스 전압)등으로 기재하고, 상부에 대응하는 도 6의 신호 기간을 도시하고 있다.
- <60> 우선, f프레임 수직유효기간에서는, 최종행의 데이터 신호 DATA에 해당하는 출력 전압이 소스 배선(4)에 인가되어 있다. 그 후에 래치 신호 LP가 High가 되고, f프레임 수직 블랭킹 기간의 제2의 신호 기간이 되어, 차지 세어 기능이 유효하게 되므로(CSMODE신호를 High라고 한다), 소스 배선(4)에 충전되어 있었던 전하가 중화된다. 그 때문에 소스 배선(4)의 전위는, 최종행에서 유지되고 있었던 소스 배선(4)의 전위의 거의 중간전위에 수축한다. 또한, 제2의 신호 기간으로 이행할 때 까지, 모든 게이트 배선(3)은 오프 상태로 되어 있는 것으로 한다.
- <61> 그 후에 제3의 신호 기간에서는, 래치 신호 LP가 하강하고 있기 때문에, f프레임 수직 블랭킹 기간의 제1의 신호 기간에 전송된 데이터 신호 DATA가 D/A변환후에 소스 배선(4)에 출력된다(설정 데이터 출력 기간). 다음에 제4의 신호 기간에서는 래치 신호 LP가 High가 되므로, 차지 세어 기능이 작동하고, 그때까지 충전된 인접하는 소스 배선(4)의 전위가 거의 중간전위에 수축한다(단락 기간). 그 후에 수축한 중간전위를 유지한다(유지 기간). 또한, 소스 배선(4)의 용량은, 어느 장소에 있어서도 같다고 가정한다. 수축이 종료되면, 차지 세어 기능을 차단하여(CSMODE신호를 Low로 한다), 소스 배선(4)을 플로팅 상태로 두어도 되고, 차단하지 않고 그대로 두어도 된다. 차지 세어 기능을 차단하지 않아도, 2개의 인접하는 소스 배선(4)은, 다른 부분으로부터 플로팅되므로 결과는 같아지게 된다.
- <62> 그 후에 f+1프레임의 제1행째의 수평유효기간이 시작되면, 소스 드라이버(12)는 다음의 데이터 신호 DATA를 입력하는 준비로 인해, 일단 래치 신호 LP를 Low로 한다. 그러면 출력 버퍼(15)에는, 그 전의 기간(제1의 신호 기간)으로 갱신한 데이터가 남아있고, 제1행째의 수평유효기간에서는, POL신호의 변화로 의해 극성만이 다른 전압이 출력된다. 단, 이 동작은, 시판되어 있는 드라이버 IC의 종류에 따라 다른 경우가 있다.
- <63> f+1프레임의 제1행째의 수평유효기간이 끝나면, 이 기간에 입력된 데이터 신호 DATA에 대응하는 전압이 소스 배선(4)에 출력된다(소스 전압의 f+1프레임 수직유효기간의 시작). 이 때, 1행째의 게이트가 ON상태가 되고, 순차 스캔이 시작된다.
- <64> 수직 블랭킹 기간이 개시되어서, 도 6에 나타나 있는 바와 같은 제1~4의 신호 기간의 순서를 밟는 것으로, 소스 전압은, 최초 어떠한 전위변동이 있지만, 그 후 일정한 직류전압을 계속해서 유지할 수 있다. 또한 이 기간에서는, 소스 배선(4)으로의 충방전을 비롯하여, 그 외 다른 제어신호의 변화도 없다. 즉, 수직 블랭킹 기간에서의 전력소비는 거의 없다.
- <65> 한편, 차지 세어 기능을 사용함으로써, 차지 세어후의 소스 배선(4)의 전위는, 다른 극성의 전압이 충전된 인접하는 소스 배선(4)의 전위의 거의 중간에 위치하게 된다. 그 때문에 도 1에 나타내는 유지 기간의 전위(소스 유지 전위)를 공통 전위로 하기 위해서는, 제1의 신호 기간에 기록하는 데이터 신호 DATA를, 실제로 출력되는 전압으로부터 역산하여, (양극성 전압 + 음극성 전압)/2=공통 전위의 식으로 구하면 된다. 일반적으로 입수할 수 있는 소스 드라이버 IC는 1/63 내지 1/255의 계조 분해능을 가지고 있기 때문에, 많은 조합 안에서 최적의 전압의 조합을 선택하면, 상당한 정밀도로 소스 유지 전위를 공통 전위가 되도록 설정할 수 있다.
- <66> 구체적으로 수직 블랭킹 기간에 출력해야 할 양극성과 음극성의 전압의 설정은, 이 기간에 출력해야 할 계조 데이터를 타이밍 컨트롤러(9)의 불휘발 메모리에 저장해 둔 데이터를 이용하거나, 외부설정 포트 등으로부터 주어진 데이터를 사용하면 된다.

<67> 또한 수직 블랭킹 기간이 현저하게 길 경우, 다른 부분으로부터 플로팅 상태로 되어 있는 소스 배선(4)의 전위가, 리크 전류에 의해 변화될 가능성도 있다. 그러한 경우, 수직 블랭킹 기간 동안에, 도 6에 나타낸 제1~4의 신호 기간을 여러 번 행함으로써, 정기적으로 소정의 데이터 신호 DATA를 소스 드라이버(12)에 주고, 소스 유지 전위를 유지하면 된다.

<68> 다음에 소스 유지 전위를 어디에 설정해야 할지에 대해서 자세하게 서술한다. TFT(5)가 오프하고 있는 동안, 이 화소(2)의 유지 전위(화소유지 전위)는, TFT(5)와 다른 부분의 리크에 의한 성분과, 기생 용량 C_{DS} 에 의한 성분 에 의해 변동하는 모양이 약간 다르다.

<69> 우선, TFT(5)와 다른 부분의 리크가 전혀 없고, 기생 용량 C_{DS} 에 의한 성분만 영향을 줄 경우에 대해서 생각한다. 도 7 및 도 8에, 본 실시예에 따른 화소유지 전위의 변화의 모양을 나타낸다. 도 7의 상단에, 어느 열의 1행째의 화소유지 전위, 도 7의 하단에, 도 7의 상단과 같은 열의 2행째의 화소유지 전위를 각각 나타낸다. 도 8은, 도 7의 1행째 및 2행째의 화소유지 전위의 일부를 겹쳐 표시하고, 대응하는 게이트 배선의 전위도 병기하고 있다.

<70> 또한 도 7에 나타내는 소스 배선에서는, 1행 마다 극성이 반전하고, 표시되는 화상은 어떠한 계조를 가지는 래스터 화면(전화면 동일 계조)으로 한다. 또한, 수직 블랭킹 기간은 특별히 행하지 않고, 최종행의 데이터 신호 DATA가 계속해서 출력되는 것이다.

<71> 도 7 또는 도 8에서는, 1행째의 게이트가 열리면, 해당 TFT(5)가 온 상태가 되어, 화소(2)가 양 소스 전위까지 충전된다. 이 때, 화소유지 전위는, TFT(5)의 이동도에 의해 어느 시정수를 가지고 완만하게 양 소스 전위에 수속한다. 다음에 게이트가 오프할 때, 화소유지 전위는, 기생 용량 C_{GD} 의 영향으로 게이트 전위와의 AC결합에 의해 저하한다. 이 저하 전압을 일반적으로 피드쓰루 전압(ΔV_{CGD})이라고 부른다. 그 후에 1행째의 화소(2)의 TFT(5)는 오프 상태이기 때문에, 화소전극은 직류적으로는 플로팅 상태로 되어 있다(리크는 없다고 가정했기 때문에).

<72> 그러나, 화소(2)의 가로에 배치되는 소스 배선(4)으로부터의 구조적 용량 및 TFT(5)의 기생 용량 C_{DS} 의 성분 에 의해, 소스 배선(4)의 변화에 비례한 전위변동(ΔV_{CDS})이 화소에 일어난다. 이 때, 1수직주기에 있어서의 n행째 화소의 평균 전위 V_{AVEN} 은, 계산의 번잡함을 피하기 위해서 기록행의 평균을 제외하면, 수 1과 같이 쓸 수 있다. 또한, 총 행수가 수백에서 수천 정도 있는 액정표시장치의 경우, 기록행은 1/총행수 정도의 영향이기 때문에 무시할 수 있다.

<73> [수 1]

$$V_{AVEN} = V_{sn} - \Delta V_{CGD} + \frac{k}{T_V} \sum_i \Delta V_{CDS} \Delta T_i = V_{sn} - \Delta V_{CGD} + \frac{k}{T_V} \sum_i (V_{si} - V_{sn}) \Delta T_i$$

<74>

<75> 단, 수 1에 나타내는 i 는, n행째 이외의 소스 전위의 변화가 일어나는 장소의 인덱스이며, 수 1에서는, 1수직주기에 걸쳐 n행째 이외의 소스 전위의 변화의 영향을 적산하고 있다. V_{sn} 은, n행째의 장소에서의 소스 전위를 나타내고, k 는, 기생 용량 C_{DS} 를 기생 용량 C_{DS} 이외의 화소의 총용량으로 나눈 정수를 나타내고, T_V 는 수직주기를 나타내고, ΔT_i 는 i 행째의 소스 전위가 일정하게 되고 있는 시간을 나타내고 있다. 또한, 전 화면 동일계조에서, 수직 블랭킹 기간이 없는 것으로 가정하고, 양극성으로 기록된 화소의 평균 전압을 V_{AVE+} 로, 음극성으로 기록된 화소의 평균 전압을 V_{AVE-} 로 하면, 수 1을 아래와 같이 쓸 수 있다.

<76> [수 2]

$$V_{AVE+} = V_{st} - \Delta V_{CGD} + \frac{k}{2} (V_{s-} - V_{st}) = V_{st} - \Delta V_{CGD} - \frac{k}{2} (V_{st} - V_{s-})$$

$$V_{AVE-} = V_{s-} - \Delta V_{CGD} + \frac{k}{2} (V_{st} - V_{s-})$$

<77>

<78> 여기에서, 수 2에 나타내는 V_{st} 는 양 소스 전위, V_{s-} 는 음 소스 전위를 나타내고 있다. 또한 수 2에서는, 기록행

이외의 양극성 및 음극성의 변화의 수가 거의 동일하기 때문에 근사하고 있다.

<79> 수 2의 우변의 제1항은 소스 배선으로의 충전 전위이고, 제2항은 양극성, 음극성 모두 피드쓰루 전압(ΔV_{CGD})만큼 저하하는 것을 나타내고 있다. 수 2의 우변의 제3항은, 양극성의 경우, 음이 되어 화소의 평균 전압을 저하시키고, 음극성의 경우 양이 되어 화소의 평균 전압을 상승시키고, 진폭(화소인가전위)을 축소시키는 경우를 나타내고 있다. 수 2에서, 공통 전위 V_{COM} 은, 양 소스 전위 V_{st} 와 음 소스 전위 V_{s-} 와의 중간이며, 도 7에 나타내는 소스 중간전위로부터 피드쓰루 전압(ΔV_{CGD})만큼 낮은 전위로 설정하면 된다. 또한, 수 2의 우변의 제3항의 진폭 축소를 고려하여, 양 소스 전위 V_{st} 와 음 소스 전위 V_{s-} 와의 진폭을 원하는 계조를 얻을 수 있는 값으로 설정하면 되는 것을 알 수 있다.

<80> 다음에 수직 블랭킹 기간의 소스 유지 전위에 대해서 생각한다. 또한, 수직 블랭킹 기간을 T_B , 동 기간 동안의 소스 유지 전위를 V_{SB} 로 나타내면, 양극성 및 음극성의 평균 전위는, 수 3과 같이 나타낼 수 있다.

<81> [수 3]

$$V_{AVE+} = V_{st} - \Delta V_{CGD} - \frac{k}{2} (V_{st} - V_{s-}) + \frac{k}{T_V} (V_{SB} - V_{st}) T_B$$

$$V_{AVE-} = V_{s-} - \Delta V_{CGD} + \frac{k}{2} (V_{st} - V_{s-}) + \frac{k}{T_V} (V_{SB} - V_{s-}) T_B$$

<82>

<83> 여기에서, 저프레임 주파수 구동방식과 같이 수직 블랭킹 기간 T_B 가 길 경우, 수 3의 우변의 제4항 성분은 커져 무시할 수 없게 된다. 그래서, 제4항의 영향을 줄이기 위해서는, 제4항을 0으로 하면 되지만, 다른 양 소스 전위 V_{st} 및 음 소스 전위 V_{s-} 에 대하여 모두 0이 되는 소스 유지 전위 V_{SB} 는 존재하지 않는다. 그래서, 역 극성으로 같은 양만큼 변동시키면, 진폭은 변화되지만 변화량은 같아지게 되므로, 액정에 인가되는 직류성분(진폭의 기울기)은 취소할 수 있고, 잔상을 개선할 수 있다. 그러한 소스 유지 전위 V_{SB} 의 조건은, 수 4와 같이 나타내며, 소스 진폭의 중간전위이다.

<84> [수 4]

$$V_{SB} = \frac{V_{st} + V_{s-}}{2}$$

<85>

<86> 이상으로 부터 알 수 있는 바와 같이, TFT(5) 그외의 리크가 없는 경우, 수직 블랭킹 기간 동안의 소스 유지 전위는, 소스 진폭의 중간전위로 설정하면 되는 것을 알 수 있다.

<87> 다음에 TFT(5) 그외의 리크가 존재하는 경우를 생각한다. 또한, 이번은, 반대로 기생 용량 C_{DS} 의 영향이 전혀 없는 것으로 한다. 그리고, TFT(5) 그외의 리크의 리크 성분은, 액정자체를 통해 공통 전위로 리크 하는 것과, TFT(5)의 드레인 전극(6)을 통해 리크하는 것으로 크게 나눌 수 있다. 본 실시예에서는, 간략화를 위해 액정자체를 통해 공통 전위로 리크 하는 것을 저항 R_{LC} 로, TFT(5)의 드레인 전극(6)을 통해 리크 하는 것을 저항 R_{DS} 로 간주한다.

<88> 수직 블랭킹 기간이 무한히 길 경우, 공통 전위 V_{COM} 과 수직 블랭킹 기간 동안의 소스 유지 전위 V_{SB} 와의 사이에 저항 R_{LC} 와 저항 R_{DS} 를 직렬로 접속하여, 각각의 저항으로 분압된 전압에 수축하게 된다. 그 수축의 시간응답은, 단순한 방전 회로이므로, 각 저항의 크기 및 화소(2)의 총용량, 공통 전위 V_{COM} , 소스 유지 전위 V_{SB} 보다 간단하게 계산할 수 있다.

<89> 그 때문에 소스 유지 전위 V_{SB} 가 공통 전위 V_{COM} 과 다른 경우, 무한히 시간이 경과한 후, 동일 소스 배선(4)에 접속되어 있는 화소전위는, 공통 전위 V_{COM} 과 다른 양극성 또는 음극성의 전위가 된다.

<90> 가령, 소스 유지 전위 V_{SB} 가, 기생 용량 C_{DS} 의 영향이 있는 경우에 설명한 소스 중간전위로 설정했을 경우, 소스 유지 전위 V_{SB} 는, 공통 전위 V_{COM} 보다도 피드쓰루 전압(ΔV_{CGD})만큼 높게 설정된다. 그 때문에 수직 블랭킹

기간, 소스 유지 전위 V_{SB} 는 끊임없이 양극성 전위로 치우쳐, 잔상 등을 일으킨다. 리크 성분만을 고려하면, 소스 유지 전위 V_{SB} 는, 공통 전위 V_{COM} 으로 설정하는 것이 최선이다.

<91> 이상과 같이, 소스 유지 전위 V_{SB} 는, 기생 용량 C_{DS} 성분과 리크 성분에서 필요로 하는 값이 다르다. 구체적으로, 소스 유지 전위 V_{SB} 를 구할 경우, 저항 R_{LC} , 저항 R_{DS} , 기생 용량 C_{DS} , 기생 용량 C_{GD} 및 수직주기, 수직 블랭킹 기간과의 관계로부터, 평균 화소전위가 치우치지 않도록 구하면 된다. 대수적으로 구하려고 하면 간단하게는 풀리지 않지만, SPICE 등의 회로 시뮬레이터를 사용하여 수치계산 함으로써, 최적인 소스 유지 전위 V_{SB} 를 용이하게 산출할 수 있다. 또한 회로 시뮬레이터를 사용하지 않는 경우, 실기를 사용하여 잔상이나 플리커의 정도로부터 미세조정하여 최적인 소스 유지 전위 V_{SB} 를 결정해도 된다. 결과적으로, 최적인 소스 유지 전위 V_{SB} 는, 소스 중간전위와 공통 전위 사이 범위의 어느 값을 취하게 된다.

<92> 본 실시예에 따른 액정표시장치에서는, 타이밍 컨트롤러(9)로부터 소스 드라이버(12)에 공급하는 신호를 연구함으로써, 일반적으로 입수가 가능한 차지 세어 기능을 가지는 소스 드라이버 IC를 사용하여, 수직 블랭킹 기간의 대부분의 기간에서 소스 전위를 임의의 직류전위로 제어할 수 있다. 그 때문에 본 실시예에서는, 최종행에서의 소스 전위에 영향을 미치지 않고 균일한 화상을 얻을 수 있고, 또한 이 기간의 패널 구동에 거의 전력이 필요없이 저소비 전력화할 수 있고, 저프레임 주파수 구동방식에도 충분히 적용가능하다.

<93> (실시예 2)

<94> 일반적인 액정표시장치에서는, 게이트 배선의 한쪽 측에 게이트 드라이버를 설치하여, 게이트 배선을 구동하고 있다. 그 때문에 게이트 배선의 입력측 근방에서는 게이트 신호의 파형은 급준하게 되지만, 입력측으로부터 멀어짐에 따라 게이트 배선의 저항과 기생 용량에 의해 게이트 신호의 파형이 둔해진다. 게이트 배선의 양측에 게이트 드라이버를 설치하여, 게이트 배선의 양측에서 구동하는 액정표시장치에서도, 게이트 배선의 중심 부근에서는 게이트 신호의 파형이 입력측 근방에 비해 둔해진다.

<95> 액정표시장치에 있어서, 게이트 신호의 파형이 둔해지는 것으로, 액정표시장치의 수평방향(게이트 배선 방향)에 게이트 신호의 차이가 생긴다. 이 게이트 신호의 차이에 의해, 소스 전위의 피드쓰루 전압(ΔV_{GD})이 액정표시장치의 수평방향에서 다르게 된다. 구체적으로 설명하면 게이트 신호의 파형이 급준할 경우, TFT가 온 상태에서 오프하기 시작하는 동안에, 기생 용량 C_{GD} 에 기인하는 피드 쓰루 전압(ΔV_{GD})을, TFT를 통한 전하이동에 의해 소스 전위까지 끌어올릴 수 없다. 즉, TFT 온 상태에서 오프하기 시작할 때까지의 시간이 짧기 때문에, TFT의 드레인 전류에 의해 화소전위를 소스 전위로 가지고 갈 수 없다. 즉, 게이트의 온 전압 V_{gh} -게이트의 오프 전압 V_{gl} 에 비례한(기생 용량 C_{GD} 를 기생 용량 C_{GD} 이외의 화소의 총용량으로 나눈 값이 비례 계수가 된다) 피드쓰루 전압(ΔV_{GD})이 발생한다.

<96> 한편, 게이트 신호의 파형이 둔해지고 있을 경우, TFT가 온 상태에서 오프하기 시작할 때까지의 시간이 길므로, 피드쓰루 전압(ΔV_{GD})이 발생해도, TFT의 드레인 전류에 의해 화소전위가 소스 전위방향으로 어느 정도 끌어올릴 수 있다. 그 때문에 게이트 신호의 파형이 둔해지고 있는 장소의 피드쓰루 전압(ΔV_{GD})은, 게이트 신호의 파형이 급준한 장소에 비하여 작아진다.

<97> 상기의 현상은, 화소의 이상적인 공통 전위가, 액정표시장치의 수평방향에서 다른 것을 의미하고, 플리커나, 잔상이 생기는 요인이기도 했다.

<98> 실시예 1에서 설명한 바와 같이, 본 발명에서는 수직 블랭킹 기간 동안에 소스 배선에 인가하는 전위를 임의로 설정할 수 있다. 그 때문에 액정표시장치의 수평방향에 있어서, 수직 블랭킹 기간 동안의 소스 유지 전위를, 소스 배선 마다 또는 소스 배선군 마다 다르게 할 수 있다. 여기에서, 소스 배선 군은, 양극성 및 음극성의 전압이 공급되는 소스 배선이 대략 같은 수가 되도록 나뉘어진 복수의 소스 배선의 단위이다.

<99> 구체적으로 설명하면 우선, 피드쓰루 전압(ΔV_{GD})의 절대값이, 액정표시장치의 수평방향에 있어서 도 9에 나타내는 바와 같은 변화를 한다고 가정한다. 피드쓰루 전압(ΔV_{GD})은 화소전위를 낮추는 방향으로 작용하므로, 게이트 드라이버로부터 먼 장소에서는, 피드쓰루 전압(ΔV_{GD})의 절대값이 낮아져 화소전위가 높아지게 된다. 그 때문에 게이트 드라이버로부터 먼 장소에서는, 양극성측의 진폭은 커지고, 음극성측의 진폭은 작아져, 결과적으로 직류성분의 편차가 생긴다.

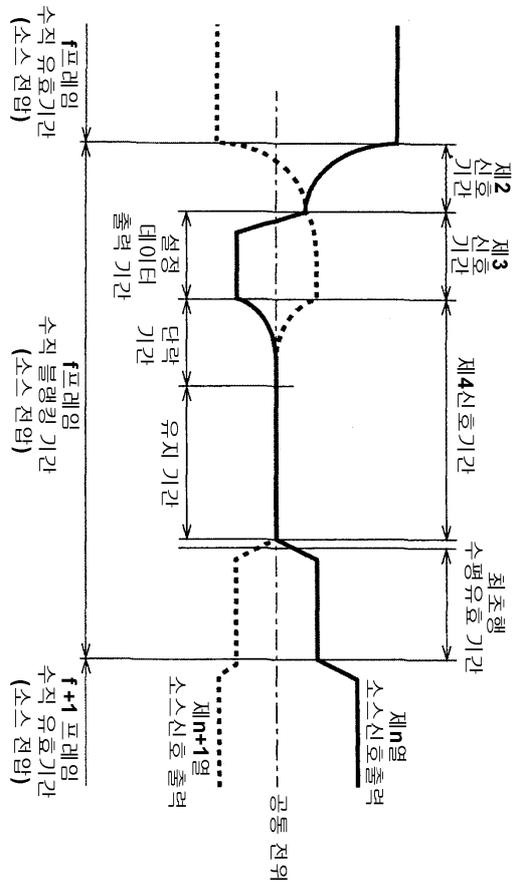
- <100> 본 실시예에 따른 액정표시장치에서는, 수직 블랭킹 기간 동안에 있어서 액정표시장치의 수평방향에서의 소스 유지 전위 V_{SB} 를 도 10에 도시하는 바와 같이 변화시킨다. 이에 따라 전술한 평균 화소전위가, 기생 용량 C_{DS} 등 및 기생 리크 저항 R_{DS} , 또한 수직주기나 수직 블랭킹 기간을 정수로 했을 때, 소스 유지 전위 V_{SB} 에 양의 상관을 가지게 된다. 그 때문에 게이트 드라이버로부터 먼 장소에서는 화소전위가 상승하게 되므로, 전술의 피드쓰루 전압(ΔV_{CDD})의 저하분을 보충하도록 소스 유지 전위 V_{SB} 를 설정하면, 전술의 직류성분의 편차를 보상할 수 있다.
- <101> 소스 유지 전위 V_{SB} 를 액정표시장치의 수평방향에서 다르게 하는 수단으로서는, 도 6에 나타난 제1의 신호 기간에 있어서, 액정표시장치의 수평방향의 소스 배선 마다 또는 소스 배선 군 마다 인가하는 데이터를 미리 정해진 전압으로 기록하면 된다. 이 때, 미리 정해진 전압의 데이터는, 불휘발 메모리 등에 기록해 둔 것을 이용해도 되고, 모든 열의 데이터를 유지하기 위한 용량이 비용상승이 될 경우에는, 어느 정도 이산화(離散化)시켜서 기록해 둔 데이터를, 선형보간 등의 방법을 사용하여 이용해도 좋다.
- <102> 또한 소스 드라이버 IC의 일부에는, 차지 셰어 기능으로서 도 5에 나타나 있는 바와 같이 인접배선 거리를 단락하는 것 이외에, 모든 배선을 단락하는 것도 존재한다. 즉, 도 5에 나타내는 $2n+1$ 의 출력 버퍼(15)와 $2(n+1)$ 의 출력 버퍼(15) 사이에 NOSW(21)를 설치한 소스 드라이버 IC이다. 또한, 모든 배선을 단락하는 소스 드라이버 IC의 경우, 액정표시장치의 수평방향에 있어서 소스 유지 전위 V_{SB} 를 세세하게 제어할 수는 없다. 그러나, 일반적인 액정표시장치에서는, 소스 드라이버 IC가 여러개 사용되어, 이 소스 드라이버 IC사이에서 차지 셰어가 행해지지 않는다. 그 때문에 적어도 소스 드라이버 IC 마다 다른 소스 유지 전위 V_{SB} 를 생성할 수 있다. 어쨌든, 차지 셰어를 행하는 소스 배선군 안에, 양극성의 데이터가 인가되는 소스 배선의 수와, 음극성의 데이터가 인가되는 소스 배선의 수가 거의 같은 수라도 된다.
- <103> 도 9에 나타내는 피드쓰루 전압(ΔV_{CDD})의 변화를 보상하기 위해 설정하는 소스 유지 전위 V_{SB} 는, 수직 블랭킹 기간 등이 일의적으로 정해지는 경우, 미리 수치계산 또는 실험을 조정하는 것으로 결정할 수 있다. 그러나, 수직 블랭킹 기간이나, 1수직주기를 알 수 없는(어느 범위를 갖고 다를 가능성이 있다) 경우에는, 설정하는 소스 유지 전위 V_{SB} 를 미리 결정해 둘 수 없다. 그러한 경우, 몇 가지의 수직 블랭킹 기간 및 1수직 주기 마다, 최적인 소스 유지 전위 V_{SB} 를 정하여 테이블에 저장해 두고, 실제의 액정표시장치의 동작시에, 수직 블랭킹 기간 및 1수직주기를 검출하여, 해당하는 최적인 소스 유지 전위 V_{SB} 를 취득하도록 구성하면 된다.
- <104> 상기의 수단을 행하는 타이밍 컨트롤러(9)의 구성을 나타내는 블럭도를 도 11에 나타낸다. 도 11에 나타내는 제어신호 생성부(31)는, 일반적인 타이밍 컨트롤러로서의 기능에 더하여, 수직 블랭킹 기간 동안에 미리 설정된 데이터를 출력하고, 차지 셰어 기능을 하도록 하는 제어신호(래치 신호 LP)를 생성하는 기능을 가지고 있다. 또한, 수직 블랭킹 기간 동안에 미리 설정된 데이터는, 블랭킹 기간출력 데이터 생성부(32)로부터 입력된다. 도 11에 나타내는 예에서는, 신호 주기검출부(33)가 입력 신호로부터 수직 블랭킹 기간 또는 1수직주기를 검출하여, 이 검출 결과에 의거하여 블랭킹 기간 출력 데이터 생성부(32)가 불휘발 메모리(34)등으로부터 로드된 복수의 테이블(35)을 선택해서 미리 설정된 데이터를 결정하고 있다.
- <105> 테이블(35)에 저장하고 있는 데이터가 이산화하고 있는 경우에는, 데이터 사이를 선형보간 등의 방법을 사용하면 된다. 도 11에 나타내는 구성은, 본 실시예에서 나타난 액정표시장치의 수평방향에서 소스 유지 전위 V_{SB} 를 다르게 할 경우에 한정되지 않고, 실시예 1의 경우에도 이용할 수 있다.
- <106> 상기에서는, 피드쓰루 전압(ΔV_{CDD})의 보상 방법에 대해서 설명했지만, 액정표시장치의 수평방향에 있어서 변화되는 다른 요인에 의해 발생하는 화소전위의 편차에 대해서도, 본 실시예에 따른 방법을 적용할 수 있는 것은 물론이다. 즉, 타이밍 컨트롤러로부터의 신호 생성을 연구하는 것만으로, 액정표시장치의 수평방향에 있어서 발생하는 화소전위의 직류성분의 편차를 억제할 수 있다.

발명의 효과

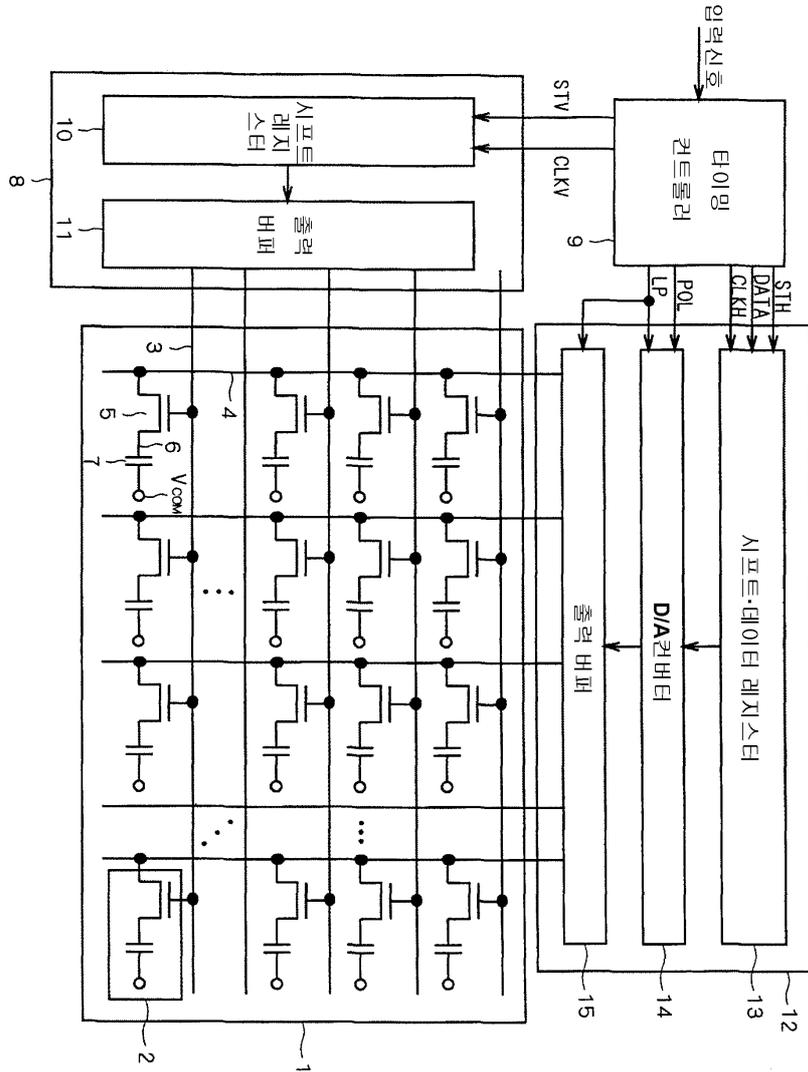
- <107> 본 발명에 기재된 액정표시장치는, 소스 드라이버 회로가, 수직 블랭킹 기간에, 소정의 전압을 가지는 양극성 및 음극성의 소스 신호를 소스 배선에 공급하고, 이 소스 신호의 공급후에 소스 배선으로부터 전기적으로 분리함과 동시에, 반대 극성의 소스 신호가 공급된 인접하는 소스 배선거리를 단락시켜, 소스 배선에 소정의 직류 전압값을 유지시키므로, 저소비 전력으로, 또한 회로 규모를 증대시키지 않고, 수직 블랭킹 기간 동안의 능동소

도면

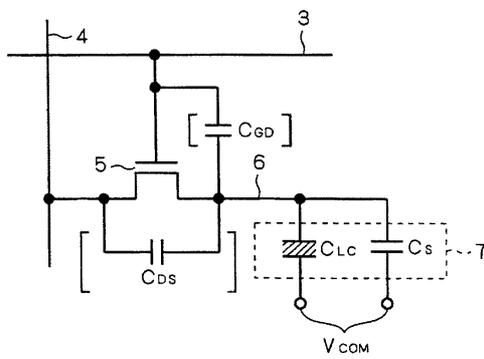
도면1



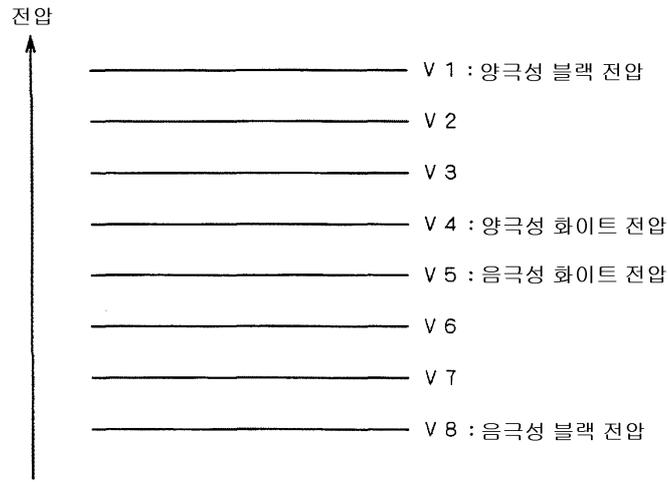
도면2



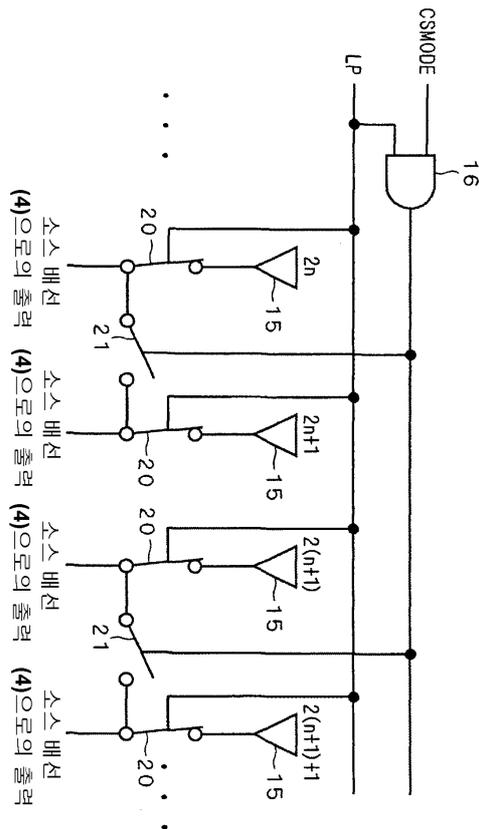
도면3



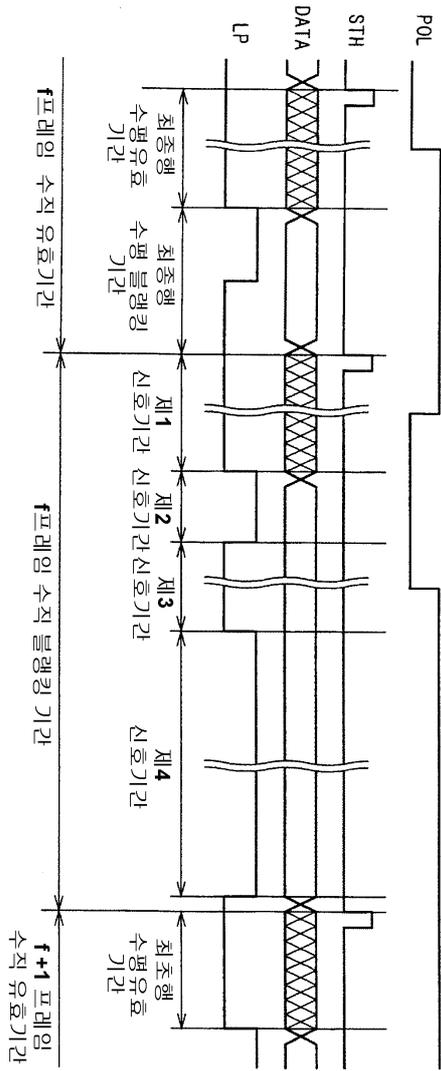
도면4



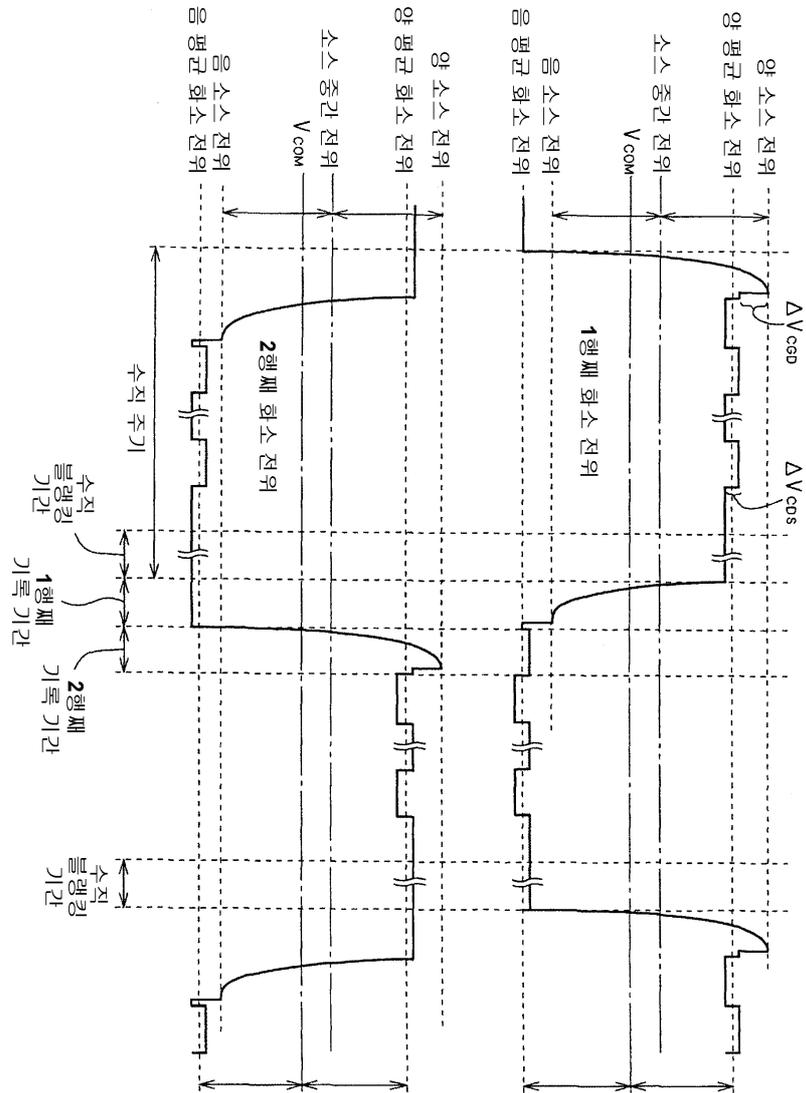
도면5



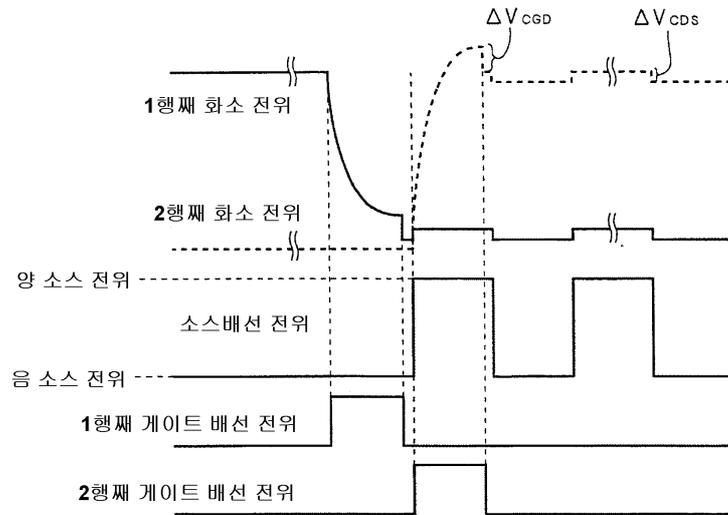
도면6



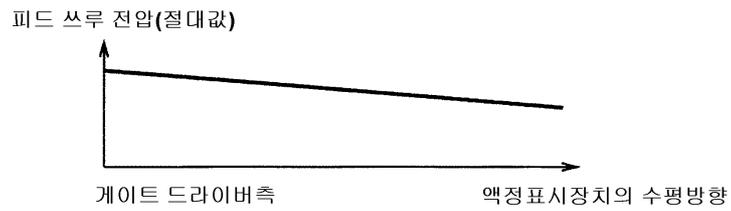
도면7



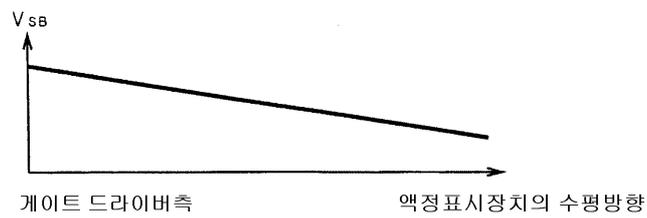
도면8



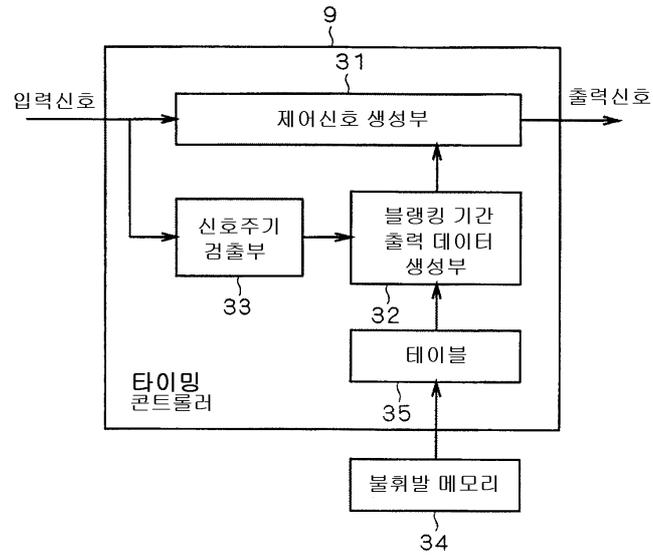
도면9



도면10



도면11



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR100885906B1	公开(公告)日	2009-02-26
申请号	KR1020070063445	申请日	2007-06-27
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机有限公司		
当前申请(专利权)人(译)	三菱电机有限公司		
[标]发明人	ISHIGUCHI KAZUHIRO		
发明人	ISHIGUCHI,KAZUHIRO		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G2320/0247 G09G2310/061 G09G2320/0214 G09G2320/0204 G09G2330/021 G09G2320/0219 G09G3/3614 G09G2330/023 G09G3/3688 G09G2320/0223 G09G2310/0248		
代理人(译)	权泰BOK LEE HWA我		
优先权	2006176084 2006-06-27 JP		
其他公开文献	KR1020080000533A		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示装置及其驱动方法，其能够在垂直消隐期间改善有源器件的保持特性，而不会以低功耗增加电路规模。本发明是一种液晶显示装置，包括像素，栅极布线和源极布线，有源元件，栅极驱动电路，源极驱动电路和时序控制器电路。在垂直消隐时段中，源极驱动器电路向源极布线提供具有预定电压的正极性和负极性的源极信号，在提供源极信号之后将源极信号与源极布线电隔离，通过使提供信号的相邻源极布线短路的预定操作，在源极布线中保持预定的直流电压值。

