

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>8</sup> (45) 공고일자 2006년02월09일  
G09G 3/36 (2006.01) (11) 등록번호 10-0550595

(24) 등록일자 2006년02월02일

(21) 출원번호 10-2003-0013786

(65) 공개번호 10-2003-0074240

(22) 출원일자 2003년03월05일

(43) 공개일자 2003년09월19일

(30) 우선권주장 JP-P-2002-00067498 2002년03월12일 일본(JP)

(73) 특허권자 가부시끼가이샤 도시바  
일본국 도쿄도 미나토구 시바우라 1쵸메 1방 1고

(72) 발명자 나카무라노리오  
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바  
후카야공장내

(74) 대리인 김윤배  
이범일

심사관 : 정병락

(54) 액정표시장치

요약

본 발명에 의하면, 메모리부의 구동능력에 기인하여 발생하는 점결함을 저감시킬 수 있다.

이를 위해, 복수의 액정표시화소(PX)와, 영상신호를 취입하는 복수의 화소스위치(11), 복수의 화소스위치(11)로부터 복수의 화소전극(PE)에 각각 인가되는 영상신호를 디지털 형식으로 유지하는 복수의 디지털 메모리부, 이들 디지털 메모리부를 복수의 화소전극(PE)에 각각 접속하여 복수의 메모리부로부터 이들 화소전극(PE)으로 출력되는 영상신호의 극성을 공통전극의 전위에 대해 주기적으로 반전시키는 복수의 접속제어부(14), 복수의 화소전극(PE)에 용량결합하여 전위설정단자(PVcs)에 접속되는 복수의 보조용량선(12) 및, 복수의 접속제어부(14)가 복수의 메모리부(13)를 복수의 액정표시화소(PX)에 각각 접속하는 동안 복수의 보조용량선(12)을 전위설정단자(PVcs)로부터 전기적으로 분리하여 플로팅 상태로 유지하는 분리회로(SP)를 갖춘다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 1실시형태에 따른 액티브 매트릭스형 액정표시장치의 개략적인 평면구조를 나타낸 도면이고,

도 2는 도 1에 나타난 액정표시장치의 화소 주변의 등가회로를 나타낸 도면,  
 도 3은 도 2에 나타난 화소 주변의 등가회로의 동작을 나타낸 타임차트,  
 도 4는 도 1에 나타난 보조용량 스위치의 배치를 간략화하여 나타낸 도면,  
 도 5는 도 4에 나타난 보조용량 스위치의 배치의 제1변형례를 나타낸 도면,  
 도 6은 도 4에 나타난 보조용량 스위치의 배치의 제2변형례를 나타낸 도면,  
 도 7은 도 4에 나타난 보조용량 스위치의 배치의 제3변형례를 나타낸 도면,  
 도 8은 도 4에 나타난 보조용량 스위치의 배치의 제4변형례를 나타낸 도면,  
 도 9는 도 4에 나타난 보조용량 스위치의 배치의 제5변형례를 나타낸 도면이다.

<도면부호의 설명>

11 -- 화소스위치, 12 -- 보조용량선,  
 13 -- 디지털 메모리부, 14 -- 접속제어부,  
 SP -- 분리회로, AR -- 어레이기판,  
 CT -- 대향기판, CS -- 보조용량,  
 LQ -- 액정층, PX -- 액정표시화소.

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정표시화소가 주기적으로 극성반전되는 영상신호에 의해 구동되는 액정표시장치에 관한 것으로, 특히 액정표시화소의 화소전극에 인가되는 영상신호를 디지털 형식으로 유지하여 이 화소전극으로 출력하는 메모리부를 갖춘 액정표시장치에 관한 것이다.

근래, 액정표시장치는 경량, 박형, 저소비전력이라는 이점을 살려 휴대전화나 전자북 등의 소형 정보단말의 디스플레이로서 사용되고 있다. 이들 소형 정보단말은 일반적으로 배터리 구동이기 때문에, 소비전력의 저감은 이용가능시간을 길게 하는데 있어서 중요하다. 예컨대, 휴대전화에서는 대기상태의 화상표시에서 소비되는 전력을 힘껏 억제하는 것이 요구되고 있다. 일본 특개소 제58-23091호는 이것을 실현하는 방법으로서 영상신호를 유지하는 디지털 메모리를 표시화소마다 설치한 화상표시장치를 개시한다. 이 화상표시장치에 의하면, 예컨대 대기상태에서 디지털 메모리로부터 표시화소로 출력되는 영상신호의 극성을 제어하는 회로를 제외한 주변 구동회로를 서스펜드(suspend: 일시 정지)시킴으로써 대폭적인 소비전력의 저감을 도모하는 것이 가능하게 된다.

**발명이 이루고자 하는 기술적 과제**

그런데, 최근에는 휴대전화에 있어서도 인터넷이나 TV전화 등의 컬러중간조 표시나 동화상 표시가 시작되고 있어, 고정세화(高精細化) 및 저소비전력이 더 요구되고 있다. 이 요구를 따르기 위해, 통상의 TFT를 이용한 통상 표시모드와 디지털 메모리를 이용한 정지화상 표시모드를 각 표시화소에 설치되는 스위치에 의해 전환하도록 구성된 액정표시장치가 제안되고 있다. 그러나, 이러한 액정표시장치에서 고정세한 화면을 얻기 위해 1화소당 면적을 작게 한 경우, 각 표시화소에 설치되는 디지털 메모리의 소자 사이즈도 작게 할 필요가 생기고, 이것이 디지털 메모리의 구동능력을 제약한다. 이러한 제

약을 받는 상황에서는 제조프로세스에 의존한 소자특성의 오차에 대해 충분한 마진을 취하는 것이 곤란하게 된다. 실제로 형성된 디지털 메모리의 구동능력이 액정용량 및 보조용량을 포함하는 표시화소의 용량부하에 대해 결정된 설계값을 하회(下回)하면, 정지화상 표시모드에서 이 디지털 메모리에 의해 잘못 구동되는 표시화소에서 점결함이 발생한다. 이것은 액정표시장치의 제조에 있어서 수율을 저하시키는 결과로 된다.

본 발명의 목적은 메모리부의 구동능력에 기인하여 발생하는 점결함을 저감시킬 수 있는 액정표시장치를 제공함에 있다.

**발명의 구성 및 작용**

본 발명에 의하면, 화소전극 및 공통전극 사이에 액정재료를 끼워넣은 구조를 갖춘 복수의 액정표시화소와, 영상신호를 취입하는 복수의 화소스위치, 복수의 화소스위치로부터 복수의 액정표시화소의 화소전극에 각각 인가되는 영상신호를 디지털 형식으로 유지하는 복수의 메모리부, 복수의 메모리부를 복수의 액정표시화소의 화소전극에 각각 접속하여 복수의 메모리부로부터 이들 화소전극으로 출력되는 영상신호의 극성을 공통전극의 전위에 대해 주기적으로 반전시키는 복수의 접속제어부, 복수의 액정표시화소의 화소전극에 용량결합하여 전위설정단자에 접속되는 복수의 보조용량선 및, 복수의 접속제어부가 복수의 메모리부를 복수의 액정표시화소에 각각 접속하는 동안 복수의 보조용량선을 전위설정단자로부터 전기적으로 분리하여 플로팅 상태로 유지하는 분리회로를 갖춘 액정표시장치가 제공된다.

이 액정표시장치에서는 복수의 접속제어부가 복수의 메모리부를 각각 복수의 액정표시화소에 접속하는 동안 분리회로가 복수의 보조용량선을 전위설정단자로부터 전기적으로 분리하여 플로팅 상태로 유지한다. 이에 따라, 메모리부가 영상신호의 극성반전에 따라 충방전해야 할 용량부하로부터 보조용량선 및 화소전극간의 보조용량을 제외시킬 수 있기 때문에, 메모리부의 구동능력이 제조프로세스에 의존한 소자특성의 오차에 의해 설계값을 하회하는 경우가 있더라도, 메모리부는 유지상태에 있는 영상신호에 대응하여 올바르게 액정표시화소를 구동시킨다. 따라서, 메모리부의 구동능력에 기인하여 발생하는 점결함을 저감시킬 수 있다.

**(발명의 실시형태)**

이하, 본 발명의 1실시형태에 따른 액티브 매트릭스형 액정표시장치에 대해 도면을 참조하여 설명한다. 이 액정표시장치는 동화상을 표시할 수 있는 통상 표시모드 외에, 예컨대 정지화상을 표시할 수 있는 정지화상 표시모드를 갖춘 휴대단말기기의 모니터 디스플레이로서 이용된다.

도 1은 이 액티브 매트릭스형 액정표시장치의 개략적인 평면구조를 나타내고, 도 2는 이 액정표시장치의 화소 주변의 등가회로를 나타낸다.

이 액정표시장치는 액정표시패널(1) 및 이 액정표시패널(1)을 제어하는 액정 콘트롤러(2)를 갖춘다. 액정표시패널(1)은, 예컨대 액정층(LQ)이 광변조층으로서 어레이기판(AR) 및 대향기판(CT) 사이에 유지되는 구조를 갖추고, 액정 콘트롤러(2)는 액정표시패널(1)로부터 독립한 구동회로기관상에 배치된다.

어레이기판(AR)은 유리기관상에 있어서 매트릭스모양으로 배치되는 복수의 화소전극(PE), 복수의 화소전극(PE)의 행을 따라 형성되는 복수의 주사선(Y(Y1 ~ Ym)), 복수의 화소전극(PE)의 열을 따라 형성되는 복수의 신호선(X(X1 ~ Xn)), 신호선(X1 ~ Xn) 및 주사선(Y1 ~ Ym)의 교차위치에 각각 인접하여 배치되어 각각 대응 주사선(Y)으로부터의 주사신호에 응답하여 대응 신호선(X)으로부터의 영상신호(Vpix)를 취입하여 대응 화소전극(PE)에 인가하는 화소스위치(11), 각각 대응 행의 화소전극(PE)을 가로질러 주사선(Y1 ~ Ym)과 거의 평행하게 배치되는 복수의 보조용량선 (12), 복수의 보조용량선 (12)을 액정 콘트롤러(2)의 전위설정단자(PVcs)로부터 전기적으로 분리하기 위한 분리회로(SP), 주사선(Y1 ~ Ym)을 구동시키는 주사선 구동회로(3) 및, 신호선(X1 ~ Xn)을 구동시키는 신호선 구동회로(4)를 갖춘다. 분리회로(SP)는 복수의 보조용량선(12)의 일단측 및 타단측 양쪽에 배치되어 각각 대응 보조용량선(12)의 일단 또는 타단과 전위설정단자(PVcs) 사이에 접속되는 복수의 보조용량 스위치(20)를 포함한다. 각 화소스위치(11) 및 보조용량 스위치(20)는, 예컨대 N채널 폴리실리콘 박막 트랜지스터(TFT)에 의해 기관상에 일체적으로 구성되고, 주사선 구동회로(3) 및 신호선 구동회로(4)는 박막 트랜지스터(11)와 동일 처리로 어레이기판(AR)상에 형성되는 복수의 N채널 및 P채널 폴리실리콘 박막 트랜지스터를 조합하여 구성된다.

대향기판(CT)은 복수의 화소전극(PE)에 대향하여 배치되고 액정 콘트롤러(2)의 전위설정단자(PVcom)에 접속되는 단일의 공통전극(CE) 및 도시하지 않은 컬러필터 등을 포함한다.

액정 콘트롤러(2)는, 예컨대 외부로부터 공급되는 영상신호 및 동기신호를 수취하고, 통상 표시모드에서 화소영상신호(Vpix), 수직주사 제어신호(YCT) 및 수평주사 제어신호(XCT)를 발생시킨다. 수직주사 제어신호(YCT)는, 예컨대 수직 스타트 펄스, 수직클럭신호, 출력 이네이블 신호(ENAB) 등을 포함하고, 주사선 구동회로(3)에 공급된다. 수평주사 제어신호(XCT)는 수평 스타트 펄스, 수평클럭신호, 극성 반전신호 등을 포함하고, 영상신호(Vpix)와 더불어 신호선 구동회로(4)에 공급된다.

주사선 구동회로(3)는 시프트 레지스터 및 버퍼회로 등으로 구성되고, 화소스위치(11)를 도통시키는 주사신호를 1수직주사(프레임)기간마다 주사선(Y1~Ym)에 순차 공급하도록 수직주사 제어신호(YCT)에 의해 제어된다. 시프트 레지스터는 1수직주사기간마다 공급되는 수직 스타트 펄스를 수직클럭신호에 동기하여 시프트시킴으로써 복수의 주사선(Y1~Ym)중 1개를 선택하고, 출력 이네이블 신호(ENAB)를 참조하여 선택주사선으로 주사신호를 출력한다. 출력 이네이블 신호(ENAB)는 수직주사(프레임)기간중 유효주사기간에 있어서 주사신호의 출력을 허가하기 위해 고레벨로 유지되고, 이 수직주사기간에서 유효주사기간을 제외한 수직블랭킹기간에서 주사신호의 출력을 금지하기 위해 저레벨로 유지된다.

신호선 구동회로(4)는 시프트 레지스터 및 복수의 아날로그 스위치 등으로 구성되고, 각 주사선(Y)이 주사신호에 의해 구동되는 1수평주사기간(1H)에 있어서 입력되는 영상신호를 직병렬 변환하여 샘플링한 아날로그 영상신호(Vpix)를 신호선(X1~Xn)에 각각 공급하도록 수평주사 제어신호(XCT)에 의해 제어된다.

한편, 도 1에 나타낸 바와 같이 액정 콘트롤러(2)는 공통전극(CE)에 설정되는 공통전위(Vcom)를 전위설정단자(PVcom)로부터 출력하고, 보조용량선(12)에 설정되는 보조용량선 전위(Vcs)를 전위설정단자(PVcs)로부터 출력한다. 이 보조용량선 전위(Vcs)는, 예컨대 공통전위(Vcom)와 같은 값이다. 공통전위(Vcom)는 통상 표시모드에 있어서 1수평주사기간(H)마다 0V 및 5V의 한쪽으로부터 다른쪽으로 레벨반전되고, 정지화상 표시모드에 있어서 1프레임 기간(F)마다 0V 및 5V의 한쪽으로부터 다른쪽으로 레벨반전된다. 또, 통상 표시모드에 있어서 본 실시형태와 같이 1수평주사기간(H)마다 공통전위(Vcom)를 레벨반전시키는 대신에, 예컨대 2H마다 혹은 1프레임 기간(F)마다 공통전위(Vcom)를 레벨반전시켜도 상관없다.

극성반전신호는 이 공통전위(Vcom)의 레벨반전에 동기하여 신호선 구동회로(4)에 공급된다. 이에 따라, 신호선 구동회로(4)는 통상 표시모드에 있어서는 0V~5V의 진폭을 가진 영상신호(Vpix)를 공통전위(Vcom)에 대해 역극성으로 되도록 극성반전신호에 응답하여 레벨반전시켜 출력하고, 정지화상 표시모드에서는 정지화상용으로 계조(階調) 제한한 영상신호를 출력한 후에 그 동작을 정지한다.

이 액정표시패널(1)의 액정층(LQ)은, 예컨대 공통전극(CE)에 설정되는 0V의 공통전위(Vcom)에 대해 5V의 영상신호(Vpix)를 화소전극(PE)에 인가함으로써 흑색표시를 행하는 노멀 화이트이고, 상술한 바와 같이 통상 표시모드에서는 영상신호(Vpix) 및 공통전위(Vcom)의 전위관계가 1수평주사기간(H)마다 교대로 반전되는 H공통 반전구동이 채용되고, 정지화상 표시모드에서는 1프레임마다 교대로 반전되는 프레임 반전구동이 채용되고 있다.

표시화면은 복수의 액정표시화소(PX)에 의해 구성된다. 각 액정표시화소(PX)는 화소전극(PE) 및 공통전극(CE) 및 이들 사이에 끼인 액정층(LQ)의 액정재료를 포함한다. 더욱이, 복수의 디지털 메모리부(13) 및 복수의 접속제어부(14)가 복수의 표시화소(PX)에 대해 각각 설치된다. 화소전극(PE) 및 공통전극(CE)은 액정재료를 매개로 액정용량을 구성하고, 신호선(X)상의 영상신호(Vpix)를 선택적으로 취입하는 화소스위치(11) 및 절연막에 의해 한쌍의 금속층을 절연한 MIM 구조의 보조용량(CS)에 접속된다. 이 보조용량(CS)은, 예컨대 보조용량선(12)의 일부로 이루어진 제1전극 및 이 제1전극에 절연막을 매개로 대향하여 화소전극(PE)에 접속되는 제2전극에 의해 구성된다.

복수의 보조용량 스위치(20)는 액정 콘트롤러(2)로부터 공급되는 스위치 제어신호(SW)에 의해 제어된다. 스위치 제어신호(SW)는 통상 표시모드에서 복수의 보조용량선(12)을 전위설정단자(PVcs)에 전기적으로 접속하기 위해 이들 보조용량 스위치(20)를 도통시키고, 정지화상 표시모드에서 이들 보조용량선(12)을 전위설정단자(PVcs)로부터 전기적으로 분리하여 플로팅 상태로 하기 위해 이들 보조용량 스위치(20)를 비도통으로 한다.

화소스위치(11)는 주사선(Y)으로부터의 주사신호에 의해 구동되었을 때에 신호선(X)상의 영상신호(Vpix)를 취입하여 화소전극(PE)에 인가한다. 보조용량(CS)은 액정용량에 비해 충분히 큰 용량값을 가지고, 화소전극(PE)에 인가된 영상신호(Vpix)에 의해 충방전된다. 보조용량(CS)이 이 충방전에 의해 영상신호(Vpix)를 유지하면, 이 영상신호(Vpix)는 화소스위치(11)가 비도통으로 되었을 때에 액정용량(CS)에 유지된 전위의 변동을 보상하고, 이에 따라 화소전극(PE) 및 공통전극(CE)간의 전위차가 유지된다.

도 2에 나타난 바와 같이, 각 디지털 메모리부(13)는 P채널 폴리실리콘 박막 트랜지스터(Q1, Q3, Q5) 및 N채널 폴리실리콘 박막 트랜지스터(Q2, Q4)를 갖추고, 화소스위치(11)로부터 화소전극(PE)에 인가된 영상신호(Vpix)를 유지한다. 각 접속제어부(14)는 N채널 폴리실리콘 박막 트랜지스터(Q6, Q7)를 갖추고, 화소전극(PE) 및 디지털 메모리부(13)간의 전기적인 접속을 제어할 뿐만 아니라, 디지털 메모리부(13)에 유지된 영상신호의 출력극성을 제어하는 극성제어회로를 겸한다. 박막 트랜지스터(Q1, Q2)는 전원단자(Vdd(=5V)) 및 전원단자(Vss(=0V))간의 전원전압으로 동작하는 제1상보형 인버터(INV1)를 구성하고, 박막 트랜지스터(Q3, Q4)는 전원단자(Vdd, Vss)간의 전원전압으로 동작하는 제2상보형 인버터(INV2)를 구성한다. 상보형 인버터(INV2)의 출력단은 상보형 인버터(INV1)의 입력단에 접속되는 이들 상보형 인버터(INV1, INV2)에 의해 종렬 인버터회로를 구성한다. 상보형 인버터(INV1)의 출력단은 박막 트랜지스터(Q5)를 매개로 상보형 인버터(INV2)의 입력단에 접속된다. 여기에서, 박막 트랜지스터(Q5)는 종렬 인버터회로의 출력을 종렬 인버터회로의 입력으로서 귀환시키는 루프 스위치를 구성한다. 이 박막 트랜지스터(Q5)는, 예컨대 주사선(Y)을 매개로 제어되고, 화소스위치(11)가 주사선(Y)으로부터의 주사신호의 상승에 의해 도통되는 프레임기간에 있어서 도통되지 않으며, 이 프레임의 다음 프레임기간에 있어서 도통된다. 이에 따라, 적어도 화소스위치(11)가 영상신호(Vpix)를 취입할 때까지 박막 트랜지스터(Q5)는 비도통상태로 유지된다.

박막 트랜지스터(Q6, Q7)는 정지화상 표시모드에 있어서, 예컨대 1프레임마다 교대로 고레벨로 설정되는 극성제어신호(POL1, POL2)에 의해 각각 제어된다. 박막 트랜지스터(Q6)는 화소전극(PE)과 상보형 인버터(INV2)의 입력단 및 박막 트랜지스터(Q5)를 매개로 상보형 인버터(INV1)의 출력단 사이에 접속되고, 박막 트랜지스터(Q7)는 화소전극(PE)과 상보형 인버터(INV1)의 입력단 및 상보형 인버터(INV2)의 출력단 사이에 접속된다.

다음으로, 상술한 액정표시장치의 동작을 설명한다. 도 3에 나타난 바와 같이 통상 표시모드에서는, 액정 콘트롤러(2)가 극성제어신호(POL1, POL2)를 저레벨로 유지하는 한편, 주사선 구동회로(3)가 주사신호를 1프레임기간마다 순차 복수의 주사선(Y(Y1~Ym))에 공급한다. 각 주사선(Y)은 주사신호에 의해 1수평주사기간(1H)만 고레벨로 유지된다. 신호선 구동회로(4)는 각 수평주사기간마다 레벨반전되는 1행만큼의 영상신호(Vpix)를 각각 복수의 신호선(X(X1~Xn))에 공급한다. 각 표시화소(PX)의 화소스위치(11)는 대응 주사선(Y)으로부터의 주사신호에 의해 도통되고, 대응 신호선(X)에 공급된 영상신호(Vpix)를 취입하여 화소전극(PE)에 인가한다. 화소스위치(11)가 1수평주사기간후에 비도통으로 되고, 화소전극(PE)을 전기적인 플로팅 상태로 하면, 이 영상신호(Vpix)는 재차 화소스위치(11)가 도통될 때까지 액정용량 및 보조용량(12)에 의해 유지된다. 이 동안, 표시화소(PX)는 공통전극(CE)과 화소전극(PE)간의 전위차에 대응하는 광투과율로 설정된다.

정지화상 표시모드로 이행하는 경우에는, 극성제어신호(POL1)가 최초의 1프레임기간인 정지화상 기록기간에서 고레벨로, POL2가 저레벨로 유지되고, 정지화상용의 영상신호(Vpix)가 이 프레임기간에 있어서 1수평주사기간마다 신호선(X)에 공급된다. 이것에 이어지는 정지화상 유지기간에서는, 극성제어신호(POL2, POL1)가 디지털 메모리부(13)의 출력극성을 반전시키기 위해 1프레임기간마다 교대로 고레벨로 설정된다.

극성제어신호(POL1)가 상술한 바와 같이 정지화상 표시모드의 정지화상 기록기간에 상당하는 제1프레임기간에 있어서 고레벨로 유지되면, 2치(値)의 정지화상 정보에 대응하는 영상신호(Vpix)가 화소스위치(11)를 매개로 화소전극(PE)에 인가되는 동시에, 박막 트랜지스터(Q6)를 매개로 디지털 메모리부(13)에 공급된다. 정지화상 유지기간에서, 예컨대 극성제어신호(POL1)가 저레벨, POL2가 고레벨로 되면, 이 영상신호(Vpix)는 상보형 인버터(INV2)에 의해 레벨반전되어 출력 영상신호로서 박막 트랜지스터(Q7)를 매개로 화소전극(PE)에 인가된다. 여기에서, 정지화상 표시모드의 정지화상 기록기간의 동작에 대해 보충한다. 통상 표시모드의 최후의 프레임기간에 있어서, 제1행째부터 제4행째까지의 표시화소(PX)의 화소전위(VP1, VP2, VP3, VP4)가 라인반전구동으로 같은 밝기로 되도록 각각 5V, 0V, 5V, 0V로 설정되어 있고, 더욱이 정지화상용의 영상신호(Vpix)가, 예컨대 제4주사선(Y4)이 구동되는 수평주사기간만 5V로 설정되며, 그 이외에서 0V로 설정된다고 가정한다. 이 경우, 화소전위(VP1)는 정지화상 기록기간에 있어서 5V에서 0V로 천이하고, 화소전위(VP2)는 정지화상 기록기간에 있어서 0V인채 천이하지 않는다. 한편, 화소전위(VP3)는 5V에서 0V로 천이하고, 화소전위(VP4)는 0V에서 5V로 천이한다.

상술한 실시형태의 액정표시장치에 있어서, 복수의 접속제어부(14)는 복수의 화소스위치(11)가 모두 영상신호를 취입하지 않는 수직 블랭킹기간내에 복수의 디지털 메모리부(14)와 복수의 액정표시화소(PX)의 화소전극(PE)의 접속을 절환한다. 분리회로(SP)는 이들 접속제어부(14)가 복수의 디지털 메모리부(13)를 각각 복수의 액정표시화소(PX)의 화소전극(PE)에 접속하는 동안 복수의 보조용량선(12)을 전위설정단자(PVcs)로부터 전기적으로 분리하여 플로팅 상태로 유지한다. 이에 따라, 디지털 메모리부(13)가 영상신호의 극성반전에 따라 충방전해야 할 용량부하로부터 보조용량(CS)을 제어

시킬 수 있기 때문에, 디지털 메모리부(13)의 구동능력이 제조프로세스에 의존한 소자특성의 오차에 의해 설계값을 하회하는 경우가 있더라도, 디지털 메모리부(13)는 유지상태에 있는 영상신호(Vpix)에 대응하여 올바르게 액정표시화소(PX)를 구동시킨다. 따라서, 디지털 메모리부(13)의 구동능력에 기인하여 발생하는 점결함을 저감시킬 수 있다.

또, 도 4에 간략화하여 나타낸 바와 같이 복수의 보조용량 스위치(20)가 어레이기판(AR)상에서 복수의 보조용량선(12)의 일단측 및 타단측 양쪽에 배치되어 보조용량선 전위(Vcs)로 설정되는 전위설정단자(PVcs)와 이들 보조용량선(12) 사이에 접속된다. 여기에서는, 2개의 보조용량 스위치(20)가 1개의 보조용량선(12)에 접속되는 n개의 보조용량(CS)에 할당되어 있다. 따라서, 1개의 보조용량 스위치(20)가 1개의 보조용량(CS)에 할당되는 경우보다도 대폭적으로 소자수를 저감시킬 수 있고, 이에 따라 어레이기판(AR)상의 유효표시면적을 저하시키지 않고 저소비전력화를 도모할 수 있다.

한편, 본 발명은 상술한 실시형태에 한정되지 않고 그 요지를 이탈하지 않는 범위에서 여러 가지로 변형할 수 있다.

도 4에 나타낸 보조용량 스위치(20)의 배치는, 예컨대 도 5 내지 도 9에 나타낸 바와 같이 변형해도 좋다.

도 5에 나타낸 변형례에서는, 복수의 보조용량 스위치(20)가 어레이기판(AR)상에서 복수의 보조용량선(12)의 일단측 및 타단측에 교대로 배치된다. 이들 보조용량 스위치(20)의 반은 홀수개체의 보조용량선(12)의 일단과 전위설정단자(PVcs) 사이에 접속되고, 이들 보조용량 스위치(20)의 나머지 반은 짝수개체의 보조용량선(12)의 타단과 전위설정단자(PVcs) 사이에 접속된다. 도 6에 나타낸 변형례에서는 복수의 보조용량 스위치(20)가 어레이기판(AR)상에서 복수의 보조용량선(12)의 일단측에만 배치된다. 보조용량 스위치(20) 전부는 이들 보조용량선(12)의 일단과 전위설정단자(PVcs) 사이에 접속되고, 이들 보조용량선(12)의 타단은 서로 접속된다. 도 7에 나타낸 변형례에서는 2개의 보조용량 스위치(20)가 어레이기판(AR)의 외부에 배치된다. 한쪽 보조용량 스위치(20)는 복수의 보조용량선(12)의 일단과 고정전원단자(VF) 사이에 접속되고, 다른쪽 보조용량 스위치(20)는 이들 보조용량선(12)의 타단과 고정전원단자(VF) 사이에 접속된다. 도 8에 나타낸 변형례에서는 단일의 보조용량 스위치(20)가 어레이기판(AR)의 외부에 배치된다. 이 보조용량 스위치(20)는 복수의 보조용량선(12)의 일단과 전위설정단자(PVcs) 사이에 접속되고, 이들 보조용량선(12)의 타단은 서로 접속된다. 도 9에 나타낸 변형례에서는 도 8에 나타낸 변형례와 마찬가지로 단일의 보조용량 스위치(20)가 어레이기판(AR)의 외부에 배치된다. 이 보조용량 스위치(20)는 복수의 보조용량선(12)의 일단 및 타단과 전위설정단자(PVcs) 사이에 접속된다. 이들 도 5 내지 도 9에 나타낸 변형례에서도, 상술한 실시형태와 마찬가지로 1개의 보조용량 스위치(20)가 1개의 보조용량(CS)에 할당되는 경우보다도 대폭적으로 소자수를 저감시킬 수 있고, 이에 따라 어레이기판(AR)상의 유효표시면적을 저하시키지 않고 저소비전력화를 도모할 수 있다.

### 발명의 효과

이상과 같이 본 발명에 의하면, 메모리부의 구동능력에 기인하여 발생하는 점결함을 저감시킬 수 있는 액정표시장치를 제공할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

화소전극 및 공통전극 사이에 액정재료를 끼워넣은 구조를 갖춘 복수의 액정표시화소와,

영상신호를 취입하는 복수의 화소스위치,

상기 복수의 화소스위치로부터 상기 복수의 액정표시화소의 화소전극에 각각 인가되는 영상신호를 디지털 형식으로 유지하는 복수의 메모리부,

상기 복수의 메모리부를 상기 복수의 액정표시화소의 화소전극에 각각 접속하여 상기 복수의 메모리부로부터 이들 화소전극으로 출력되는 영상신호의 극성을 상기 공통전극의 전위에 대해 주기적으로 반전시키는 복수의 접속제어부,

상기 복수의 액정표시화소의 화소전극에 용량결합하여 전위설정단자에 접속되는 복수의 보조용량선 및,

상기 복수의 접속제어부가 상기 복수의 메모리부를 상기 복수의 액정표시화소에 각각 접속하는 동안 상기 복수의 보조용량선을 상기 전위설정단자로부터 전기적으로 분리하여 플로팅 상태로 유지하는 분리회로를 갖춘 것을 특징으로 하는 액정표시장치.

## 청구항 2.

제1항에 있어서, 상기 복수의 액정표시화소가 단일의 표시패널상에서 거의 매트릭스모양으로 배치되고, 상기 복수의 보조용량선 각각이 상기 표시패널상에서 대응 행의 액정표시화소의 화소전극을 가로지르도록 배치되는 것을 특징으로 하는 액정표시장치.

## 청구항 3.

제2항에 있어서, 상기 분리회로는 상기 표시패널상에서 상기 복수의 보조용량선의 일단측 및 타단측 양쪽에 배치되어 상기 복수의 보조용량선과 상기 전위설정단자 사이에 각각 접속되는 복수의 보조용량 스위치를 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 4.

제2항에 있어서, 상기 분리회로는 상기 표시패널상에서 상기 복수의 보조용량선의 일단측에만 배치되어 상기 복수의 보조용량선과 상기 전위설정단자 사이에 각각 접속되는 복수의 보조용량 스위치를 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 5.

제2항에 있어서, 상기 분리회로는 상기 표시패널상에서 상기 복수의 보조용량선의 일단측 및 타단측에 교대로 배치되어 상기 복수의 보조용량선과 상기 전위설정단자 사이에 각각 접속되는 복수의 보조용량 스위치를 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 6.

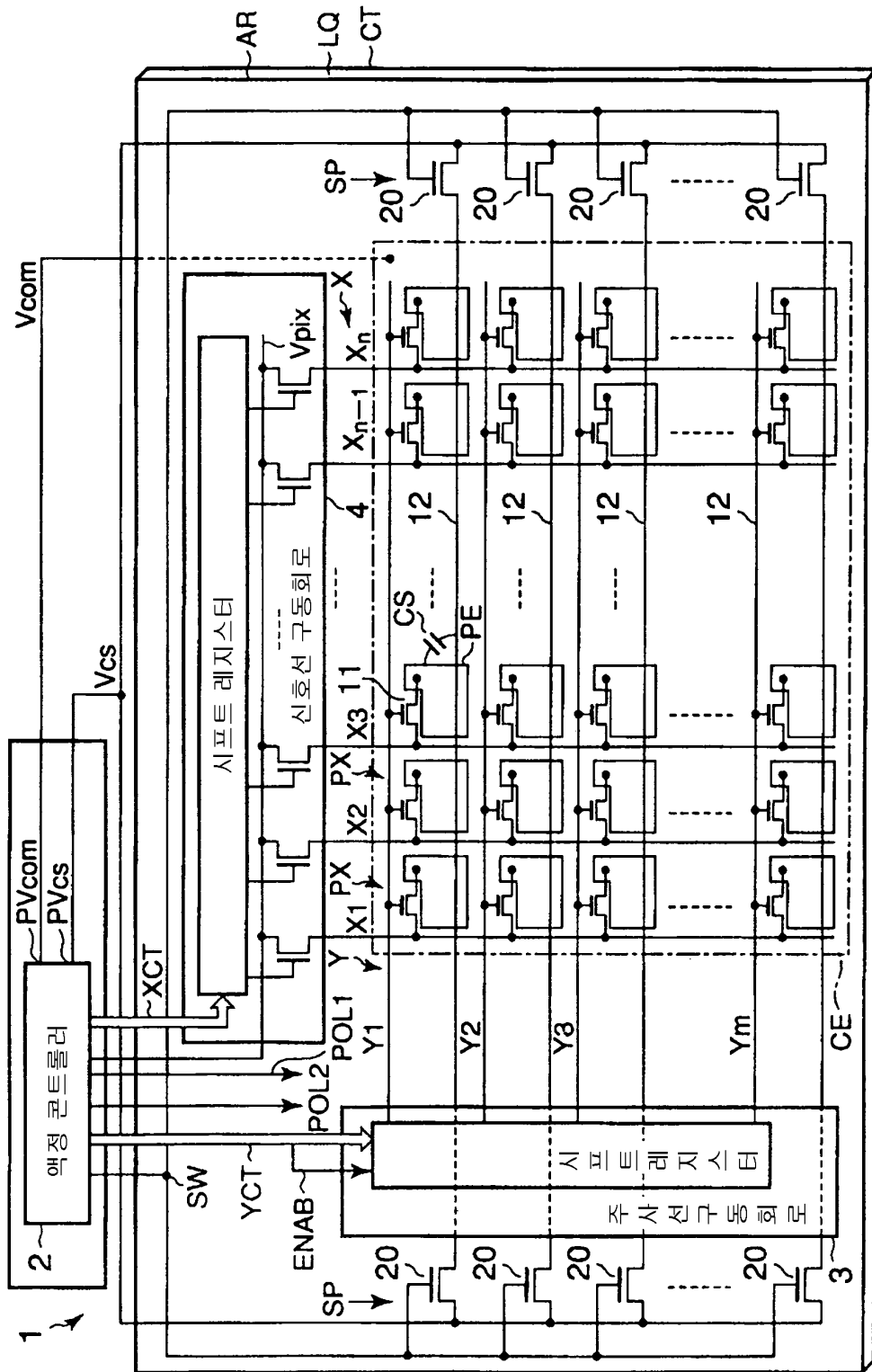
제2항에 있어서, 상기 분리회로는 상기 표시패널의 외부에 배치되어 상기 복수의 보조용량선과 상기 전위설정단자 사이에 접속되는 적어도 1개의 보조용량 스위치를 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 7.

제1항에 있어서, 상기 복수의 접속제어부는 상기 복수의 화소스위치가 모두 영상신호를 취입하지 않는 블랭킹 기간내에 상기 복수의 메모리부와 상기 복수의 액정표시화소의 화소전극의 접속을 절환하는 것을 특징으로 하는 액정표시장치.

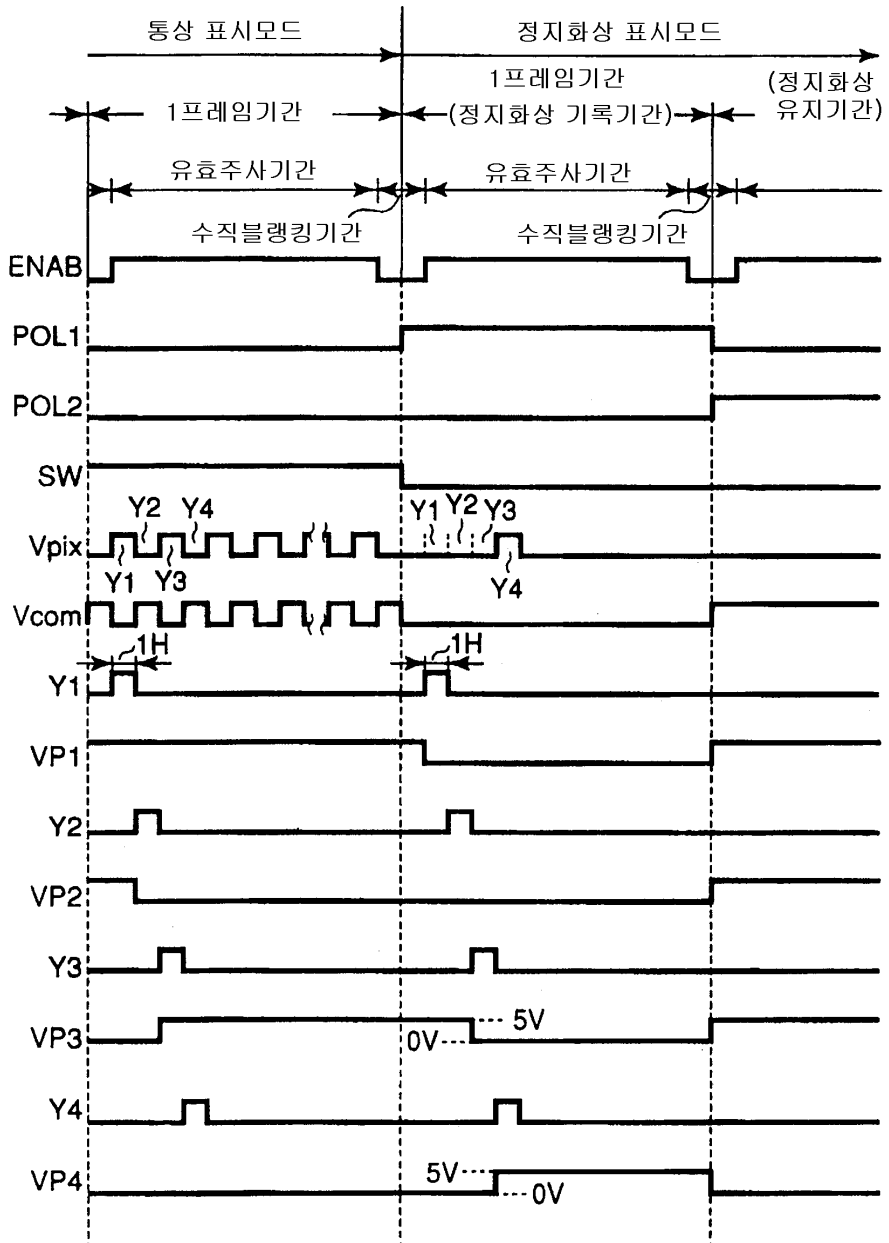
도면

도면1

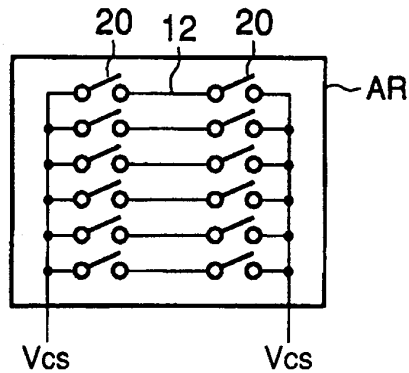




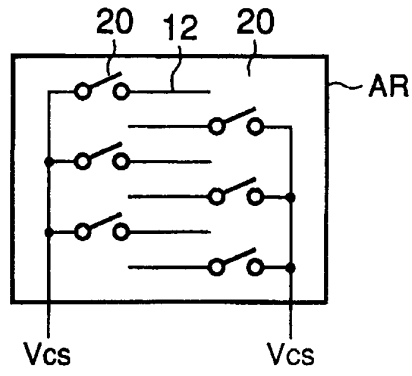
도면3



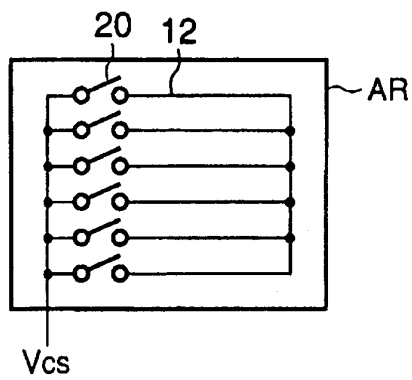
도면4



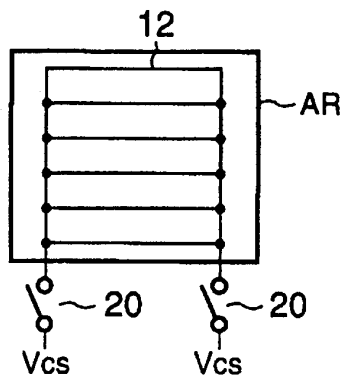
도면5



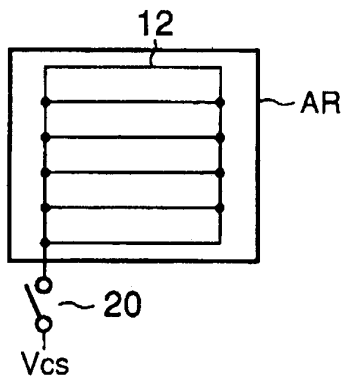
도면6



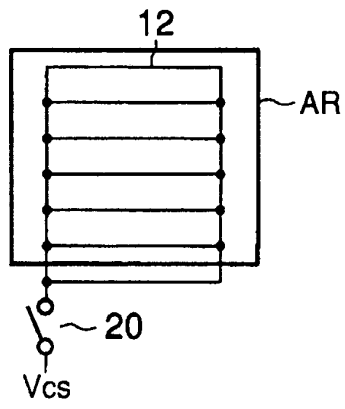
도면7



도면8



도면9



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR100550595B1</a>	公开(公告)日	2006-02-09
申请号	KR1020030013786	申请日	2003-03-05
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	NAKAMURA NORIO		
发明人	NAKAMURA,NORIO		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3655 G09G3/3614 G09G3/3648 G09G2300/0809 G09G2300/0842 G09G2300/0857 G09G2300/0876		
代理人(译)	KIM , YOON BAE		
优先权	2002067498 2002-03-12 JP		
其他公开文献	KR1020030074240A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明，可以减少由于存储单元的驱动强度而产生的点缺陷。为此，它在多个LCD像素 (PX) 和多个像素开关 (11) 中电容耦合，将图像信号记录到多个数字存储器部件，从多个像素开关维持具有数字形式的相应施加图像信号 (11) 在多个像素电极 (PE) 中，多个连接控制器 (14) 将这些数字存储器部分连接到多个像素电极 (PE)，并周期性地将从多个存储器单元输出的图像信号的极性反转到这些像素电极 (PE)。关于公共电极和多个像素电极 (PE) 的电位，并且多个辅助电容线 (12) 连接到电位配置节点 (PVcs) 和多个连接控制器 (14) 连接多个存储器单元 (13) 多个LCD像素 (PX) 多个辅助容量线 (12) 与潜在配置节点 (PVcs) 电气分离，并配备离散 circuit (SP) 保持浮动状态。

