



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2009년01월13일  
(11) 등록번호 10-0878267  
(24) 등록일자 2009년01월06일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2002-0025271  
(22) 출원일자 2002년05월08일  
심사청구일자 2007년05월08일  
(65) 공개번호 10-2003-0087275  
(43) 공개일자 2003년11월14일

(56) 선행기술조사문헌  
KR1020020028781 A

(뒷면에 계속)

전체 청구항 수 : 총 6 항

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이백운

경기도성남시분당구야탑동(장미마을)331번지동부  
아파트110동802호

(74) 대리인

팬코리아특허법인

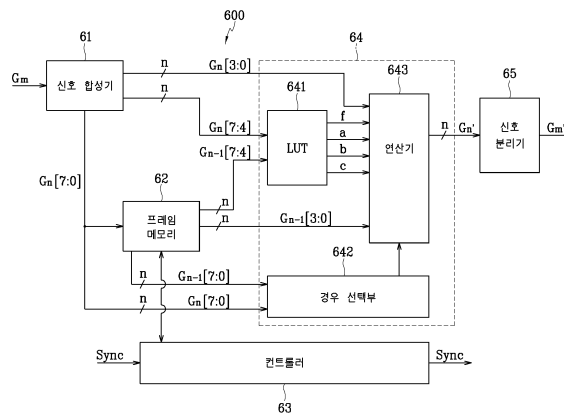
심사관 : 김세영

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치와 계조 신호 보정 방법에 관한 것으로, 계조 신호 보정부는, 상기 현재 계조 신호를 기억함과 동시에 기억하고 있던 이전 계조 신호를 출력하는 프레임 메모리, 상기 현재 계조 신호와 상기 프레임 메모리로부터의 이전 계조 신호의 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 상기 적어도 두 개의 그룹으로 분류하고 해당하는 신호를 생성하는 경우 선택부, 상기 현재 계조 신호의 상위 비트와 상기 프레임 메모리로부터의 이전 계조 신호의 상위 비트에 따라 해당 변수의 값을 출력하는 룩업 테이블을 포함하고 있다. 또한 상기 룩업 테이블로부터의 상기 변수, 상기 현재 계조 신호의 하위 비트 및 상기 프레임 메모리로부터의 이전 계조 신호의 하위 비트를, 상기 경우 선택부로부터의 신호에 따라 결정된 방식으로 연산하여 상기 보정 계조 신호를 생성하는 연산기를 포함하고 있다. 그리고 상기 현재 계조 신호와 상기 이전 계조 신호의 하위 비트가 모두 "0"인 점들에 대해서 보정 계조 신호가 미리 정해져 있고, 상기 변수는 상기 미리 정해진 보정 계조 신호에 의하여 결정되는 보정 계조 신호를 정한다. 따라서 보정 오차 및 불연속성을 현저히 줄일 수 있고, 이전 계조 신호와 현재 계조 신호의 차이의 특성에 따라 보정 방식을 달리 하므로, 이 차이의 특성에 맞는 보정 동작이 이루어져 화질이 향상된다.

대표도 - 도4



(56) 선행기술조사문헌  
JP10276349 A  
KR1020030021570 A  
JP2000209462 A  
JP06289827 A

---

**특허청구의 범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

삭제

**청구항 9**

복수의 화소를 포함하는 액정판 조립체,

신호원으로부터 공급받은 현재 계조 신호( $G_n$ )와 이전 계조 신호( $G_{n-1}$ )의 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 적어도 두 개의 그룹으로 분류하여 상기 현재 계조 신호( $G_n$ )를 보정하는 계조 신호 보정부, 그리고

상기 계조 신호 보정부로부터의 상기 보정된 계조 신호( $G_n'$ )를 대응하는 화상 신호로 바꾸어 상기 화소에 공급하는 데이터 구동부

를 포함하며,

상기 현재 계조 신호 및 상기 이전 계조 신호는 상위 비트와 하위 비트를 포함하고,

상기 계조 신호 보정부는,

상기 현재 계조 신호를 기억함과 동시에 기억하고 있던 이전 계조 신호를 출력하는 프레임 메모리,

상기 현재 계조 신호와 상기 프레임 메모리로부터의 이전 계조 신호의 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 상기 적어도 두 개의 그룹으로 분류하고 해당하는 신호를 생성하는 경우 선택부,

상기 현재 계조 신호의 상위 비트와 상기 프레임 메모리로부터의 이전 계조 신호의 상위 비트에 따라 해당 변수의 값을 출력하는 룩업 테이블, 그리고

상기 룩업 테이블로부터의 상기 변수, 상기 현재 계조 신호의 하위 비트 및 상기 프레임 메모리로부터의 이전 계조 신호의 하위 비트를, 상기 경우 선택부로부터의 신호에 따라 결정된 방식으로 연산하여 상기 보정 계조 신

호를 생성하는 연산기를 포함하며,

상기 현재 계조 신호와 상기 이전 계조 신호의 하위 비트가 모두 "0"인 점들에 대해서 보정 계조 신호가 미리 정해져 있고, 상기 변수는 상기 미리 정해진 보정 계조 신호에 의하여 결정되는 액정 표시 장치.

**청구항 10**

제9항에서,

상기 적어도 두 개의 그룹은 제1 내지 제4 그룹을 포함하며,

상기 제1 그룹은 상기 현재 계조 신호와 상기 이전 계조 신호의 차이가 설정값 이하인 쌍으로 이루어지고,

상기 제2 그룹은 상기 현재 계조 신호의 상위 비트와 상기 이전 계조의 상위 비트가 동일하며, 상기 현재 계조 신호가 상기 이전 계조 신호보다 큰 쌍으로 이루어지고,

상기 제3 그룹은 상기 현재 계조 신호의 상위 비트와 상기 이전 계조의 상위 비트가 동일하며, 상기 현재 계조 신호가 상기 이전 계조 신호보다 작은 쌍으로 이루어지고,

상기 제4 그룹은 상기 제1 내지 제3 그룹에 포함되지 않는 쌍으로 이루어지는

액정 표시 장치.

**청구항 11**

제10항에서,

상기 변수는 f, a, b, c를 포함하고,

$$f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=G_n'(G_n[x+y-1:y] \times 2^y, G_{n-1}[x+y-1:y] \times 2^y),$$

$$a(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y])$$

$$- f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]),$$

$$b(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

$$- f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1),$$

$$c(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

$$= f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]+1)+f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

$$- f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y])-f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1)$$

(여기서 x는 이전 계조 신호 및 현재 계조 신호의 상위 비트의 수이고, y는 이전 계조 신호 및 현재 계조 신호의 하위 비트의 수이다.)

이며,

상기 제1 그룹의 현재 계조 신호는 보정하지 않으며,

상기 제2 그룹의 현재 계조 신호의 보정 계조 신호( $G_n'$ )는

$$G_n'=f+a \times G_n[y-1:0]/2^y-b \times G_{n-1}[y-1:0]/2^y+c \times G_{n-1}[y-1:0]/2^y$$

로 산출되고,

상기 제3 그룹의 현재 계조 신호의 보정 계조 신호는

$$G_n'=f+a \times G_n[y-1:0]/2^y-b \times G_{n-1}[y-1:0]/2^y+c \times G_n[y-1:0]/2^y$$

로 산출되며,

상기 제4 그룹의 현재 계조 신호의 보정 계조 신호는

$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$$

로 산출되는

액정 표시 장치.

**청구항 12**

삭제

**청구항 13**

복수의 화소를 포함하는 액정 표시판 조립체,

신호원으로부터 수신한 x 비트의 상위 비트와 y 비트의 하위 비트로 이루어진 현재 계조 신호( $G_n$ )를 상기 현재 계조 신호( $G_n$ )와 x 비트의 상위 비트와 y 비트의 하위 비트로 이루어진 이전 계조 신호( $G_{n-1}$ )를 근거로 보정하여 보정 계조 신호( $G_n'$ )로 출력하는 계조 신호 보정부, 그리고

상기 계조 신호 보정부로부터의 상기 보정 계조 신호( $G_n'$ )를 대응하는 화상 신호로 바꾸어 상기 화소로 출력하는 데이터 구동부

를 포함하며,

상기 현재 계조 신호와 상기 이전 계조 신호의 일부 쌍들에 대해서는 상기 보정된 계조 신호가 미리 정해져 있고,

상기 현재 계조 신호와 상기 이전 계조 신호의 나머지 쌍들에 대해서는 상기 미리 정해진 보정 계조 신호들을 기준으로 한 보간법으로 보정 계조 신호를 결정하며,

상기 나머지 쌍들에 대한 보정 계조 신호는 상기 일부 쌍 중 적어도 네 개의 쌍에 대한 보정된 계조 신호를 기준으로 한 보간법에 의하여 결정되는 액정 표시 장치.

**청구항 14**

제13항에서,

상기 일부 쌍은 상기 현재 계조 신호의 하위 비트와 상기 이전 계조 신호의 하위 비트가 모두 0이며,

상기 이전 및 현재 계조 신호의 상위 비트의 비트수가 x이고 상기 이전 및 현재 계조 신호의 하위 비트의 비트수가 y이며, 상기 현재 계조 신호의 상위 비트 및 하위 비트가 각각  $G_n([x+y-1:y])$ ,  $G_n([y-1:0])$ 이고, 상기 이전 계조 신호의 상위 비트 및 하위 비트가 각각  $G_{n-1}([x+y-1:y])$ ,  $G_{n-1}([y-1:0])$ 이라 할 때

상기 적어도 네 개의 쌍은

$$(G_n[x+y-1:x], G_{n-1}[x+y-1:x]), (G_n[x+y-1:x]+1, G_{n-1}[x+y-1:x]), (G_n[x+y-1:x], G_{n-1}[x+y-1:x]+1), (G_n[x+y-1:x]+1, G_{n-1}[x+y-1:x]+1)$$

인 액정 표시 장치.

**청구항 15**

제14항에서,

상기 보정 계조 신호( $G_n'$ )는,

$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$$

이며,

$$f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=G_n'(G_n[x+y-1:y] \times 2^y, G_{n-1}[x+y-1:y] \times 2^y),$$

$$a(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]),$$

$$b(G_n[x+y-1:y], G_{n-1}[x+y-1:y])=f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1),$$

$$c(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ = f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]+1) + f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1),$$

(여기서 x는 이전 계조 신호 및 현재 계조 신호의 상위 비트의 수이고, y는 이전 계조 신호 및 현재 계조 신호의 하위 비트의 수이다.)

인 액정 표시 장치.

**청구항 16**

삭제

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <6> 본 발명은 액정 표시 장치 및 계조 신호 보정 방법에 관한 것으로, 더욱 상세하게는 신호원으로부터의 계조 신호를 보정하는 액정 표시 장치 및 계조 신호 보정 방법에 관한 것이다.
- <7> 일반적인 액정 표시 장치는 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전계를 인가하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 휴대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor, TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.
- <8> 이러한 TFT-LCD는 컴퓨터의 표시 장치뿐만 아니라 텔레비전의 표시 화면으로도 널리 사용됨에 따라 동화상을 구현할 필요가 높아지고 있다. 그러나 종전의 TFT-LCD는 액정의 응답 속도가 느리기 때문에 동화상을 구현하기 어려운 단점이 있다.

**발명이 이루고자 하는 기술적 과제**

<9> 따라서 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 액정의 느린 응답 속도를 보완하기 위하여 계조 신호를 보정하는 것이다.

<10> 본 발명의 다른 기술적 과제는 불연속적인 계조 변화로 발생하는 화질 악화를 향상시키는 것이다.

**발명의 구성 및 작용**

<11> 본 발명의 과제를 이루기 위한 하나의 특징에 따른 액정 표시 장치는

<12> 복수의 화소를 포함하는 액정판 조립체,

<13> 신호원으로부터 공급받은 현재 계조 신호( $G_n$ )와 이전 계조 신호( $G_{n-1}$ )의 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 적어도 두 개의 그룹으로 분류하여 상이한 방식으로 상기 현재 계조 신호( $G_n$ )를 보정하는 계조 신호 보정부, 그리고

<14> 상기 계조 신호 보정부로부터의 상기 보정된 계조 신호( $G_n'$ )를 대응하는 화상 신호로 바꾸어 상기 화소에 공급하는 데이터 구동부

<15> 를 포함한다.

<16> 적어도 두 개의 그룹은 상기 현재 계조 신호와 상기 이전 계조 신호의 차이가 이미 정해진 설정값 내에 존재하는 제1 그룹과 상기 차이가 상기 설정값을 벗어나는 제2 그룹을 포함하고 있는 것이 바람직하다.

<17> 제2 그룹은 상기 현재 계조 신호가 상기 이전 계조 신호보다 큰 제3 그룹과 상기 현재 계조 신호가 상기 이전 계조 신호보다 작은 제4 그룹을 포함할 수 있다. 제3 그룹과 제4 그룹의 현재 계조 신호에 대하여 서로 다른 방식으로 보정한다.

<18> 본 발명의 한 실시예에 따르면, 상기 현재 계조 신호 및 상기 이전 계조 신호는 상위 비트와 하위 비트를 포함하며, 상기 제3그룹과 제4 그룹은 상기 현재 계조 신호의 상위 비트(MSB)와 상기 이전 계조 신호의 상위 비트가 동일한 쌍으로 이루어져 있다.

<19> 상기 제2 그룹은 상기 현재 계조 신호의 상기 상위 비트와 상기 이전 계조 신호의 상기 상위 비트가 동일하지 않은 쌍으로 이루어진 제5 그룹을 포함하며, 상기 제5 그룹의 현재 계조 신호에 대해서는 상기 제3 및 제4 그룹의 현재 계조 신호와 다른 방식으로 보정한다.

<20> 상기 계조 신호 보정부는 상기 제1 그룹의 현재 계조 신호에 대하여 보정을 행하지 않는 것이 바람직하다.

<21> 상기 현재 계조 신호 및 상기 이전 계조 신호는 상위 비트와 하위 비트를 포함한다.

<22> 상기 계조 신호 보정부는,

<23> 상기 현재 계조 신호를 기억함과 동시에 기억하고 있던 이전 계조 신호를 출력하는 프레임 메모리,

<24> 상기 현재 계조 신호와 상기 프레임 메모리로부터의 이전 계조 신호의 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 상기 적어도 두 개의 그룹으로 분류하고 해당하는 신호를 생성하는 경우 선택부,

<25> 상기 현재 계조 신호의 상위 비트와 상기 프레임 메모리로부터의 이전 계조 신호의 상위 비트에 따라 해당 변수의 값을 출력하는 룩업 테이블, 그리고

<26> 상기 룩업 테이블로부터의 상기 변수, 상기 현재 계조 신호의 하위 비트 및 상기 프레임 메모리로부터의 이전 계조 신호의 하위 비트를, 상기 경우 선택부로부터의 신호에 따라 결정된 방식으로 연산하여 상기 보정 계조 신호를 생성하는 연산기

<27> 를 포함한다.

<28> 상기 현재 계조 신호와 상기 이전 계조 신호의 하위 비트가 모두 "0"인 점들에 대해서 보정 계조 신호가 미리 정해져 있고, 상기 변수는 상기 미리 정해진 보정 계조 신호에 의하여 결정될 수 있다.

<29> 상기 적어도 두 개의 그룹은 제1 내지 제4 그룹을 포함하며, 상기 제1 그룹은 상기 현재 계조 신호와 상기 이전 계조 신호의 차이가 설정값 이하인 쌍으로 이루어지고, 상기 제2 그룹은 상기 현재 계조 신호의 상위 비트와 상기 이전 계조의 상위 비트가 동일하며, 상기 현재 계조 신호가 상기 이전 계조 신호보다 큰 쌍으로 이루어지고,

상기 제3 그룹은 상기 현재 계조 신호의 상위 비트와 상기 이전 계조의 상위 비트가 동일하며, 상기 현재 계조 신호가 상기 이전 계조 신호보다 작은 쌍으로 이루어지고, 상기 제4 그룹은 상기 제1 내지 제3 그룹에 포함되지 않는 쌍으로 이루어진다.

<30> 상기 변수는  $f$ ,  $a$ ,  $b$ ,  $c$ 를 포함하고,

<31> 
$$f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = G_n'(G_n[x+y-1:y] \times 2^y, G_{n-1}[x+y-1:y] \times 2^y),$$

<32> 
$$a(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y] + 1, G_{n-1}[x+y-1:y])$$

<33> 
$$- f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]),$$

<34> 
$$b(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

<35> 
$$- f(G_n[x+y-1:y], G_{n-1}[x+y-1:y] + 1),$$

<36> 
$$c(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

<37> 
$$= f(G_n[x+y-1:y] + 1, G_{n-1}[x+y-1:y] + 1) + f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

<38> 
$$- f(G_n[x+y-1:y] + 1, G_{n-1}[x+y-1:y]) - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y] + 1)$$

<39> (여기서  $x$ 는 이전 계조 신호 및 현재 계조 신호의 상위 비트의 수이고,  $y$ 는 이전 계조 신호 및 현재 계조 신호의 하위 비트의 수이다.)

<40> 이다.

<41> 상기 제1 그룹의 현재 계조 신호는 보정하지 않으며,

<42> 상기 제2 그룹의 현재 계조 신호의 보정 계조 신호( $G_n'$ )는

<43> 
$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_{n-1}[y-1:0]/2^y$$

<44> 로 산출된다.

<45> 또한 상기 제3 그룹의 현재 계조 신호의 보정 계조 신호는

<46> 
$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0]/2^y$$

<47> 로 산출되며,

<48> 상기 제4 그룹의 현재 계조 신호의 보정 계조 신호는

<49> 
$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$$
 로 산출된다.

<50> 본 발명의 과제를 이루기 위한 다른 특징에 따른 액정 표시 장치는

<51> 복수의 화소를 포함하는 액정 표시판 조립체,

<52> 신호원으로부터 수신한  $x$  비트의 상위 비트와  $y$  비트의 하위 비트로 이루어진 현재 계조 신호( $G_n$ )를 상기 현재 계조 신호( $G_n$ )와  $x$  비트의 상위 비트와  $y$  비트의 하위 비트로 이루어진 이전 계조 신호( $G_{n-1}$ )를 근거로 보정하여 보정 계조 신호( $G_n'$ )로 출력하는 계조 신호 보정부, 그리고

<53> 상기 계조 신호 보정부로부터의 상기 보정 계조 신호( $G_n'$ )를 대응하는 화상 신호로 바꾸어 상기 화소로 출력하는 데이터 구동부

<54> 를 포함하며,

<55> 상기 현재 계조 신호와 상기 이전 계조 신호의 일부 쌍들에 대해서는 상기 보정된 계조 신호가 미리 정해져 있고,

- <56> 상기 현재 계조 신호와 상기 이전 계조 신호의 나머지 쌍들에 대해서는 상기 미리 정해진 보정 계조 신호들을 기준으로 한 보간법으로 보정 계조 신호를 결정하며,
- <57> 상기 나머지 쌍들에 대한 보정 계조 신호는 상기 일부 쌍 중 적어도 네 개의 쌍에 대한 보정된 계조 신호를 기준으로 한 보간법에 의하여 결정된다.
- <58> 본 발명의 과제를 이루기 위한 또 다른 특징에 따른 액정 표시 장치의 계조 신호 보정 방법으로서,
- <59> 상기 현재 계조 신호와 상기 이전 계조 신호의 차이를 구하는 단계,
- <60> 상기 현재 계조 신호와 상기 이전 계조 신호의 상기 차이의 특성에 따라 상기 현재 계조 신호와 상기 이전 계조 신호의 쌍을 적어도 두 개의 그룹으로 분류하는 단계,
- <61> 상기 현재 계조 신호와 상기 이전 계조 신호의 상위 비트를 각각 추출하는 단계,
- <62> 상기 상위 비트로 결정되는 변수를 구하는 단계,
- <63> 상기 현재 계조 신호와 상기 이전 계조 신호의 하위 비트를 각각 추출하는 단계,
- <64> 상기 변수와 상기 하위 비트에 근거하여 상기 분류된 그룹에 따라 다른 방식으로 현재 계조 신호를 보정하는 단계
- <65> 를 포함한다.
- <66> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으므로 여기에서 설명하는 실시예에 한정되지 않는다.
- <67> 다음에 본 발명의 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 1은 본 발명의 실시예에 따른 액정 표시 장치를 나타내는 도면이다.
- <68> 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 한 화소에 대한 등가 회로도이다.
- <69> 도 1에 도시한 바와 같이, 본 발명에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly, 이하 줄여서 "액정 표시판"이라 한다)(300) 및 이에 연결된 게이트 구동부(gate driver)(420)와 데이터 구동부(data driver)(430), 게이트 구동부(420)에 연결된 구동 전압 생성부(driving voltage generator)(560)와 데이터 구동부(430)에 연결된 계조 전압 생성부(gray voltage generator)(570), 그리고 이들을 제어하는 신호 제어부(signal controller)(550)를 포함하고 있다.
- <70> 액정 표시판(300)은 등가 회로로 볼 때 복수의 신호선( $G_0-G_n$ ,  $D_1-D_m$ )과 이에 연결된 복수의 화소(pixel)를 포함하며, 각 화소는 신호선( $G_0-G_n$ ,  $D_1-D_m$ )에 연결된 스위칭 소자(switching element)(Q)와 이에 연결된 액정 축전기( $C_{lc}$ ) 및 유지 축전기(storage capacitor)( $C_{st}$ )를 포함한다. 신호선( $G_0-G_n$ ,  $D_1-D_m$ )은 주사 신호(scanning signal) 또는 게이트 신호(gate signal)를 전달하며 행 방향으로 뻗어 있는 복수의 주사 신호선 또는 게이트선( $G_0-G_n$ )과 화상 신호(image signal) 또는 데이터 신호(data signal)를 전달하며 열 방향으로 뻗어 있는 화상 신호선 또는 데이터선( $D_1-D_m$ )을 포함한다. 스위칭 소자(Q)는 삼단자 소자로서, 그 제어 단자는 게이트선( $G_0-G_n$ )에 연결되어 있고 입력 단자는 데이터선( $D_1-D_m$ )에 연결되며, 출력 단자는 액정 축전기( $C_{lc}$ ) 및 유지 축전기( $C_{st}$ )의 한 단자에 연결되어 있다.
- <71> 액정 축전기( $C_{lc}$ )는 스위칭 소자(Q)의 출력 단자와 공통 전압(common voltage) 또는 기준 전압(reference voltage)에 연결되어 있다. 유지 축전기( $C_{st}$ )는 스위칭 소자(Q)의 출력 단자와 도면에서 볼 때 바로 위의 게이트선[이하 "전단 게이트선(previous gate line)"이라 함]에 연결되어 있으며, 이런 연결 방식을 전단 게이트 방식(previous gate type)이라고 한다. 그러나 유지 축전기( $C_{st}$ )의 다른 단자는 다른 전압, 예를 들면 기준 전압에 연결될 수도 있으며 이 경우는 독립 배선 방식(separate wire type)이라 한다.
- <72> 한편, 액정 표시판 조립체(300)를 구조적으로 보면 도 2에서와 같이 개략적으로 나타낼 수 있다. 편의상 도 2에는 하나의 화소만을 나타내었다.
- <73> 도 2에 도시한 것처럼, 조립체(300)는 서로 마주 보는 하부 표시판(100)과 상부 표시판(200) 및 둘 사이의 액정

층(3)을 포함한다. 하부 표시판(100)에는 게이트선( $G_{i-1}$ ,  $G_i$ ) 및 데이터선( $D_j$ )과 스위칭 소자(Q) 및 유지 축전기( $C_{st}$ )가 구비되어 있다. 액정 축전기( $C_{lc}$ )는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 기준 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다.

- <74> 화소 전극(190)은 스위칭 소자(Q)에 연결되며 기준 전극(270)은 상부 표시판(200)의 전면(全面)에 형성되어 있고 공통 전압에 연결된다. 여기에서 액정 분자들은 화소 전극(190)과 기준 전극(270)이 생성하는 전기장의 변화에 따라 그 배열을 바꾸고 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.
- <75> 화소 전극(190)은 또한 절연체를 매개로 전단 게이트선( $G_{i-1}$ )과 중첩됨으로써 전단 게이트선( $G_{i-1}$ )과 함께 유지 축전기( $C_{st}$ )의 두 단자를 이룬다. 독립 배선 방식의 경우 예를 들면 기준 전압을 인가 받는 별개의 배선이 하부 표시판(100)에 구비되어 화소 전극(190)과 중첩됨으로써 유지 축전기( $C_{st}$ )를 이루는 것이 일반적이다.
- <76> 도 2는 스위칭 소자(Q)의 예로 모스(MOS) 트랜지스터를 보여주고 있으며, 이 모스 트랜지스터는 실제 공정에서 비정질 규소(amorphous silicon) 또는 다결정 규소(polysilicon)를 채널층으로 하는 박막 트랜지스터로 구현된다.
- <77> 도 2에서와는 달리 기준 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형으로 만들어진다.
- <78> 한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(color filter)(230)를 구비함으로써 가능하다. 색 필터(230)는 도 2에서처럼 주로 상부 표시판(200)의 해당 영역에 형성되지만 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.
- <79> 다시 도 1을 참고하면, 게이트 구동부(420) 및 데이터 구동부(430)는 각각 스캔 구동부(scan driver) 및 소스 구동부(source driver)라고도 하며 복수의 게이트 구동 IC(integrated circuit) 및 데이터 구동 IC로 이루어지는 것이 일반적이다. 각 IC는 액정 표시판 조립체(300)의 외부에 따로 존재하거나 조립체(300) 위에 장착될 수도 있고, 신호선( $G_0$ - $G_n$ ,  $D_1$ - $D_m$ ) 및 박막 트랜지스터(Q)와 동일한 공정으로 조립체(300) 위에 형성될 수도 있다.
- <80> 게이트 구동부(420)는 액정 표시판 조립체(300)의 게이트선( $G_0$ - $G_n$ )에 연결되어 구동 전압 생성부(560)로부터의 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_0$ - $G_n$ )에 인가한다.
- <81> 데이터 구동부(430)는 조립체(300)의 데이터선( $D_1$ - $D_m$ )에 연결되어 있으며 계조 전압 생성부(570)로부터의 계조 전압(gray voltage)을 선택하여 데이터 신호로서 데이터선( $D_1$ - $D_m$ )에 인가한다.
- <82> 이러한 게이트 구동부(420)와 데이터 구동부(430), 구동 전압 생성부(560) 등의 동작은 액정 표시판 조립체(300)의 외부에 존재하며 이들에 연결된 신호 제어부(550)에 의하여 제어되는데 이에 대하여 상세하게 설명한다.
- <83> 신호 제어부(550)는 외부의 그래픽 제어기(graphic controller)(도시하지 않음)로부터 RGB 계조 신호(gray signal)(R, G, B) 및 이의 표시를 제어하는 제어 입력 신호(input control signal), 예를 들면 수직 동기 신호(vertical synchronizing signal;  $V_{sync}$ )와 수평 동기 신호(horizontal synchronizing signal;  $H_{sync}$ ), 메인 클럭(main clock; CLK), 데이터 인에이블 신호(data enable signal; DE) 등을 제공받는다. 신호 제어부(550)는 제어 입력 신호를 기초로 게이트 제어 신호 및 데이터 제어 신호를 생성하고 계조 신호(R, G, B)를 액정 표시판(300)의 동작 조건에 맞게 적절히 처리한 후, 게이트 제어 신호는 게이트 구동부(420)와 구동 전압 생성부(560)로 내보내고 데이터 제어 신호와 처리한 계조 신호(R', G', B')는 데이터 구동부(430)로 내보낸다. 신호 제어부(550)에서의 계조 신호 처리 방법에 대해서는 뒤에서 상세히 설명한다.
- <84> 게이트 제어 신호는 게이트 온 펄스(게이트 신호의 하이 구간)의 출력 시작을 지시하는 수직 동기 시작 신호(vertical synchronization start signal; STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클럭 신호(gate clock signal; CPV) 및 게이트 온 펄스의 폭을 한정하는 게이트 온 인에이블 신호(gate on enable signal; OE) 등을 포함한다. 이 중에서 게이트 온 인에이블 신호(OE)와 게이트 클럭 신호(CPV)는 구동 전압 생성부(560)에 공급된다. 데이터 제어 신호는 계조 신호의 입력 시작을 지시하는 수평 동기 시작 신호

(horizontal synchronization start signal; STH)와 데이터선에 해당 데이터 전압을 인가하라는 로드 신호(load signal; LOAD 또는 TP) 및 데이터 클럭 신호(data clock signal; HCLK) 등을 포함한다.

- <85> 게이트 구동부(420)는 신호 제어부(550)로부터의 게이트 제어 신호에 따라 게이트 온 펄스를 차례로 게이트선( $G_1-G_n$ )에 인가하여 이 게이트선( $G_1-G_n$ )에 연결된 한 행의 스위칭 소자(Q)를 턴온시킨다. 이와 동시에 데이터 구동부(430)는 신호 제어부(550)로부터의 데이터 제어 신호에 따라 턴온된 스위칭 소자(Q)가 위치한 화소 행에 계조 신호(R', G', B')에 대응하는 계조 전압 생성부(570)로부터의 아날로그 전압을 화상 신호로서 해당 데이터선( $D_1-D_m$ )에 공급한다. 데이터선( $D_1-D_m$ )에 공급된 화상 신호는 턴온된 스위칭 소자(Q)를 통해 해당 화소에 인가된다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선( $G_1-G_n$ )에 대하여 차례로 게이트 온 펄스를 인가하여 모든 화소 행에 화상 신호를 인가한다.
- <86> 본 발명의 실시예에 따른 신호 제어부(550)에서의 계조 신호 처리는 액정의 늦은 반응 속도를 보완하기 위하여 이전 프레임의 계조 신호(이하 "이전 계조 신호"라 함)와 현재 프레임의 계조 신호(이하 "현재 계조 신호"라 함)를 토대로 보정된 계조 신호를 만들어 내는 것이다. 이러한 방식들을 이미 본 발명자가 대한민국 특허출원번호 10-2000-5442(출원일: 2000. 2. 3)와 10-2000-73672(출원일: 2000. 12. 6), 그리고 미국 특허출원번호 09/773,603(출원일: 2001. 2. 2), 유럽 특허출원번호 01102227.4(출원일: 2001. 1. 31), 중국 특허출원번호 01111679.X(출원일: 2001. 2. 3), 일본 특허출원번호 2001-28541(출원일: 2001. 2. 5), 대만 특허출원번호 89123095(출원일: 2000. 11. 2)와 90101788(출원일: 2001. 1. 30)을 통하여 제시한 바 있으며, 이 출원을 여기에 인용함으로써 본 발명의 내용으로서 포함한다.
- <87> 본 발명의 실시예에서는, 이전 계조 신호와 현재 계조 신호의 상위 비트(MSB) 값을 이용하여 1차적으로 연산에 필요한 변수를 결정한 후, 이전 계조 신호와 현재 계조 신호의 하위 비트(LSB) 값과 결정된 변수를 이용하여 보정된 계조 신호를 산출한다.
- <88> 이와 같은 과정을 도 3을 참고로 하여 구체적으로 설명한다.
- <89> 설명의 편의를 위하여, 계조 신호는 8비트인 것으로 가정하고, 상위 비트(MSB)와 하위 비트(LSB) 모두 4비트라고 가정한다. 그러면 나타낼 수 있는 계조의 수는  $2^8 = 256$ 이 된다.
- <90> n번째 프레임의 계조 신호( $G_n$ )(편의상 현재 계조 신호라 함)를 세로축에 나타내고, (n-1)번째 프레임의 계조 신호( $G_{n-1}$ )(편의상 이전 계조 신호라 함)를 세로축에 나타내면 도 3과 같이 된다.
- <91> 계조의 수가 256개이므로 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 조합은 모두  $256 \times 256 = 65,536$ 개가 된다.
- <92> 이렇게 많은 수의 조합 각각에 대하여 별개로 보정 계조 신호를 결정하고 이에 맞춰 보정 계조 신호를 만들어 내는 것은 시간, 공간적으로 무리가 따르므로 적절한 묶음으로 나누어 처리한다.
- <93> 본 발명의 실시예에서는 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 상위 비트(MSB)의 값을 기준으로 하여 구역(block)을 나누며 그 구역들이 도 3에서 실선으로 구획된 정사각형의 영역들이다. 구역의 경계에 존재하는 점들은 이전 계조 신호( $G_{n-1}$ ) 또는 현재 계조 신호( $G_n$ )의 하위 비트(LSB)가 0인 점들이다. 이전 계조 신호와 현재 계조 신호 모두에 대하여, 각 구역 안에 존재하는 점들의 MSB는 모두 동일하며, 왼쪽 변과 위쪽 변 상에 위치하는 점들 또한 구역 내부의 점들과 동일한 MSB를 가진다. 다만 오른쪽 변과 아래쪽 변 상에 존재하는 점들의 MSB는 구역 내부의 점들의 MSB와 상이하다. (따라서 앞으로 구역이라 하면 구역 내부와 왼쪽 및 오른쪽 변상의 점을 아울러 일컫는 것으로 한다.) 예를 들면, A 구역 점들의 이전 계조 신호( $G_{n-1}$ )의 MSB(이하 "이전 MSB"라 하고  $G_{n-1}[7:4]$ 로 표시함)는 모두 [0100]이고, 현재 계조 신호( $G_n$ )의 MSB(이하 "현재 MSB"라 하고  $G_n[7:4]$ 이라 표시함) 또한 [0100]이 된다. 또 B 구역의 모든 점들의 이전 MSB는 [0101]이고 현재 MSB는 [0011]이다.
- <94> 본 실시예에서는 먼저 구역들을 정의하는 꼭지점, 즉 이전 및 현재 계조 신호( $G_{n-1}$ ,  $G_n$ )의 하위 비트(LSB)가 모두 0인 점들에 대하여 보정 계조 신호를 결정한다. 나머지 점들에 대해서는 보간법(interpolation)을 적용하여 보정 계조 신호를 결정한다. 어떤 구역의 점에 대하여 보간법을 적용할 때 그 구역을 정의하는 네 개의 꼭지점의 보정 계조 신호를 기준으로 적용한다. 이 네 개의 점의 좌표를 식으로 쓰면

- <95> 제1점 =  $(G_n[7:4], G_{n-1}[7:4])$ , 제2점 =  $(G_n[7:4]+1, G_{n-1}[7:4])$ ,
- <96> 제3점 =  $(G_n[7:4], G_{n-1}[7:4]+1)$ , 제4점 =  $(G_n[7:4]+1, G_{n-1}[7:4]+1)$
- <97> 이다.
- <98> 각 구역의 점들에 대하여 네 점을 기준으로 보간법을 적용하는 이유는, 예를 들어 제1점과 제2점 또는 제1점과 제3점을 기준으로 보간했을 경우 구역 경계 부근에서 보정 계조 신호가 불연속적으로 되기 때문이다. 본 실시예에서처럼 그 구역을 결정하는 네 개의 점을 기준으로 보간을 하면 구역 경계 부근에서의 불연속이 사라지게 된다.
- <99> 그런데, 이전 계조와 현재 계조의 차이가 작지만, 보정을 함으로써 계조 차이가 많이 발생할 수 있다. 특히 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )가 동일한 부분[도 3에서, 대각선(D) 부분]은 일반적으로 정지 화상(still image)을 나타내는 부분으로서 보정된 이전 계조 신호와 보정된 현재 계조 신호 사이에 매우 작은 차이라도 발생할 경우에는 화상에 많은 노이즈가 발생한 것처럼 보인다.
- <100> 또한 예를 들면 도 3에서 대각선(D)과 점선(E) 사이 영역처럼 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 차이가 크게 나지 않는 부분이 있는데, 이러한 차이는 화상이 실제로 변해서라기보다는 오히려 노이즈로 인한 것일 가능성이 높기 때문에, 보정을 하여 계조 변화에 신속하게 대응하기보다는 보정을 하지 않고 그대로 두어 계조의 변화량이 작아지도록 한다.
- <101> 마지막으로, 대각선(D)을 포함하는 구역, 예를 들면 도 3에서 A로 나타낸 구역의 보정에 대하여 설명한다.
- <102> A 구역은 B 구역과는 달리, 대각선(D)을 중심으로 나뉘어진 양쪽 소구역(A1, A2)중 대각선(D)의 위쪽에 위치하는 소구역(A1)에서는 현재 계조가 이전 계조보다 작고(falling) 반대로 대각선(D)의 아래쪽에 위치하는 소구역(A2)에서는 현재 계조가 이전 계조보다 크다(rising). 이와 같이 두 소구역(A1, A2)의 성격이 다르기 때문에 다른 구역처럼 구역의 네 꼭지점을 기준으로 보정하면, 특히 구역 중앙 부분에서 오차가 많이 생긴다.
- <103> 더구나 이 구역들은 이전 계조와 현재 계조의 차가 작은 부분이므로 오차가 작더라도 금방 눈에 띄게 된다. 그러므로 이 구역들에 대해서는 소구역(A1, A2)별로 나누어 보정을 해준다. 본 실시예에서는 대각선(D) 위의 소구역(A1)에 대해서는 제1점, 제3점, 제4점을 기준으로 보간을 하고, 대각선(D) 아래의 소구역(A2)에 대해서는 제1점, 제2점 및 제4점을 기준으로 보간을 한다.
- <104> 이와 같은 원리에 따라 결정되는 본 발명의 실시예의 보정 계조 신호를 다음에서 식으로 표현해보자.
- <105> x가 계조 신호의 MSB의 비트수이고, y가 계조 신호의 LSB의 비트수라고 하고, 보정된 계조 신호는  $G_n'$ 이라 하자.
- <106> 대각선(D)과 관계없는 일반 구역(B)에 대해서 보정된 계조 신호( $G_n'$ )은

**수학식 1**

$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$$

- <107>
- <108> 로 주어진다.
- <109> 먼저, f는 그 구역의 좌상 꼭지점에 해당하는 경우의 보정 계조 신호이다. 즉,

**수학식 2a**

$$f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = G_n'(G_n[x+y-1:y] \times 2^y, G_{n-1}[x+y-1:y] \times 2^y)$$

- <110>
- <111> 이다.

<112> a는 좌하 꼭지점의 보정 계조 신호에서 좌상 꼭지점의 보정 계조 신호를 뺀 값이다. 즉,

**수학식 2b**

$$a(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y])$$

<113>

<114> 이다.

<115> 또, b는 좌상 꼭지점의 보정 계조 신호에서 우상 꼭지점의 보정 계조 신호를 뺀 값이다. 즉,

**수학식 2c**

$$b(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1)$$

<116>

<117> 이다.

<118> c는 좌상 꼭지점의 보정 계조 신호와 우하 꼭지점의 보정 계조 신호를 더한 값에서 좌하 꼭지점의 보정 계조 신호와 우상 꼭지점의 보정 계조 신호를 뺀 값이다. 즉,

**수학식 2d**

$$c(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ = f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]+1) + f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ - f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1)$$

<119>

<120> 이다.

<121> 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )가 거의 같은 지점, 즉 도 3에서 대각선(D) 및 그 주위 지점, 예를 들면

<122>  $|G_n - G_{n-1}| \leq a$  ( $a$ 는 미리 정한 상수)인 지점에 대해서는

**수학식 3**

$$G_n' = G_n$$

<123>

<124> 이다.

<125> 대각선(D)을 포함하는 구역(A)에서 현재 계조 신호( $G_n$ )가 이전 계조 신호( $G_{n-1}$ )보다 작은 소구역(A1)에서의 보정 계조 신호( $G_n'$ )는 [수학식 1]에서 마지막 항을 " $c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$ "에서 " $c \times G_n[y-1:0]/2^y$ "로 치환한 것이다. 즉,

**수학식 4**

$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_n[y-1:0]/2^y$$

<126>

<127> 이다.

<128> 또한 구역(A)에서 현재 계조 신호( $G_n$ )가 이전 계조 신호( $G_{n-1}$ )보다 큰 소구역(A2)의 보정 계조 신호( $G_n'$ )는 [수학식 1]에서 마지막 항을 " $c \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y}$ "에서 " $c \times G_{n-1}[y-1:0]/2^y$ "로 치환한 것이다. 즉,

**수학식 5**

$$G_n' = f + a \times G_n[y-1:0]/2^y - b \times G_{n-1}[y-1:0]/2^y + c \times G_{n-1}[y-1:0]/2^y$$

<129>

<130> 이다

<131> 이와 같이, 본 발명의 실시예에서는 이전 계조 신호와 현재 계조 신호의 차이의 특성에 따라 서로 상이한 수식을 이용하여 보정된 계조 신호를 산출한다.

<132> 그러면 도 4를 참고하여 본 발명의 실시예에 따른 계조 신호 보정 동작을 좀더 구체적으로 설명한다.

<133> 도 4는 본 발명의 실시예에 따른 계조 신호 보정부(gray signal modifier)의 내부 블록도이다.

<134> 도 4에 도시한 바와 같이, 본 발명의 실시예에 따른 계조 신호 보정부(600)는 신호 합성기(signal synthesizer)(61), 신호 합성기(61)에 연결된 프레임 메모리(frame memory)(62), 이 프레임 메모리(62)에 연결된 컨트롤러(63), 신호 합성기(61)와 프레임 메모리(62)에 연결된 계조 신호 변환기(gray signal converter)(64) 그리고 계조 신호 변환기(64)에 연결된 신호 분리기(signal separator)(65)를 포함하고 있다.

<135> 계조 신호 변환기(64)는 신호 합성기(61)와 프레임 메모리(62)에 연결되어 있는 룩업 테이블(lookup table)(641), 입력이 룩업 테이블(641)과 신호 합성기(61)와 프레임 메모리(62)에 연결되어 있고 출력이 신호 분리기(65)에 연결되어 있는 연산기(calculator)(643), 그리고 입력이 프레임 메모리(62)에 연결되어 있고 출력이 연산기(643)에 연결되어 있는 경우 선택부(case selector)(642)를 포함한다.

<136> 설명의 편의상 계조 신호는 8비트이고 상위 비트(MSB)와 하위 비트(LSB)는 각각 4비트라고 한다. 신호원(도시하지 않음)에서 계조 신호( $G_m$ )를 수신하면, 도 4에 도시한 계조 신호 보정부(600)의 신호 합성기(61)는 계조 신호 보정부(600)가 계조 신호( $G_m$ )를 처리할 수 있는 속도로, 예를 들면 계조 신호( $G_m$ )의 데이터 스트림의 주파수가 프레임 메모리(62)의 액세스 클럭 주파수와 맞도록 계조 신호 데이터 스트림의 주파수를 변환하여, 프레임 메모리(62) 및 계조 신호 변환기(64)로 내보낸다. 예를 들면, 신호원으로부터 R, G, B 각각에 대해 8비트씩 모두 24 비트의 계조 신호( $G_m$ )가 65MHz 주파수로 공급되고, 계조 신호 보정부(600)의 구성 요소들의 최대 처리 주파수가 50MHz라고 하면, 신호 합성기(61)는 24 비트의 계조 신호( $G_m$ )를 2개씩 묶어 48비트의 계조 신호( $G_n$ )로 합성한다. 신호 합성기(61)는 합성된 계조 신호( $G_n$ )를 프레임 메모리(62) 및 계조 신호 변환기(64)에 현재 계조 신호로서 공급하는데, 상위 비트( $G_n[7:4]$ )와 하위 비트( $G_n[3:0]$ )로 나누어져 계조 신호 변환기(64)에 공급된다.

<137> 컨트롤러(63)는 프레임 메모리(62)에 기억되어 있는 이전 계조 신호( $G_{n-1}$ )를 계조 신호 변환기(64)에 공급하고, 신호 합성기(61)로부터 전송되는 합성된 현재 계조 신호( $G_n$ )를 이전 계조 신호( $G_{n-1}$ )로서 프레임 메모리(62)에 기억시킨다.

<138> 계조 신호 변환기(64)는 신호 합성기(61)로부터의 현재 계조 신호( $G_n$ )와 프레임 메모리(62)로부터의 이전 계조 신호( $G_{n-1}$ )를 토대로 보정 계조 신호( $G_n'$ )를 구한 후 이를 신호 분리기(65)로 공급한다. 신호 분리기(65)는 48비트의 보정 계조 신호( $G_n'$ )를 분리하여 24비트로 내보낸다.

<139> 신호 합성기(61)와 프레임 메모리(62)에서 보정 신호 변환기(64)로 공급되는 계조 신호( $G_n, G_{n-1}$ )는 상위 비트( $G_n[7:4]$ )와 하위 비트( $G_n[3:0]$ )로 구분되어 따로 공급되는데, 상위 비트( $G_n[7:4]$ )는 룩업 테이블(641)로, 하위 비트( $G_n[3:0]$ )는 연산기(643)로 공급된다. 한편 신호 합성기(61)와 프레임 메모리(62)에서 계조 신호 변환기(64)의 경우 선택부(642)로 공급되는 신호는 계조 신호( $G_n, G_{n-1}$ ) 전체이다.

<140> 보정 신호 변환기(64)의 룩업 테이블(641)에는 앞서 설명한 바와 같이 도 3에서 각 구역의 꼭지점에 해당하는 경우 즉, 현재 LSB 및 이전 LSB가 모두 0인 경우의 보정 계조 신호에 의하여 결정되는 네 개의 변수 f, a, b, c가 기억되어 있다.

<141> 계조 신호의 비트수가 8비트이고 MSB와 LSB는 각각 4비트이므로,

**수학식 6a**

<142> 
$$f(G_n[7:4], G_{n-1}[7:4]) = G_n'(G_n[7:4] \times 16, G_{n-1}[7:4] \times 16)$$

**수학식 6b**

<143> 
$$a(G_n[7:4], G_{n-1}[7:4]) = f(G_n[7:4]+1, G_{n-1}[7:4]) - f(G_n[7:4], G_{n-1}[7:4])$$

**수학식 6c**

<144> 
$$b(G_n[7:4], G_{n-1}[7:4]) = f(G_n[7:4], G_{n-1}[7:4]) - f(G_n[7:4], G_{n-1}[7:4] + 1)$$

**수학식 6d**

<145> 
$$c(G_n[7:4], G_{n-1}[7:4]) = f(G_n[7:4]+1, G_{n-1}[7:4]+1) + f(G_n[7:4], G_{n-1}[7:4]) - f(G_n[7:4]+1, G_{n-1}[7:4]) - f(G_n[7:4], G_{n-1}[7:4] + 1)$$

<146> 가 된다.

<147> 도 3에서 B 구역에 속하는 경우, 예를 들면 현재 계조 신호( $G_n$ )가 51=[00110011]이고 이전 계조 신호( $G_{n-1}$ )가 87=[01010111]이라고 하자. 그러면 현재 MSB( $G_n[7:4]$ )는 [0011] = 3이고, 이전 MSB( $G_{n-1}[7:4]$ )는 [0101] = 5가 된다.

<148> 따라서 변수(f, a, b, c)의 값은 다음과 같이 같다.

**수학식 7a**

<149> 
$$f(3, 5) = G_n'(G_n = 48, G_{n-1} = 80)$$

**수학식 7b**

<150> 
$$a(3, 5) = f(4, 5) - f(3, 5) = G_n'(G_n=64, G_{n-1}=80) - G_n'(G_n=48, G_{n-1}=80)$$

**수학식 7c**

<151> 
$$b(3, 5) = f(3, 5) - f(3, 6) = G_n'(G_n=48, G_{n-1}=80) - G_n'(G_n=48, G_{n-1}=96)$$

수학식 7d

$$\begin{aligned}
 c(3, 5) &= f(4, 6) + f(3, 5) - f(4, 5) - f(3, 6) \\
 &= G_n'(G_n=64, G_{n-1}=96) + G_n'(G_n=48, G_{n-1}=80) \\
 &\quad - G_n'(G_n=64, G_{n-1}=80) - G_n'(G_n=48, G_{n-1}=96)
 \end{aligned}$$

<152>

<153> 룩업 테이블(641)은 이와 같이 이전 MSB와 현재 MSB를 기준으로 해당하는 f, a, b, c값을 찾아 연산기(643)로 출력한다.

<154> 한편, 경우 선택기(642)는 프레임 메모리(62)로부터의 이전 계조 신호( $G_{n-1}$ )와 신호 합성기(61)로부터의 현재 계조 신호( $G_n$ )를 토대로 경우를 구분하고, 연산기(643)는 경우 선택부(642)에서 인가되는 신호에 따라 경우를 판별하고, 그에 해당하는 수식을 선택하여, 보정된 계조 신호( $G_n'$ )을 산출한다.

<155> 도 5를 참고로 하여, 경우 선택부(642) 및 연산기(643)의 동작을 상세하게 설명한다.

<156> 도 5는 본 발명의 실시예에 따른 경우 선택부(642) 및 연산기(643)의 동작 순서도이다.

<157> 먼저, 동작이 시작되면(S10), 경우 선택부(642)는 신호 합성기(61)와 프레임 메모리(62)로부터의 이전 계조 신호( $G_{n-1}[7:0]$ )와 현재 계조 신호( $G_n[7:0]$ )를 판독한다(S11).

<158> 그런 다음, 경우 선택부(642)는 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 차이를 산출한 후, 이미 설정된 값( $\alpha$ )과 비교한다(S12).

<159> 이때, 설정된 값( $\alpha$ )은 계조 신호의 상태나 환경에 따라 가변될 수 있으며, 일반적으로 계조 신호가 노이즈의 영향을 많이 받을 경우에는  $\alpha$  값을 크게 설정하고, 그렇지 않을 경우에는  $\alpha$  값을 작은 값으로 선택한다.  $\alpha$  값은 0 이상부터 총 계조 수를 16으로 나눈 수, 예를 들어 계조가 256개일 때, 0 내지 16 사이의 값이 바람직하다.

<160> 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 차이를 설정값( $\alpha$ )과 비교한 결과, 그 차이가 설정값( $\alpha$ )보다 작거나 같으면 경우 선택부(642)는 이에 대응하는 신호를 연산기(642)로 신호를 출력한다.

<161> 이에 따라 연산기(642)는 별도의 보정 동작을 실행하지 않고, 현재 계조 신호( $G_n$ )를 보정된 계조 신호( $G_n'$ )로 출력한다(S13).

<162> 그러나 비교 결과 이전 계조 신호( $G_{n-1}$ )와 현재 계조 신호( $G_n$ )의 차가 설정값( $\alpha$ )보다 클 경우, 경우 선택부(642)는 이전 MSB( $G_{n-1}[7:4]$ )와 현재 MSB( $G_n[7:4]$ )가 동일한지를 판정한다(S14).

<163> 두 MSB( $G_{n-1}[7:4]$ ,  $G_n[7:4]$ )가 동일할 경우, 이전 LSB( $G_{n-1}[3:0]$ )와 현재 LSB( $G_n[3:0]$ )를 비교한다(S15). 현재 LSB( $G_n[3:0]$ )가 이전 LSB( $G_{n-1}[3:0]$ )보다 클 경우, 이에 대응하는 신호를 연산기(643)로 출력한다.

<164> 이에 따라 연산기(643)는 [수학식 5]를 선택하고, 여기서 룩업 테이블(641)에서 구한 f, a, b, c와 이전 및 현재 LSB( $G_{n-1}[3:0]$ ,  $G_n[3:0]$ )를 대입하여 보정된 계조 신호( $G_n'$ )를 산출한다(S16). 산출된 보정 계조 신호( $G_n'$ )은

$$G_n' = f + a \times G_n[3:0] / 2^4 - b \times G_{n-1}[3:0] / 2^4 + c \times G_{n-1}[3:0] / 2^4$$

<165>

<166> 이다.

<167> 그러나 현재 LSB( $G_n[3:0]$ )가 이전 LSB( $G_{n-1}[3:0]$ )보다 작을 경우, 이에 대응하는 신호를 연산기(643)로 출력한다(S17). 이에 따라 연산기(643)는 [수학식 4]의 식을 선택하고 이에 f, a, b, c와 이전 및 현재 LSB( $G_{n-1}[3:0]$ ,  $G_n[3:0]$ )를 대입하여 보정된 계조 신호( $G_n'$ )를 산출한다(S17). 산출된 보정 계조 신호( $G_n'$ )는

$$G_n' = f + a \times G_n[3:0]/2^4 - b \times G_{n-1}[3:0]/2^4 + c \times G_n[3:0]/2^4$$

<168>

이다.

<169>

그러나 단계 (S14)에서 판정된 결과가 "아니오"일 때, 즉 두 MSB( $G_n[7:4]$ ,  $G_{n-1}[7:4]$ )가 서로 같지 않을 경우, 해당 신호를 연산기(643)로 출력한다.

<170>

이에 따라 연산기(643)는 [수학식 1]을 선택하고 f, a, b, c와 이전 및 현재 LSB( $G_{n-1}[3:0]$ ,  $G_n[3:0]$ )를 대입하여 보정된 계조 신호( $G_n'$ )를 산출한다. 산출된 보정 계조 신호( $G_n'$ )는

<171>

$$G_n' = f + a \times G_n[3:0]/2^4 - b \times G_{n-1}[3:0]/2^4 + c \times G_n[3:0] \times G_{n-1}[3:0]/2^8$$

<172>

이다.

<173>

계조 신호 변환기(64)는 이와 같은 방법으로, 입력되는 이전 및 현재 계조 신호( $G_{n-1}$ ,  $G_n$ )의 경우에 따라 각 해당 수학식을 이용하여 보정 계조 신호( $G_n'$ )를 산출하여 신호 분리기(65)로 출력한다.

<174>

본 발명의 실시예에서는 계조 신호에 동기하는 클록 주파수가 프레임 메모리(62)를 액세스하는 클록 주파수와 상이하기 때문에, 계조 신호를 합성 및 분리하는 신호 합성기(61) 및 신호 분리기(65)가 필요하지만, 두 주파수가 같은 경우에는 이와 같은 신호 합성기(61)와 신호 분리기(65)는 불필요하다.

<175>

본 발명의 실시예에 따른 계조 신호 변환기(64)에서는 룩업 테이블을 작성하여 ROM(read only memory)에 저장한 후 액세스하여 수학식을 연산하였으나 수학식들을 연산하는 디지털 회로를 직접 제조하여 사용할 수도 있다.

<176>

본 발명의 실시예에 계조 신호 변환기(64)는 신호 제어부(550)의 일부인 것으로 표현하였으나, 신호 제어부(550)와 분리되어 별개로 존재할 수도 있고 이때에는 외부의 그래픽 제어기의 일부를 이룰 수도 있다.

<177>

### 발명의 효과

이상 설명한 바와 같이, 본 발명에 따른 액정 표시 장치에서는, 현재 계조 신호를 보정함으로써 보정 오차 및 불연속성을 현저히 줄일 수 있고, 이전 계조 신호와 현재 계조 신호의 차이의 특성에 따라 보정 방식을 달리 하므로, 이 차이의 특성에 맞는 보정 동작이 이루어져 화질이 향상된다.

<178>

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

<179>

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 한 화소에 대한 등가 회로도이다.

도 3은 본 발명의 실시예에 따른 계조 보정 방식을 설명하는 도면이다.

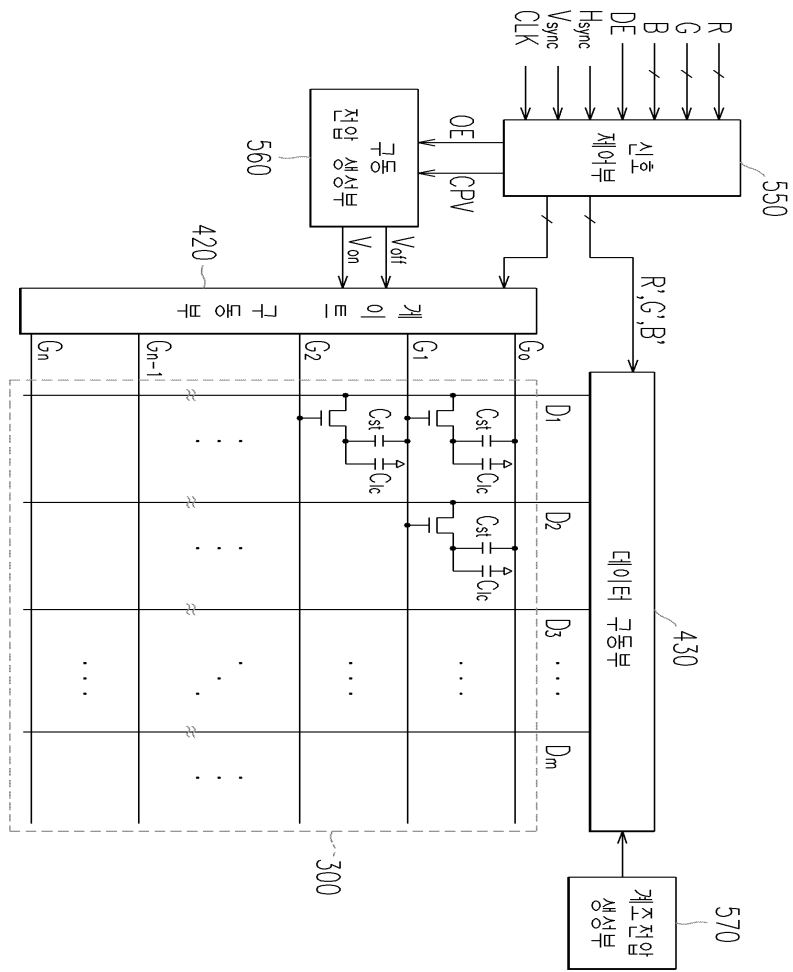
도 4는 본 발명의 실시예에 따른 신호 제어부의 계조 신호 보정부에 대한 블록도이다.

도 5는 본 발명의 실시예에 따른 신호 제어부의 계조 신호 보정 동작에 대한 동작 순서도이다.

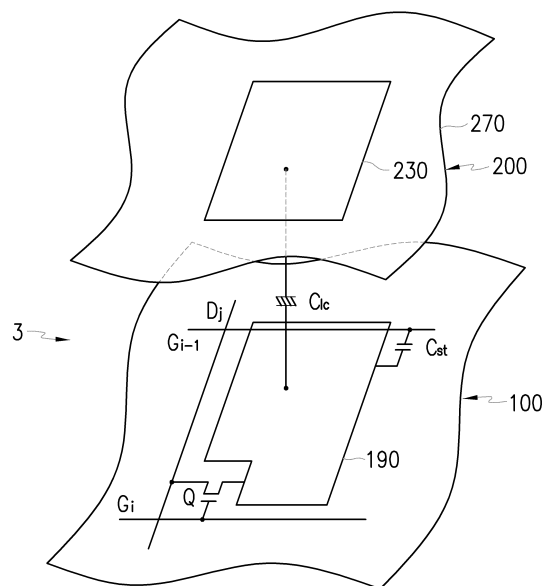
<5>

도면

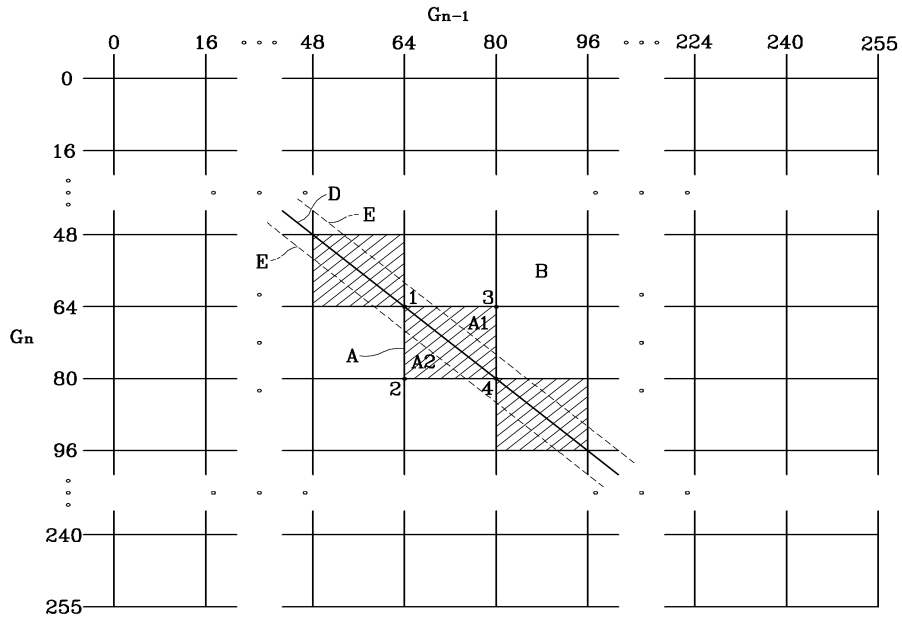
도면1



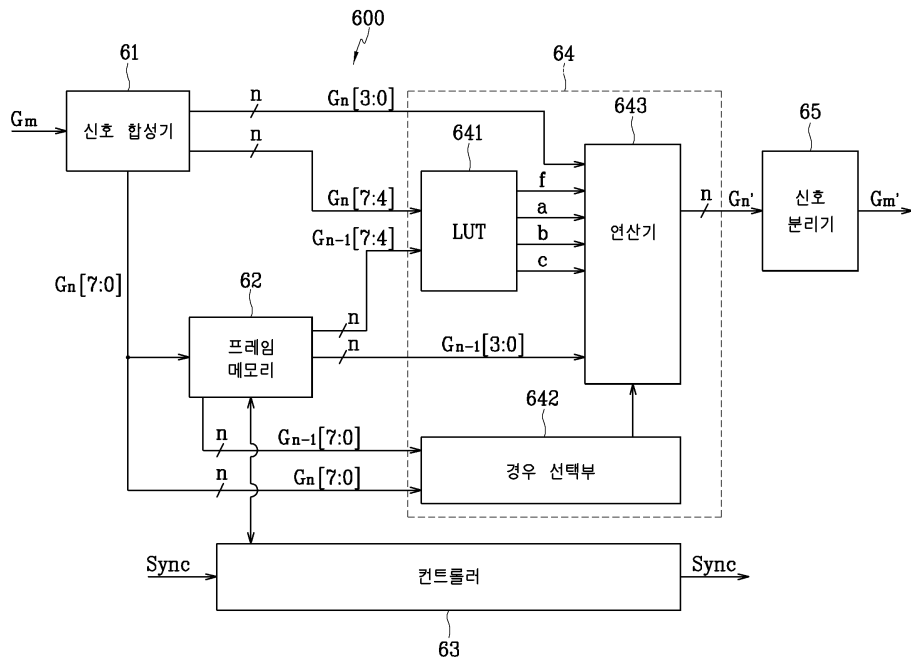
도면2



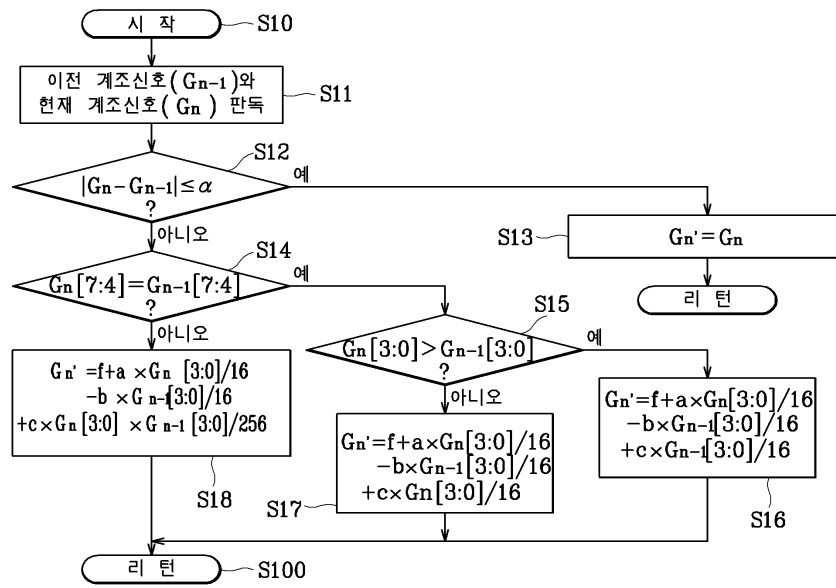
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR100878267B1</a>	公开(公告)日	2009-01-13
申请号	KR1020020025271	申请日	2002-05-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE BAEKWON		
发明人	LEE,BAEKWON		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 H04N5/66		
CPC分类号	G09G2340/16 G09G2320/0252 G09G3/2011 G09G3/3648		
其他公开文献	KR1020030087275A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种液晶显示器和一个音调信号校正方法，音调信号校正部分，电流存储灰度信号，并在同一时间记忆，并输出前一灰度信号帧存储器，从当前灰度信号和帧存储器，一种选择器，用于根据前一灰度信号的差值的特征将当前灰度信号和前一灰度信号对分类为至少两组，并产生相应的信号，以及一个查找表，用于根据来自前一个灰度信号的前一个灰度信号的高位输出变量的值。还生成变量，低位比特和通过根据从一个较低位的信号来计算预定的方式校正的灰度信号，本例从查找表中的当前灰度信号的帧存储器中的前一灰度信号的选择部它包括一个计算器。和当前灰度信号和所述校正电平信号中的较低位是用于前一灰度信号和预定的，其中所述变量确定用于由所述预定的校正的灰度信号确定的校正电平信号的“0”点。因此，有可能显著减小校正误差和不连续性，因为以前的灰度级信号，并根据当前灰度信号，用于对由在图像质量的改进的差的特性的校正操作的差异的特性的对比度补偿方法。

