



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년05월23일
(11) 등록번호 10-0832209
(24) 등록일자 2008년05월19일

(51) Int. Cl.
G09G 3/36 (2006.01)
(21) 출원번호 10-2003-0041998
(22) 출원일자 2003년06월26일
심사청구일자 2006년05월30일
(65) 공개번호 10-2004-0002746
(43) 공개일자 2004년01월07일
(30) 우선권주장
JP-P-2002-00187447 2002년06월27일 일본(JP)
JP-P-2003-00065443 2003년03월11일 일본(JP)
(56) 선행기술조사문헌
KR100329538 B1
KR1019970022937 A
KR1019980048655 A
KR1020000057671 A

(73) 특허권자
샤프 가부시키키가이사
일본 오사카후 오사카시 아베노구 나가이쎄쵸 22
방 22고
(72) 발명자
히라끼가쯔요시
일본가나가와켄가와사끼시나카하라꾸가미꼬다나까
4쵸메1-1후지쯔디스플레이테크놀로지스코포레이션
내
후루꼬시아스따께
일본가나가와켄가와사끼시나카하라꾸가미꼬다나까
4쵸메1-1후지쯔디스플레이테크놀로지스코포레이션
내
(74) 대리인
구영창, 장수길, 주성민

전체 청구항 수 : 총 8 항

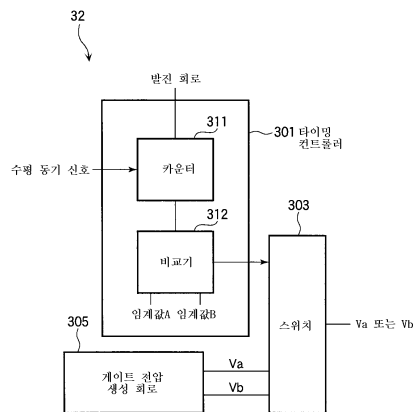
심사관 : 김세영

(54) 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을구비한 액정 표시 장치

(57) 요약

수직 주사 주파수 또는 수평 주사 주파수가 변화하는 경우에서도 표시 품질이 열화하지 않도록 게이트 전압을 공급하는 것을 과제로 한다. 수평 주사 주파수의 변화를 검출하는 타이밍 컨트롤러(301)와, 2종류의 게이트 온 전압 Va 및 Vb(Va<Vb)을 생성하는 게이트 전압 생성 회로(305)와, 타이밍 컨트롤러(301)의 출력에 따라서 게이트 전압 생성 회로(305)로부터의 게이트 온 전압 Va 및 Vb의 한쪽을 출력하는 스위치(303)를 갖는다. 타이밍 컨트롤러(301)는, 1수평 주기분의 클럭 수를 카운트하는 카운터(311)와, 카운트 결과와 임계값 A를 비교하는 비교기(312)를 갖고 있다. 수평 주사 주파수가 통상의 상태이면 낮은 게이트 온 전압 Va를 출력하고, 수평 주사 주파수가 소정의 임계값을 초과하는, 즉 카운터값이 임계값을 하회하게 된 경우에는 높은 게이트 온 전압 Vb를 출력한다.

대표도 - 도4



(72) 발명자

가따가와코이찌

일본가나가와켄가와사끼시나카하라꾸가미꼬다나카
4쵸메1-1후지쯔디스플레이테크놀로지스코포레이션
내

니시도마사노리

일본가나가와켄가와사끼시나카하라꾸가미꼬다나카
4쵸메1-1후지쯔디스플레이테크놀로지스코포레이션
내

고바야시 데즈야

일본가나가와켄가와사끼시나카하라꾸가미꼬다나카
4쵸메1-1후지쯔디스플레이테크놀로지스코포레이션
내

특허청구의 범위

청구항 1

액정 표시 장치의 구동 방법으로서,

수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 단계와,

상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 변화에 따른 게이트 온 전압을 출력하는 출력 단계를 포함하고,

상기 검출 단계는, 상기 수직 주사 주파수 또는 수평 주사 주파수가 소정의 임계값을 초과하였는지의 여부를 판단하고,

상기 출력 단계는, 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값 이하인 경우에 비하여 높은 게이트 온 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 2

삭제

청구항 3

액정 표시 장치의 구동 제어 회로로서,

수직 주사 주파수 또는 수평 주사 주파수와 소정의 임계값을 비교하는 회로와,

상기 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 회로와,

상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 검출된 변화에 따른 게이트 온 전압을 출력하는 출력 회로를 포함하고,

상기 출력 회로는, 상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값 이하인 경우에 비하여 높은 게이트 온 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

청구항 4

삭제

청구항 5

액정 표시 장치의 구동 방법으로서,

수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 단계와,

상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 변화에 따른 공통 전압을 출력하는 출력 단계를 포함하고,

상기 검출 단계는, 상기 수직 주사 주파수 또는 수평 주사 주파수가 소정의 임계값을 초과하였는지의 여부를 판단하고,

상기 출력 단계는, 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값 이하인 경우에 비하여 낮은 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 6

액정 표시 장치의 구동 제어 회로로서,

수직 주사 주파수 또는 수평 주사 주파수와 소정의 임계값을 비교하는 회로와,

상기 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 회로와,

상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 출력 회로를 포함하고,

상기 출력 회로는, 상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값 이하인 경우에 비하여 낮은 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

청구항 7

액정 표시 장치의 구동 방법으로서,

주위 온도를 검출하는 검출 단계와,

상기 검출 단계에서 상기 주위 온도의 변화가 검출되면, 이러한 변화에 따른 공통 전압을 출력하는 출력 단계를 포함하고,

상기 검출 단계는,

상기 주위 온도가 제1 임계값을 초과하였는지 여부를 판단하고,

상기 주위 온도가 상기 제1 임계값을 초과하였다고 판단하면, 상기 주위 온도가 제2 임계값을 하회하였는지의 여부를 판단하며,

상기 출력 단계는,

상기 검출 단계에서 상기 주위 온도가 상기 제1 임계값을 초과하였다고 판단하면 제1 공통 전압을 출력하고, 상기 검출 단계에서 상기 주위 온도가 상기 제2 임계값을 하회하였다고 판단하면 상기 제1 공통 전압보다 낮은 제2 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 8

액정 표시 장치의 구동 제어 회로로서,

주위 온도의 변화를 검출하는 검출 회로와,

상기 검출 회로에서 상기 주위 온도의 변화가 검출되면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 출력 회로를 포함하고,

상기 검출 회로는, 상기 주위 온도가 제1 임계값을 초과하였는지의 여부를 판정하는 제1 판정 회로와, 상기 주위 온도가 상기 제1 임계값을 초과하였다고 판정되면, 상기 주위 온도가 제2 임계값을 하회하였는지의 여부를 판정하는 제2 판정 회로를 포함하고,

상기 출력 회로는, 상기 제1 판정 회로에서 상기 주위 온도가 상기 제1 임계값을 초과하였다고 판정되면 제1 공통 전압을 출력하고, 상기 제2 판정 회로에 의해 상기 주위 온도가 제2 임계값을 하회하였다고 판정되면 상기 제1 공통 전압보다 낮은 제2 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

청구항 9

삭제

청구항 10

액정 표시 장치의 구동 제어 회로로서,

액정에 인가하는 계조 전압을 생성하기 위한 기준 전압의 레벨을 변화시켜 출력할 수 있는 기준 전압 생성 회로를 포함하고,

상기 기준 전압 생성 회로는,

소정의 조건에 의해 펄스 폭이 다른 신호를 생성하여 출력하는 펄스 폭 변조 회로와,

상기 펄스 폭 변조 회로에서 제어되는 트랜지스터와,

상기 액정에 인가하는 전압보다 높은 전압을 출력하는 전원 회로와,
 상기 전원 회로의 출력 단자와 접지 사이에 종속 접속되어 있는 적어도 3개의 저항과,
 상기 적어도 3개의 저항끼리 접속하고 있는 접속 단자와 상기 트랜지스터의 소스 전극 사이에 접속되어 있는 저항과,
 적어도 3개의 저항끼리 접속하고 있는 접속 단자로서 상기 저항끼리의 접속 단자와 다른 접속 단자와 상기 트랜지스터의 드레인 전극 사이에 접속되어 있는 저항과,
 상기 트랜지스터의 입력 보호용 다이오드와,
 적어도 2개의 전압 출력용의 증폭기
 를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

청구항 11

소정의 셀 갭을 두고 대향 배치된 기관 사이에 밀봉된 액정을 구비하는 액정 표시 장치로서,
 상기 액정 구동용으로, 청구항 제3항, 제6항, 제8항 또는 제10항 중 어느 한 항에 기재된 구동 제어 회로
 를 포함하는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <46> 본 발명은, 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치에 관한 것이다.
- <47> 최근, 액티브 매트릭스형 액정 표시 장치(LCD)의 해상도 및 표시 밀도는 모두 비약적으로 높아져 있다. 해상도가 그다지 높지 않은 경우에는, 액정 구동용 스위칭 소자로서 각 화소에 형성된 박막 트랜지스터(TFT: Thin Film Transistor)의 게이트 전극에 인가하는 게이트 신호(게이트 펄스)의 온 시간(기입 시간)은 충분히 확보할 수 있다. 이 때문에, 게이트 펄스의 온 시의 전압(게이트 온 전압)을 높게 하지 않더라도 게조 전압을 화소 전극에 확실하게 기입할 수 있어, 양호한 표시 품질이 얻어진다. 그러나, 해상도를 높게 하기 위해서 게이트 버스 라인의 개수를 늘리면, 수직 주사 기간이 일정한 경우에는 기입 시간이 짧아져서, 게조 전압의 기입 부족이 생기게 되는 경우가 있다. 이 문제의 해결 수단으로서, 게이트 온 전압을 높게 하여 TFT의 이동도를 높게 하는 방법이 있다.
- <48> 그러나, 게이트 온 전압을 높게 하는 방법에는 결점이 있다. 도 16 및 도 17을 참조하여 이 결점에 대하여 설명한다. 도 16은 1개의 게이트 버스 라인을 CR 분포 상수 회로로서 도시한다. 도 16에 도시한 바와 같이, 게이트 버스 라인은 저항 R과 용량 C로 구성되는 저역 통과 필터가 연속적으로 접속된 회로로서 나타낼 수 있다. 이러한 게이트 버스 라인에서, 표시 밀도를 높게 하기 위해서 게이트 버스 라인 폭을 미세화하면 저항 R 성분이 증대되며, 또한, 게이트 절연막 두께를 얇게 하면 용량 C 성분이 증대되기 때문에 무시할 수 없는 게이트 지연이 발생된다.
- <49> 도 17은 게이트 버스 라인에 인가되는 게이트 펄스의 게이트 지연의 모습을 도시한다. 게이트 버스 라인 자체의 저항값이나 부하 용량 등이 커지면, 도 17에 도시한 바와 같이, 게이트 버스 라인에 출력되는 게이트 펄스는, 게이트 드라이버에 가까운 측의 예를 들면 화소 1 근방에서는 지연에 의한 파형 라운딩은 거의 생기지 않지만, 게이트 드라이버로부터 멀어짐에 따라서, 예를 들면, 화소 n(n은 1개의 게이트 버스 라인이 구동하는 최대 화소 수) 근방에서는, 도시한 바와 같은 파형 라운딩이 발생한다.
- <50> R(적), G(녹), B(청)의 3원색에 의해 컬러 표시를 하는 LCD에서는, 1개의 게이트 버스 라인에서 구동되는 화소의 수는, 게이트 버스 라인 연장 방향의 해상도×3으로 된다. 예를 들면, 표시 방식이 VGA인 경우 1개의 게이트 버스 라인이 구동하는 화소 수 n은 1920(=640×3), XGA에서는 n=3072(=1024×3), SXGA에서는 n=3840(1280×3), UXGA에서는 n=4800(=1600×3)으로 된다. 게이트 버스 라인을 구동하는 게이트 드라이버가, 소정의 타이밍

에서 구형파의 게이트 펄스를 각 게이트 버스 라인에 출력하면, 게이트 드라이버에 가까운 화소 1, 화소 2, 화소 3 등의 TFT의 게이트 전극에는 구형파의 게이트 펄스가 인가되지만, 게이트 드라이버로부터 먼 화소 (n-1)나 화소 n의 TFT의 게이트 전극에는 파형에 라운딩이 생긴 게이트 펄스가 인가된다. 파형의 라운딩에 의해, 동일 게이트 버스 라인 상의 화소 사이에서 화소 전극으로의 계조 전압의 기입 조건이 변화하기 때문에, 표시 얼룩 등의 문제가 발생한다. 게이트 지연에 의한 파형 라운딩은 게이트 온 전압을 높게 할수록 현저하게 되므로 표시 품질이 열화하기 쉬어진다.

- <51> 도 18은 파형 라운딩과 기입 시간 및 기입량 등의 관계에 대하여 도시한다. 도 18의 (a)는 수평 주사 주파수가 "A"㎐인 경우의 수평 동기 신호 a를 도시하고, 도 18의 (b)는 수평 주사 주파수가 "B"(A<B)㎐인 경우의 수평 동기 신호 b를 도시한다. 수평 동기 신호 b의 주기 Thb는 시간 ΔTh만큼 수평 동기 신호 a의 주기 Tha보다 짧다.
- <52> 도 18의 (c)는 도 18의 (a)의 경우의 게이트 신호의 파형을 도시하고, 도 18의 (d)는 도 18의 (b)의 경우의 게이트 신호의 파형을 도시한다. 도 18의 (e)는 ΔV만큼 게이트 온 전압을 높게 한 경우의 게이트 신호의 파형도이다.
- <53> 도 18의 (c)에 도시한 바와 같이, 게이트 드라이버로부터 출력되는 게이트 펄스는, 수평 동기 신호 a의 주기 Tha와 동일한 기간만큼 "H(high)" 레벨로 되어 게이트 온 전압이 유지된다. 그러나, 게이트 드라이버에 가까운 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 X는 구형이 되지만, 게이트 드라이버로부터 먼 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 Y에는 도시한 바와 같은 라운딩이 생기고 있다.
- <54> TFT에 원하는 이동도가 얻어지는 전압(임계값 전압)을 가령 Va로 하면, 파형 Y에서는 전압 Va 이상의 기간은 Ta이다. 전압 Va의 라인과 파형 Y로 둘러싸인 영역의 면적을 Sa로 하면, 면적 Sa의 크기는 화소 전극에 기입되는 전하량에 비례한다.
- <55> 도 18의 (d)에 도시한 바와 같이, 게이트 드라이버로부터 출력되는 게이트 펄스는, 수평 동기 신호 b의 주기 Thb와 동일한 기간만큼 "H" 레벨로 되어 게이트 온 전압이 유지된다. 도 18의 (c)의 예와 마찬가지로, 게이트 드라이버에 가까운 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 U는 구형이 되지만, 게이트 드라이버로부터 먼 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 W에는 도시한 바와 같은 라운딩이 생기고 있다.
- <56> 상술과 마찬가지로 하여 TFT에 원하는 이동도가 얻어지는 전압을 Va로 하면, 파형 W에서는 전압 Va 이상의 기간은 Tb이다. 전압 Va의 라인과 파형 W로 둘러싸이는 영역의 면적을 Sb로 하면, 면적 Sb의 크기는 화소 전극에 기입되는 전하량에 비례한다.
- <57> 기간 Ta와 기간 Tb를 비교하면, 기간 Tb는 대체로 기간 ΔTh만큼 기간 Ta보다 짧아져 있으며 면적 Sa>Sb로 된다. 따라서, 도 18의 (b)에 도시한 바와 같은 수평 주사 주파수가 상대적으로 높은 경우에는 전하의 기입 부족이 발생한다.
- <58> 이것을 해소하기 위해서는 게이트 온 전압을 높게 하면 된다. 수평 주사 주파수 "B"㎐인 경우에 ΔV만큼 게이트 온 전압을 높게 한 경우의 게이트 펄스 파형을 도 18의 (e)에 도시한다. 게이트 드라이버에 가까운 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 P는 구형이고, 게이트 드라이버로부터 먼 화소의 TFT의 게이트 전극에 인가되는 게이트 펄스의 파형 Q에는 도시한 바와 같은 라운딩이 생기고 있다.
- <59> 전압 Va의 라인과 파형 Q로 둘러싸이는 영역의 면적은 Sb'+ΔSb로 된다. 면적 Sb는 게이트 온 전압이 ΔV만큼 상승한 것에 의한 증가량이다. 단순히 면적 Sb와 Sb'는 동일하지 않지만, 명백히 면적 Sb<Sb'+ΔSb이다. 이것에 의해, 전하의 공급량이 증가하기 때문에 기입 부족은 생기지 않는다.
- <60> 그런데, 일반적으로 액정 표시 장치는 시스템(예를 들면, 퍼스널 컴퓨터)측에서 공급되는 비디오 신호의 복수 종류의 수직 주사 주파수에 각각 대응할 수 있도록, 주로 사용되는 수직 주사 주파수보다도 높은 수직 주사 주파수라도 충분히 구동할 수 있도록 설계할 필요가 있다. 따라서, 최근의 액정 표시 장치의 구동 방법에서는, 상술한 바와 같은 고해상도에 의한 계조 데이터의 기입 부족을 해소할 필요와, 시스템측으로부터 공급되는 복수 종류의 수직 주사 주파수의 전체에 대응할 수 있도록 할 필요가 있다.
- <61> 도 19는 수직 주사 주파수 및 수직 주기와 수평 주사 주파수 및 수평 주기에 대하여 도시한다. 수직 주기 Tva는 수직 동기 신호(Vsync)의 주기이고, 수직 주사 주파수의 역수이다. 도 19에 도시한 바와 같이, 수직 주기 Tva는 유효 표시 기간과 블랭크 기간으로 구성된다. 수직 주기 Tva의 유효 표시 기간은 각 게이트 버스 라인을 선 순차 구동하는 기간이며, 도 19에서는 각 게이트 버스 라인에 출력되는 게이트 펄스 신호(1001 내지 1005)를

예시하고 있다. 블랭크 기간에서는 게이트 버스 라인은 구동되지 않는다. 한편, 수평 주사 주파수 T_{hs} 는 수평 주사 주파수의 역수이고, 게이트 펄스가 온 상태가 되는 기간에 거의 같다. 수직 주사 주파수가 높아지면 1 수직 주기 T_{vs} 가 짧아져서, 게이트 펄스가 "H" 레벨로 유지되는 수평 주기 T_{hs} 도 짧아진다. 즉, 수평 주사 주파수가 높아진다. 단, 블랭크 기간을 짧게 함으로써, 수직 주기 T_{vs} 가 짧아지더라도 유효 표시 기간을 짧게 하지 않는 경우도 있다.

<62> 이와 같이 수직 주사 주파수가 높아지면 수평 주사 주파수도 높아져서, 화소 전극으로의 계조 전압의 기입 시간은 짧아진다. 따라서, 시스템측으로부터 공급되는 복수 종류의 수직 주사 주파수의 상한에서도 계조 전압의 기입이 충분히 되도록 게이트 온 전압을 고정하면, 주로 사용되는 수직 주사 주파수에서도 높은 게이트 온 전압의 게이트 펄스가 게이트 버스 라인에 출력되기 때문에, 파형 라운딩이 커져 표시 품질에 문제가 생기는 경우가 있었다.

<63> [특허 문헌 1]; 일본 특개평06-230342호 공보, [특허 문헌 2]; 일본 특개평08-54859호 공보, [특허 문헌 3]; 일본 특개평11-109925호 공보, [특허 문헌 4]; 일본 특개평11-184436호 공보

발명이 이루고자 하는 기술적 과제

<64> 본 발명의 목적은, 수직 주사 주파수 또는 수평 주사 주파수가 변화하여도 표시 품질이 열화하지 않는 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치를 제공하는 것에 있다.

발명의 구성 및 작용

<65> 상기 목적은, 액정 표시 장치의 구동 방법으로서, 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 단계와, 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 변화에 따른 게이트 온 전압을 출력하는 출력 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법에 의해 달성된다.

<66> [제1 실시 형태]

<67> 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치에 대하여 도 1 내지 도 8을 참조하여 설명한다. 먼저, 본 실시 형태에 따른 액정 표시 장치의 개략 구성에 대하여 도 1을 참조하여 설명한다. 액정 표시 장치(100)는, 도면에서 좌우 방향으로 연장되는 n개의 게이트 버스 라인과, 절연막을 개재하여 게이트 버스 라인에 교차하여 형성되고 도면에서 상하 방향으로 연장되는 m개의 데이터 버스 라인이 형성된 LCD(Liquid Crystal Display) 패널(40)을 갖고 있다. LCD 패널(40) 내의 게이트 버스 라인과 데이터 버스 라인으로 획정되는 영역이 화소 영역으로 되고, 매트릭스 형상으로 배열된 화소 영역의 각각에는 TFT(도시 생략)가 형성되어 있다. 각 TFT의 소스 전극은 화소 전극(도시 생략)에 접속되고, 드레인 전극은 근방의 데이터 버스 라인에 접속되며, 게이트 전극은 근방의 게이트 버스 라인에 접속되어 있다.

<68> 또한, LCD 패널(40)에는, m개의 데이터 버스 라인을 구동하는 데이터 드라이버(10)와, n개의 게이트 버스 라인을 구동하는 게이트 드라이버(20)가 배치되어 있다. 또한 LCD 패널(40)에는, 데이터 드라이버(10) 및 게이트 드라이버(20)에 각종 제어 신호나 화상 신호(계조 신호 등)를 출력하는 구동 제어 회로(30)가 제공되어 있다.

<69> 구동 제어 회로(30)는, 데이터 드라이버(10)에 대하여 데이터 드라이버 제어 신호 및 화상 신호를 출력한다. 데이터 드라이버(10)는, 데이터 드라이버 제어 신호 및 화상 신호를 수신하여 각 데이터 버스 라인에 소정의 타이밍에서 각 화소용 계조 전압을 출력하도록 되어 있다. 또한, 구동 제어 회로(30)는, 게이트 드라이버(20)에 대하여 게이트 온 전압 V_g 및 게이트 드라이버 제어 신호를 출력한다. 구동 제어 회로(30)에는, 액정 표시 장치(100)에 접속된 예를 들면 퍼스널 컴퓨터 등의 시스템측 장치로부터 각종 제어 신호 및 화상 신호가 입력된다.

<70> 구동 제어 회로(30)는, 공통 전압 V_{com} 을 LCD 패널(40)에 출력하는 공통 전압 조정 회로(31)와, 게이트 온 전압 V_g 을 게이트 드라이버(20)에 출력하는 게이트 전압 조정 회로(32)를 갖고 있다.

<71> 게이트 드라이버(20)는, 게이트 드라이버 제어 신호에 기초하여 게이트 버스 라인 1~n에 대하여 순차적으로 게이트 펄스를 출력하고, 계조 전압을 기입해야 되는 m개의 화소가 접속된 게이트 버스 라인을 순차적으로 선택한다. 데이터 드라이버(10)는 게이트 드라이버(20)에 의해 선택된 게이트 버스 라인에 접속된 m개의 화소에 대한 계조 전압을 데이터 버스 라인 1~m에 출력한다. 이것에 의해, 게이트 버스 라인 1~n이 순차적으로 선택됨과 함께, 선택된 게이트 버스 라인 상의 각 화소에 소정의 계조 전압이 기입되어 1 프레임분의 화상이 표시된다.

- <72> 게이트 전압 조정 회로(32)는, 수평 주사 주파수 또는 수직 주사 주파수의 변화에 따른 게이트 온 전압 V_g 을 출력하기 위한 회로이다. 예를 들면 수직 주사 주파수가 60Hz인 경우에는 게이트 온 전압 $V_g=25V$ 을 출력하고, 이외의 수직 주사 주파수에서는 게이트 온 전압 $V_g=30V$ 을 출력한다. 게이트 온 전압 V_g 의 변경에는 하나의 임계값이 아니라 2 이상의 임계값을 이용하도록 해도 된다. 예를 들면, 수직 주사 주파수가 60Hz인 경우에는 게이트 온 전압 $V_g=25V$ 을 출력하고, 수직 주사 주파수가 75Hz인 경우에는 게이트 온 전압 $V_g=30V$ 을 출력한다.
- <73> 또한, 게이트 온 전압 V_g 을 높게 설정하는 경우의 수직 주사 주파수 또는 수평 주사 주파수의 임계값과, 게이트 온 전압 V_g 을 낮게 설정하는 경우의 수직 주사 주파수 또는 수평 주사 주파수의 임계값을 다르게 하는 것도 가능하다. 예를 들면 수평 주사 주파수가 65kHz를 넘으면 게이트 온 전압 V_g 을 30V로 변경하지만, 일단 게이트 온 전압 V_g 이 30V로 되면, 이번에는 수평 주사 주파수가 60Hz 미만이 되지 않으면 게이트 온 전압 V_g 을 25V로 복귀하지 않도록 하여도 된다. 또한, 임계값을 인가하지 않고, 수평 주사 주파수 또는 수직 주사 주파수의 변화에 따라서 게이트 온 전압 V_g 을 연속적으로 변화시키도록 해도 된다.
- <74> 공통 전압 조정 회로(31)는, 게이트 전압 조정 회로(32)에 의해 게이트 온 전압 V_g 을 동적으로 변화시킨 결과, 공통 전압 V_{com} 이 최적의 전위로부터 어긋나게 되지 않도록, 최적 공통 전압 V_{com} 을 LCD 패널(40)의 공통 전극에 출력하도록 되어 있다.
- <75> 게이트 온 전압 V_g 의 변화에 수반하여 최적의 공통 전압 V_{com} 이 변화하는 것에 대하여 도 2를 참조하여 설명한다. 도 2는 LCD 패널(40)에 형성되는 화소의 등가 회로를 도시한다. 게이트 버스 라인에는 TFT의 게이트 전극 G가 접속되고, 데이터 버스 라인에는 TFT의 드레인 전극 D가 접속되어 있다. TFT의 소스 전극 S는 화소 전극 P에 접속되어 있다. 화소 전극 P과, 공통 전압 V_{com} 이 인가되는 공통 전극 O1과의 사이에는 액정이 밀봉되어 액정 용량 C_{LC} 이 형성되어 있다. 또한, 화소 전극 P와 절연막(도시 생략)을 개재하여 대향하고 공통 전압 V_{com} 이 인가되는 축적 용량 전극 O2에서, 액정 용량 C_{LC} 에 병렬로 접속되는 축적 용량 C_s 가 형성된다. 또한, TFT의 게이트 전극 G/소스 전극 S 사이에는 기생 용량 C_{gs} 이 형성된다. 게이트 버스 라인 상의 게이트 전압은, 게이트 펄스의 오프 시의 전압이 0V, 온 시의 전압(게이트 온 전압)이 V_g 인 것으로 한다. 데이터 버스 라인에는 계조 전압 V_d 가 인가된다. 또한, 액정에 인가되는 전압을 액정 전압이라고 한다.
- <76> 이러한 등가 회로에 게이트 온 전압 V_g 및 계조 전압 V_d 를 인가한 경우의 액정 전압의 변화를 도 3에 도시한다. 도 3에서, 게이트 버스 라인에 인가하는 게이트 전압의 파형을 실선으로 나타내며, 데이터 버스 라인에 인가하는 계조 전압 V_d 의 파형을 일점쇄선으로 나타낸다. 또한, 액정 전압의 파형을 점선으로 나타낸다. 도 3에 도시한 바와 같이, 게이트 전압의 파형은 수직 주기마다 소정 기간만큼 게이트 온 전압= V_g 로 되는 구형파의 게이트 펄스가 된다. 여기서 계조 전압 V_d 의 파형을 도 3의 일점쇄선으로 나타낸다고 하면, 액정 전압은 게이트 펄스의 인가 중에는 계조 전압 V_d 에 따라서 상승하지만, 액정 용량 C_{LC} 및 축적 용량 C_s 에 전하가 축적되는 데 수반하여 그 상승이 완만하게 된다. 또한, 게이트 전압이 V_g 에서 0V로 내려 간 순간에, 전하가 액정 용량 C_{LC} , 축적 용량 C_s 및 기생 용량 C_{gs} 의 각각에 재 배분되기 때문에, 액정 전압은 관통 전압 ΔV_d 만큼 저하한다. 관통 전압 ΔV_d 은 이하의 식으로 표현된다.
- <77>
$$\Delta V_d = \{C_{gs} / (C_{gs} + C_{LC} + C_s)\} \times V_g$$
- <78> 또한, 계조 전압 V_d 가 저하하면, 액정 전압도 그에 따라서 하강하지만, 게이트 온 전압이 0V에서 V_g 로 상승하면, 액정 용량 C_{LC} , 축적 용량 C_s 및 C_{gs} 에 전하가 축적되므로, 하강이 완만하게 된다. 또한, 게이트 온 전압이 V_g 에서 0V로 내려 간 순간에 전하가 액정 용량 C_{LC} , 축적 용량 C_s 및 기생 용량 C_{gs} 의 각각에 재배분되기 때문에, 다시 관통 전압 ΔV_d 만큼 저하한다.
- <79> 공통 전압 V_{com} 은 관통 전압 ΔV_d 만큼 변화한 후의 정극성 및 부극성의 전압의 중심값이 최적이 되지만, 상술한 식에서 게이트 온 전압 V_g 이 변화하면 관통 전압 ΔV_d 도 변화하기 때문에, 결과적으로 공통 전압의 최적값도 변화한다. 따라서, 상기한 바와 같이 수평 주사 주파수 또는 수직 주사 주파수에 의해 게이트 온 전압 V_g 을 변화시키는 경우에는, 게이트 온 전압 V_g 의 조정 후의 최적의 공통 전압 V_{com} 으로 조정할 필요가 있다. 도 3에 도시한 바와 같이 게이트 온 전압 V_g 을 상대적으로 높게 하면, 관통 전압 ΔV_d 가 상대적으로 커져 액정 전압이 저하하게 되기 때문에, 공통 전압 V_{com} 은 보다 낮은 값으로 조정하게 된다.
- <80> 도 4는 게이트 전압 조정 회로(32)의 구성예를 도시한다. 게이트 전압 조정 회로(32)는 수평 주사 주파수의 변화를 검출하는 타이밍 컨트롤러(301)와, 2종류의 게이트 온 전압 V_a 및 $V_b(V_a < V_b)$ 을 생성하는 게이트 온 전압

생성 회로(305)와, 타이밍 컨트롤러(301)의 출력에 따라서 게이트 온 전압 생성 회로(305)로부터의 게이트 온 전압 Va 및 Vb 중 어느 하나를 출력하는 스위치(303)를 갖고 있다.

<81> 타이밍 컨트롤러(301)는, 수평 동기 신호와 발진 회로로부터의 클럭 신호가 입력되고, 1수평 주기의 클럭을 카운트하는 카운터(311)와, 카운터(311)의 카운트 결과와 임계값 A와 임계값 B가 입력되고, 카운트 결과와 임계값 A 또는 임계값 B를 비교하는 비교기(312)를 갖고 있다. 또, 발진 회로는, 예를 들면 5MHz의 클럭 신호를 생성한다. 또한, 게이트 온 전압 Va=25V, 게이트 온 전압 Vb=30V로 한다.

<82> [실시예 1-1]

<83> 도 4에 도시한 게이트 전압 조정 회로(32)를 이용한 실시예 1-1에 따른 구동 동작에 대하여 도 5를 참조하여 설명한다. 또, 본 실시예에서는, 비교기(312)에 입력되는 임계값은 임계값 A 하나밖에 사용하지 않으며, 초기에는 스위치(303)가 게이트 온 전압 Va를 선택하여 출력하고 있는 것으로 한다. 카운터(311)는, 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S1 및 S3). 예를 들면 수평 주사 주파수가 50kHz이면, 카운트값이 100(=5M/50k)이 된 부분에서, 수평 동기 신호의 동기 펄스를 검출하게 된다. 수평 동기 신호의 동기 펄스가 검출되면, 비교기(312)는 카운트값과 임계값 A를 비교한다(단계 S5). 예를 들면 임계값 A를 77로 하면, 카운트값(100)>임계값 A(77)이기 때문에, 비교기(312)는 게이트 온 전압 Va를 출력하도록 스위치(303)에 대하여 제어 신호를 출력하고, 스위치(303)는 게이트 온 전압 Va를 출력한다(단계 S7). 계속해서 카운터(311)의 카운트값을 클리어하고(단계 S11), 전원 차단 등의 이유로 게이트 온 전압 Vg를 출력할 필요가 없어질 때까지(단계 S13), 카운터(311)는, 다시 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S1 및 S3).

<84> 예를 들면 수평 주사 주파수가 65kHz 이상으로 되면, 카운트값이 77(=5M/65 k) 미만으로 된다. 비교기(312)는, 카운트값과 임계값 A를 비교하여 카운트값<임계값 A라고 판단하고, 게이트 온 전압 Vb를 출력하도록 제어 신호를 스위치(303)에 출력한다. 이것에 의해 스위치(303)는 게이트 온 전압 Vb를 출력한다(단계 S9). 계속해서, 카운터(311)는 카운트값을 클리어하고(단계 S11), 게이트 온 전압 Vg를 출력할 필요가 없어질 때까지 단계 S1 및 S3으로 되돌아가 발진 회로로부터의 클럭을 카운트한다.

<85> 도 5에 도시한 바와 같은 실시예 1-1에 따른 구동 동작을 행하는 게이트 전압 조정 회로(32)이면, 수평 주사 주파수가 통상의 상태이면 낮은 게이트 온 전압 Va를 출력하고, 수평 주사 주파수가 소정의 임계값을 초과하는, 즉 카운트값이 임계값을 하회하게 된 경우에는 높은 게이트 온 전압 Vb를 출력하도록 된다. 또, 수평 동기 신호를 이용하는 예를 나타내었지만, 수직 동기 신호를 이용하도록 해도 된다. 그 때에는, 임계값 A의 값을 바꿀 필요가 있다. 또한, 발진 회로의 주파수를 바꾸도록 해도 된다.

<86> 이와 같이 게이트 온 전압 Vg이 2종류이고 임계값을 1종류 사용하도록 한 구성뿐만 아니라, 예를 들면 게이트 온 전압 Vg이 3종류 이상이고 임계값을 2종류 이상 사용하는 구성으로 하여도 물론 된다. 예를 들면 카운트값이 임계값 A를 넘는 경우에는 게이트 온 전압 Va를 출력하고, 임계값 A 미만이고 임계값 B를 상회하는 경우에는 게이트 온 전압 Vb를 출력하고, 임계값 B 미만인 경우에는 게이트 온 전압 Vc를 출력하는 구성도 가능하다.

<87> [실시예 1-2]

<88> 다음에, 도 4에 도시한 게이트 전압 조정 회로(32)의 실시예 1-2에 따른 구동 동작에 대하여 도 6을 참조하여 설명한다. 또, 실시예 1-1과 마찬가지로, 초기에는 스위치(303)가 게이트 온 전압 Va를 출력하고 있는 것으로 한다. 단, 본 실시예에서는 임계값 A 및 임계값 B가 비교기(312)에 입력되도록 한다. 카운터(311)는 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S21 및 S23). 예를 들면 수평 주사 주파수가 50kHz이면, 카운트값이 100이 된 부분에서, 수평 동기 신호의 동기 펄스를 검출하게 된다. 수평 동기 신호의 동기 펄스가 검출되면, 비교기(312)는 카운트값과 임계값 A를 비교한다(단계 S25). 예를 들면 임계값 A를 77로 하면, 카운트값(100)>임계값 A(77)이기 때문에, 비교기(312)는 게이트 온 전압 Va를 출력하도록 스위치(303)에 대하여 제어 신호를 출력하고, 스위치(303)는 게이트 온 전압 Va를 출력한다(단계 S27). 계속해서, 전원 차단 등의 이유로 게이트 온 전압 Vg를 출력할 필요가 없어질 때까지(단계 S29), 카운터(311)는 카운트값을 클리어하고(단계 S31), 다시 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S21 및 S23).

<89> 예를 들면 수평 주사 주파수가 65kHz 이상으로 되면, 카운트값이 77을 하회하게 된다. 비교기(312)는, 카운트값과 임계값 A를 비교하여 카운트값<임계값 A라고 판단하고, 게이트 온 전압 Vb를 출력하도록 제어 신호를 스위치(303)에 출력한다. 이것에 의해 스위치(303)는 게이트 온 전압 Vb를 출력한다(단계 S33). 계속해서, 카운터

(311)는 카운터값을 클리어한다(단계 S35). 계속해서, 게이트 온 전압 V_g 을 출력할 필요가 없어질 때까지(단계 S37), 카운터(311)는 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S39 및 S41). 예를 들면 수평 주사 주파수가 변하지 않으면, 카운트값이 77 미만에서 수평 동기 신호의 동기 펄스를 검출하게 된다. 그렇게 하면, 비교기(312)는 카운트값과 다음에는 임계값 B를 비교한다(단계 S43). 예를 들면 임계값 B를 82로 하면, 카운트값 < 임계값 B이기 때문에 단계 S33으로 되돌아가서, 비교기(312)는 게이트 온 전압 V_b 을 출력하도록 스위치(303)에 대하여 제어 신호를 출력하고, 스위치(303)는 게이트 온 전압 V_b 을 출력한다(단계 S33).

<90> 계속해서, 카운터(311)는 카운트를 클리어한다(단계 S35). 그리고, 게이트 온 전압을 출력할 필요가 없어지지 않는 한(단계 S37), 카운터(311)는 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S39 및 S41). 여기서 예를 들면 수평 주사 주파수가 60kHz로 변경되면, 카운트값이 83(=5M/60k)로 되어 수평 동기 신호의 동기 펄스를 검출하게 된다. 비교기(312)는 카운트값과 임계값 B를 비교한다(단계 S43). 카운트값 > 임계값 B이기 때문에 단계 S27로 되돌아가서, 비교기(312)는 게이트 온 전압 V_a 을 출력하도록 스위치(303)에 대하여 제어 신호를 출력하고, 스위치(303)는 게이트 온 전압 V_a 을 출력한다(단계 S27).

<91> 그리고, 전원 차단 등의 이유로 게이트 온 전압 V_g 을 출력할 필요가 없어질 때까지(단계 S29), 카운터(311)는 카운터값을 클리어하고(단계 S31), 다시 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S21 및 S23).

<92> 예를 들면 수평 주사 주파수가 60kHz 상태 그대로이면, 카운트값이 83에서 수평 동기 신호의 동기 펄스를 검출하게 된다. 비교기(312)는 카운트값과 임계값 A를 비교한다(단계 S25). 임계값 A가 77이라고 하면, 카운트값(83) > 임계값 A(77)이기 때문에, 비교기(312)는 게이트 온 전압 V_a 을 출력하도록 스위치(303)에 대하여 제어 신호를 출력하고, 스위치(303)는 게이트 온 전압 V_a 을 출력한다(단계 S27). 그리고, 전원 차단 등의 이유로 게이트 온 전압 V_g 을 출력할 필요가 없어질 때까지(단계 S29), 카운터(311)는 카운터값을 클리어하고(단계 S31), 다시 수평 동기 신호의 동기 펄스를 검출할 때까지 발진 회로로부터의 클럭을 카운트한다(단계 S21 및 S23). 이러한 동작이 반복된다.

<93> 이와 같이 하면, 도 6에 도시한 바와 같은 실시예 1-2에 따른 구동 동작을 행하는 게이트 전압 조정 회로(32)이면, 수평 주사 주파수가 통상의 상태이면 낮은 게이트 온 전압 V_a 을 출력하고, 수평 주사 주파수가 제1 임계값을 초과하는, 즉 카운트값이 임계값 A를 하회하게 된 경우에는 높은 게이트 온 전압 V_b 을 출력하도록 된다. 그러나, 다시 수평 주사 주파수가 낮아진 경우에는 제2 임계값을 하회하는, 즉 카운트값이 임계값 B를 상회하게 된 경우에는 낮은 게이트 온 전압 V_a 을 출력하도록 한다. 예를 들면, 수평 주사 주파수 또는 카운트값이 제1 임계값 주변에서 불안정한 경우나, 발진 회로의 주파수에 의해 카운트값에 끝수가 생기는 경우에는, 하나의 임계값으로만 판단한 경우에는 게이트 온 전압의 변경을 반복하는 경우도 생길 수 있다. 이와 같이 2개의 임계값으로 판단하면, 수평 주사 주파수 또는 카운트값이 제1 임계값 주변에서 불안정한 경우나, 발진 회로의 주파수에 의해 카운터값에 끝수가 생기는 경우에서도 게이트 온 전압의 변경을 반복하지 않고, 실제로 수평 주사 주파수가 변경된 경우에만 게이트 온 전압을 변경하도록 된다.

<94> [실시예 1-3]

<95> 다음에, 도 7의 (a) 내지 도 7의 (c)를 참조하여 실시예 1-3에 대하여 설명한다. 실시예 1-1 및 실시예 1-2에서는, 게이트 온 전압 V_g 을 단계적으로 전환하도록 한 구성을 나타내었지만, 반드시 단계적으로 전환하는 것은 아니라 연속적으로 변화시키는 것도 가능하다. 실시예 1-3에서는, 도 7의 (a)에 도시한 바와 같이, 게이트 전압 조정 회로(32)는 수평 동기 신호와 발진 회로로부터의 클럭 신호가 입력되고, 수평 주기에 대응하는 듀티비를 갖는 PWM(펄스 폭 변조: Pulse Width Modulation) 신호를 생성하는 타이밍 컨트롤러(50)와, 전압 V_G 및 PWM 신호가 입력되고, PWM 신호의 듀티비에 따른 전압 V_{out} 을 생성하는 전압 안정화 회로(60)로 구성된다.

<96> 듀티비는, 도 7의 (b)에 도시한 바와 같은 PWM 신호이면, 주기 T에 대한 "H" 레벨의 기간 T_H 와의 비 T_H/T 로 표시된다. 따라서, 타이밍 컨트롤러(50)는 수평 주사 주파수가 높아지는, 즉 발진 회로의 클럭의 카운트값이 작아지면, 예를 들면 "L" 레벨의 기간 T_L 을 짧게 하여 "H" 레벨의 기간 T_H 를 길게 한다. 반대로, 수평 주사 주파수가 낮아지는, 즉 발진 회로의 클럭의 카운트가 많아지면, 예를 들면 "L" 레벨의 기간 T_L 을 길게 하여 "H" 레벨의 기간 T_H 를 짧게 한다.

<97> 전압 안정화 회로(60)는 전압 V_G 을 이용하여, 수평 주사 주파수에 대응한 듀티비를 갖는 PWM 신호에 따라서 선

형으로 게이트 온 전압을 생성하도록 되어 있으며, 예를 들면 도 7의 (c)에 도시한 바와 같은 회로이다. 즉, PWM 신호의 예를 들면 "H" 레벨의 기간 T_H 만큼 온 상태가 되는 스위치(61)와, 저항(62)과, 저항(63)과, 캐패시터(64)가 포함된다. 스위치(61)는 전압 V_G 의 출력단과 저항(63)의 일단 사이에 배치되어 있다. 저항(62)은 스위치(61)와 병렬로 전압 V_G 의 출력단에 일단이 접속되고 타단이 스위치(61)와 저항(63)의 접속점에 접속되어 있다. 저항(63)의 타단은 접지되어 있다. 캐패시터(64)의 일단도 스위치(61)와 저항(63)의 접속점에 접속되고 타단이 접지되어 있다. 이러한 접속점으로부터 게이트 온 전압 V_{out} 이 추출되도록 되어 있다.

<98> 저항(62) 및 저항(63)의 저항값과 캐패시터(64)의 용량값을 적절하게 설정하고, PWM 신호의 예를 들면 "H" 레벨의 기간 T_H 만큼 스위치(61)가 온 상태가 되도록 하면, 수평 주사 주파수에 따른 적절한 게이트 온 전압 V_{out} 이 생성된다. 수평 주사 주파수가 선형으로 변화하는 경우에는, 게이트 온 전압 V_{out} 도 선형으로 변화한다. 이러한 구성을 채용하면, 수평 주사 주파수에 따른 최적의 게이트 온 전압을 항상 게이트 드라이버(20)에 공급할 수 있도록 된다. 또, 수평 동기 신호가 아니라 수직 동기 신호를 이용하도록 하여도 된다. 또한, 도 7의 (c)의 전압 안정화 회로(60)의 회로 예는 일례로서 다른 구성이어도 된다.

<99> 공통 전압 조정 회로(31)의 회로 구성은, 게이트 전압 조정 회로(32)와 거의 마찬가지이다. 단, 게이트 전압 조정 회로(32)에서는, 수직 주사 주파수 또는 수평 주사 주파수가 높아지면 게이트 온 전압 V_G 을 올리도록 하지만, 공통 전압 조정 회로(31)에서는, 수직 주사 주파수 또는 수평 주사 주파수가 오르면 공통 전압 V_{com} 을 내리도록 한다.

<100> [실시예 1-4]

<101> 도 8의 (a)에 공통 전압 조정 회로(31)의 실시예를 나타낸다. 공통 전압 조정 회로(31)는, 발진 회로로부터의 클럭 신호 및 수평 동기 신호가 입력되어 수평 주사 주파수의 변화를 검출하는 타이밍 컨트롤러(81)를 갖고 있다. 또한, 공통 전압 조정 회로(31)는, 2종류의 공통 전압 $V_{com}(a)$ 및 $V_{com}(b)$ ($V_{com}(a) > V_{com}(b)$)을 생성하는 공통 전압 생성 회로(83)와, 타이밍 컨트롤러(81)의 출력에 따라서 공통 전압 생성 회로(83)로부터의 공통 전압 $V_{com}(a)$ 및 $V_{com}(b)$ 중 어느 하나를 출력하는 스위치(82)가 포함된다. 타이밍 컨트롤러(81; 도시 생략)에는, 1수평 주기의 클럭을 카운트하는 카운터와, 카운터의 카운트 결과와 임계값 A와 임계값 B가 입력되고, 카운트 결과와 임계값 A 또는 임계값 B를 비교하는 비교기를 포함한다. 발진 회로의 클럭 신호의 주파수나 임계값 A 및 임계값 B의 값은 게이트 전압 조정 회로(32)에서의 타이밍 컨트롤러(301)와 동일하게 한다. 단, $V_{com}(a) > V_{com}(b)$ 이기 때문에, 수평 주사 주파수가 통상의 상태에서는 $V_{com}(a)$ 이 출력되고, 수평 주사 주파수가 높아지면 $V_{com}(b)$ 가 출력된다. 도 8의 (a)의 동작에 대해서는, 도 5 및 도 6과 거의 마찬가지이지만, 게이트 온 전압 V_a 를 출력하는 경우에는 공통 전압 $V_{com}(a)$ 을 출력하여, 게이트 온 전압 V_b 를 출력하는 경우에는 공통 전압 $V_{com}(b)$ 을 출력한다.

<102> [실시예 1-5]

<103> 다음에, 도 8의 (b)에 공통 전압 조정 회로(31)의 다른 실시예를 나타낸다. 공통 전압에 대해서도 단계적으로 전환하는 것은 아니며, 선형으로 변화하게 하는 것도 가능하다. 본 실시예에서는, 도 8의 (b)에 도시한 바와 같이, 공통 전압 조정 회로(31)는, 수평 동기 신호와 발진 회로로부터의 클럭 신호가 입력되고, 수평 주기에 대응하는 듀티비를 갖는 PWM 신호를 생성하는 타이밍 컨트롤러(85)와, 전압 V_c 및 PWM 신호가 입력되며, PWM 신호의 듀티비에 따른 전압 V_{com} 을 생성하는 전압안정화 회로(86)로 구성된다. 타이밍 컨트롤러(85)는, 수평 주사 주파수가 높아지는, 즉 발진 회로의 클럭의 카운트가 적어지면, 예를 들면 "H" 레벨의 기간 T_H 를 짧게 하여 "L" 레벨의 기간 T_L 을 길게 한다. 반대로, 수평 주사 주파수가 낮아지는, 즉 발진 회로의 클럭의 카운트가 많아지면, 예를 들면 "H" 레벨의 기간 T_H 를 길게 하여 "L" 레벨의 기간 T_L 을 짧게 한다. 그리고, PWM 신호의 예를 들면 "H" 레벨의 기간 T_H 만큼 온 상태가 되는 스위치를 이용하여, 수평 주사 주파수가 높아지면 공통 전압 V_{com} 이 낮아지고, 반대로 낮아지면 공통 전압 V_{com} 이 높아지도록, 공통 전압 V_{com} 을 선형으로 변화시킨다.

<104> [실시예 1-6]

<105> 다음에, 도 9는 공통 전압 조정 회로(31)의 또 다른 실시예를 나타낸다. 본 실시예의 공통 전압 조정 회로(95)에서는 공통 전압 조정 회로(31)에 대하여 온도 감시 회로(94)를 더 구비하고 있는 점에 특징을 갖는다. 온도 감시 회로(94)는 액정 표시 장치의 주위 온도를 검출하여 이 온도 정보를 디지털 신호로 변환하고, 타이밍 컨트롤러(91)에 출력한다. 타이밍 컨트롤러(91; 도시 생략)는 임계값 g 과 임계값 h (임계값 $g >$ 임계값 h)을 기억

하고 있으며, 온도 감시 회로(94)에서 검출한 검출 온도 t 와 임계값 g , h 를 비교하는 비교기를 갖고 있다. 타이밍 컨트롤러(91)는 검출 온도 t 와 임계값 g , h 과의 차에 기초하여 제어 신호를 출력하여 스위치(92)의 전환을 제어한다. 스위치(92)에는 공통 전압 생성 회로(93)에서 생성되는 2종류의 공통 전압 $V_{com}(a)$ 및 $V_{com}(b)$ ($V_{com}(a) > V_{com}(b)$)이 입력되어 있으며, 해당 제어 신호에 기초하여 어느 한쪽의 공통 전압을 공통 전극에 공급한다. 공통 전압 조정 회로(95)의 초기 상태(전원 투입 시)는 공통 전압 $V_{com}(a)$ 이 출력되어 있도록 한다.

<106> 다음에 공통 전압 조정 회로(95)의 동작에 대하여 설명한다. 공통 전압 조정 회로(95)는, 공통 전압 $V_{com}(a)$ 을 출력하고 있을 때에는 검출 온도 t 와 임계값이 작은 쪽(본 실시예에서는 임계값 h)을 비교하고, 공통 전압 $V_{com}(b)$ 을 출력하고 있을 때에는 검출 온도 t 와 임계값이 큰 쪽(본 실시예에서는 임계값 g)을 비교한다. 이렇게 함으로써, 검출 온도 t 가 임계값에 가까운 값을 나타내었을 때에 공통 전압이 $V_{com}(a)$ 와 $V_{com}(b)$ 를 과민하게 전환하는 소위 발진 현상을 방지할 수 있다. 공통 전압 조정 회로(95)의 초기 상태(공통 전압 $V_{com}(a)$ 을 출력)에서, 검출 온도 t 가 임계값 h 보다 큰 경우에는 공통 전압 $V_{com}(a)$ 을 계속해서 출력한다. 한편, 검출 온도 t 가 임계값 h 보다 작은 경우에는 스위치(92)를 전환하여 공통 전압 $V_{com}(b)$ 을 출력한다. 공통 전압 조정 회로(95)가 공통 전압 $V_{com}(b)$ 을 출력하고 있는 상태에서, 검출 온도 t 가 임계값 g 보다 작은 경우에는 공통 전압 $V_{com}(b)$ 을 계속해서 출력한다. 한편, 검출 온도 t 가 임계값 g 보다 큰 경우에는 스위치(92)를 전환하여 공통 전압 $V_{com}(a)$ 을 출력한다.

<107> 또한, 공통 전압 조정 회로(95)에는 발진 회로로부터 클럭 신호가 입력되고, 퍼스널 컴퓨터 등의 시스템측 장치로부터 수평 동기 신호가 입력되어 있다. 따라서, 실시예 1-4 등에서 설명한 클럭 신호 및 수평 동기 신호에서 공통 전압 V_{com} 을 조정하는 구동을 행할 수도 있다. 또한, 주위 온도, 클럭 신호 및 수평 동기 신호에 기초하여 공통 전압 V_{com} 을 조정하는 것도 가능하다.

<108> 본 실시예 1-6을 적용함으로써, 이하와 같은 문제에 대처할 수 있다. 예를 들면, 종래는 해상도나 표시 밀도도 그다지 높지 않고, 휘도도 낮기 때문에, 액정의 구동에서 대향 전극 전압 변동이나 액정 기입 시간에는 여유가 있으며, 플리커라 불리는 액정 구동 방식과 표시 패턴 간섭에 의한 깜박임 현상에 대하여 마진이 있었다. 이 때문에, 대향 전극 전위 작성 회로는 타이밍 컨트롤러와는 독립된 아날로그 회로에서 형성되어 있었다.

<109> 그러나, 최근에는 해상도, 표시 밀도, 화면 사이즈 모두 비약적으로 높고, 넓게 되었다. 해상도가 높아짐으로써 액정의 기입 시간이 짧아져서, 화면 전체의 각 화소에 대하여 표시 데이터 전위와 대향 전극 전위를 최적 상태로 유지하는 것이 엄격히 되어 있다. 또한 액정 표시 장치의 고휘도화에 의한 고성능화가 필수인 오늘날, 공통 전위의 어긋남에 의해 플리커 현상이 현저히 눈에 띄게 되는 요인으로도 되어 있다. 해결 방법으로서 액정 패널의 대향 전극 전위를 항상 최적의 상태로 계속해서 보정하는 구동 방법이 있다. 그러나, 표시 장치의 주위 환경 및 표시 장치에 입력되는 데이터 신호의 주파수 등의 여러 상황하에서는 표시 장치의 제조·출하 시에 조정되는 액정 패널의 대향 전극 전위 레벨에는 한계가 있다. 이와 같은 상황을 감안하여, 표시 장치 자체가 사용되고 있는 환경 상태를 독자적으로 인식하고, 내부 회로에서 이 대향 전극 전위를 보정할 수 있는 방식을 이용함으로써, 항상 최적 상태의 표시 품질을 공급하는 것이 가능해진다.

<110> [제2 실시 형태]

<111> 본 발명의 제2 실시 형태에 따른 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치에 대하여 도 10 내지 도 15를 참조하여 설명한다. 퍼스널 컴퓨터 등의 시스템측 장치로부터 전송되는 아날로그의 영상 신호는 액정 표시 장치의 구동 제어 회로를 구성하는 부품의 하나인 아날로그/디지털 변환 회로(A/D 컨버터)에 의해 디지털 신호로 변환되고, 액정을 구동하는 소스 드라이버 IC(Integrated Circuit)에 입력된다. 액정 표시 장치의 표시 화면의 콘트라스트 조정은 그 A/D 컨버터의 게인 조정 등의 설정으로 행해진다. 또한 일반적으로 액정 표시 장치의 구동 전압은 고정되어 있다.

<112> 그런데, 최근에는 액정 표시 장치의 표시 품질이 매우 중요하게 되었다. 종래의 콘트라스트 조정은 A/D 컨버터의 게인을 조정하는 방법을 위해, 최적 설정으로부터 어긋나면 색수가 감소되어 표시 품질이 저하되는 문제를 갖고 있다. 도 13은 종래의 콘트라스트 조정 방법을 설명하기 위한 도면으로서, 퍼스널 컴퓨터 등의 시스템측 장치로부터 액정 표시 장치에 입력되는 영상 신호 파형을 나타내는 도면이다. 영상 신호 파형은 8bit 해상도의 입력 아날로그 신호 V_{sin} 이다. 도 13의 (a) 내지 도 13의 (c)에서는 입력 아날로그 신호 V_{sin} 의 입력 시간을 횡축에 나타내고, 전압값을 종축에 나타낸다. 도 13의 (a)는 입력 아날로그 신호 V_{sin} 의 0계조로부터 255계조의 전압의 풀스케일 범위와 A/D 컨버터의 아날로그 리시버부의 전압의 풀스케일 범위 ADC_{rng} 가 일치한 상태를 나타내고 있다. 이 상태가 최적 설정으로서, 액정 표시 장치는 입력 아날로그 신호 V_{sin} 의 영상을 충실히 표시

할 수 있다.

- <113> 도 13의 (b)는 콘트라스트를 높게 한 경우의 입력 아날로그 신호 Vsin을 나타낸다. A/D 컨버터의 게인을 조정하여 A/D 컨버터의 폴스케일 범위 ADCrng가 입력 아날로그 신호의 폴스케일 범위보다 작아지도록 설정하고 있다. 예를 들면 입력 아날로그 신호의 200계조 레벨의 전압 Vin(200)을 A/D 컨버터의 폴스케일 범위 ADCrng가 되도록 설정하고 있다. 이 경우, 입력 아날로그 신호 Vsin의 200계조 레벨 Vin(200)이 입력되면 255계조 레벨의 전압 ADC(255)이 액정에 인가되기 때문에 콘트라스트가 향상된다. 그러나 200계조 이상의 입력 아날로그 신호 Vsin(Vrng1의 범위)가 입력되어도 액정에는 255계조 레벨 ADC(255)의 전압밖에 인가되지 않기 때문에 표시색 수가 감소한다.
- <114> 도 13의 (c)는 콘트라스트를 낮게 한 경우의 입력 아날로그 신호 Vsin을 나타낸다. A/D 컨버터의 게인을 조정하여 입력 아날로그 신호 Vsin의 폴스케일 범위에 대하여 A/D 컨버터의 폴스케일 범위 ADCrng가 커지도록 설정하고 있다. 예를 들면 입력 아날로그 신호 Vsin의 255계조 레벨의 전압 Vin(255)이 A/D 컨버터의 200계조 레벨 ADC(200)이 되도록 설정하고 있다. 이 경우, 입력 아날로그 신호 Vsin의 255계조 레벨 Vin(255)이 입력되면 200계조 레벨의 전압 ADC(200)이 액정에 인가되기 때문에 콘트라스트가 저하한다. 그러나 200계조보다 큰 전압 (Vrng2의 범위)은 액정에 인가되지 않기 때문에 표시색 수가 감소한다.
- <115> 또한, 액정 구동 전압의 설정을 고정하고 있더라도 구동 제어 회로를 구성하는 각 부품의 제조 변동 등에 의해 계조 특성(γ 특성)이 변화한다. 도 14는 액정 인가 전압의 기준 전압을 작성하는 종래의 회로 구성의 일례를 나타낸다. 이러한 기준 전압 작성 회로(400)에서 작성되는 기준 전압은 백 및 흑을 표시하기 위한 전압이다. 이하의 설명에서는, 액정에 전압이 인가되어 있을 때에 흑 표시가 되는 노멀 블랙의 액정 표시 장치를 예로서 설명한다. 노멀 블랙에서는 백 표시용 인가 전압(백 전압) VW은 흑 표시용 인가 전압(흑 전압) VB보다 높아진다. 또한, 액정 표시 장치는 공통 전압 Vcom에 대하여 교류 구동을 행할 필요가 있으며, 공통 전압 Vcom보다 높은 전압측을 H측이라 하고, 낮은 전압측을 L측이라 한다.
- <116> 다음에, 기준 전압 작성 회로(400)의 회로 구성에 대하여 설명한다. 기준 전압 작성 회로(400)의 구동 전압은 전원 회로(401)에서 작성된다. 전원 회로(401)의 출력 단자는 저항(402)의 한쪽 단자에 접속되어 있다. 저항(402)의 다른 쪽 단자에는 저항(403)의 한쪽 단자가 접속되어 있다. 저항(403)의 다른 쪽 단자에는 저항(404)의 한쪽 단자가 접속되어 있다. 저항(404)의 다른 쪽 단자는 접지되어 있다. 저항(402)과 저항(403)과의 접속 단자에는 증폭기(405)의 일 입력 단자가 접속되어 있다. 증폭기(405)의 출력 단자는 위상 보상용의 저항(407)의 한쪽 단자에 접속됨과 함께 증폭기(405)의 다른 입력 단자에 접속되어 있다. 저항(407)의 다른 쪽 단자는 컨덴서(409)의 한쪽의 전극 및 후술하는 소스 드라이버 IC(500, 501)(도 15 참조) 내에 집적되어 있는 내부 저항(502, 504)의 한쪽 단자에 접속되어 있다. 컨덴서(409)의 다른 쪽의 전극은 접지되어 있다. 또한, 저항(403)과 저항(404)과의 접속 단자에는 증폭기(406)의 일 입력 단자가 접속되어 있다. 증폭기(406)의 출력 단자는 위상 보상용의 저항(408)의 한쪽 단자에 접속됨과 함께 증폭기(406)의 다른 입력 단자에 접속되어 있다. 저항(408)의 다른 쪽 단자는 컨덴서(410)의 한쪽의 전극 및 소스 드라이버 IC(500, 501)의 내부 저항(503, 505)의 한쪽 단자에 접속되어 있다. 컨덴서(410)의 다른 쪽의 전극은 접지되어 있다.
- <117> 또한 전원 회로(401)의 출력 단자는 저항(411)의 한쪽 단자에 접속되어 있다. 저항(411)의 다른 쪽 단자에는 저항(412)의 한쪽 단자가 접속되어 있다. 저항(412)의 다른 쪽 단자에는 저항(413)의 한쪽 단자가 접속되어 있다. 저항(413)의 다른 쪽 단자는 접지되어 있다. 저항(411)과 저항(412)과의 접속 단자에는 증폭기(414)의 일 입력 단자가 접속되어 있다. 증폭기(414)의 출력 단자는 위상 보상용의 저항(416)의 한쪽 단자에 접속됨과 함께 증폭기(414)의 다른 입력 단자에 접속되어 있다. 저항(416)의 다른 쪽 단자는 컨덴서(418)의 한쪽의 전극 및 소스 드라이버 IC(500, 501)의 드라이버 내부 저항(502, 504)의 다른 쪽 단자에 접속되어 있다. 컨덴서(418)의 다른 쪽의 전극은 접지되어 있다. 또한, 저항(412)과 저항(413)과의 접속단에는 증폭기(415)의 일 입력 단자가 접속되어 있다. 증폭기(415)의 출력 단자는 위상 보상용의 저항(417)의 한쪽 단자에 접속됨과 함께 증폭기(415)의 다른 입력 단자에 접속되어 있다. 저항(417)의 다른 쪽 단자는 컨덴서(419)의 한쪽 전극 및 소스 드라이버 IC(500, 501)의 드라이버 내부 저항(503, 505)의 다른 쪽 단자에 접속되어 있다. 컨덴서(419)의 다른 쪽 전극은 접지되어 있다.
- <118> 다음에, 기준 전압 작성 회로(400)의 동작에 대하여 설명한다. 전원 회로(401)와 접지 사이에 직렬 접속되어 있는 저항(402, 403, 404)의 저항값의 비율로 분압된 전압이 증폭기(405, 406)에 입력된다. 증폭기(405, 406)는 예를 들면 전압 팔로워로서 동작하고, 증폭기(405, 406)의 입력 전압과 동일한 전압을 출력한다. 한편, 전원 회로(401)와 접지 사이에 직렬 접속되어 있는 저항(411, 412, 413)의 저항값의 비율로 분압된 전압이 증폭

기(414, 415)에 입력된다. 증폭기(414, 415)는 예를 들면 전압 팔로워로서 동작하고, 증폭기(414, 415)의 입력 전압과 동일한 전압을 출력한다. 본 설명에서는, 증폭기(405)의 출력 전압은 H측 백 전압 VW(H)에 사용되고, 증폭기(406)의 출력 전압은 L측 백 전압 VW(L)에 사용되며, 증폭기(414)의 출력 전압은 H측 흑 전압 VB(H)에 사용되고, 증폭기(415)의 출력 전압은 L측 흑 전압 VB(L)에 사용된다.

<119> 도 15는 기준 전압 작성 회로(400)와 소스 드라이버 IC(500, 501)와의 접속 관계를 나타낸다. 예를 들면, 기준 전압 작성 회로(400)의 출력 단자에는 소스 드라이버 IC(500, 501)와 함께 8개의 소스 드라이버 IC(도시 생략)가 병렬 접속되어 있다. 소스 드라이버 IC(500, 501)는 기준 전압에 기초하여 계조 전압을 작성하는 내부 저항(502, 503, 504, 505)을 갖고 있다. 내부 저항(502, 504)은 H측 계조 전압을 생성하고, 내부 저항(503, 505)은 L측 계조 전압을 생성한다. 내부 저항(502, 504)의 양단자에는 각각 H측 백 전압 VW(H)과 H측 흑 전압 VB(H)의 전압이 인가되어 있다. 따라서, H측 계조 전압은 H측 백 전압 VW(H)과 H측 흑 전압 VB(H)과의 전위차를 255 분할한 전압으로 된다. 또한, 내부 저항(503, 505)의 양단자에는 각각 L측 백 전압 VW(L)과 L측 흑 전압 VB(L)의 전압이 인가되어 있다. 따라서, L측 계조 전압은 L측 백 전압 VW(L)과 L측 흑 전압 VB(L)과의 전위차를 255 분할한 전압으로 된다. 소스 드라이버 IC(500)는 내부 저항(502, 503)을 갖고 있으며, 또한 소스 드라이버 IC(501)는 내부 저항(504, 505)을 갖고 있기 때문에, 소스 드라이버 IC(500, 501)는 H측 계조 전압 및 L측 계조 전압을 출력할 수 있다.

<120> 다음에, 기준 전압 작성 회로(400)와 소스 드라이버 IC(500, 501)에서 작성되는 계조 전압의 출력 전압 정밀도에 대하여 설명한다. 전원 회로(401)를 구성하는 회로 부품 중 출력 전압을 작성하는 조절기(도시 생략)의 출력 전압 및 출력 전압 정밀도는 $12V \pm 0.5\%$ 로 한다. 출력 전압의 최대값과 최소값과의 차는 $12V \times 1\% = 120mV$ 로 된다. 계조 전압에는 H측과 L측이 있으므로, 편측에서의 출력 전압의 최대값과 최소값과의 차는 60mV로 된다. 또한, 저항(402, 403, 404, 411, 412, 413)의 공차는 0.1%로 하고, 내부 저항(502, 503, 504, 505)의 저항값 및 정밀도는 $10 k\Omega \pm 30\%$ 로 한다. 여기서, 저항(402, 403, 404, 411, 412, 413)의 오차는 무시하여 계조 전압의 출력 전압 정밀도를 계산한다. 이하의 설명에서는 H측의 계조 전압에 대하여 설명하지만, L측 계조 전압에 대해서도 마찬가지로 생각할 수 있다.

<121> 증폭기(405, 414)로부터 출력된 전압은 위상 보상용의 저항(407, 416)을 개재하여 소스 드라이버 IC(500, 501)의 내부 저항(502, 504)의 양단자에 인가된다. 저항(407, 416)의 다른 쪽 단자에는 10개의 소스 드라이버 IC가 병렬로 접속되어 있기 때문에 이 단자 사이에는 $10k\Omega / 10개 = 1k\Omega$ 의 합성 저항이 접속되어 있다고 간주할 수 있다. 증폭기(405, 414)의 출력 전압 차를 5V로 하고, 저항(407, 416)의 저항값을 각각 50 Ω 로 하여 10개의 소스 드라이버 IC의 내부 저항의 양단에 걸리는 전압을 고려한다. 증폭기(405, 414)의 단자 사이에는 저항(407, 416) 및 내부 저항의 합성 저항이 직렬로 접속되어 있다고 할 수 있다. 저항(407, 416)은 일정하다고 하여 내부 저항이 $\pm 30\%$ 의 범위에서 변동된 경우의 저항(407)과 내부 저항과의 접속 단자의 전위 V1와 저항(416)과 내부 저항의 접속 단자의 전위 V2의 전위 변동은 이하와 같이 구할 수 있다. V1의 최대값과 최소값과의 차 $\Delta V1$ 은, $5V \times (50\Omega + 1k\Omega \times 130\%) / (50\Omega + 1k\Omega \times 130\% + 50\Omega) - 5V \times (50\Omega + 1k\Omega \times 70\%) / (50\Omega + 1k\Omega \times 70\% + 50\Omega) = 134mV$ 로 된다. 한편, V2의 최대값과 최소값과의 차 $\Delta V2$ 는, $5V \times 50\Omega / (50\Omega + 1k\Omega \times 70\% + 50\Omega) - 5V \times 50\Omega / (50\Omega + 1k\Omega \times 130\% + 50\Omega) = 134mV$ 로 된다. 또, L측의 전압에 대해서도 마찬가지로 생각할 수 있다. 256계조 표시인 경우, 액정에 인가하는 전압의 1계조의 출력 전압 차는 $5V / 255 = 19.6mV$ 이기 때문에, 소스 드라이버 IC의 내부 저항의 변동으로 약 7계조의 오차가 생긴다. 또한, 조절기의 출력 전압은 60mV 변동되기 때문에 약 3계조의 오차가 생긴다. 또한, 상기 계산에서 무시한 저항(402, 403, 404, 411, 412, 413)의 변동 등도 중첩되기 때문에, 구동 회로 부품의 제조 변동에서 계조 특성이 변화하여 액정 표시 장치마다 화질에 변동이 발생한다. 액정 표시 장치의 표시 품질을 갖추기 위해서는 H측 및 L측의 기준 전압의 보정이 필요해진다.

<122> 본 실시 형태의 목적은, 표시 화면의 색수를 줄이지 않고서 콘트라스트를 변화시킬 수 있으며, 또한 구동 회로에 이용되고 있는 부품 및 액정의 특성 변동에 의해 생기는 계조 특성의 변화를 용이하게 보정할 수 있는 액정 표시 장치의 구동 회로 및 구동 방법을 제공하는 것에 있다.

<123> 본 실시 형태에 따른 액정 표시 장치의 구동 회로 및 구동 방법을 도 10 내지 도 12를 참조하여 설명한다. 또, 이하의 설명에서는 액정에 전압이 인가되어 있을 때에 흑 표시가 되는 노멀 블랙의 액정 표시 장치를 예로서 설명한다. 먼저, 본 실시 형태에 따른 액정 표시 장치의 구동 회로를 구성하는 부품의 하나인 기준 전압 작성 회로(200)의 회로 구성에 대하여 도 10을 참조하여 설명한다. 기준 전압 작성 회로(200)는 액정 표시 장치에 흑 표시하기 위한 인가 전압(흑 전압) VB를 생성한다. 기준 전압 작성 회로(200)의 구동 전압은 전원 회로(217)에서 작성된다. 전원 회로(217)의 출력단은 저항(203)의 한쪽 단자에 접속되어 있다. 저항(203)의 다른 쪽 단자에는 저항(201, 204)의 한쪽 단자 및 컨덴서(209)의 한쪽의 전극이 접속되어 있다. 저항(204)의 다른 쪽 단자

에는 저항(202)의 다른 쪽 단자, 저항(205)의 한쪽 단자 및 컨덴서(210)의 한쪽 전극이 접속되어 있다. 저항(205)의 다른 쪽 단자는 접지되어 있다. 저항(201)의 다른 쪽 단자와 저항(202)의 한쪽 단자 사이에는 트랜지스터(213)가 접속되어 있다. 트랜지스터(213)의 드레인 전극은 저항(201)의 다른 쪽 단자에 접속되어 있으며, 소스 전극은 저항(202)의 한쪽 단자에 접속되어 있다. 트랜지스터(213)의 게이트 전극에는 컨덴서(208)의 한쪽 전극이 접속되어 있다. 또한 트랜지스터(213)의 게이트 전극과 컨덴서(210)의 한쪽 전극의 사이에는 다이오드(214)가 접속되어 있다. 또, 다이오드(214)는 컨덴서(210)의 한쪽 전극으로부터 트랜지스터(213)의 게이트 전극을 향하여 순방향으로 되도록 접속되어 있다. 컨덴서(208)의 다른 쪽 전극에는 펄스 폭 변조(Pulse Width Modulation:PWM) 회로(218)가 접속되어 있다. 또, 컨덴서(209, 210)의 다른 쪽의 전극은 접지되어 있다.

<124> 저항(203)과 저항(204)과의 접속 단자에는 또한 증폭기(215)의 일 입력 단자가 접속되어 있다. 증폭기(215)의 출력 단자는 위상 보상용의 저항(206)의 한쪽 단자에 접속됨과 함께 증폭기(215)의 다른 입력 단자에 접속되어 있다. 저항(206)의 다른 쪽 단자는 컨덴서(211)의 한쪽의 전극 및 소스 드라이버 IC 내에 집적되어 있는 H측 계조 전압 생성용의 내부 저항(모두 도시 생략)의 한쪽 단자에 접속되어 있다. 또한, 저항(204)과 저항(205)과의 접속 단자에는 증폭기(216)의 일 입력 단자가 접속되어 있다. 증폭기(216)의 출력 단자는 위상 보상용의 저항(207)의 한쪽 단자에 접속됨과 함께 증폭기(216)의 다른 입력 단자에 접속되어 있다. 저항(207)의 다른 쪽 단자는 컨덴서(212)의 한쪽 전극 및 소스 드라이버 IC 내에 집적되어 있는 L측 계조 전압 생성용의 내부 저항의 한쪽 단자(도시 생략)에 접속되어 있다. 컨덴서(211, 212)의 다른 쪽 전극은 접지되어 있다.

<125> 그런데 액정 표시 장치는 공통 전압 Vcom에 대하여 교류 구동을 행할 필요가 있다. 기준 전압 작성 회로(200)의 저항(206)의 다른 쪽 단자에 출력하는 전압은 H측 후 전압 VB(H)이고, 저항(207)의 다른 쪽 단자에 출력하는 전압은 L측 후 전압 VB(L)이다. 또한, 액정 표시 장치에 백 표시하기 위한 H측 백 전압 VW(H) 및 L측 백 전압 VW(L)을 생성하는 기준 전압 작성 회로는 종래의 기준 전압 작성 회로(도시 생략)와 마찬가지로이다. 또, 이러한 기준 전압 작성 회로의 전원은 전원 회로(217)를 이용한다.

<126> 다음에, 본 실시 형태에 따른 기준 전압 작성 회로(200)의 동작을 설명한다. 기준 전압 작성 회로(200)에 전원이 투입되었을 때에 PWM 회로(218)로부터 출력하는 제어 신호는 저전압 레벨(예를 들면 0V) 일정한 전압이라 가정한다. 트랜지스터(213)의 게이트 전극은 다이오드(214)를 개재하여 저항(204)의 다른 쪽 단자와 접속되어 있기 때문에, 이 게이트 전극의 전압은 저항(204)의 다른 쪽 단자와 거의 동 전위가 된다. 또한, 트랜지스터(213)의 소스 전극은 저항(202)을 개재하여 저항(204)의 다른 쪽 단자와 접속되어 있기 때문에 저항(204)의 다른 쪽 단자와 거의 동 전위가 된다. 따라서, 트랜지스터(213)의 게이트-소스간 전압은 거의 같게 되어 트랜지스터(213)는 OFF 상태로 한다. 이 때 저항(204)의 양단은 전원 회로(217)의 출력 전압과 접지 사이의 전압을 저항(203, 204, 205)의 저항값에 비례한 전위가 된다. 또, 컨덴서(208)의 한쪽 전극은 트랜지스터(213)의 게이트 전극과 동 전위가 된다.

<127> 여기서, PWM 회로(218)로부터 출력하는 제어 신호가 고전압 레벨(예를 들면 3V) 일정한 전압으로 변화하였다고 가정한다. 컨덴서(208)의 다른 쪽 전극의 전위는 0V에서 3V로 변화한다. 컨덴서(208)의 한쪽의 전극은 부유 상태이기 때문에, 컨덴서(208)의 한쪽의 전극 및 트랜지스터(213)의 게이트 전극의 전위는 3V 상승한다. 이것에 의해 트랜지스터(213)의 게이트-소스간 전압은 3V가 되고, 트랜지스터(213)는 ON 상태로 된다. 트랜지스터(213)가 ON 상태가 되면 저항(201), 저항(202) 및 트랜지스터(213)는 직렬 접속이 된다. 이 직렬 접속에 의해 생기는 합성 저항은 저항(204)에 병렬로 접속된다. 저항(203)과 저항(205) 사이에 접속되어 있는 저항은 저항(201, 202, 204) 및 트랜지스터(213)의 ON 저항의 합성 저항이 되기 때문에, 전원 회로(217)의 출력 단자와 접지 사이의 저항비가 변화하여 저항(204)의 양단자 사이의 전압이 변화한다. 또, 트랜지스터(213)를 ON 상태로 함으로써 저항(204)의 값보다 합성 저항의 값이 커진 경우에는, 증폭기(215)의 입력 전압은 상승하고, 증폭기(216)의 입력 전압은 강하한다. 한편, 저항(204)의 값보다 합성 저항의 값이 작아진 경우에는, 증폭기(215)의 입력 전압은 강하하고, 증폭기(216)의 입력 전압은 상승한다. 또한, PWM 회로(218)로부터 출력하는 제어 신호의 0V, 3V를 반복하는 주거나 펄스 폭을 변화시키면 저항(204)의 양 단자의 전압 레벨이 변화하여 증폭기(215, 216)의 입력 전압 레벨을 변화시킬 수 있다. 따라서, 기준 전압 작성 회로(200)의 출력 전압 레벨도 변화시킬 수 있다.

<128> 이하, 본 실시 형태의 기준 전압 작성 회로(200)를 액정 표시 장치에 적용한 실시예를 참조하여 구체적으로 설명한다.

<129> [실시예 2-1]

<130> 기준 전압 작성 회로(200)의 출력 전압이 H측 후 전압 VB(H) 및 L측 후 전압 VB(L)이 되도록 저항(201, 202,

203, 204, 205)의 값을 설정한다. 그 출력 단자를 소스 드라이버 IC(도시 생략) 내의 H측 내부 저항 및 L측 내부 저항의 다른 쪽 단자에 접속한다. 또한, H측 내부 저항 및 L측 내부 저항의 한쪽 단자에는 기준 전압 작성 회로(200)에서 생성된 H측 백 전압 VW(H) 및 L측 백 전압 VW(L)이 출력하는 단자(도시 생략)가 접속되어 있다. 도 11은 액정으로의 인가 전압과 투과율과의 특성(T-V 특성)을 나타낸다. 횡축은 공통 전압 Vcom과 소스 드라이버 IC의 출력 전압인 계조 전압과의 차(인가 전압)를 나타내고, 종축은 투과율을 나타낸다. 액정에 인가 전압 VB를 인가하면 투과율은 TB가 된다. 인가 전압 VB를 Δa 만큼 올리면 투과율 TB는 ΔA 만큼 오르기 때문에 콘트라스트는 저하한다. 반대로 흑 전압 VB를 Δb 만큼 낮게 하면 투과율 TB는 ΔB 만큼 낮아져서, 콘트라스트는 높아진다.

<131> 일반적으로 액정의 T-V 특성은 선형으로 변화하는 것이 아니라, 더구나 액정 표시 장치마다 서로 다르다. 그런데, PWM 회로(218)의 펄스 폭 등을 변화하면 H측 흑 전압 VB(H) 및 L측 흑 전압 VB(L)은 변화한다. 기준 전압 작성 회로(200)의 출력 전압은 소스 드라이버 IC의 내부 저항의 양단자에 인가되어 있기 때문에, PWM 회로(218)의 펄스 폭 등을 제어하면 흑 전압 VB를 임의로 가변할 수 있어, 액정 표시 장치의 콘트라스트를 조정할 수 있도록 된다. 그러나, 모든 액정 표시 장치에 대하여 펄스 폭의 변화율을 동일하게 설정하면 T-V 특성의 차이로 콘트라스트의 변화가 일정하게 되지 않는 것이 고려된다. 따라서, 각 액정 표시 장치의 T-V 특성에 맞춰서 펄스 폭의 변화율을 바꾸면 흑 전압 VB의 가변량은 액정 표시 장치마다 달라, 장치 사이의 콘트라스트를 동일하게 할 수 있다. 또한, 액정 표시 장치의 구동 회로에 사용하고 있는 부품의 변동에 의해 기준 전압은 설계값과 다른 가능성을 갖고 있지만 기준 전압은 조정할 수 있기 때문에, 액정 표시 장치마다 계조 특성의 보정을 할 수 있게 되어, 장치 사이의 화질의 차를 적게 할 수 있다.

<132> 본 실시 형태의 액정 표시 장치의 구동 회로 및 구동 방법에 의하면, 퍼스널 컴퓨터 등의 시스템 장치로부터 전송되는 영상 신호의 아날로그 입력 신호를 조정하지 않더라도 콘트라스트 조정을 행할 수 있기 때문에, 액정 표시 장치의 콘트라스트 조정에 수반하는 표시색 수의 감소가 생기는 일은 없다. 또한, 구동 회로의 부품의 변동이나 액정의 특성 변동에 의한 장치 사이의 화질의 차는 기준 전압을 변화시켜 계조 특성을 보정함으로써 충분히 줄일 수 있다.

<133> 도 10에 도시한 기준 전압 작성 회로(200)는, H측 흑 전압 VB(H) 및 L측 흑 전압 VB(L)을 가변할 수 있는 구성이지만, H측 백 전압 VW(H) 및 L측 백 전압 VW(L)을 가변할 수 있는 구성이나 H측 흑 전압 VB(H), L측 흑 전압 VB(L), H측 백 전압 VW(H) 및 L측 백 전압 VW(L)의 전체를 가변할 수 있는 구성이라도 마찬가지로의 효과를 얻을 수 있다.

<134> [실시에 2-2]

<135> 본 실시 형태의 실시예 2-2에 대하여 도 12를 참조하여 설명한다. 본 실시 예에서는 액정 표시 장치의 사용자가 행하는 콘트라스트 조정 범위에 대하여 설명한다. 도 12는 콘트라스트의 조정 범위 및 액정 표시 장치의 출하 시에서의 콘트라스트의 설정 상태를 설명하는 도면이다. 본 실시예의 설명에서는 사용자는 100 단계의 조정을 행할 수 있는 것으로 한다. 도 12의 (a)는 콘트라스트 조정 범위 및 출하 시의 설정 상태의 설계 사양을 도시한다. 조정 단계의 설정을 STP50으로 하면 설계 상의 콘트라스트가 얻어지는 사양으로 한다. 따라서, 출하 시의 콘트라스트의 최적 설정(=초기값)은 STP50으로 된다. 도 12의 (b)는 구동 회로의 부품이나 액정의 T-V 특성의 변동에 의해 출하 시에서의 조정 단계의 설정이 어긋난 상태를 나타낸다. STP52로 설정하지 않으면 설계 사양대로의 콘트라스트를 얻을 수 없는 것으로 한다. 이러한 액정 표시 장치의 출하 시의 설정은 STP50 설정으로 할지, 혹은 STP52 설정으로 할지 중 어느 하나가 고려된다. STP50 설정으로 출하하면 콘트라스트가 액정 표시 장치마다 다르기 때문에, 장치 사이의 화질에 차가 생긴다. 한편, STP52 설정으로 출하하면, 출하 시의 콘트라스트가 동일하게 되기 때문에 장치간의 화질은 통일된다. 그러나, 콘트라스트를 향상시키기 위해서 STP100으로 설정하여도, 설계의 STP98에 상당하는 콘트라스트밖에 얻을 수 없다는 문제점이 발생한다.

<136> 따라서, 도 12의 (c)에 도시한 바와 같이, 콘트라스트의 조정 단계에 마진을 설정해 두고 예를 들면 110단계를 행할 수 있도록 해 놓는다. 이 경우, 출하 시의 콘트라스트의 최적 설정(=초기값)은 STP55로 된다. 도 12의 (d)는 구동 회로의 부품이나 액정의 T-V 특성의 변동으로 출하 시에서의 조정 단계의 설정이 어긋난 상태를 나타낸다. 설계 사양대로의 콘트라스트는 STP58 설정으로 얻어지는 것으로 한다. 이러한 설정으로 출하하면 설계 사양대로의 콘트라스트가 되기 때문에 액정 표시 장치마다의 화질의 차는 생기지 않는다. 도 12의 (e)에 도시한 바와 같이 STP58 설정을 STP'50이 되도록 설정한다. 콘트라스트를 높게 하기 위해서 STP'50에 대하여 50단계 상승시켜 STP'100으로 한다. 이 때 실제의 단계는 STP108로 되지만 조정 단계는 STP110까지 가변할 수 있기 때문에, 설계 사양의 최대 콘트라스트를 얻을 수 있다. PWM 회로(218)로부터 출력하는 제어 신호의 펄스 폭

이 110가지로 변화하도록 해 두면 110가지의 기준 전압이 얻어진다. 따라서, 최소 콘트라스트와 최대 콘트라스트 사이를 110가지로 분할할 수 있다.

<137> [실시에 2-3]

<138> 본 실시 형태의 실시예 2-3에서는 상기 실시예의 기준 전압 작성 회로(200)를 이용하여 표시 화면의 일부 콘트라스트를 올리거나 또는 내리는 방법에 대하여 설명한다. 예를 들면 영화와 같이 영상 부분의 상하가 흑 화면을 표시하고 있는 경우로서, 영상 부분이 전체적으로 어둡게 휘도가 너무 낮은 듯한 표시가 되어 세부가 잘 보이지 않을 때가 있다. 세부까지 보이도록 하기 위해서는 흑 전압을 높이면 화면이 밝아져 세부까지 보이게 된다. 그런데 화면 상하의 흑 부분도 밝아지기 때문에 이 흑 부분이 눈에 띄게 된다. 따라서 영상 부분을 표시하는 화소에 계조 전압을 인가할 때만 H측 흑 전압 VB(H)을 올리고, L측 흑 전압 VB(L)을 내리도록 구동하면 영상 부분의 흑이 화면 상하의 흑 표시의 흑보다 밝아지기 때문에, 영상 부분을 두드러지게 할 수 있다. 마찬가지로의 효과를 얻기 위해서 화면 상하의 흑 부분을 표시하는 화소에 계조 전압을 인가할 때만 H측 흑 전압 VB(H)을 내리고, L측 흑 전압 VB(L)을 올리도록 구동하면 화면 상하의 흑 표시의 흑이 한층 어둡게 되기 때문에 영상 부분이 두드러져 보이게 된다. 또한, 기준 전압의 조정에 대해서는, H측 백 전압 VW(H) 및 L측 백 전압 VW(L)만 조정하거나, 혹은 H측 흑 전압 VB(H), L측 흑 전압 VB(L), H측 백 전압 VW(H) 및 L측 백 전압 VW(L)을 전부 조정해도 마찬가지로의 효과를 얻을 수 있다. 또, H측 흑 전압 VB(H) 등의 기준 전압을 가변하는 타이밍은, 1표시 프레임의 일부로서, 액정 구동용 TFT의 게이트 전압 VG이 ON 상태로 되는 타이밍과 소스 드라이버 IC로부터 계조 전압이 출력되는 타이밍 사이에서 행한다.

<139> 이상과 같이, 본 실시 형태에 따르면, 표시 화면의 색수를 줄이지 않고 콘트라스트를 변화시킬 수 있으며, 또한 구동 회로에 이용되고 있는 부품 및 액정의 특성 변동에 의해 생기는 계조 특성의 변화를 용이하게 보정할 수 있는 액정 표시 장치의 구동 회로 및 구동 방법을 달성할 수 있다.

<140> 이상 본 발명의 실시예에 대하여 설명하였지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, 액정 표시 장치(100)의 구동 제어 회로(30)에 공통 전압 조정 회로(31) 및 게이트 전압 조정 회로(32)를 제공하는 예를 나타내고 있지만, 반드시 액정 표시 장치(100) 내에 설치할 필요는 없으며, 게이트 전압 조정 회로(32)나 공통 전압 조정 회로(31)를 컴퓨터 등의 시스템측에 설치하도록 해도 된다. 또한, 구동 제어 회로(30), 데이터 드라이버(10), 게이트 드라이버(20)를 LCD 패널(40)의 한쪽 기관 상에 다결정 실리콘 등을 이용하여 형성해도 된다. 또한, 상술한 회로는 일례로서, 다른 회로 구성으로 마찬가지로의 기능을 발휘하는 회로를 이용하여도 물론 된다.

<141> 이상 설명한 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치는, 이하와 같이 정리된다.

<142> (부기 1)

<143> 액정 표시 장치의 구동 방법으로서,

<144> 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 단계와,

<145> 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 변화에 따른 게이트 온 전압을 출력하는 출력 단계

<146> 를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<147> (부기 2)

<148> 부기 1에 기재된 액정 표시 장치의 구동 방법에 있어서,

<149> 상기 검출 단계는,

<150> 상기 수직 주사 주파수 또는 수평 주사 주파수가 소정의 임계값을 초과하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<151> (부기 3)

<152> 부기 2에 기재된 액정 표시 장치의 구동 방법에 있어서,

<153> 상기 출력 단계는,

<154> 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수가 소정의 임계값을 초과하였다고 판단하면,

상기 수직 주사 주파수 또는 수평 주사 주파수가 상기 소정의 임계값 이하인 경우에 비하여 높은 게이트 온 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<155> (부기 4)

<156> 부기 1에 기재된 액정 표시 장치의 구동 방법에 있어서,

<157> 상기 검출 단계는,

<158> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였는지의 여부를 판단하고,

<159> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<160> (부기 5)

<161> 부기 1에 기재된 액정 표시 장치의 구동 방법에 있어서,

<162> 상기 출력 단계는,

<163> 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화에 추종시켜 게이트 온 전압을 생성하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<164> (부기 6)

<165> 부기 1 내지 5 중 어느 하나에 기재된 액정 표시 장치의 구동 방법에 있어서,

<166> 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

<167> (부기 7)

<168> 액정 표시 장치의 구동 제어 회로로서,

<169> 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 회로와,

<170> 상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 검출된 변화에 따른 게이트 온 전압을 출력하는 출력 회로

<171> 를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

<172> (부기 8)

<173> 부기 7에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,

<174> 상기 검출 회로는,

<175> 상기 수직 주사 주파수 또는 수평 주사 주파수와 소정의 임계값을 비교하는 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

<176> (부기 9)

<177> 부기 7에 기재된 액정 표시 장치의 구동 제어 회로에서,

<178> 상기 검출 회로는,

<179> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였는지를 판정하는 제1 판정 회로와,

<180> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판정하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였는지를 판정하는 제2 판정 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.

<181> (부기 10)

<182> 부기 7에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,

- <183> 상기 출력 회로는,
- <184> 상기 제1 판정 회로에 의해 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판정되면 제1 게이트 온 전압을 출력하고,
- <185> 상기 제2 판정 회로에 의해 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였다고 판정되면 상기 제1의 게이트 온 전압보다 낮은 제2 게이트 온 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <186> (부기 11)
- <187> 부기 7에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <188> 상기 검출 회로는, 상기 수직 주사 주파수 또는 수평 주사 주파수에 따른 펄스 폭 변조 신호를 출력하고,
- <189> 상기 출력 회로는, 상기 펄스 폭 변조 신호의 펄스 폭에 따른 게이트 온 전압을 생성하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <190> (부기 12)
- <191> 부기 7 내지 11 중 어느 하나에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <192> 상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 회로를 더 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <193> (부기 13)
- <194> 액정 표시 장치의 구동 방법으로서,
- <195> 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 단계와,
- <196> 상기 검출 단계에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 변화에 따른 공통 전압을 출력하는 출력 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <197> (부기 14)
- <198> 부기 13에 기재된 액정 표시 장치의 구동 방법에 있어서,
- <199> 상기 검출 단계는,
- <200> 상기 수직 주사 주파수 또는 수평 주사 주파수가 소정의 임계값을 초과하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <201> (부기 15)
- <202> 부기 13에 기재된 액정 표시 장치의 구동 방법에 있어서,
- <203> 상기 검출 단계는,
- <204> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였는지의 여부를 판단하고,
- <205> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판단하면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <206> (부기 16)
- <207> 액정 표시 장치의 구동 제어 회로로서,
- <208> 수직 주사 주파수 또는 수평 주사 주파수의 변화를 검출하는 검출 회로와,
- <209> 상기 검출 회로에서 상기 수직 주사 주파수 또는 수평 주사 주파수의 변화가 검출되면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 출력 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <210>
- <211>

- <212> (부기 17)
- <213> 부기 16에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <214> 상기 검출 회로는,
- <215> 상기 수직 주사 주파수 또는 수평 주사 주파수와 소정의 임계값을 비교하는 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <216> (부기 18)
- <217> 부기 16에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <218> 상기 검출 회로는,
- <219> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였는지를 판정하는 제1 판정 회로와,
- <220> 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판정되면, 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였는지를 판정하는 제2 판정 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <221> (부기 19)
- <222> 부기 16에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <223> 상기 출력 회로는,
- <224> 상기 제1 판정 회로에 의해 상기 수직 주사 주파수 또는 수평 주사 주파수가 제1 임계값을 초과하였다고 판정되면 제1 공통 전압을 출력하고,
- <225> 상기 제2 판정 회로에 의해 상기 수직 주사 주파수 또는 수평 주사 주파수가 제2 임계값을 하회하였다고 판정되면 상기 제1 공통 전압보다 낮은 제2 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <226> (부기 20)
- <227> 액정 표시 장치의 구동 방법으로서,
- <228> 주위 온도를 검출하는 검출 단계와,
- <229> 상기 검출 단계에서 상기 주위 온도의 변화가 검출되면, 이러한 변화에 따른 공통 전압을 출력하는 출력 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <230> (부기 21)
- <231> 부기 20에 기재된 액정 표시 장치의 구동 방법에 있어서,
- <232> 상기 검출 단계는,
- <233> 상기 주위 온도가 소정의 임계값을 초과하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <234> (부기 22)
- <235> 부기 20에 기재된 액정 표시 장치의 구동 방법에 있어서,
- <236> 상기 검출 단계는,
- <237> 상기 주위 온도가 제1 임계값을 초과하였는지의 여부를 판단하고,
- <238> 상기 주위 온도가 제1 임계값을 초과하였다고 판단하면, 상기 주위 온도가 제2 임계값을 하회하였는지의 여부를 판단하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <239> (부기 23)
- <240> 액정 표시 장치의 구동 제어 회로로서,

- <241> 주위 온도의 변화를 검출하는 검출 회로와,
- <242> 상기 검출 회로에서 상기 주위 온도의 변화가 검출되면, 이러한 검출된 변화에 따른 공통 전압을 출력하는 출력 회로
- <243> 를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <244> (부기 24)
- <245> 부기 23에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <246> 상기 검출 회로는,
- <247> 상기 주위 온도와 소정의 임계값을 비교하는 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <248> (부기 25)
- <249> 부기 23에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <250> 상기 검출 회로는,
- <251> 상기 주위 온도가 제1 임계값을 초과하였는지를 판정하는 제1 판정 회로와,
- <252> 상기 주위 온도가 제1 임계값을 초과하였다고 판정되면, 상기 주위 온도가 제2 임계값을 하회하였는지를 판정하는 제2 판정 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <253> (부기 26)
- <254> 부기 23에 기재된 액정 표시 장치의 구동 제어 회로에 있어서,
- <255> 상기 출력 회로는,
- <256> 상기 제1 판정 회로에 상기 주위 온도가 제1 임계값을 초과하였다고 판정되면 제1 공통 전압을 출력하고,
- <257> 상기 제2 판정 회로에 의해 상기 주위 온도가 제2 임계값을 하회하였다고 판정되면 상기 제1 공통 전압보다 낮은 제2 공통 전압을 출력하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <258> 이상 설명한 본 발명의 제2 실시 형태에 따른 액정 표시 장치의 구동 방법 및 구동 제어 회로와 그것을 구비한 액정 표시 장치는, 이하와 같이 정리된다.
- <259> (부기 27)
- <260> 액정 표시 장치의 구동 방법으로서,
- <261> 액정에 인가하는 계조 전압을 생성하기 위한 기준 전압의 레벨을 변화시켜 계조 특성을 보정하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <262> (부기 28)
- <263> 부기 27에 기재된 액정 표시 장치의 구동 방법으로서,
- <264> 상기 기준 전압은 흑 표시용의 인가 전압인 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <265> (부기 29)
- <266> 부기 27에 기재된 액정 표시 장치의 구동 방법으로서,
- <267> 상기 기준 전압은 백 표시용의 인가 전압인 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <268> (부기 30)
- <269> 부기 27에 기재된 액정 표시 장치의 구동 방법으로서,
- <270> 상기 기준 전압은 흑 표시 및 백 표시용의 인가 전압인 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <271> (부기 31)

- <272> 부기 27 내지 30 중 어느 하나에 기재된 액정 표시 장치의 구동 방법으로서,
- <273> 상기 기준 전압의 레벨은 펄스 폭 변조 제어에 의해 변화시키는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <274> (부기 32)
- <275> 부기 31에 기재된 액정 표시 장치의 구동 방법으로서,
- <276> 상기 펄스 폭 변조는, 상기 액정으로의 인가 전압과 투과율의 특성에 기초하여 행하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <277> (부기 33)
- <278> 부기 31에 기재된 액정 표시 장치의 구동 방법으로서,
- <279> 상기 펄스 폭 변조는, 액정 재료나 액정 구동용 전자 부품의 변동에 기초하여 행하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <280> (부기 34)
- <281> 부기 27 내지 33 중 어느 하나에 기재된 액정 표시 장치의 구동 방법으로서,
- <282> 상기 기준 전압의 레벨의 가변량은 콘트라스트의 변동 범위를 포함하고 있는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <283> (부기 35)
- <284> 부기 27 내지 34 중 어느 하나에 기재된 액정 표시 장치의 구동 방법으로서,
- <285> 상기 기준 전압의 레벨은 1 표시 프레임의 일부에서 변화시키는 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <286> (부기 36)
- <287> 부기 35에 기재된 액정 표시 장치의 구동 방법으로서,
- <288> 상기 기준 전압의 레벨을 가변하는 타이밍은 화소 트랜지스터의 게이트 전극의 ON 상태와 상기 화소 트랜지스터의 드레인 전극에 계조 전압을 인가하는 동안인 것을 특징으로 하는 액정 표시 장치의 구동 방법.
- <289> (부기 37)
- <290> 액정 표시 장치의 구동 제어 회로로서,
- <291> 액정에 인가하는 계조 전압을 생성하기 위한 기준 전압의 레벨을 변화시켜 출력 가능한 기준 전압 작성 회로를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <292> (부기 38)
- <294> 부기 37에 기재된 액정 표시 장치의 구동 제어 회로로서,
- <295> 상기 기준 전압 작성 회로는,
- <296> 소정의 조건에 의해 펄스 폭이 다른 신호를 생성하여 출력하는 펄스 폭 변조 회로와,
- <297> 상기 펄스 폭 변조 회로에서 제어되는 트랜지스터와,
- <298> 상기 액정에 인가하는 전압보다 높은 전압을 출력하는 전원 회로와,
- <299> 상기 전원 회로의 출력 단자와 접지 사이에 종속 접속되어 있는 적어도 3개의 저항과,
- <300> 상기 적어도 3개의 저항끼리 접속하고 있는 접속 단자와 상기 트랜지스터의 소스 전극 사이에 접속되어 있는 저항과,
- <301> 적어도 3개의 저항끼리 접속하고 있는 접속 단자로서 상기 저항끼리의 접속 단자와 다른 접속 단자와 상기 트랜지스터의 드레인 전극 사이에 접속되어 있는 저항과,

- <302> 상기 트랜지스터의 입력 보호용 다이오드와,
- <303> 적어도 2개의 전압 출력용의 증폭기
- <304> 를 포함하고 있는 것을 특징으로 하는 액정 표시 장치의 구동 제어 회로.
- <305> (부기 39)
- <306> 소정의 셀 갭에 의해 대향 배치된 기관 사이에 밀봉된 액정을 구비하는 액정 표시 장치로서,
- <307> 상기 액정 구동용으로, 부기 7 내지 12, 부기 16 내지 19, 부기 23 내지 26, 부기 37 또는 38 중 어느 하나에 기재된 구동 제어 회로를 포함하는 것을 특징으로 하는 액정 표시 장치.

발명의 효과

- <308> 이상 설명한 바와 같이, 본 발명에 따르면, 수직 주사 주파수 또는 수평 주사 주파수가 변화하는 경우에서도 표시 품질이 열화하지 않도록 게이트 온 전압을 공급할 수 있다.

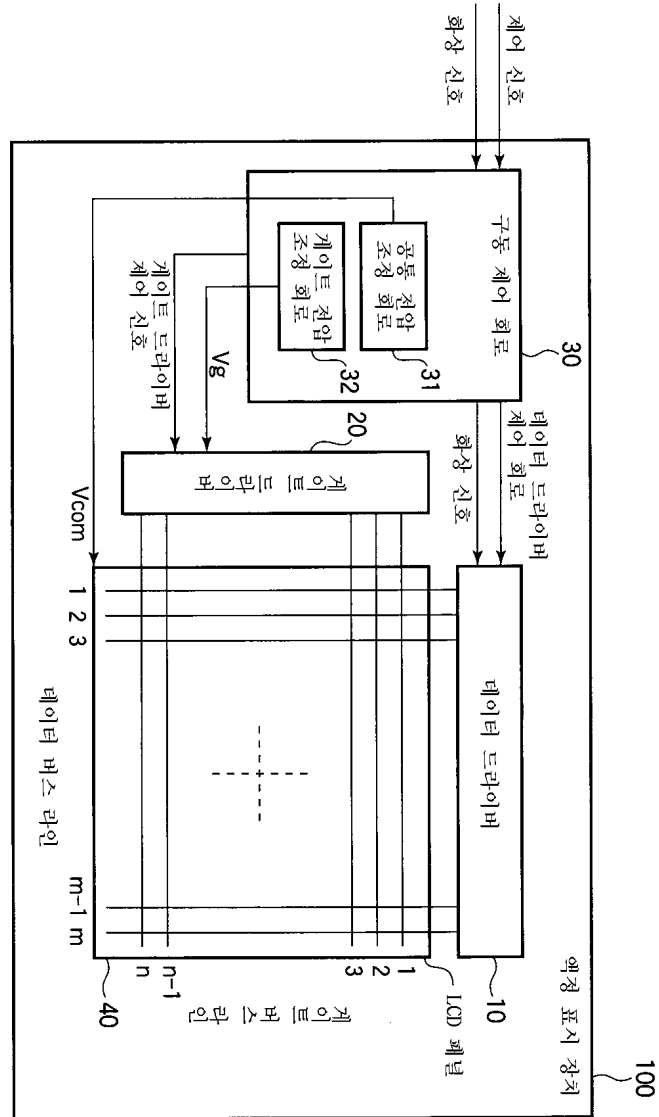
도면의 간단한 설명

- <1> 도 1은 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 개략 구성을 설명하는 도면.
- <2> 도 2는 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 1 화소의 등가 회로를 도시한 도면.
- <3> 도 3은 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 구동 파형예를 도시한 도면.
- <4> 도 4는 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 게이트 전압 조정 회로를 도시한 회로 블록도.
- <5> 도 5는 본 발명의 제1 실시 형태에 따른 실시예 1-1에서의 액정 표시 장치의 게이트 전압 조정 회로의 동작 흐름도.
- <6> 도 6은 본 발명의 제1 실시 형태에 따른 실시예 1-2에서의 액정 표시 장치의 게이트 전압 조정 회로의 동작 흐름도.
- <7> 도 7은 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 게이트 전압 조정 회로를 도시한 도면으로, (a)는 실시예 1-3에서의 게이트 전압 조정 회로의 회로 블록도, (b)는 PWM 신호의 일례를 도시한 도면, (c)는 전압 안정화 회로의 일례를 도시한 도면.
- <8> 도 8은 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 공통 전압 조정 회로를 도시한 도면으로, (a)는 공통 전압 조정 회로의 제1 회로 블록도, (b)는 공통 전압 조정 회로의 제2 회로 블록도.
- <9> 도 9는 본 발명의 제1 실시 형태에 따른 실시예 1-6에서의 액정 표시 장치의 공통 전압 조정 회로를 도시한 도면.
- <10> 도 10은 본 발명의 제2 실시예에 따른 기준 전압 작성 회로(200)의 회로 구성을 도시한 도면.
- <11> 도 11은 액정의 인가 전압과 투과율과의 특성(T-V 특성)을 도시한 도면.
- <12> 도 12는 콘트라스트의 조정 범위 및 액정 표시 장치의 출하 시에서의 콘트라스트의 설정 상태를 설명하는 도면.
- <13> 도 13은 종래의 콘트라스트 조정 방법을 설명하기 위한 도면으로, 퍼스널 컴퓨터 등의 시스템측 장치로부터 액정 표시 장치에 입력되는 영상 신호 파형을 도시한 도면.
- <14> 도 14는 종래의 기준 전압 작성 회로(400)의 회로 구성을 도시한 도면.
- <15> 도 15는 종래의 기준 전압 작성 회로(400)와 소스 드라이버 IC(500 및 501)의 접속을 설명하기 위한 도면.
- <16> 도 16은 게이트 버스 라인을 CR 분포 상수 회로로서 도시한 도면.
- <17> 도 17은 게이트 버스 라인에 인가되는 게이트 펄스의 게이트 지연의 모습을 도시한 도면.
- <18> 도 18의 (a)는 수평 주사 주파수가 "A"㎒인 수평 동기 신호 a의 파형도이고, (b)는 수평 주사 주파수가 "B"㎒인 수평 동기 신호 b의 파형도이며, (c)는 (a)의 경우의 게이트 신호의 파형도이고, (d)는 (b)의 경우의 게이트 신호의 파형도이며, (e)는 ΔV만큼 게이트 온 전압을 높게 한 경우의 게이트 신호의 파형도.

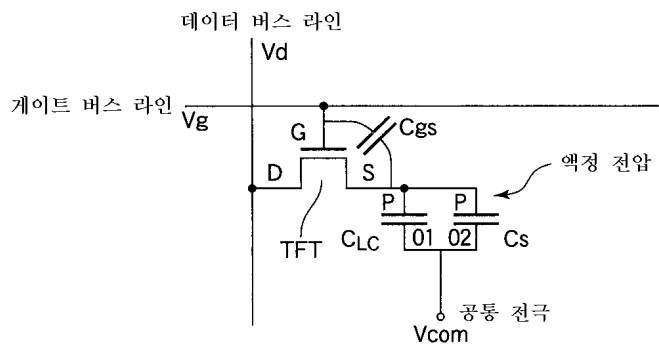
- <19> 도 19는 수직 동기 신호, 수직 주기, 수평 주기 등의 관계를 나타내는 도면.
- <20> <도면의 주요 부분에 대한 부호의 설명>
- <21> 10 : 데이터 드라이버
- <22> 20 : 게이트 드라이버
- <23> 30 : 구동 제어 회로
- <24> 31 : 공통 전압 조정 회로
- <25> 32 : 게이트 전압 조정 회로
- <26> 50, 81, 85, 91, 301 : 타이밍 컨트롤러
- <27> 60, 86 : 전압 안정화 회로
- <28> 82, 92, 303 : 스위치
- <29> 83, 93 : 공통 전압 생성 회로
- <30> 94 : 온도 감시 회로
- <31> 95 : 공통 전압 조정 회로
- <32> 100 : 액정 표시 장치
- <33> 305 : 게이트 온 전압 생성 회로
- <34> 311 : 카운터
- <35> 312 : 비교기
- <36> 200, 400 : 기준 전압 작성 회로
- <37> 201, 202, 203, 204, 206, 207, 402, 403, 404, 407, 408, 411, 412, 413, 416, 417 : 저항
- <38> 208, 209, 210, 211, 212, 409, 410, 418, 419 : 컨덴서
- <39> 213 : 트랜지스터
- <40> 214 : 다이오드
- <41> 215, 216, 405, 406, 414, 415 : 증폭기
- <42> 217, 401 : 전원 회로
- <43> 218 : PWM 회로
- <44> 500, 501 : 소스 드라이버 IC
- <45> 502, 503, 504, 505 : 내부 저항

도면

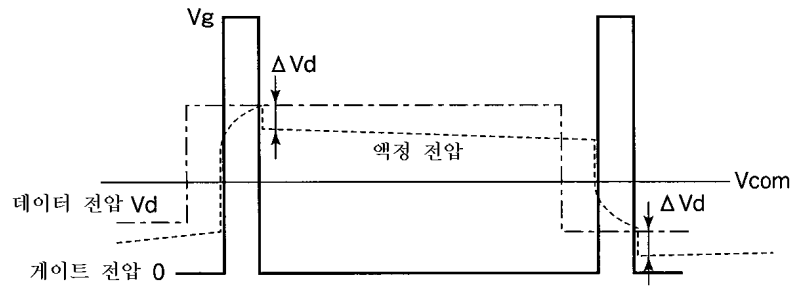
도면1



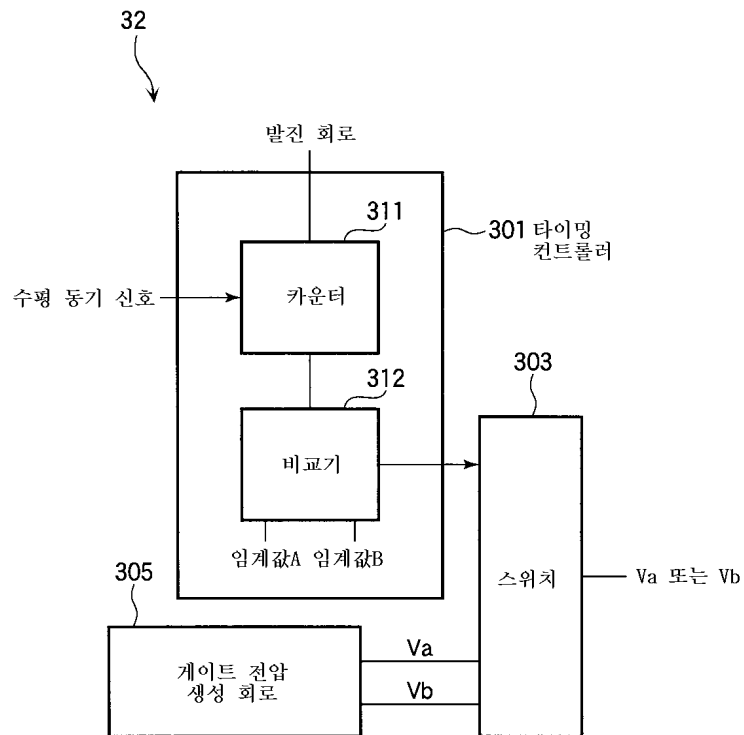
도면2



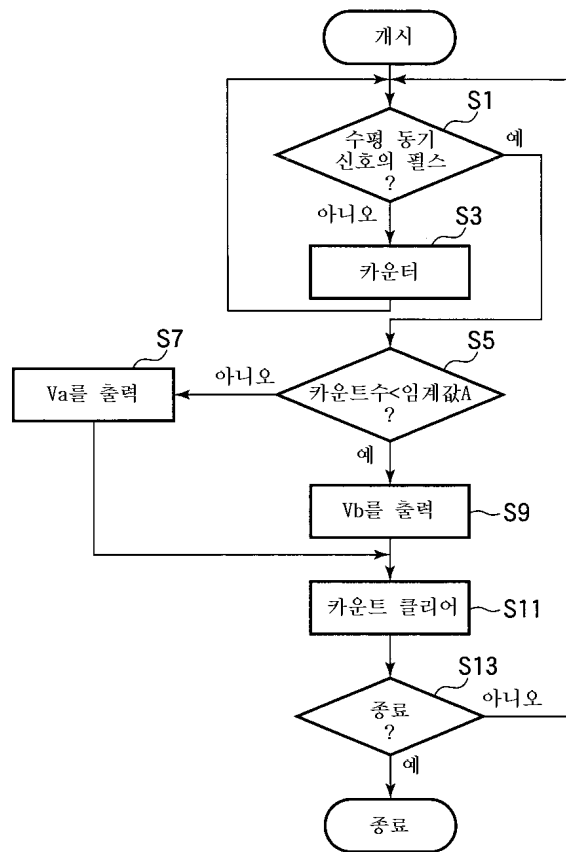
도면3



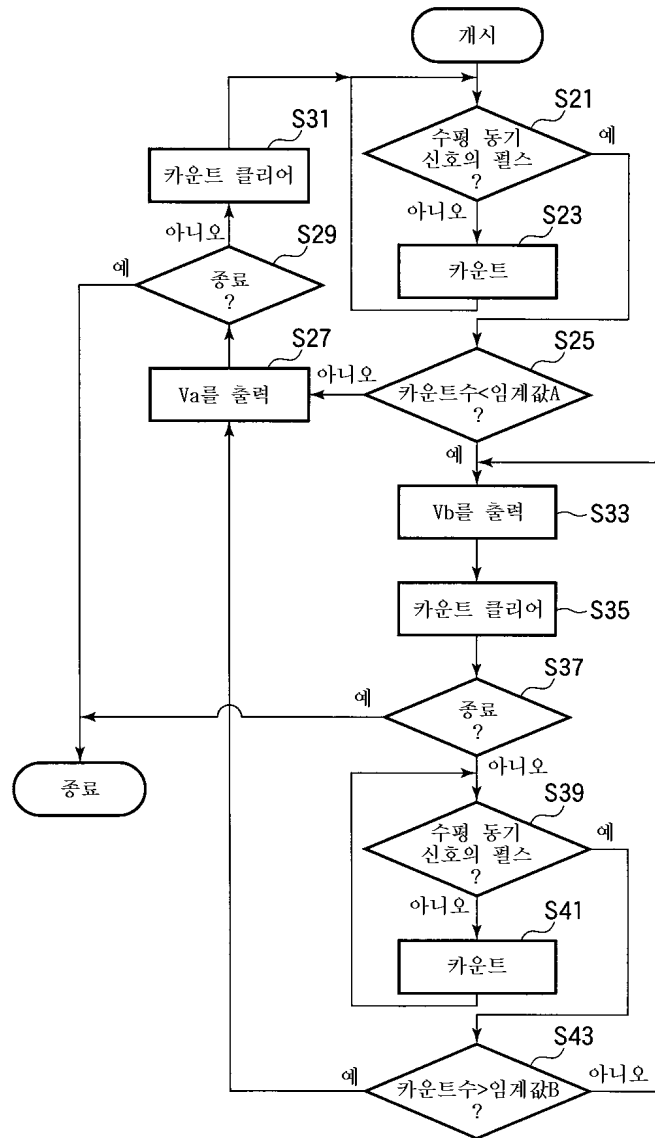
도면4



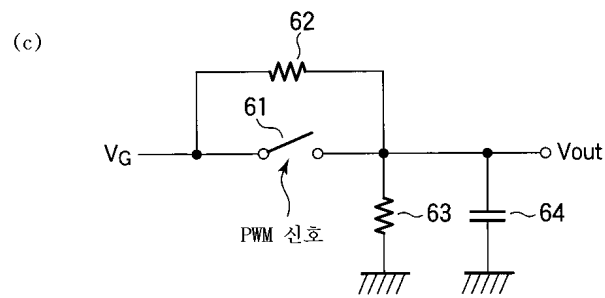
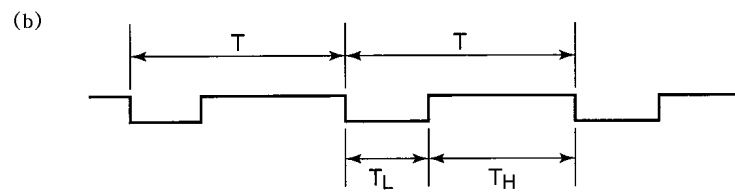
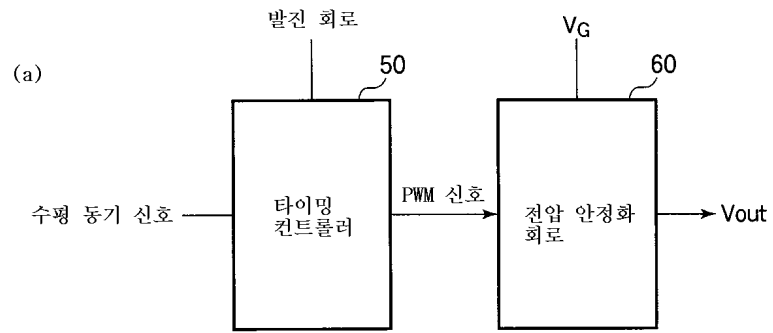
도면5



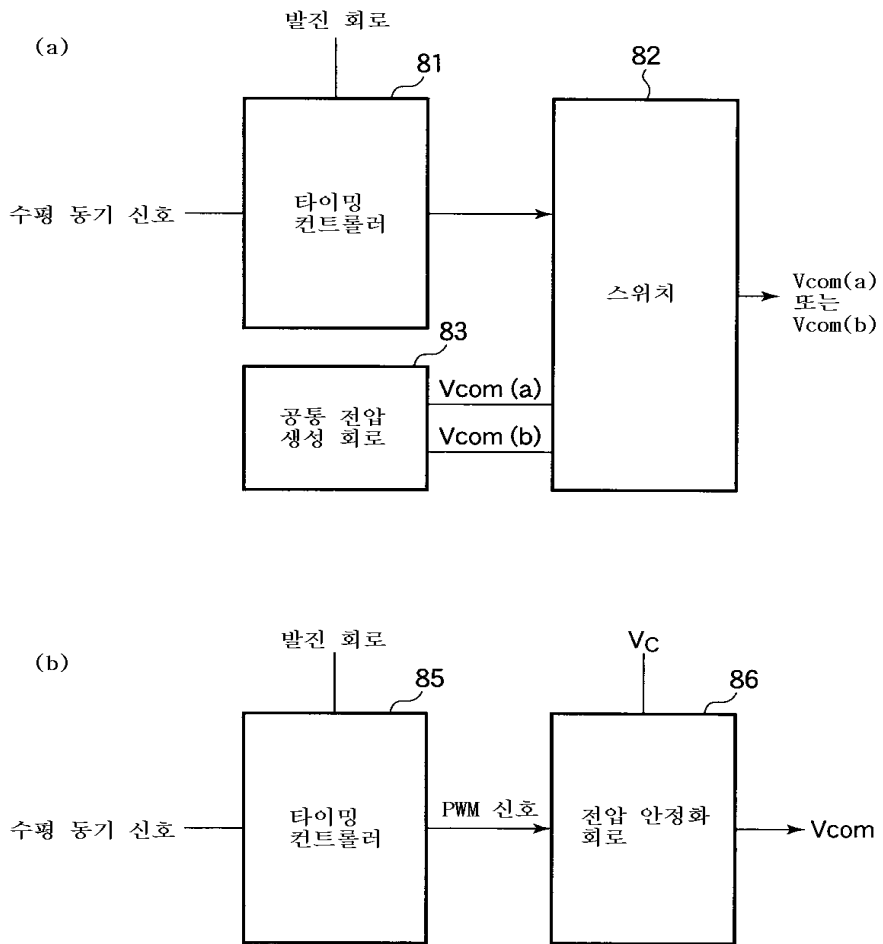
도면6



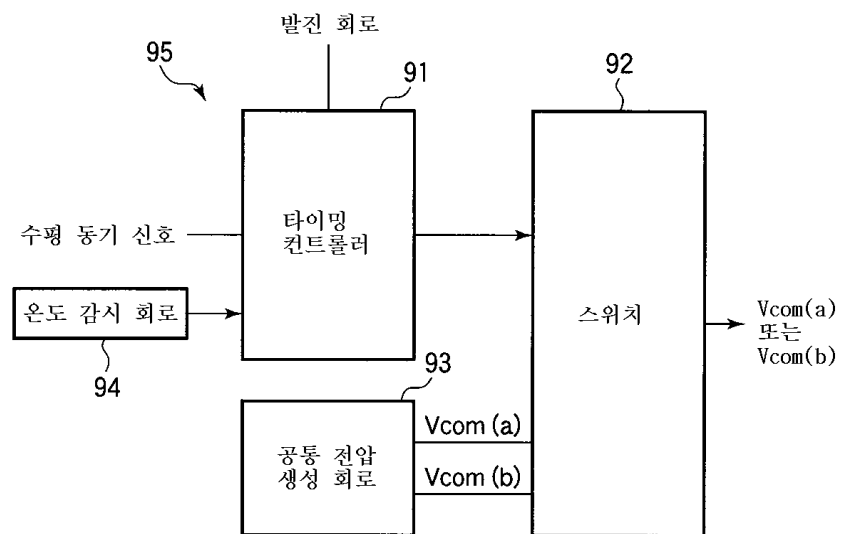
도면7



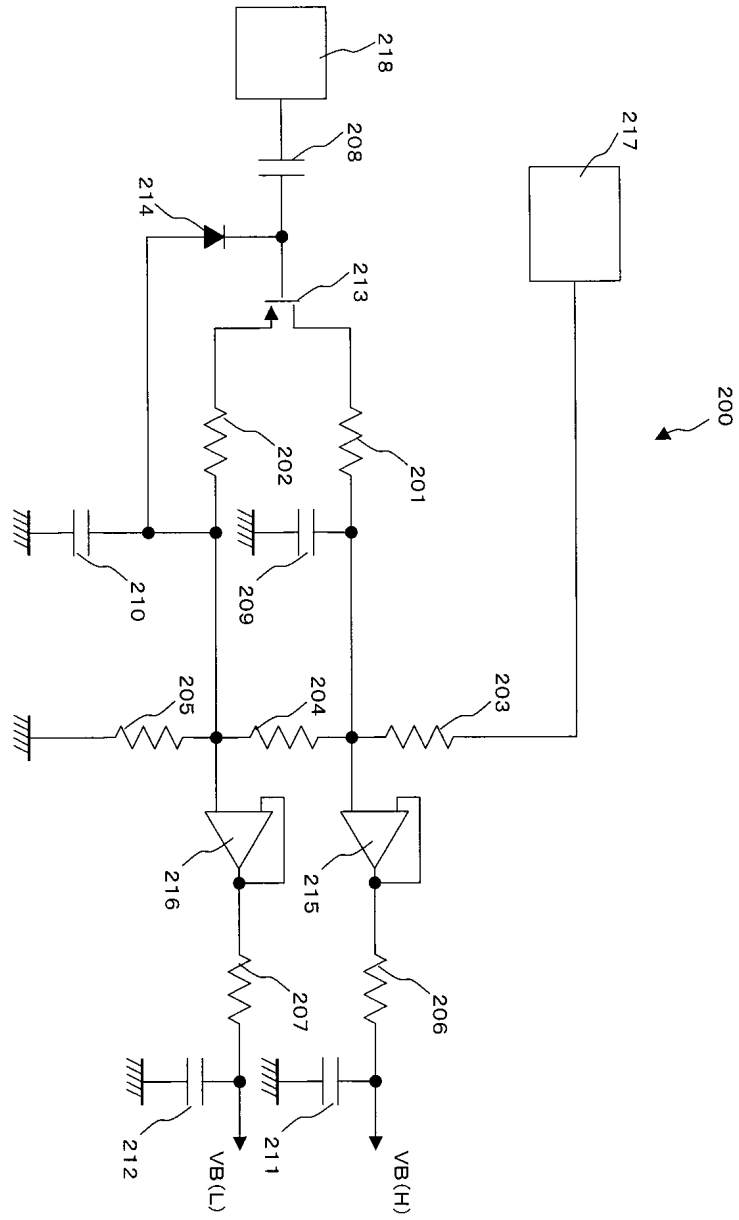
도면8



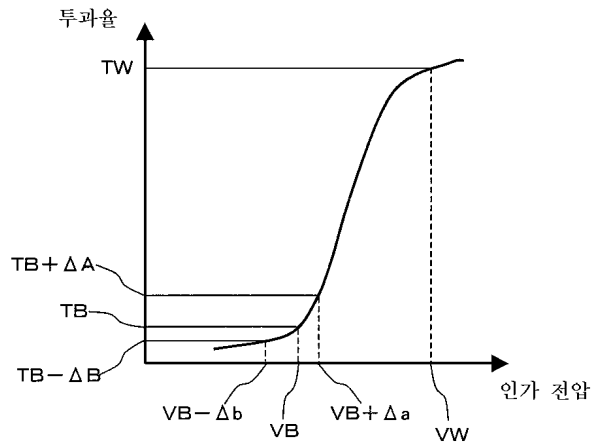
도면9



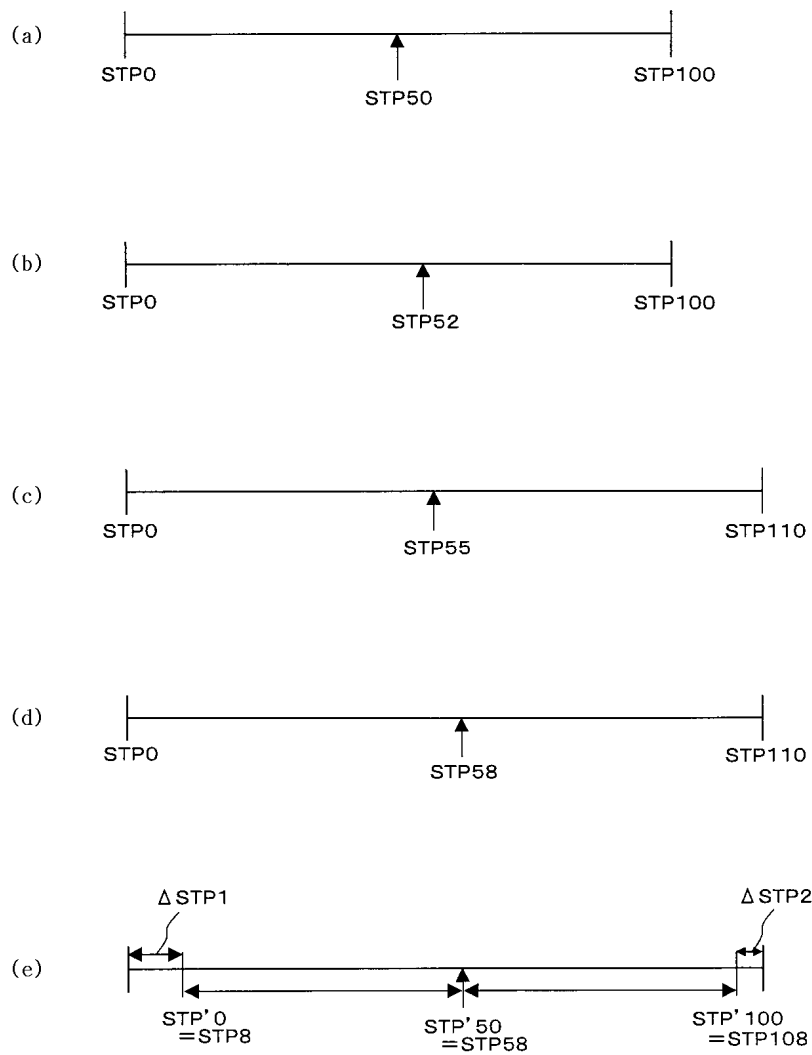
도면10



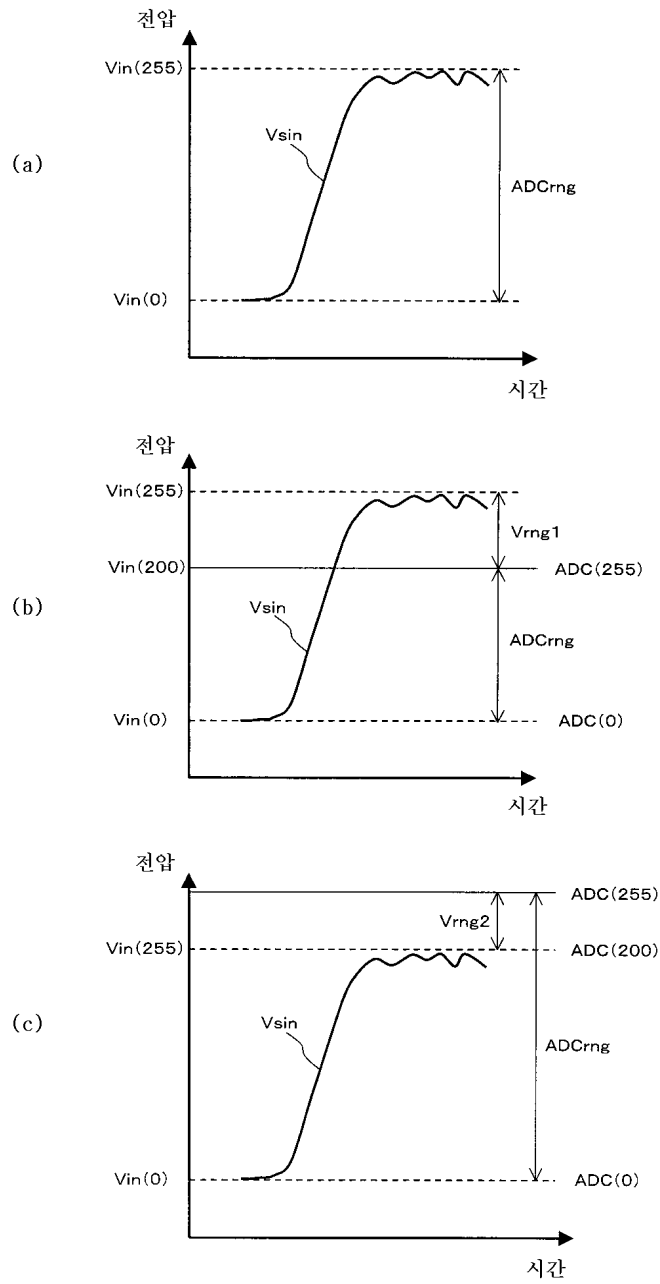
도면11



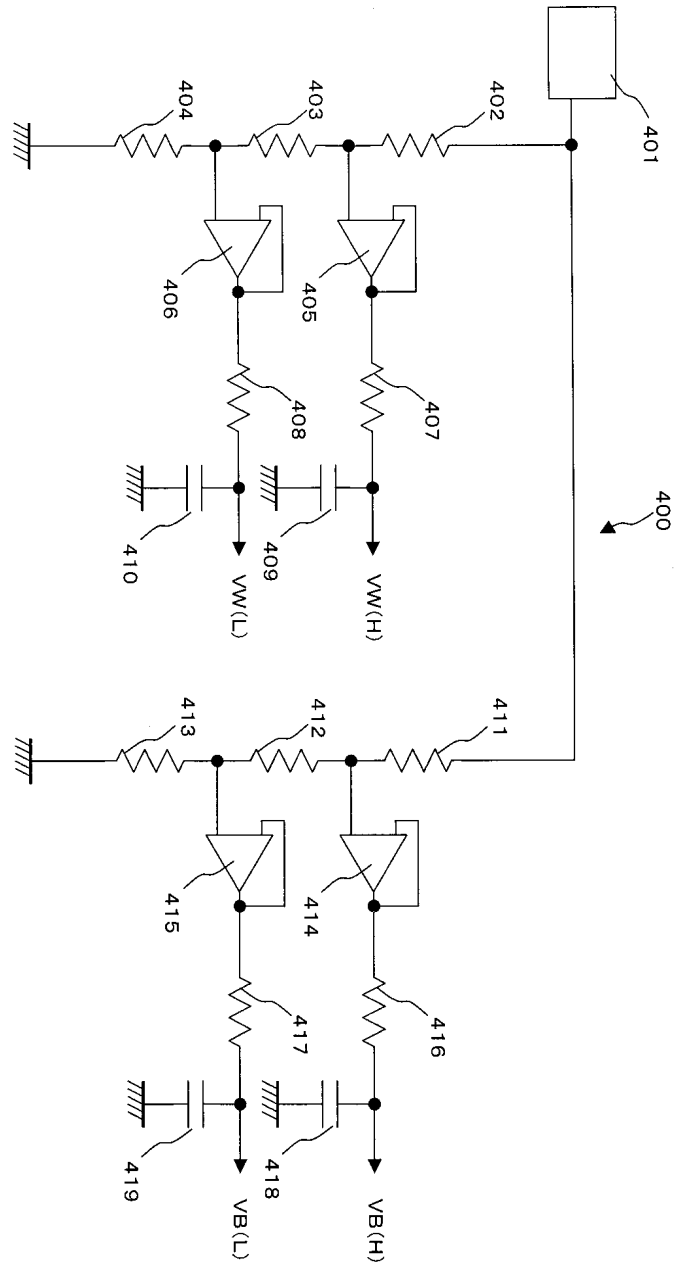
도면12



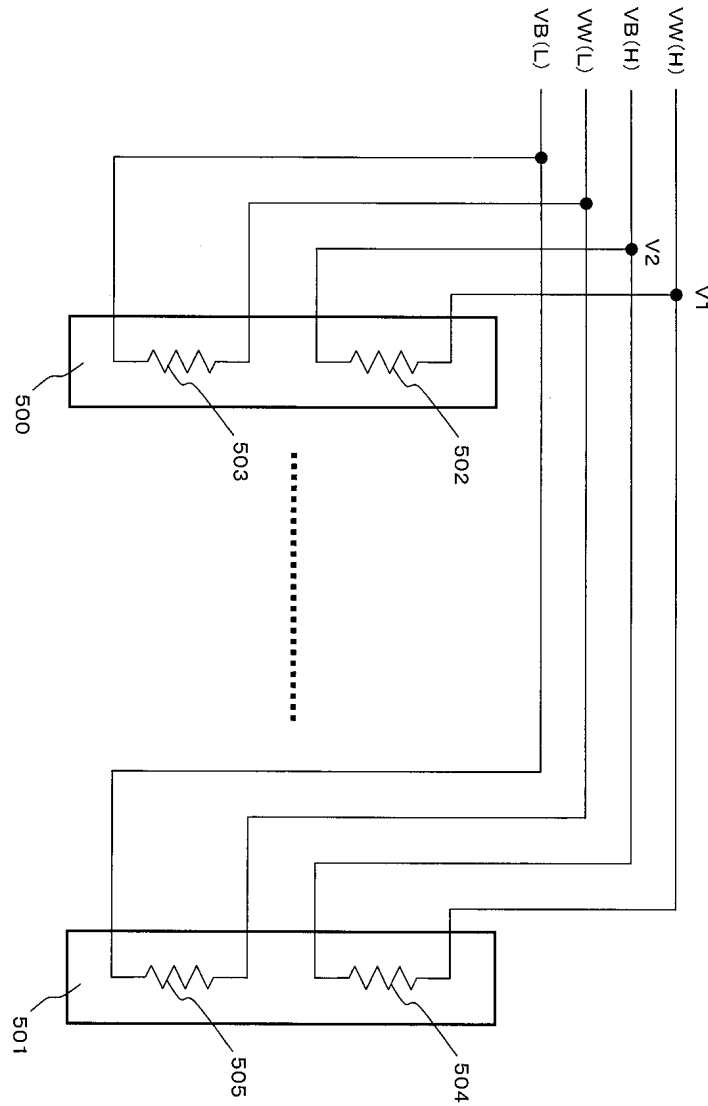
도면13



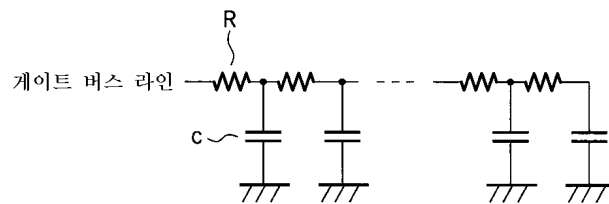
도면14



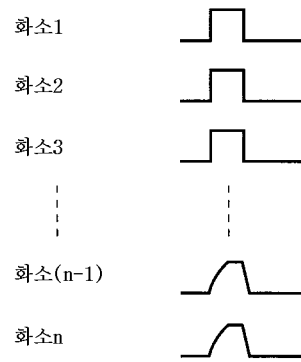
도면15



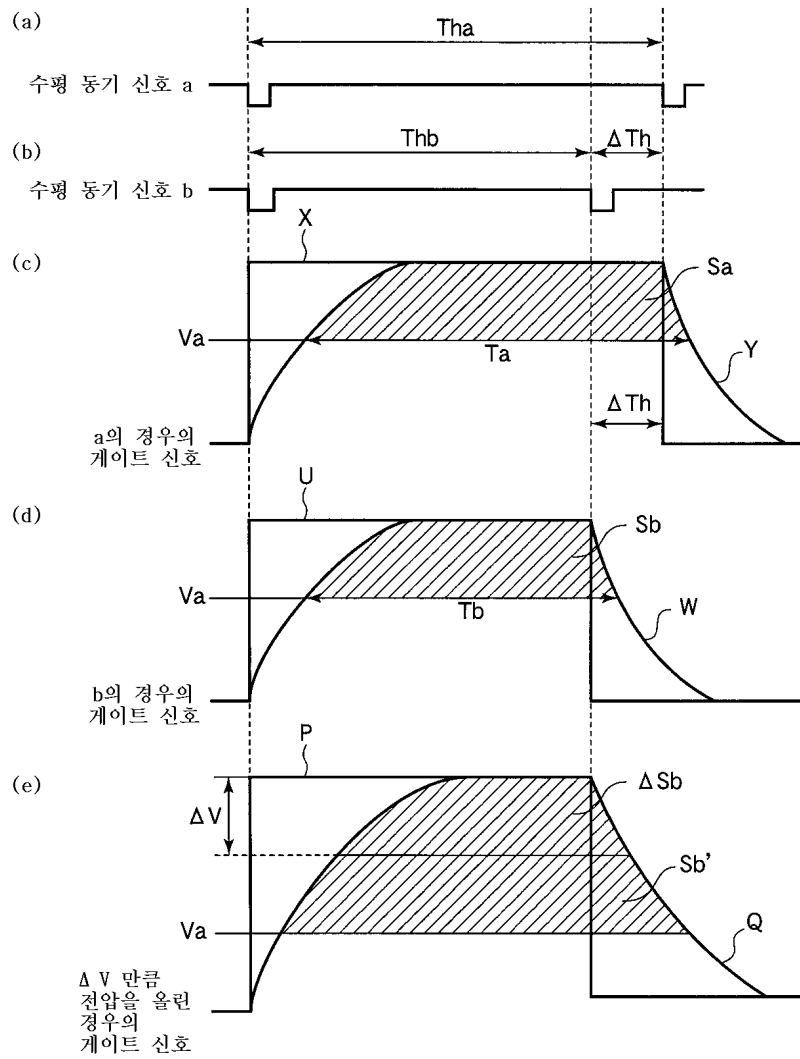
도면16



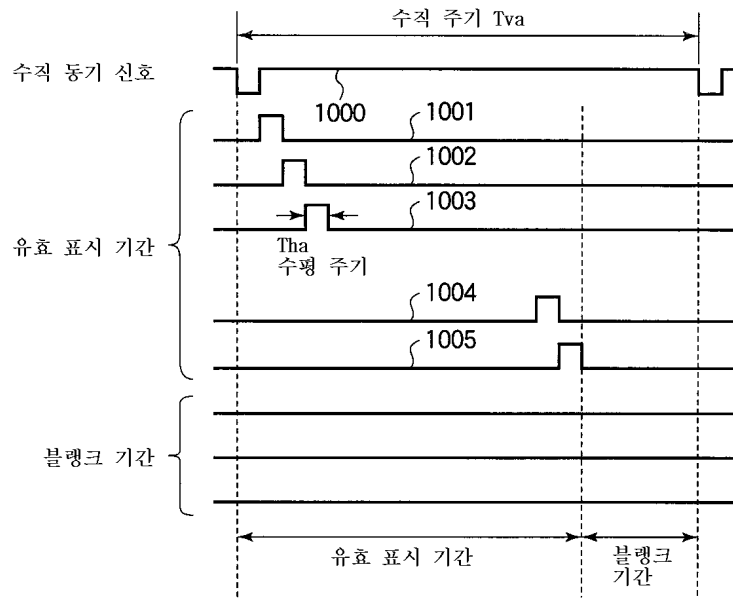
도면17



도면18



도면19



专利名称(译)	一种液晶显示装置的驱动方法，驱动控制电路和液晶显示装置		
公开(公告)号	KR100832209B1	公开(公告)日	2008-05-23
申请号	KR1020030041998	申请日	2003-06-26
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	HIRAKI KATSUYOSHI 히라키가쯔요시 FURUKOSHI YASUTAKE 후루꼬시아스따께 KATAGAWA KOICHI 가따가와고이찌 NISHIDO MASANORI 니시도마사노리 KOBAYASHI TETSUYA 고바야시데쯔야		
发明人	히라키가쯔요시 후루꼬시아스따께 가따가와고이찌 니시도마사노리 고바야시데쯔야		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3677 G09G2320/0223		
代理人(译)	Jangsugil Juseongmin		
优先权	2002187447 2002-06-27 JP 2003065443 2003-03-11 JP		
其他公开文献	KR1020040002746A		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示装置的驱动方法和驱动控制电路，以及包括该液晶显示装置的液晶显示装置，即使垂直扫描频率或水平扫描频率发生变化，也能防止显示质量下降。组成：栅极电压调节电路（32）包括用于检测水平扫描频率变化的定时控制器（301），用于产生两种栅极导通电压Va和Vb的栅极导通电压产生电路（305），比较器（312）将控制信号输出到开关（303），以便输出栅极导通电压Va，并且开关（303）输出栅极导通电压Va。接下来，计数器（311）的计数值是由于断电等不需要输出栅极导通电压Vg，计数器（311）对来自振荡电路的时钟进行计数，直到再次检测到水平同步信号的同步脉冲为止。。©KIPO & JPO 2004

