(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G02F 1/1333

(45) 공고일자 2005년02월02일
(11) 등록번호 10-0469314
(24) 등록일자 2005년01월21일

(21) 출원번호 10-2002-0072342
(22) 출원일자 2002년11월20일

(65) 공개번호 10-2003-0041828
(43) 공개일자 2003년05월27일

(30) 우선권주장 JP-P-2001-00356376 2001년11월21일 일본(JP)

(73) 특허권자 가부시끼가이샤 도시바
일본국 도꾜도 미나또꾸 시바우라 1쪼메 1방 1고

(72) 발명자 후지바야시사다야수
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바후카야공장내

모타이토모노부
일본국사이타마현후카야시하타라정1정목9번2호가부시끼가이샤도시바후카야공장내

(74) 대리인 김윤배
이범일

심사관 : 김정훈

(54) 액정표시장치

요약

콘덴서형의 디지털-아날로그 변환기를 구비한 폴리실리콘 TFT기판과, 폴리실리콘 TFT기판에 대향하여 배치된 대향기판 및, 폴리실리콘 TFT기판과 대향기판과의 사이에 유지된 액정을 갖춘 액정표시장치에 있어서, 디지털-아날로그 변환기의 비트수를 n, 1비트당 콘덴서의 동작안정시간을 τ, 폴리실리콘 TFT기판과 대향기판과의 사이의 정전용량을 C_{LC}로 한 경우의 $n \cdot \tau / C_{LC}$ 보다도 값이 콘 저항치를 갖는 차광막을 대향기판의 액정에 접하는 면에 형성한다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 1실시예의 액정표시장치의 구성의 일예를 나타낸 단면도,
도 2는 도 1의 폴리실리콘 TFT기판에 형성되는 C-DAC의 구성의 일예를 나타낸 회로도,
도 3은 도 2의 C-DAC에 있어서의 각 콘덴서의 전압파형의 일예를 나타낸 타이밍 차트이다.
〈도면의 주요부분에 대한 부호의 설명〉
1 --- 폴리실리콘 TFT기판, 2 --- 대향기판,
3 --- 액정, 4 --- 디지털-아날로그 변환기(C-DAC),

5 --- 층간 절연막, 6 --- 층간 절연막,
7 --- 차광막, 8 --- 투명전극,
9 --- 밀봉재, 20 --- 앰프,
C_{LC} --- 정전용량, R_{BM} --- 차광막(7)의 저항치,
τ_{LC} --- 정전용량의 시정수, Vref0~Vref6 --- 단자,
SWa0~SWa6 --- 스위치, SWb0~SWb6 --- 스위치,
C0~C6 --- 콘덴서, Vc0~Vc2 --- 출력전압.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 폴리실리콘 TFT(Thin Film Transister)기판에 콘덴서형의 디지털-아날로그 변환기가 형성된 액정표시장치에 관한 것이다.
복수의 폴리실리콘 박막트랜지스터가 형성된 폴리실리콘 TFT기판을 구비한 액정표시장치는, 큰 대상에서는 퍼스널 컴퓨터 등의 표시화면으로, 작은 대상에서는 휴대단말 등의 표시화면으로 널리 사용되고 있다.
최근, 액정표시장치를 탑재한 제품의 가격 경쟁이 진행중으로, 액정표시장치로서도 저가격화가 요구되고 있다. 이러한 필요성에 부응하기 위해, 디지털신호의 화상 데이터를 아날로그신호로 변환하는 변환기로서, 콘덴서형의 디지털-아날로그 변환기(이하, C-DAC(Condenser-Digital Analog Converter)라 칭함)를 탑재한 액정표시장치의 개발이 진행되고 있다.
C-DAC의 콘덴서는, 콘덴서용의 스위치가 ON하고 나서 전압이 안정해질 때까지 일정한 시간이 필요하고, 이 시간을 τ라 하면, n(n은 정의 정수)비트의 C-DAC에서는 $n \cdot \tau$의 시간이 필요하다.
그런데, 액정표시장치는, 폴리실리콘 TFT기판과 이에 대향하여 배치된 대향기판과의 사이에 액정을 유지하는 구성이고, 폴리실리콘 TFT기판과 대향기판에 의한 1종의 콘덴서로서 생각할 수 있다. 폴리실리콘 TFT기판과 대향기판간의 정전 용량을 C_{LC}라 하고, 대향기판의 액정에 접하는 면에 배치된 차광막의 저항치를 R_{BM}이라 하면, 정전용량 C_{LC}, 차광막의 저항치 R_{BM}, 정전용량의 시정수 τ_{LC}와의 사이에는, $\tau_{LC} \quad R_{BM} \times C_{LC}$의 관계가 있다.
이 때, 회로 설계상의 제한때문에 $\tau_{LC} \leq n \cdot \tau$로 하지 않으면 안되는 경우가 있다.
그러나, $\tau_{LC} \leq n \cdot \tau$의 경우에는, C-DAC의 동작중에 C-DAC의 콘덴서의 전위가 변동해 버리기 때문에, n비트의 화상 데이터에 대응한 안정적인 출력이 얻어지지 않아, 표시품위가 저하한다는 문제가 있었다.
특히, 액정표시장치의 크기를 작게한 경우에는, 정전용량(C_{LC})은, 액정표시장치의 대각크기를 L, 주사선의 갯수를 S, 계수를 k로 하면, $C_{LC} = k \cdot S \cdot L$의 관계가 성립하기 때문에, 액정표시장치의 크기를 작게할 수록 정전용량(C_{LC})이 작아진다. 이에 따라 시정수(τ_{LC})도 작아지기 때문에, $\tau_{LC} \leq n \cdot \tau$로 되기 쉽고, 화상 데이터의 비트수에 대응할 수 없어 표시품위가 현저하게 저하한다는 문제가 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 점을 감안하여 이루어진 것으로, C-DAC를 폴리실리콘 TFT기판에 탑재한 경우에, 화상 데이터의 비트수에 대응한 안정적인 화상표시가 가능한 액정표시장치를 저가격으로 제공하는 것에 그 목적이 있다.

발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위한 본 발명의 액정표시장치의 특징은, 콘덴서형의 디지털-아날로그 변환기를 구비한 폴리실리콘 TFT기판과, 폴리실리콘 TFT기판에 대향하여 배치된 대향기판, 폴리실리콘 TFT기판과 대향기판과의 사이에 유지된 액정 및, 대향기판의 액정에 접하는 면에 형성되고, 콘덴서형의 디지털-아날로그 변환기의 비트수를 n, 1비트당 콘덴서의 동작안정시간을 τ, 폴리실리콘 TFT기판과 대향기판과의 사이의 정전용량을 C_{LC}로 한 경우의 $n \cdot \tau / C_{LC}$보다도 값이 큰 저항치를 갖는 차광막을 포함한 것에 있다.
(실시예)
이하, 본 발명의 실시예를 도면을 참조하면서 상세히 설명한다.
도 1에 나타낸 바와 같이, 본 실시예의 액정표시장치는, 복수의 폴리실리콘 박막트랜지스터가 기판 상에 형성된 폴리실리콘 TFT기판(1)과, 이에 대향하여 배치된 대향기판(2)이 밀봉재(9)를 매개로 접합되고, 그 틈 사이에 액정(3)을 유지하는 구성이다.
폴리실리콘 TFT기판(1)에는, 디지털신호의 화상 데이터를 아날로그신호로 변환하는 콘덴서형의 디지털-아날로그 변환기(4; 이하, C-DAC라 칭함)가 형성된다. 폴리실리콘 TFT기판(1)의 액정(3)접하는 면에는 층간절연막(5, 6)이 형성되고, 대향기판(2)의 액정(3)에 접하는 면에는 차광막(7) 및 투명전극(8)이 형성된다.

액정표시장치를, 액정을 사이에 끼운 폴리실리콘 TFT기판(1)과 대향기판(2)에 의한 1종의 콘덴서로 고려한 경우의 정전용량을 C_{LC}, 차광막(7)의 저항치를 R_{BM}, 정전용량의 시정수를 τ_{LC}로 하면, 이들간에는 다음 식의 관계가 성립한다.

$$\tau_{LC} \propto R_{BM} \times C_{LC} \quad (1)$$

도 2에 나타낸 바와 같이, C-DAC(4)는 화상 데이터의 부호비트가 입력되는 단자 Vref0와, 화상 데이터의 6비트의 데이터가 입력되는 단자 Vref1~Vref6를 구비한다. 단자(Vref0)는 스위치(SWa0)를 매개로 콘덴서(C0)에 접속된다. 단자(Vref1)는 스위치(SWa1)를 매개로 콘덴서(C1)에 접속된다. 콘덴서(C1)는 스위치(SWb1)를 매개로 콘덴서(C0)에 접속된다. 다른 단자 Vref2~Vref6도 단자 Vref1과 마찬가지로, 스위치 SWa2~SWa6를 매개로 콘덴서 C2~C6에 각각 접속된다. 콘덴서(C2~C6)는 스위치(SWb2~SWb6)를 매개로 각각 콘덴서(C0)에 접속된다. 콘덴서(C0)는 앰프(20)에 접속되고, 앰프(20)의 출력단자는 신호선으로 접속된다.

도 3에서는, Vc0, Vc1, Vc2…는 콘덴서 C0, C1, C2…의 출력전압에 각각 대응한다.

출력전압(Vc0)에서는, 스위치(SWa0)가 ON의 기간중에, 단자(Vref0)에 입력되는 비트 데이터가 「1」이고, 이 기간중에는 콘덴서(C0)가 충전되어 전압파형이 상승한다.

출력전압(Vc1)에서는, 스위치(SWa1)가 ON의 기간중에, 단자(Vref1)에 입력되는 비트 데이터가 「0」이고, 이 기간중에는 콘덴서(C1)가 충전되지 않아 전압파형이 L0 그대로 변화하지 않는다. 그리고, 스위치(SWa1)가 OFF로 되고 또 스위치(SWb1)가 ON으로 된 경우에, 콘덴서(C0)에 축적된 전하가 콘덴서(C1)로 흘러 나가 콘덴서(C1)에 축적된다.

출력전압(Vc2)에서는, 스위치(SWa2)가 ON의 기간중에, 단자(Vref2)에 입력되는 비트 데이터가 「1」이고, 이 기간중에는 콘덴서(C2)가 충전되어 전압파형이 상승한다. 그리고, 스위치(SWa2)가 OFF로 되고 또 스위치(SWb2)가 ON으로 된 경우에, 콘덴서(C2)에 축적된 전하가 콘덴서(C0)로 흘러 나가 콘덴서(C0)에 축적된다.

이와 같이, 콘덴서(C0)에는, 각 비트 데이터의 「1」 또는「0」에 따라 전하가 충전 또는 방전되고 있으며, 최종적으로는 6비트의 데이터에 대응한 전하가 축적된다. 더욱이, 동 도면에서는, SWa0와 SWa1의 ON 기간은 동일한 타이밍이다.

각 콘덴서(C0~C6)는, 각각 스위치(SWa0~SWa6)가 ON으로 되고 나서 전압이 안정해질 때까지 일반적으로는 5~50 μsec 의 시간을 필요로 한다. 이하, 이 시간을 동작안정시간(τ)이라 부른다. 상기와 같은 C-DAC(4)이면, 6비트의 데이터에 대한 일련의 동작이 종료할 때까지 30~300 μsec 의 동작시간(6τ)이 필요하다.

이 때문에, C-DAC에 안정한 동작을 위해서는, 다음 식의 관계를 만족할 필요가 있다.

$$\tau_{LC} > n \cdot \tau \quad (2)$$

그러나, 회로 설계상의 제한 때문에 비트수 n, 동작안정시간 τ를 충분히 작게하는 것은 곤란하다.

그래서, 본 실시예에서는, 식(1)을 이용하면 식(2)가 다음 식으로 나타나는 것에 착안한다.

$$R_{BM} \times C_{LC} > n \cdot \tau$$

$$\therefore R_{BM} > n \cdot \tau / C_{LC} \quad (3)$$

이 식에 기초하여, 차광막(7)의 저항치(R_{BM})를 $n \cdot \tau / C_{LC}$ 보다도 큰 값으로 한다. 차광막(7)의 재질에는, 저항치가 높고 차광성이 우수한 것, 예컨대 수지 블랙 매트릭스(BM) 등의 수지를 이용한다.

다음에, 본 액정표시장치의 구체예에 대해 설명한다. 여기에서는, 6비트의 C-DAC를 탑재한 액정표시장치로서, 10.4'(XGA)와 2'(QCIF)의 2개의 액정표시장치를 상정한다. 각 액정표시장치의 폴리실리콘 TFT기판과 대향기판의 사이의 정전용량이 각각 C_{LC}(10')=100nF, C_{LC}(2')=4nF이고, C-DAC의 동작안정시간이 $\tau = 50 \times 10^{-5}$ sec일 경우, 차광막으로서 저항치(R_{BM})가 1MΩ/cm^2 (MΩ/SQ)의 수지막을 이용하면, 다음 식이 성립한다.

10.4'(XGA)의 경우;

$$n \cdot \tau / C_{LC}(10') = 6\tau / (100 \times 10^{-9})$$

$$= 3 \times 10^3\ \Omega/cm^2$$

$$\therefore R_{BM} \geq n \cdot \tau / C_{LC}(10') \quad (4)$$

2'(QCIF)의 경우;

$$n \cdot \tau / C_{LC}(2') = 6\tau / (4 \times 10^{-9})$$

$$= 7.5 \times 10^4\ \Omega/cm^2$$

$$\therefore R_{BM} \geq n \cdot \tau / C_{LC}(2') \quad (5)$$

이와 같이, 10.4'(XGA) 및 2'(QCIF)의 액정표시장치에서, 각각 식(3)의 관계를 만족하고 있기 때문에, 6비트의 데이터에 대응한 안정적인 화상을 얻을 수 있다.

차광막으로서 저항치가 1MΩ/cm^2 의 수지막이 형성된 대향기판과, 6비트의 C-DAC를 탑재한 폴리실리콘 TFT기판을 이용하여 실제로 2'(QCIF)의 액정표시장치를 제조한 바, 6비트의 데이터에 대응한 안정적인 화상표시가 얻어지는 것이 확인되었다.

이상, 설명한 바와 같이, 본 실시예에서는, 저항치(R_{BM})가 $n \cdot \tau / C_{LC}$ 보다도 큰 고저항의 차광막(7)이 대향기판(2)의 표면에 형성된다. 이에 의해, 정전용량의 시정수(τ_{LC})가 n비트의 C-DAC 전체의 동작안정시간($n \cdot \tau$) 보다도 커지기 때문에, C-DAC의 콘덴서의 전위가 안정하고, n비트의 화상 데이터에 대응한 안정적인 화상표시를 행할 수 있다.

또한, 차광막(7)의 재질로서 수지를 이용함으로써, 저가격으로 고품위의 액정표시장치를 제공할 수 있다.

발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, C-DAC를 폴리실리콘 TFT기판에 탑 재한 경우에, 화상 데이터의 비트수에 대응한 안정적인 화상표시가 가능한 액정표시장치를 저가격으로 제공할 수 있다.

(57) 청구의 범위

청구항 1.

콘덴서형의 디지털-아날로그 변환기를 구비한 폴리실리콘 TFT기판과,
상기 폴리실리콘 TFT기판에 대향하여 배치된 대향기판,
상기 폴리실리콘 TFT기판과 대향기판과의 사이에 유지된 액정 및,
상기 대향기판의 액정에 접하는 면에 형성되고, 콘덴서형의 디지털-아날로그 변환기의 비트수를 n, 1비트당 콘덴서의 동작안정시간을 τ, 폴리실리콘 TFT기판과 대향기판과의 사이의 정전용량을 C_{LC} 로 한 경우의 $n \cdot \tau / C_{LC}$ 보다도 값이 큰 저항치를 갖는 차광막을 구비하여 구성된 것을 특징으로 하는 액정표시장치.

청구항 2.

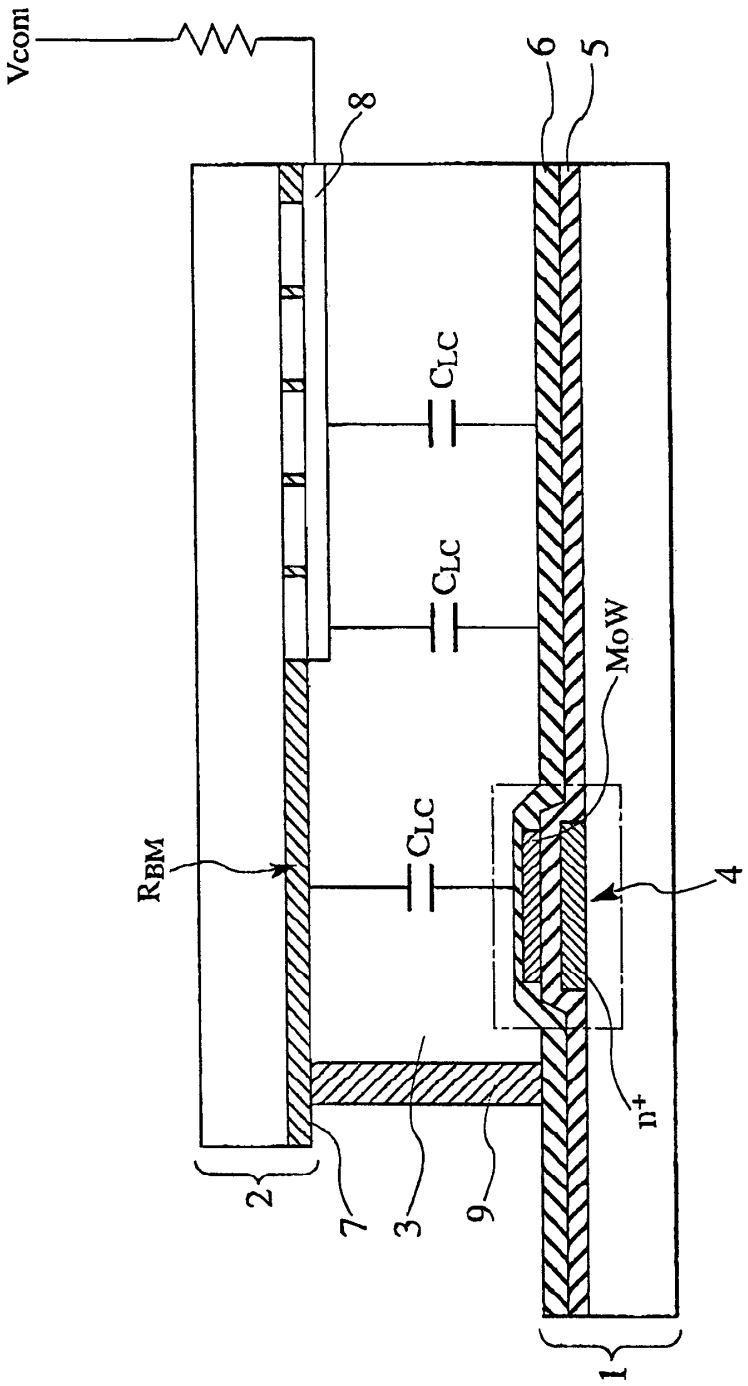
제1항에 있어서, 상기 차광막의 재질은 수지인 것을 특징으로 하는 액정표시장치.

청구항 3.

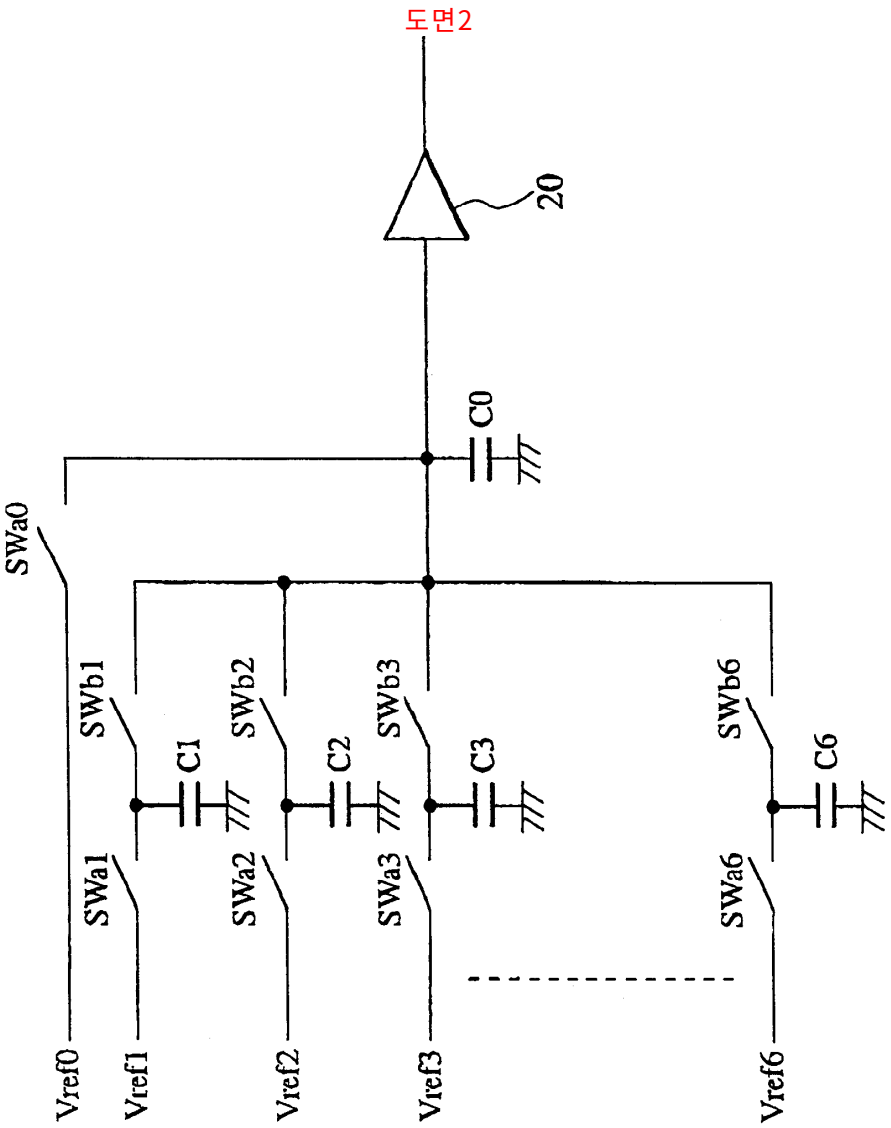
제1항 또는 제2항에 있어서, 상기 차광막의 저항치는 $1M\Omega/cm^2$ 인 것을 특징으로 하는 액정표시장치.

도면

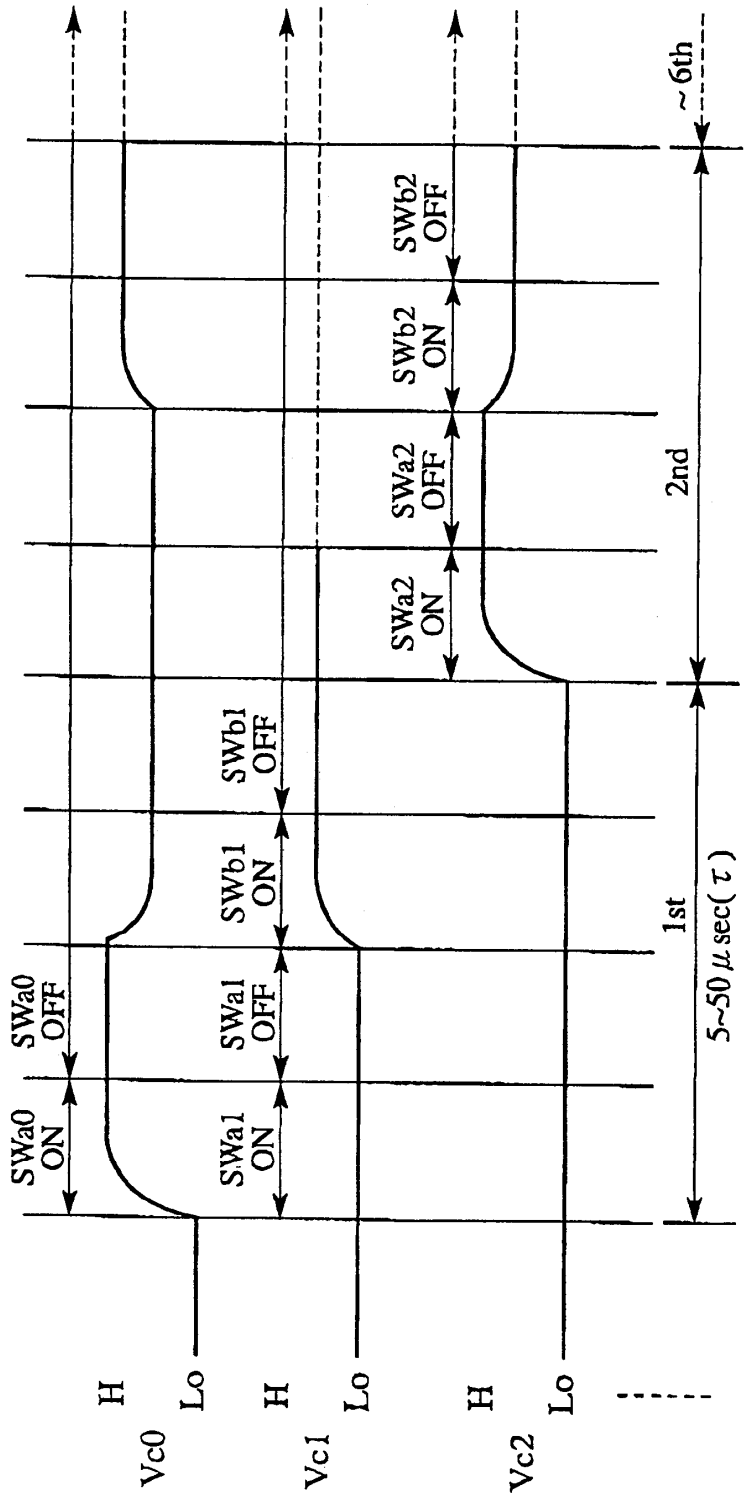
도면1



도면2


20
C0
SWa0
SWb1
SWb2
SWb3
SWb6
C1
C2
C3
C6
SWa1
SWa2
SWa3
SWa6
Vref0
Vref1
Vref2
Vref3
Vref6

도면3


~6th
SWb2 OFF
SWb2 ON
SWa2 OFF
SWa2 ON
2nd
SWb1 OFF
SWb1 ON
SWa1 OFF
SWa1 ON
SWa0 OFF
SWa0 ON
1st
5~50 μsec(τ)
H
Lo
Vc0
Vc1
Vc2

专利名称(译)	液晶显示器		
公开(公告)号	KR100469314B1	公开(公告)日	2005-02-02
申请号	KR1020020072342	申请日	2002-11-20
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	FUJIBAYASHI SADAYASU 후지바야시사다야수 MOTAI TOMONOBU 모타이토모노부		
发明人	후지바야시사다야수 모타이토모노부		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/133 G02F1/1345 G02F1/1362 G09F9/30 G09F9/35 G09G3/36		
CPC分类号	G02F1/136277 G09G3/3688 G09G2310/027 G02F1/136209		
代理人(译)	Yibeomil 김윤배		
优先权	2001356376 2001-11-21 JP		
其他公开文献	KR1020030041828A		
外部链接	Espacenet		

摘要(译)

在具有带电容器型数模转换器的多晶硅TFT基板的液晶显示装置中，与多晶硅TFT基板相对配置的对置基板，以及保持在该多晶硅TFT基板与对置基板之间的液晶 ，N是数模转换器的位数，τ是每位电容器的工作稳定时间，当多晶硅TFT基板和对向基板之间的电容为C LC时，它大于n·τ/ C LC。 具有该锥电阻值的遮光膜形成在对置基板的与液晶接触的表面上。 图1