

(19)  
(12)

(KR)  
(A)

(51) 。 Int. Cl.7  
G02F 1/136

(11)  
(43)

2003-0058511  
2003 07 07

(21) 10-2001-0088967  
(22) 2001 12 31

(71) 136-1

(72) 805 309

(74) :

(54)

ITO 2f 1a 1e 4 2a 2f 3 < > 101 : 102 :

103 : 104 :

105 : n + 106 : /

107 : - 108 :

109 : 3 110a :

(Flat Panel Display)  
가

LCD(Liquid Crystal Display)

TN(Twisted Nematic), STN(Super TN),  
TFT TFT LCD

(Ferro electric) LCD

AMLCD

LCD  
가 가  
TFT-LCD가

(Cathode Ray Tube)  
가

가  
가

1a 1e 4

1a (11) , 1  
(12)

(14) , (13) n + (15) (13) / (16)

1b / (16) - (17) ,

(16) - (17) 2 /

1c (17) / (16) -  
(14) (Ashing) , / (15) ,  
(16) (16) n+ (14) /

, n+ / (16) , (14) / (16)  
(15)

, n + (15) - (17) / (16)

1d (16) (11) (18) - (17) , /

, 3 (19) / (16)

1e (19) (18) ITO (16) , 4 (20)

가

가

, 4

가

가

/ 2 , 2 / , / , 1

3 - 3 , - 3 3 - 3 , ITO

, 3 - 가 , -

, , - , - 3

2a 2f 3

2a (101) (102) , 1

, (104) , (103) , n + (105) (103) / (106)

2b / (106) - (107) ,  
 (106) , (107) 2 /  
 (104) n + (105) .  
 2c / (106) -  
 (107) (Ashing) .  
 , n + (105) - (107) / (106)  
 2d - (107) , /  
 (106) (101) (108) .  
 9a) , 1 (108) (109b) 1 - , (109c) 3 - (109) (10  
 . , 3 (109) .  
 2e 3 (109) 1 - (109b)  
 (108) (109d)가 , 1 - , (109c) 2 - , 가 (109a)  
 , ITO (110) .  
 2f ITO 2 - (109d) / - (106) 2 -  
 (109d) (110a) .  
 , 3  
 4 ,  
 , 가 .

(57)

1.

1 ;  
 , , . /  
 ;  
 , , / 2 2 ; , /  
 2 / ;  
 ;  
 - , - , - 3 ;  
 - 3 ;  
 - 3 ;

- 3

ITO

,

-

3

2.

1 ,

3

가

- - 가 , - -

3.

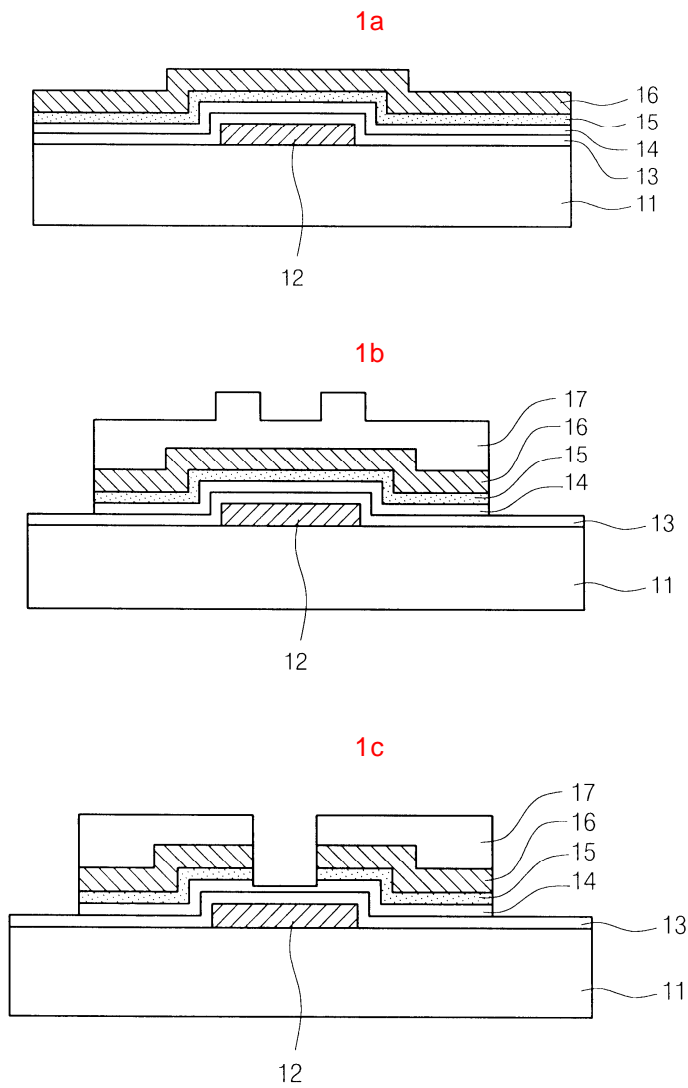
1 ,

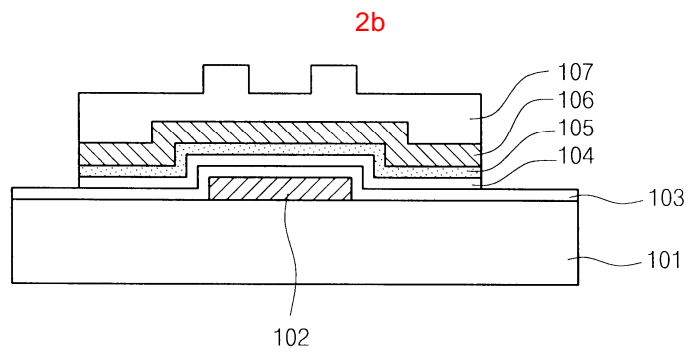
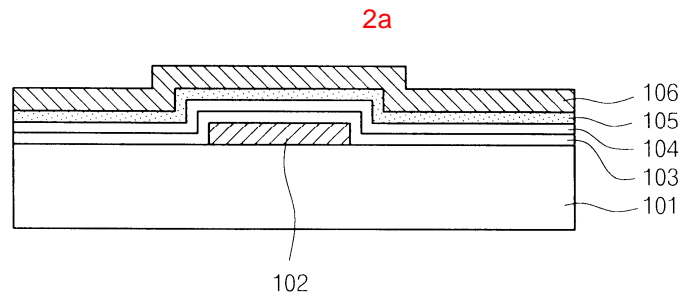
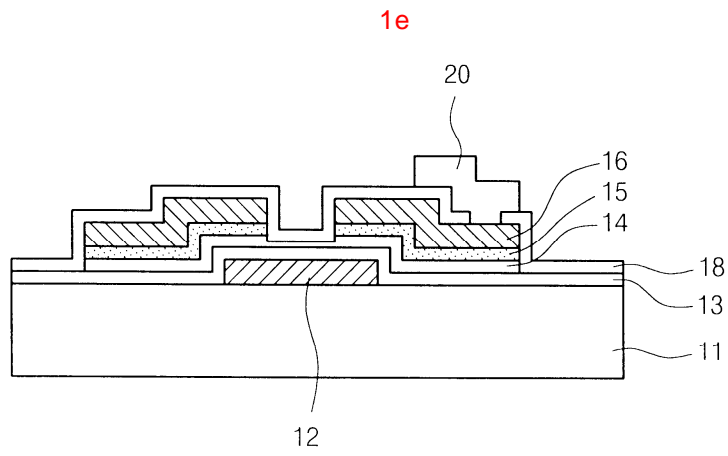
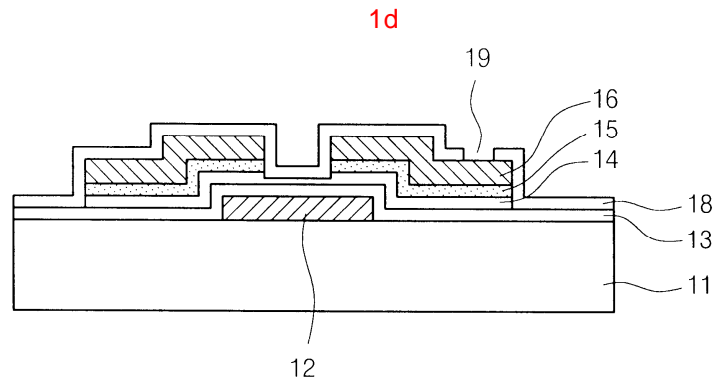
3

4.

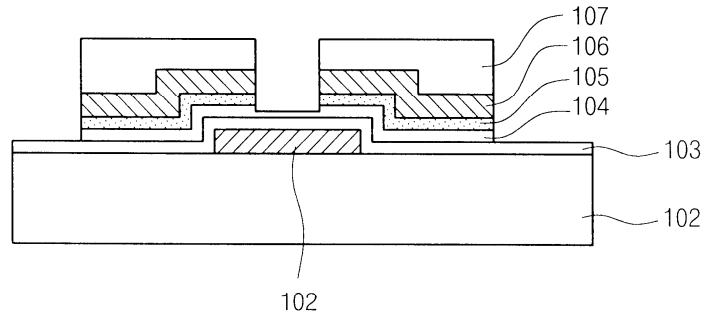
1 ,

-

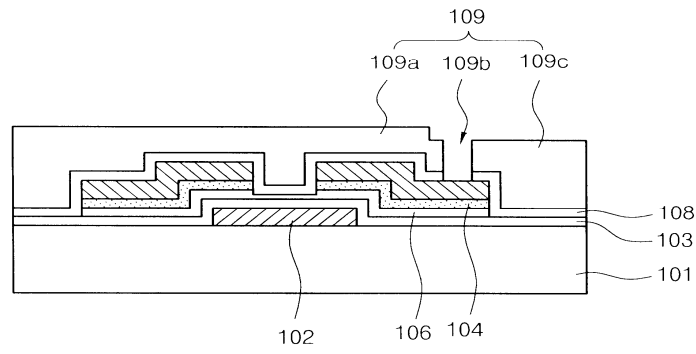




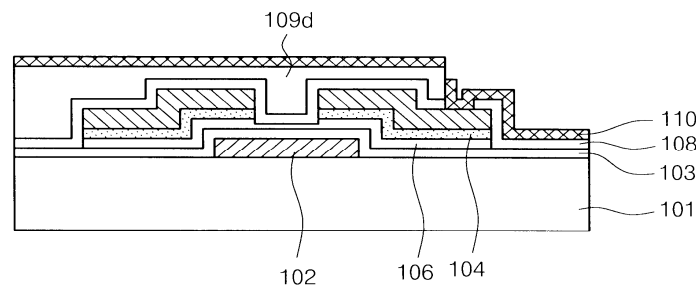
2c



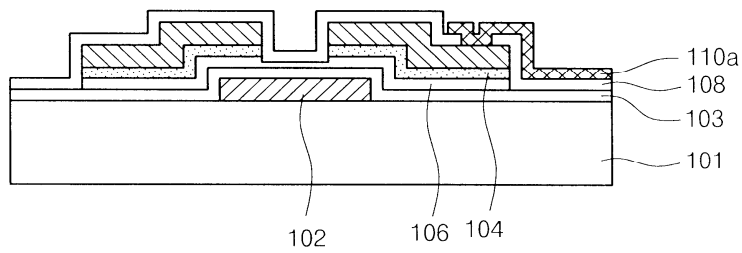
2d



2e



2f



专利名称(译)	薄膜晶体管液晶显示装置的制造方法		
公开(公告)号	<a href="#">KR1020030058511A</a>	公开(公告)日	2003-07-07
申请号	KR1020010088967	申请日	2001-12-31
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	LEE KEUNSOO 이근수		
发明人	이근수		
IPC分类号	G02F1/136		
其他公开文献	KR100494703B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

用途：提供一种制造薄膜晶体管液晶显示器的方法，以通过减少掩模的数量来降低制造成本并简化工艺。组成：通过使用第一掩模在绝缘基板（101）上形成栅电极。用于源极和漏极的栅极绝缘膜（103），有源层（104），沟道层，金属层（106）依次沉积在包括栅极的前表面上。通过使用第二掩模依次蚀刻有源层，沟道层，用于源电极和漏电极的金属层。第二掩模选择性地暴露用于源极和漏极的金属层的表面。通过使用第二掩模蚀刻用于源电极和漏电极的金属层以及沟道层。在蚀刻的沟道层上形成钝化层（108）。在钝化层上形成第三掩模，选择性地具有全色调，零色调和半色调区域。通过使用零色调区域掩模来蚀刻钝化层。通过灰化处理去除半色调掩模。在包括全色调掩模的前表面上沉积ITO（氧化铟锡）材料，并且通过使用剥离抗蚀剂工艺去除第三掩模。

