(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. 7
G02F 1/1343

(11) 공개번호 특2002 - 0014993
(43) 공개일자 2002년02월27일

(21) 출원번호 10 - 2001 - 0032262
(22) 출원일자 2001년06월09일

(30) 우선권주장 2000 - 172885 2000년06월09일 일본(JP)

(71) 출원인 소니 가부시끼 가이샤
이데이 노부유끼
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 노브유키시게노
일본도쿄시나가와 - 구키타시나가와6 - 초메7 - 35
마키츄르타
일본도쿄시나가와 - 구키타시나가와6 - 초메7 - 35
요시토시키다
일본도쿄시나가와 - 구키타시나가와6 - 초메7 - 35

(74) 대리인 이병호

심사청구 : 없음

(54) 액정 표시 장치

요약

제조 공정을 단순화하고 반투과형(semi - transmission type) 액정 표시 장치를 위한 밝고 높은 품질의 표시를 얻게 하는 공정이다. 그 장치는 화소 전극으로서 반사기를 갖는 반사 영역뿐 아니라 화소 전극으로서 투명 전극을 갖는 투과 영역의 액정 패널을 갖는다. 투명 전극은 ITO 막의 형태로 형성되는 반면에, 반사기는 ITO 막상에 직접 형성된 Ag 막의 형태로 형성된다. 또한, 투명 전극은 직접 액정 패널의 투명 기판상에 제공된다. 또는 상호간에 인접한 반사기들의 갭들은 게이트 라인, 신호 라인에 의해, 또는 게이트 라인 또는 신호 라인의 형성과 동시에, 그 게이트 라인 또는 신호 라인과 동일한 재료의 차광층에 의해 차광된다.

대표도

도 1

색인어

반투과형 액정 표시 장치, ITO막, 게이트 라인, 신호 라인, 반사기, 투명 전극, 갭 제어, ECB.

명세서

도면의 간단한 설명

첨부한 도면들에서:

도 1 은 본 발명에 따른 반투과형 액정 표시 장치를 위해 사용되는 TFT 기판(도 2의 TFT기판)의 단면도이다.

도 2 는 본 발명에 따른 반투과형 액정 표시 장치를 위하여 사용되는 TFT 기판의 게이트 라인, 신호 라인, 반사기 간의 위치 관계들을 도시하는 설계도이다.

도 3 은 본 발명에 따른 반투과형 액정 표시 장치를 위하여 사용되는 TFT 기판의 게이트 라인, 신호 라인, 및 반사기 간의 위치 관계들을 도시하는 설계도이다.

도 4 는 종래의 반투과형 액정 표시 장치를 위하여 사용되는 TFT 기판(도 5의 TFT 기판)의 선 x - x 상에서 취해진 단면도이다.

도 5 는 종래의 반투과형 액정 표시 장치를 위한 TFT 기판의 게이트 라인, 신호 라인, 및 반사기 간의 위치 관계들을 도시하는 설계도이다.

도면의 주요부분에 대한 부호 설명

2: 유리 기판 3: TFT 장치

4: 투명 전극 5, 5': 반사 전극(반사기)

6: 게이트 라인 7, 11: 질화 실리콘 막

8, 12: 산화 실리콘 막 9: 폴리 실리콘

10: 보호 절연막 13: 신호 라인

14: 스캐터링 층 15: 평탄화 층

16: Ti막 17: Al 막

18: Ag막 4x: ITO 막

20: 투과 개구

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 출원은 2000. 6. 9.에 출원된 일본 출원 번호 P2000-172885에 대한 우선권을 주장하고, 그 출원은 법에 의해 허용된 정도로 참조에 의해 결합된다.

본 발명은 액정표시 장치, 특히 반투과형 액정표시 장치의 패널 구조에 관한 것이다.

일반적으로, 반투과형 액정표시 장치의 표시 모드들은 외광(external light)을 이용해서 반사상들을 표시하는 반사형과 백 라이트(back light)를 이용해서 투과상들을 표시하는 투과형으로 크게 구별될 수 있다. 최근에는, 양쪽 모두의 형태들의 특징들을 갖춘 그러한 반투과형 액정 표시 장치들이 개발되어 왔고, 여기서 한 개의 화소는 반사 모드 영역과 투과 모드 영역으로 분리되지만, 밝은 곳은 외광을 사용하여 반사 모드 영역에서 반사상들을 표시하고 어두운 곳에서는 백 라이트를 사용하여 투과 모드 영역에서 투과상들을 표시한다.

도 5는 ECB(Electrically Controlled Birefringence) 반투과형 액정표시 장치에 사용되는 TFT(Thin Film Transistor) 기판(1)의 게이트 라인, 신호 라인, 및 반사 전극 또는 화소 전극 간의 위치 관계들의 설계도를 나타낸다. 그것의 액정 층의 두께는, 투과 영역 T 에서는 전계 ON 과 전계 OFF 간에 대략 ?/2의 위상차가 있고 반면에 반사 영역 R 에서는 전계 ON 과 전계 OFF간에 대략 ?/4의 위상차가 있도록, 갭 제어를 위해 적응된다. 도 4는 TFT 기판(1)의 선 x - x 를 따른 단면도이다. TFT 기판(1)은 TFT 장치(3), TFT 장치(3)에 의해 유도되어 스위칭 되고 투과 영역(T)의 화소 전극이 되는 ITO(Indium Tin Oxide) 막(4x)으로 구성된 투명 전극(4), 및 반사 영역 R의 화소 전극이 되는 Al 막(17)을 필수적으로 포함하는 반사 전극(5)을 포함한다. 예를 들어, TFT 기판(1)은 다음의 방식을 유리 기판(2) 상에 제조될 수 있다.

먼저, 유리 기판(2) 상에 Mo, Cr, Al, Ta, 등등과 같은 금속막이 형성되고, 거기에 건식 식각 공정이 포토리소그래피에 의해 적용되어, 게이트 라인(6), 게이트 전극(G), 및 보조 커패시턴스 전극(Cs)을 형성한다.

다음으로, 게이트 절연막들, 질화 실리콘(SiNx) 막(7), 산화 실리콘(SiO_2) 막(8)이 순차적으로 적층되고 나서, 비정질 실리콘막이 CVD(Chemical Vapor Deposition) 공정에 의하여 더 형성되며, 비정질 실리콘막은 그때 탈수소(dehydrogenation) 서냉 공정에 의하여 결정화되어 폴리실리콘 막(9)으로 변하게 된다.

그후에 산화 실리콘으로 구성된 보호 절연막을 형성하는 공정이 뒤따르며, 그 위에 게이트 전극(G)과 자기 - 정렬식으로 채널 형성부분에 형성된 레지스트 (resist)를 패터닝(patterning)하기 위하여, 이면 노광(underside exposure)이 마스크로서 게이트 전극(G)에 적용된다. 이 레지스트는 보호 절연막을 식각하기 위한 마스크로써 더 사용되고, 그에 의해 보호 절연막(10)은 게이트 전극상의 채널 형성부분에 남겨지며, 그 위에 도펀트는 LDD(Lightly Doped Drain) 영역을 형성하기 위해 보호 절연막을 마스크로하여 주입된다.

다음에, N 채널 소오스 및 드레인 내로 주입하기 위한 레지스트 마스크는 포토 - 레지스트로부터 형성되고, 그리고 나서 도펀트는 N 채널 소오스 및 드레인 영역과 보조 커패시턴스 영역 내로 주입된다. C - MOS(Complementary Metal Oxide Semiconductor) 회로가 형성될 때, P 채널 소오스 및 드레인 내로 주입하기 위한 마스크는 포토 레지스트로부터 더 형성되고, 도펀트는 P 채널 형성 영역 내로 주입되며, 그리고 나서 RTA(Rapid Thermal Annealer)과 같은 열 서냉(heat anneal) 공정이 도펀트를 활성화하는 데 사용된다.

그 다음 단계는 TFT 형성 부분 이외의 불필요한 부분들, 즉 보호 절연막 및 폴리 실리콘막을 포토리소그래피를 사용하여 습식 식각 또는 건식 식각에 의하여 제거하는 공정이다.

그리고 나서, CVD 공정에 의해 층간 절연막들로서 질화 실리콘막(11) 및 산화 실리콘막(12)을 순차적으로 형성하는 공정이 뒤따른다. 그리고 수소화 서냉은 폴리 실리콘막에 수소를 확산함으로써 TFT 장치(3)의 실행을 향상시키기 위하여 행해진다.

그 다음에 콘택트 홀(contact hole)dl 형성되고, 순차적으로 스퍼터링 (sputtering)에 의해 Ti 막을 형성하며 또한 스퍼터링에 의해 Al막을 형성하고, Ti막 및 Al막은 포토리소그래피를 사용하여 건식 식각에 의해 패터닝하게 되고, 이 모든 단계들은 소오스 전극(S) 및 드레인 전극(D)에 연결되는 신호 라인(13)의 형성을 가져온다.

이제, 스캐터링 층(Scattering layer)(14)은 레지스트로 형성되고, 그리고 나서 포토리소그래피 방법으로 패너닝하게 되고, 그 위에 아크릴 레진(acryl resin) 등을 포함한 평탄화 층(planar layer)(15)이 더 형성되고 포토리소그래피에 의해 평탄화된다.

다음으로, 투과 영역(T)의 화소 전극이 될 투명 전극(ITO 전극)(4)을 형성하기 위하여, ITO 막(4x)은 스퍼터링 공정에 의해 형성되고 포토리소그래피에 의해 패터닝하게 된다.

게다가, 반사 영역(R)의 화소 전극이 될 반사기(5)를 형성하기 위하여, Ti막이 스퍼터링에 의해 ITO 막(4x)상에 형성되고, 그 다음에 Al막(17)이 스퍼터링에 의해 형성되고, 그에 의해, 포토리소그래피를 통해 Ti막(16) 및 Al막(17)을 습식 식각 공정을 받함으로써, 투과 개구(transmission apeture)(20)를 형성하도록 Ti막(16) 및 Al 막(17)은 제거된다.

이렇게 해서 제조되는 TFT 기판(1)과 대향 전극(도시되지 않음) 간의 액정이 유지되고, 액정 패널을 구성한다.

위에서 기술된 대로, 종래의 반투과형 액정 표시 장치에서 사용되는 TFT 기판(1)에서, 반사기(5)는 Al 막(17)으로 형성되고, 그 밑면에는 Ti막(16)이 배치되어 있다. 이것은 ITO 막 및 Al막이 오믹 컨택(ohmic contact)을 형성하지 않기 때문이며, 그래서 Ti막은 오믹 컨택을 가능하게 하기 위하여 두 재료들 사이에 개재된다. 그럼에도 불구하고, 결과적으로, Ti막(16)의 형성은 반사기(5)의 제조공정을 복잡하게 만든다.

Al막(17)로 구성된 반사기(5)와 투명 전극(4)이 오믹 컨택할 수 있도록, In_2O_3 (출광흥산사제(Indemitsu Kosan)의 IXO 등)의 사용은 투명 전극(4)의 형성 재료로서 ITO의 자리에 고려될 수도 있다. 그러나, In_2O_3이 투명 전극(4)를 형성하는데 사용된다면, Al막(17)이 투과 개구(20)를 열도록 식각에 의해 제거될 때, Al막을 위한 에천트(etchant)는 In_2O_3막에 손상을 야기할 것이고, 그것의 표시 성능을 저화시킬 것이다. 결과적으로, 심지어 In_2O_3막이 ITO 막의 자리에 사용된다 해도, 식각을 통하여 Al막(17)을 제거함으로서 야기되는 임의의 손상으로부터 투명 전극(4)을 보호하기 위하여, In_2O_3막과 Al막(17)사이의 SiNx와 같은 패시베이션막 (passivation film)을 제공하는 것이 필요하다.

마지막 분석에서, 이것은, 포토리소그래피를 사용한 식각 공정뿐 아니라 SiNx의 막 형성 공정도 필수적이기 때문에, 제조 공정이 단순화되는 방법은 없다는 것을 의미한다.

질화 실리콘막(11) 및 산화 실리콘막(12)이 층간 절연막들로서 투과 개구(20)내에 존재하고, 이것들의 간섭이 투과상을 표시할 때의 투과율이 저하되는 데 기여하여 화면의 밝기의 부족을 야기한다는 것이 언급되어야 한다.

게다가, 반투과형 액정 표시 장치의 TFT 기판상에서, 인접한 반사 전극들 (5) 간의 공간을 빛으로부터 차단하는 것이 필수적이고, 그렇기 때문에 종래의 액정 TFT 기판(1)에서, 카본 블랙(carbon black), Cr, 및 다른 재료들로 구성된 차광 영역(shielding region)은 대향 전극에 제공되고, 반면에 대향 전극내의 차광 영역의 형성은 반사된 상을 표시할 때 경사 방향으로부터의 입사광 또는 경사 방향으로 방출되는 빛이 그에 의하여 흡수되는 것을 야기하며, 그것은 반사율을 상당히 저하시키고 화면을 어둡게 하는 문제를 가져온다.

발명이 이루고자 하는 기술적 과제

본 발명은 현재 이용될 수 있는 기술에 따르는 종래의 문제들을 해결하는 것을 표명한다. 그러므로, 본 발명의 주된 목적은 단순화된 프로세싱 단계들에서 제조될 수도 있고 밝고 높은 품질의 표시를 만들 수 있는 반투과형 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

위에서 언급된 이 목적들을 위하여, 첫번째로, 본 발명은 그 액정 패널내에화소 전극으로서 투명 전극이 설치된 투과영역과 화소 전극으로 반사기가 설치된 반사 영역을 가진 반투과형 액정표시 장치를 제공하고, 여기서 투과 영역내의 투명 전극은 ITO 막을 포함하는 반면에 반사 영역에서의 반사기는 ITO막상에 직접 형성된 Ag를 포함한다. 게다가, 본 발명은, 그 액정 패널내에 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서 반사기가 설치된 반사 영역을 가진, 반투과형 액정표시 장치의 제조 공정을 제공하고, 여기서, ITO막이 투과 영역의 투명 전극으로서 형성되고 패터닝된 후에, Ag막은 ITO막상에 직접 형성되고, 그리고나서 반사 영역의 반사기를 형성하기 위하여 패터닝된다.

두번째로, 그 액정 패널내에 본 발명은 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서 반사기가 제공되는 반사 영역을 가진 반투과형 액정표시 장치를 제공하고, 여기서 투과 영역의 투명 전극은 액정 채널의 투명 기판상에 직접 제공된다.

세번째로, 본 발명은 그 액정 패널내에 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서의 반사기가 설치된 반사 영역을 가진 반투과형 액정 표시 장치를 제공하고, 여기서 인접한 반사기들간의 갭은 게이트 라인 및 신호 라인, 또는 게이트 라인 또는 신호 라인의 형성시에 게이트 라인 및 신호 라인과 동일한 재료로 형성된 차광층에 의해 차광된다.

본 발명의 제 1 특징에서, 반사기를 구성하는 Ag막은 ITO막과 오믹 컨택을 형성하고, Ag막은 Ti막을 개재(interposition)시키지 않고 ITO막 상에 직접 형성될 수 있으며, 따라서 반사기의 제조공정을 단순화하는 것을 가능하게 한다. 또한, 투과 개구가 열릴 때의 Ag막의 식각 상태들을 고려했을 때, 식각비율들의 충분한 차이가 Ag 막과 ITO막 간에 성립될 수 있기 때문에, Ag막은 제거될 수 있으며 투과 개구는 열릴수 있고, 그에 의해 투과상들이 표시될 때 상의 품질의 향상이 성취된다.

게다가, 본 발명의 제 2 특징에 따르면, 투과 영역의 투명 전극이 액정 패널의 투명 기판상에 직접 셋업될 수 있으므로, 투명 전극이 층간 절연막들(질화 실리콘막 및 산화 실리콘막)상에 형성된 기존의 반투과 액정 표시 장치의 결점들이 없고, 층간 절연막의 간섭은 역으로 투과상에 영향을 미치지 않는다. 또다른 잇점은 투명 영역의 갭 제어때문에 투과상들을 밝게 표시하는 것이다.

더욱이, 본 발명의 제 3 특징에 따르면, 대향 기판상의 차광 영역을 형성할 어떤 필요도 없게하여 인접 반사기들간의 갭들을 차광하는 것을 가능하게 만듦으로써 향상이 이루어지고, 그렇기 때문에, 반사상들이 표시되었을 때 빛은 대향 기판의 차광 영역내에서 불필요한 정도로 흡수되지 않는다. 결과적으로, 반사상은 밝게 표시될 수 있다.

게이트 라인 또는 신호 라인을 폭을 더 넓게 형성하여, 또는 게이트 라인 또는 신호 라인의 형성과 동시에, 임의의 라인들로서 이들과 동일한 재료로 형성되는 차광층에 의해, 인접 반사기들간의 갭들을 차광함으로써 부가적인 이득이 발생된다. 결과적으로, 차광층을 형성하는 별도의 공정을 제공하지 않고도, 반사기들간의 갭들은 차광될 수 있다. 이런 방식으로, 본 발명에 따른 반투과형 액정 표시 장치는 그것의 제조공정을 단순화할 수 있고 투과상들이 표시될 때의 콘트라스트 (contrast)를 높일 수 있다.

본 발명의 바람직한 실시예는 첨부한 도면들을 참조하여 상세히 기술될 것이다. 각 도면에서의 동일한 참조 부호들은 동일한 또는 동등한 구성 요소를 나타낸다.

도 4의 TFT 기판과 같이, 투과 영역(T)에서 전계 ON과 전계 OFF간에 대략 ?/2의 위상차가 있고, 반면에 반사 영역(

R)에서 전계 ON과 전계 OFF간에 대략 ?/4의 위상차가 있도록, 액정층의 두께를 갭 제어(gap control)한 EBC(Electrically Controlled Birefringence) 반투과형 액정 표시 장치에 사용되는 본 발명의 바람직한 실시예의 TFT 기판(1)의 게이트 라인, 신호 라인 및 반사기(화소 전극) 간의 위치 관계들의 설계도가 도시된다. 도 1은 라인 x - x 을 따른 TFT 기판(1A)의 단면도이다.

TFT 기판(1A)의 제 1 특징은, 종래의 TFT 기판(1)내에서 필수적으로 Al 막(17)으로 구성된 반사기 5와 대조하여, 반사기 5'는 Ag 막(18)로 형성되고, 반사기 5'는 Ti막을 사이에 배치(inter - diposition)시키지 않고 ITO막(4x) 상에 직접 셋업된다는 것이다.

그 제 2 특징은, 투과 영역(T)에서, 투명 전극(4)은, 게이트 절연막들(7 및 8), 및 투명 전극(4)과 유리 기판(2) 사이의 층간 절연막들(11 및 12)을 사이에 배치(inter - diposition)하지 않고 유리 기판(2) 상에 직접 형성된다는 것이다.

그 제 3 특징은, 게이트 라인(6)의 폭(w1)과 신호 라인(13)의 폭(w2)이 인접한 반사기들(5')간의 갭들의 폭들 d1 및 d2 보다 넓고, 인접한 반사기들(5')의 갭들은 게이트 라인(6) 및 신호 라인(13)에 의해 차광된다는 것이다.

TFT 기판(1A)의 제 1 특징을 형성하는 구조는, 예를 들어, 다음과 같이 정렬될 수도 있다. 먼저, 종래의 TFT 기판(1)과 같이, ITO 막(4x)는 스퍼터링 또는 어떤 다른 유사 공정에 의해 20 에서 300nm 의 두께로 형성되고 포토리소그래피에 의해 상술된 패턴으로 습식 식각처리되는 반면에, 서냉의 다음 단계는 ITO막 (4x)에 적용되고, 그 후에 스퍼터링 또는 어떤 다른 유사 공정에 의해 ITO막(4x)상에 0.1 에서 1.0 ㎛의 두께로 Ag막(18)이 형성되며, 그리고 나서 포토리소그래피에 의한 습식 식각이 이어지고, 그렇게 투과 개구(20)를 연다.

여기서, 100 에서 300℃에서, 0.5 에서 5 시간의 기간동안 ITO막(4x)의 서냉을 실행하는 것이 바람직하다는 것을 유념하라. 이것은 ITO의 결정화를 충분히 촉진시켜, ITO막(4x)이 후속의 Ag 막(18)의 습식 식각 단계에서 손상되는 것을 막는다.

게다가, Ag막(18)의 습식 식각은, 예를 들어, 20 에서 40℃ 에서 많아봐야 1분정도의 기간동안에 산들이 혼합된 에천트(인산, 질산, 아세트산 = 60%, 2.9%, 10.5%)를 사용하여, 처리된다.

이 방식으로 ITO막(4x) 상에 Ag막(18)을 직접 형성하는 것은 TFT 기판의 제조공정을 단순화하는데 기여한다.

다른 한편으로, TFT 기판(1A)의 제 2 특징을 포함하는 구조의 형성은 다음과 같이 만들어질 수도 있다: 종래의 TFT 기판(1)의 제조공정에서, 평탄화 막(PLN)(15)이 형성된 후에, 평탄화 막(15)을 패터닝할 때, 게이트 절연 막들(7 및 8), 층간 절연막들(11 및 12), 및 투과 영역(T)내에 유리 기판(2)상에 적층된 스캐터링 층(14)은 식각에 의해 완전히 제거되고, 기판(2)은 필요하다면 상술된 양을 위해 더 식각된다. 그 후에, ITO 막(4x)는 형성된다. TFT 기판의 공정 단계들의 수를 증가시키지 않고, 이것은, 투과상들의 표시가 더 밝게 만들어질 수 있도록, 투과상들의 표시가 유리기판(2)상의 층간 절연막들(11 및 12)의 간섭 때문에 점점 더 어두워지는 것을 막고, 투과 영역(T)의 갭 제어를 향상시키는 데 더 기여한다.

TFT 기판(1A)의 제 3 특징으로 표시되는 구조는, 게이트 라인(6)의 폭 w1 및 신호 라인(13)의 폭 w2를 인접한 반사기들(5')간의 갭들의 폭들 d1 및 d2 보다 넓게 만들어 종래의 공정 단계들을 변형함으로써, 종래의 TFT 기판의 제조공정에서 성취되고, 그에 의해 그 사이의 갭들을 차광한다.

TFT 기판의 공정단계들의 수를 증가시키지 않고, 이것은 그 사이의 갭들을 차광하고, 투과상들이 표시될 때의 콘트라스트를 증가시킨다.

도 3은 본 발명의 제 3 특징에서 설명된 변형예인 TFT장치(1B)의 게이트 라인, 신호 라인, 및 반사기 사이의 위치 관계들을 도시한다. 비록 게이트 라인(6)의 형성과 동시에, 게이트 라인(6) 및 신호 라인(13) 그자체들이 이 TFT 장치(1B)에서 넓은 폭들로 형성되지 않는다 하더라도, 차광층(6x)은 게이트 라인과 동일한 형성 재료들로 구성되고, 인접 반사기들(5')의 갭들은 차광층(13x)에 의해 차광된다. 이 차광층들(6x 및 13x)은 부동 포텐셜(floating potential)에서 형성된 게이트 라인 및 신호 라인으로서 고려될 수 있다.

도면들을 참조하면서, 본 발명은 실시예에 관하여 상술되었다. 게다가, 본 발명의 많은 변형예들 및 변화들은 위의 지침들에 비춰 가능하다. 예를 들어, 도 1 및 도 2에 도시된 TFT 기판(1A)이 본 발명의 제 1 에서 제 3 특징들 모두를 포함하는 동안, 제 1, 제 2, 제 3의 특징들중 임의의 한 개가 TFT 기판(1A)에 포함되는 한, 어떤 반투과형 액정 표시 장치도 본 발명에 따른 반투과형 액정 표시 장치로서 적절히 기능하고, 또는 어느 두 가지 특징들의 결합도 또한 수용될 수 있다. 본 발명에 따른 반투과형 액정 표시 장치는 또한 ECB 모드이외의 액정 표시 장치들에도 적용될 수 있다.

본 발명의 제 1 특징에 따르면, 패시베이션막 뿐 아니라 Ti막도 사이에 배치(inter-diposition)하지 않고도 ITO 막상에 직접 반사기를 형성하는 것은 제조공정이 단순화될 수 있도록 한다.

게다가, 본 발명의 제 2 특징에 따르면, 공정 단계들의 수를 증가시키지 않고 투과상들을 표시할 때 투과율을 향상할 수 있도록 그리고 투과 영역(T)에서 갭 제어가 또한 강화될 수 있도록, 투명 전극은 투과영역에서 직접 기판상에 제공된다.

게다가, 본 발명의 제 3 특징에 따르면, 인접 반사기들 간의 갭들의 차광은 대향 기판에서의 차광 영역을 제공하지 않고 TFT 기판의 공정단계들의 수를 증가시키지 않고 획득될 수 있고, 그에 의해 투과 이미지들이 표시될 때의 콘트라스트를 향상시킨다.

발명의 효과

본 발명의 제 1 특징에서, 반사기를 구성하는 Ag막은 ITO막과 오믹 컨택을 형성하고, Ag막은 Ti막을 개재시킴없이 ITO막 상에 직접 형성될 수 있으며, 따라서 반사기의 제조공정을 단순화하는 것을 가능하게 한다. 또한, 투과 개구가 열릴 때 Ag막의 식각 상태들을 고려했을 때, 식각비율들의 충분한 차이가 Ag 막과 ITO막 간에 있을 수 있기 때문에, Ag막은 제거될 수 있으며 투과 개구는 열릴 수 있고, 그에 의해 투과상들이 표시될 때의 상의 품질의 향상이 성취된다.

게다가, 본 발명의 제 2 특징에 따르면, 투과 영역의 투명 전극이 액정 패널의 투명 기판상에 직접 셋업될 수 있으므로, 투명 전극이 층간 절연막들(질화 실리콘막 및 산화 실리콘막)상에 형성된 기존의 반투과 액정 표시 장치의 결점들이 없고, 층간 절연막의 간섭은 역으로 투과상에 영향을 미치지 않는다. 또다른 잇점은 투과 영역의 갭 제어때문에 투과상들을 밝게 표시하는 것이다.

더욱이, 본 발명의 제 3 특징에 따르면, 대향 기판상의 차광 영역을 형성할 어떤 필요도 없게 하여 인접 반사기들간의 갭들을 차광하는 것을 가능하게 만듦으로써 향상이 이루어지고, 그렇기 때문에, 반사상들이 표시되었을 때 빛은 대향 기판의 차광 영역내에서 불필요한 정도로 흡수되지 않는다. 결과적으로, 반사상은 밝게 표시될 수 있다.

게이트 라인 또는 신호 라인을 폭을 더 넓게 형성하여, 또는 게이트 라인 또는 신호 라인의 형성과 동시에, 임의의 라인들로서 이들과 동일한 재료로 형성되는 차광층에 의해, 인접 반사기들간의 갭들을 차광함으로써 부가적인 이득이 발생된다. 결과적으로, 차광 층을 형성하는 별도의 공정을 제공하지 않고도, 반사기들간의 갭들은 차광될 수 있다. 이런 방식으로, 본 발명에 따른 반투과형 액정 표시 장치는 그것의 제조공정을 단순화할 수 있고 투과상들이 표시될 때의 콘트라스트 (contrast)를 높일 수 있다.

(57) 청구의 범위

청구항 1.

액정 패널내에, 화소 전극으로서 투명 전극이 설치된 투과 영역과 그것의 화소 전극으로서 반사 전극이 설치된 반사 영역을 가진 반투과형 액정 표시 장치에 있어서,

상기 투과 영역의 상기 투명 전극은 ITO막으로 형성되고;

상기 반사 영역의 반사 전극은 상기 ITO 막상에 직접 형성된 Ag막으로 형성되는, 반투과형 액정표시 장치.

청구항 2.

액정 패널내에, 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서 반사 전극이 설치된 반사 영역을 가진 반투과형 액정 표시 장치의 제조 공정에 있어서,

상기 투과 영역의 상기 투명 전극으로서 ITO 막을 형성하는 단계와;

상기 ITO막을 패터닝하는 단계와;

상기 ITO막 상에 직접 Ag 막을 형성하는 단계와;

상기 반사 영역의 상기 반사 전극을 형성하기 위하여 상기 Ag 막을 패터닝하는 단계를 포함하는 반투과형 액정 표시 장치의 제조공정.

청구항 3.

액정 패널내에, 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서 반사 전극이 설치된 반사 영역을 가진 반투과형 액정 표시 장치에 있어서,

상기 투과 영역의 투명 전극은 액정 패널의 투명 기판상에 직접 제공되는, 반투과형 액정 표시 장치.

청구항 4.

액정 패널내에, 화소 전극으로서 투명 전극이 설치된 투과 영역과 화소 전극으로서 반사 전극이 설치된 반사 영역을 가진 반투과형 액정 표시 장치에 있어서,

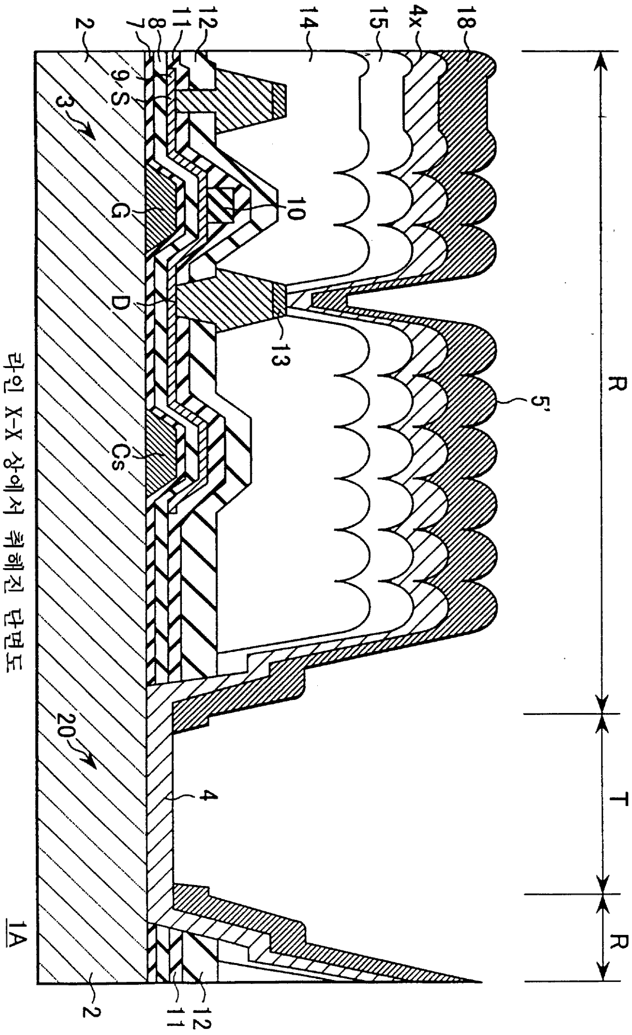
인접한 반사 전극들의 갭들은 차광층(shielding layer)에 의해 광학적으로 차광되는. 반투과형 액정 표시 장치.

청구항 5.

제 4 항에 있어서, 인접하는 반사 전극간의 갭들은 게이트 라인, 신호 라인, 또는 상기 게이트 라인 또는 상기 신호 라인의 형성과 동시에 상기 게이트 라인 또는 상기 신호 라인과 동일한 재료들로 형성된 차광층에 의해 차광된, 반투과형 액정표시 장치.

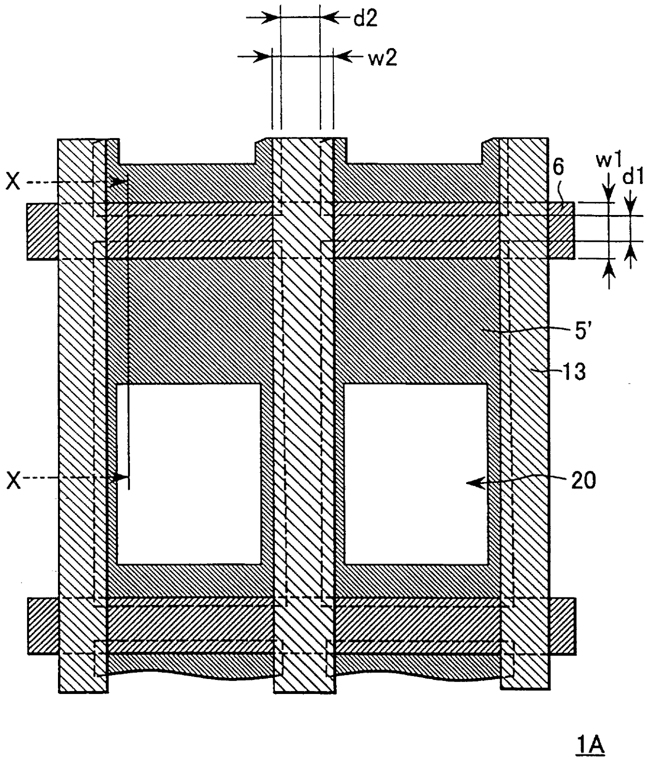
도면

도면 1

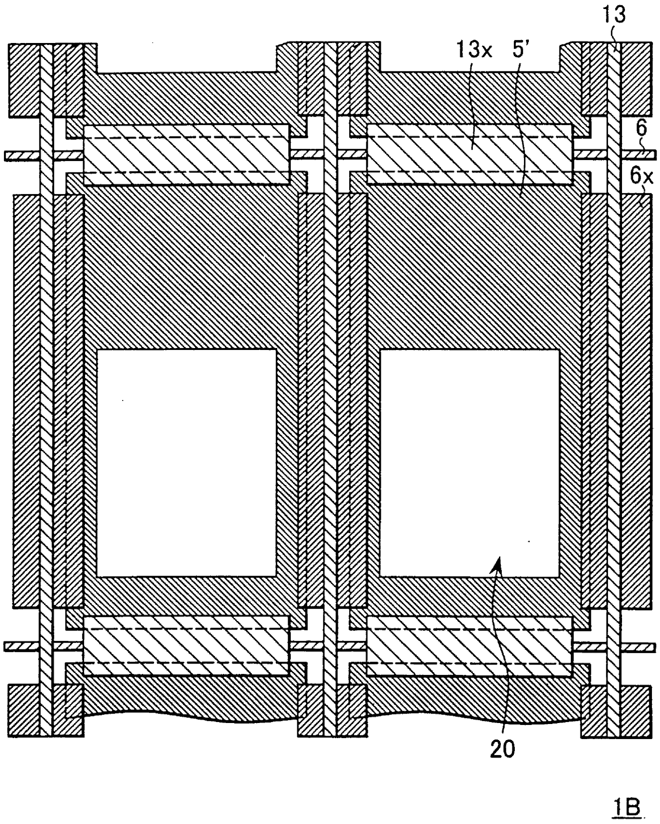


라인 X-X 상에서 취해진 단면도

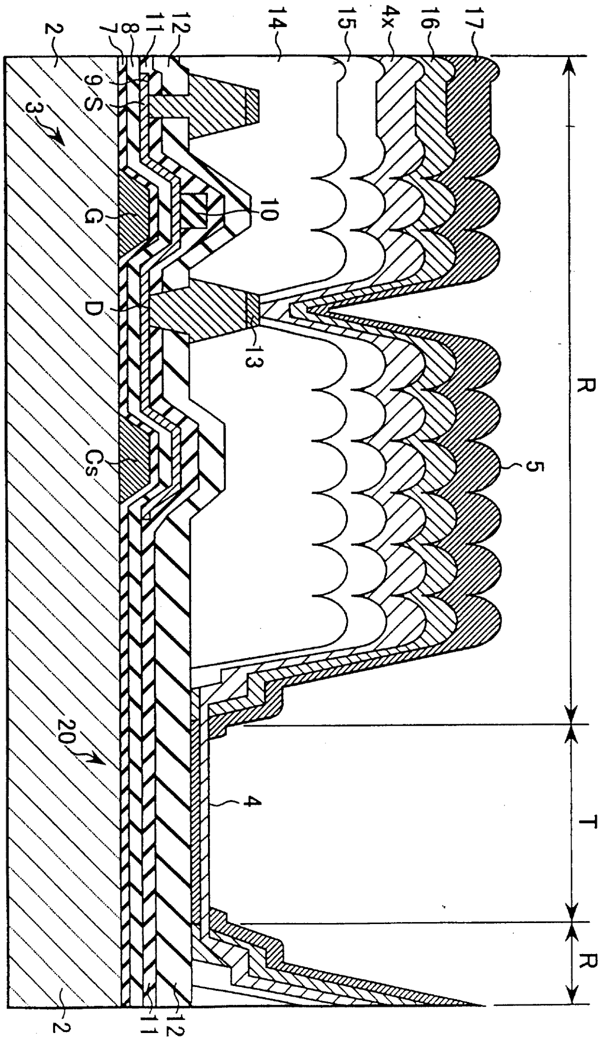
도면 2



도면 3

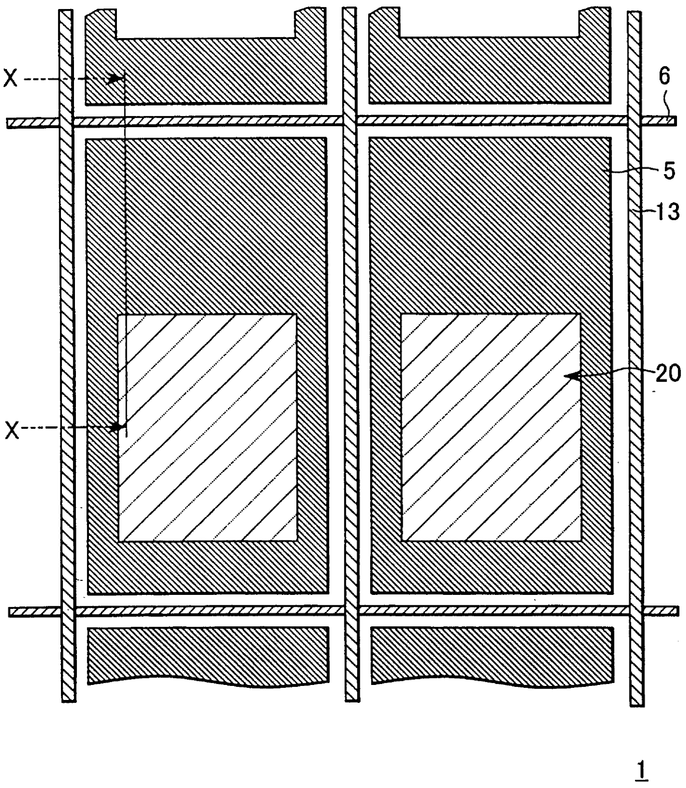


도면 4



라인 X-X 상에서 취해진 단면도

도면 5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020020014993A	公开(公告)日	2002-02-27
申请号	KR1020010032262	申请日	2001-06-09
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	NOBUYUKI SHIGENO 노브유키시게노 MAKI TSURUTA 마키츄르타 YOSHITOSHI KIDA 요시토시키다		
发明人	노브유키시게노 마키츄르타 요시토시키다		
IPC分类号	G02F1/1368 G02F1/1343 G09F9/30 G02F1/1335 H01L29/786 G02F1/136		
CPC分类号	G02F1/133555		
代理人(译)	李，何炳		
优先权	2000172885 2000-06-09 JP		
外部链接	Espacenet		

摘要(译)

目的：为了简化制造阶段并在半透射型液晶显示装置中获得明亮和高质量的显示。 构成：在半透射型液晶显示装置中，在液晶面板中具有透明区域T和反射区域5，在透明区域T中设置有透明电极4作为像素电极，在反射区域R中设置了反射电极5'作为像素电极。 然后，通过使用ITO膜4x形成透明区域T中的透明电极4，并且通过使用直接形成在ITO膜4x上的Ag膜18形成在反射区域中的反射电极5'。 并且透明区域T中的透明电极4直接设置在透明基板2上。或者，彼此相邻的反射电极5'之间的间隙被栅极线6和信号线13或遮光层6x所屏蔽。 通过使用与栅极线6或信号线13相同的材料，在形成栅极线6或信号线13的同时形成13a和13x。