



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2008년05월22일
 (11) 등록번호 10-0831280
 (24) 등록일자 2008년05월15일

(51) Int. C1.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2001-0085371
 (22) 출원일자 2001년12월26일
 심사청구일자 2006년12월06일
 (65) 공개번호 10-2003-0054937
 (43) 공개일자 2003년07월02일

(56) 선행기술조사문현

JP01230020 A

전체 청구항 수 : 총 9 항

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

전재영

경상북도구미시임수동161번지LGPhilipsLCD생산기
술기획팀

(74) 대리인

김용인, 박영복

심사관 : 안준형

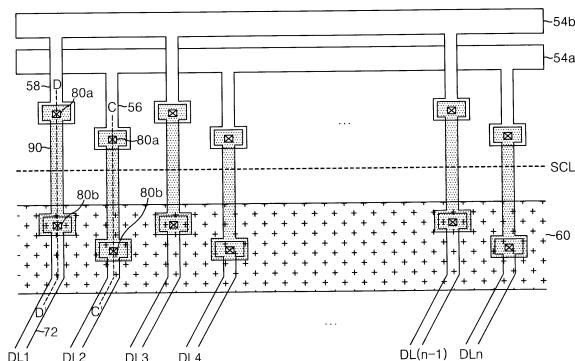
(54) 액정표시장치

(57) 요 약

본 발명은 신호라인의 부식을 방지할 수 있는 액정표시장치에 관한 것이다.

본 발명에 따른 액정표시장치는 기판 상의 절취선 안쪽에 형성되는 다수의 신호라인과, 절취선 바깥쪽에 형성되는 쇼팅바와, 절취선을 가로질러 신호라인과 쇼팅바 사이를 연결하는 투명 도전성 연결라인과, 상기 신호 라인과 투명 도전성 라인 사이에 형성되는 적어도 한 층의 절연막과, 상기 절취선 안쪽에 형성되며 상기 투명 도전성 라인과 상기 신호 라인을 연결하기 위해 상기 적어도 한 층의 절연막을 관통하여 상기 신호 라인을 노출시키는 라인 접촉홀을 구비한다.

대표도 - 도6



특허청구의 범위

청구항 1

기판 상의 절취선 안쪽에 형성되는 다수의 신호라인과,
상기 절취선 바깥쪽에 형성되는 쇼팅바와,
상기 절취선을 가로질러 상기 신호라인과 쇼팅바 사이를 연결하는 투명 도전성 라인과,
상기 신호 라인과 투명 도전성 라인 사이에 형성되는 적어도 한 층의 절연막과,
상기 절취선 안쪽에 형성되며 상기 투명 도전성 라인과 상기 신호 라인을 연결하기 위해 상기 적어도 한 층의 절연막을 관통하여 상기 신호 라인을 노출시키는 라인 접촉홀을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,
상기 쇼팅바는,
상기 신호라인 중 기수신호라인과 접속되는 제1 쇼팅바와,
상기 신호라인 중 우수신호라인과 접속되는 제2 쇼팅바를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,
상기 제1 및 제2 쇼팅바 중 적어도 어느 하나는 투명전도성라인과 동일 물질로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 4

제 2 항에 있어서,
상기 제1 및 제2 쇼팅바는 다른 금속으로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,
상기 신호라인은 데이터라인인 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,
상기 신호라인은 게이트라인인 것을 특징으로 하는 액정표시장치.

청구항 7

제 1 항에 있어서,
상기 쇼팅바와 상기 투명도전성라인을 연결하기 위한 쇼팅바 접촉홀을 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8

삭제

청구항 9

제 1 항에 있어서,

상기 라인 접촉홀은 상기 절취선 안쪽에 위치하는 실재하부에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 10

제 1 항에 있어서,

상기 라인 접촉홀은 상기 절취선과 실재 사이에 형성되는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정표시장치에 관한 것으로서, 특히 신호라인의 부식을 방지할 수 있는 액정표시장치에 관한 것이다.
- <19> 액정표시장치(Liquid Crystal Display; LCD)는 비디오신호에 따라 액정셀들의 광투과율을 조절함으로써 액정셀들이 매트릭스 형태로 배열되어진 액정패널에 비디오신호에 해당하는 화상을 표시하게 된다.
- <20> 액정표시장치는 데이터라인들과 게이트라인들에 접속되어 각각 데이터신호와 스캔신호를 데이터라인들과 게이트라인들에 공급하기 위한 다수의 집적회로들(Integrated Circuit : 이하 "IC"라 함)이 필요하게 된다. 이와 같은 IC들은 인쇄회로기판(Printed Circuit Board : 이하 "PCB"라 함)과 액정패널 사이에 설치되어 PCB로부터 공급되는 신호를 액정패널의 데이터라인들과 게이트라인들에 공급하게 된다. IC들의 실장방법으로는 테이프 오토메이티드 본딩(Tape Automated Bonding : 이하 "TAB"라 함)과 칩 온 글래스(Chip On Glass : 이하 "COG"라 함) 등이 있다.
- <21> COG형 액정표시소자는 도 1에 도시된 바와 같이 액정셀들이 위치하는 화상표시부(14)와, 화상표시부(14)의 게이트라인(20)을 테스트하는 제1 및 제2 게이트쇼팅바(2a,2b)와, 화상표시부(14)의 데이터라인(22)을 테스트하는 제1 및 제2 데이터쇼팅바(4a,4b)를 구비한다.
- <22> 화상표시부(14)는 화소들이 게이트라인들(20)과 데이터라인들(22)의 교차부들 각각에 배열되어진 화소매트릭스(Pixel Matrix)에 텔레비전 신호와 같은 비디오신호에 해당하는 화상을 표시하게 된다. 화소들 각각은 데이터라인(22)으로부터의 데이터신호의 전압레벨에 따라 투과광량을 조절하는 액정셀(12)과, 게이트라인(20)으로부터의 스캔신호에 응답하여 데이터라인(22)으로부터 액정셀(12)쪽으로 전송될 데이터신호를 절환하기 위한 박막트랜지스터(10)로 구성된다.
- <23> 이 화상표시부(14)의 좌단에는 게이트구동집적회로(도시하지 않음)를 실장하기 위한 게이트패드영역(18)이 형성되며, 화상표시부(14)의 상단에는 데이터구동집적회로(도시하지 않음)를 실장하기 위한 데이터패드영역(16)이 형성된다.
- <24> 제1 및 제2 게이트쇼팅바(2a,2b)는 게이트패드영역(18)에 게이트구동집적회로가 실장되므로 화상표시부(14)의 우단에 형성된다. 제1 게이트쇼팅바(2a)는 게이트금속층으로 형성되어 도 2 및 도 3에 도시된 바와 같이 홀수 번째 게이트라인(20)과 직접 접속된다. 제2 게이트쇼팅바(2b)는 데이터금속층으로 형성되며, 제2 게이트쇼팅바(2b)에서 신장되는 게이트테스트전극(6)은 투명금속패턴(24)을 통해 짹수번재 게이트라인(20)과 접속된다. 게이트테스트전극(6)은 보호층(34)을 관통하는 게이트쇼팅바접촉홀(26a)을 통해 투명금속패턴(24)과 접속되며, 이 투명금속패턴(24)은 보호층(34) 및 게이트절연막(32)을 관통하는 게이트라인접촉홀(26b)을 통해 게이트라인(20)과 접속된다.
- <25> 제1 및 제2 데이터쇼팅바(4a,4b)는 데이터패드영역(16)에 데이터구동집적회로가 실장되므로 화상표시부(14)의 하단에 형성된다. 제1 데이터쇼팅바(4a)는 도 4 및 도 5에 도시된 바와 같이 게이트금속층으로 형성되는 데이터테스트전극(8)을 통해 홀수번재 데이터라인(22)과 접속된다. 데이터테스트전극(8)은 게이트절연막(32) 및 보호층(34)을 관통하는 데이터쇼팅바접촉홀(30a)을 통해 투명금속패턴(28)과 접속되며, 이 투명금속패턴(28)은 보호막(34)을 관통하는 데이터라인접촉홀(30b)을 통해 홀수번재 데이터라인(22)과 접속된다. 제2 데이터쇼팅바(4b)는 데이터금속층으로 형성되어 짹수번재 데이터라인(22)과 직접 접속된다.

- <26> 이러한 게이트쇼팅바들(2a,2b) 및 데이터쇼팅바들(4a,4b)에 테스트신호를 인가하여 화상표시부(14)에 형성되는 TFT 및 액정셀을 테스트하게 된다.
- <27> 게이트라인(20)의 검사공정을 간략하게 설명하면, 먼저 데이터 신호에 해당하는 전압레벨을 데이터라인(22)들에 인가한다. 이와 동시에 게이트라인(20)들 중 홀수 번째 게이트 라인(GL₁,GL₃,GL₅...,GL_m)과 접속된 제1 게이트 쇼팅바(2a)와 짹수 번째 게이트 라인(GL₂,GL₄,GL₆...,GL_(m-1))과 접속된 제2 게이트쇼팅바(2b)에 스캔신호에 해당하는 전압레벨이 순차적으로 인가된다.
- <28> 이와 같이, 제1 게이트쇼팅바(2a)에 인가된 스캔신호에 의해 홀수 번째 게이트 라인(GL₁,GL₃...,GL_m)과 접속되는 TFT(10)들이 턴온(Turn ON)됨과 동시에 데이터 라인(DL₁ 내지 DL_n)으로 인가된 데이터 신호가 액정셀(12)들로 전송되어 액정셀(12)들을 구동시킨다. 이와 마찬가지로, 제2 게이트쇼팅바(2b)에 인가된 스캔신호에 의해 짹수 번째 게이트 라인(GL₂,GL₄...,GL_n)에 접속되는 액정셀(12)들이 구동하게 된다. 여기서, 게이트 라인(GL) 및 데이터 라인(DL)중 어느 하나의 라인이 단락이나 개방상태가 되면 그 라인에 해당하는 액정셀(12)들은 구동을 하지 않게 된다.
- <29> 이와 같은 방법에 의해 TFT 어레이부에서 발생하는 라인들의 단락이나 개방상태와 같은 액정표시장치의 불량을 검사할 수 있다.
- <30> 이 테스트공정 후, 정상으로 판단되면, 하부기판(1)을 절취선(SCL)을 따라 절취하고 하부기판에 상부유리를 적층시킨다.
- <31> 종래 액정표시소자의 하부기판(1)을 절취선(SCL)을 따라 절취하면, 측면방향으로 데이터라인(22) 및 게이트라인(20)이 노출된다. 노출된 게이트라인(20) 및 데이터라인(22)은 고온다습한 환경 또는 TFT구동시 전계가 인가된 상태에서 쉽게 부식이 일어나며, 부식현상은 전파된다. 이렇게 전파되는 부식현상은 게이트라인(20) 및 데이터라인(22)으로 진행되고 시간이 경과됨에 따라 TFT까지 진행될 수 있다.

발명이 이루고자 하는 기술적 과제

<32> 따라서, 본 발명의 목적은 신호라인의 부식을 방지할 수 있는 액정표시장치를 제공함에 있다.

발명의 구성 및 작용

- <33> 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 기판 상의 절취선 안쪽에 형성되는 다수의 신호라인과, 절취선 바깥쪽에 형성되는 쇼팅바와, 절취선을 가로질러 상기 신호라인과 쇼팅바 사이를 연결하는 투명도전성 라인과, 상기 신호 라인과 투명 도전성 라인 사이에 형성되는 적어도 한 층의 절연막과, 상기 절취선 안쪽에 형성되며 상기 투명 도전성 라인과 상기 신호 라인을 연결하기 위해 상기 적어도 한 층의 절연막을 관통하여 상기 신호 라인을 노출시키는 라인 접촉홀을 구비한다.
- <34> 상기 쇼팅바는 신호라인 중 기수신호라인과 접속되는 제1 쇼팅바와, 상기 신호라인 중 우수 신호라인과 접속되는 제2 쇼팅바를 구비하는 것을 특징으로 한다.
- <35> 상기 제1 및 제2 쇼팅바 중 적어도 어느 하나는 투명도전성라인과 동일 물질로 형성되는 것을 특징으로 한다.
- <36> 상기 제1 및 제2 쇼팅바는 다른 금속으로 형성되는 것을 특징으로 한다.
- <37> 상기 신호라인은 데이터라인인 것을 특징으로 한다.
- <38> 상기 신호라인은 게이트라인인 것을 특징으로 한다.
- <39> 상기 액정표시장치는 쇼팅바와 투명도전성라인을 연결하기 위한 쇼팅바 접촉홀을 구비하는 것을 특징으로 한다.
- <40> 삭제

- <41> 상기 라인 접촉홀은 절취선 안쪽에 위치하는 실재하부에 형성되는 것을 특징으로 한다.
- <42> 상기 라인 접촉홀은 절취선과 실재 사이에 형성되는 것을 특징으로 한다.

- <43> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <44> 이하, 도 6 내지 도 11을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <45> 도 6은 본 발명의 제1 실시 예에 따른 액정표시장치를 나타내는 도면이다.
- <46> 도 6을 참조하면, 본 발명의 제1 실시 예에 따른 COG형 액정표시장치는 데이터라인(72)을 테스하기 위한 제1 및 제2 데이터쇼팅바(54a, 54b)를 구비한다.
- <47> 제1 및 제2 데이터쇼팅바(54a, 54b)는 화상표시부(도시하지 않음)의 하단에 형성된다.
- <48> 제1 데이터쇼팅바(54a)는 짹수번째 데이터라인(DL2, DL4, ..., DLm)을 테스트하기 위해, 짹수번째 데이터라인(DL2, DL4, ..., DLm)과 접속된다. 제1 데이터쇼팅바(54a)는 데이터금속층으로 이루어져 도 7에 도시된 바와 같이 제1 데이터쇼팅바(54a)로부터 돌출되는 제1 데이터테스트전극(56)이 형성된다. 이 제1 데이터테스트전극(56)은 보호층(84)을 관통하는 데이터쇼팅바접촉홀(80a)을 통해 투명금속패턴(90)과 접속된다. 이 투명금속패턴(90)은 보호층(84)을 관통하는 데이터라인접촉홀(80b)을 통해 짹수번째 데이터라인(72)과 연결된다.
- <49> 제2 데이터쇼팅바(54b)는 홀수번째 데이터라인(DL1, DL3, ..., DL(n-1))을 테스트하기 위해, 홀수번째 데이터라인(DL1, DL3, ..., DL(n-1))과 접속된다. 제2 데이터쇼팅바(54b)는 게이트금속층으로 이루어져 도 8에 도시된 바와 같이 제2 데이터쇼팅바(54b)로부터 돌출되는 제2 데이터테스트전극(58)이 형성된다. 제2 데이터테스트전극(58)은 게이트절연막(82) 및 보호층(84)을 관통하는 데이터쇼팅바접촉홀(80a)을 통해 투명금속패턴(90)과 접속된다. 이 투명금속패턴(90)은 보호층(84)을 관통하는 데이터라인접촉홀(80b)을 통해 홀수번째 데이터라인(72)과 연결된다.
- <50> 데이터쇼팅바접촉홀(80a)은 절취선(SCL)을 기준으로 셀외곽에 형성된다. 데이터라인접촉홀(80b)은 실재(60)와 절취선(SCL) 사이에 형성되거나, 실재(60)하부에 형성된다. 투명금속패턴(90)은 투명전도성물질로 형성되며, 투명전도성물질에는 인듐-틴-옥사이드(Indium-Tin-Oxide : 이하 "ITO"라 함), 인듐-징크-옥사이드(Indium-Zinc-Oxide : 이하 "IZO"라 함) 또는 인듐-틴-징크-옥사이드(Indium-Tin-Zinc-Oxide : 이하 "ITZO"라 함) 등이 있다.
- <51> 투명금속패턴(90)은 하부기판(51)의 절취선(SCL)을 사이에 두고 제1 데이터쇼팅바와 데이터라인영역에 길게 신장되어 형성된다. 이에 따라, 하부기판(51)을 절취선(SCL)을 따라 절취하였을 때 종래의 데이터라인이 노출되는 대신에 투명금속패턴(90)이 노출되므로 데이터라인(72)의 부식을 방지하게 된다.
- <52> 도시하지 않은 제1 및 제2 게이트쇼팅바도 제1 및 제2 데이터쇼팅바와 동일하게 형성된다. 즉, 투명금속패턴으로 게이트라인과 제1 및 제2 게이트쇼팅바를 절취선을 사이에 두고 연결함으로써 게이트라인 대신에 투명금속패턴이 노출된다. 이에 따라, 게이트라인의 부식을 방지하게 된다.
- <53> 도 9는 본 발명의 제2 실시 예에 따른 COG형 액정표시장치의 제1 및 제2 게이트쇼팅바를 나타내는 도면이다.
- <54> 도 9를 참조하면, 제1 및 제2 게이트쇼팅바(52a, 52b)는 화상표시부(도시하지 않음)의 우단에 형성된다.
- <55> 제1 게이트쇼팅바(52a)는 홀수번째 게이트라인(GL1, GL3, ..., GL(m-1))을 테스트하기 위해, 홀수번째 데이터라인(GL1, GL3, ..., GL(m-1))과 접속된다. 제1 게이트쇼팅바(52a)는 투명금속층으로 형성된다. 이에 따라, 도 10에 도시된 바와 같이 제1 게이트쇼팅바(52a)에서 돌출되는 제1 게이트테스트전극(92)도 투명금속층으로 형성된다. 제1 게이트테스트전극(92)은 게이트절연막(82) 및 보호층(84)을 관통하는 게이트라인접촉홀(76b)을 통해 홀수번째 게이트라인(70)과 연결된다.
- <56> 제2 게이트쇼팅바(52b)는 짹수번째 게이트라인(GL2, GL4, ..., GLm)을 테스트하기 위해, 짹수번째 게이트라인(GL2, GL4, ..., GLm)과 접속된다. 제2 게이트쇼팅바(52b)는 게이트금속층으로 이루어져 제2 게이트쇼팅바(52b)에서 돌출되는 제2 게이트테스트전극(96)도 게이트금속층으로 이루어진다. 제2 게이트테스트전극(96)은 도 11에 도시된 바와 같이 게이트절연막(82) 및 보호층(84)을 관통하는 게이트쇼팅바접촉홀(76a)을 통해 투명금속패턴(90)과 접속된다. 이 투명금속패턴(90)은 게이트절연막(82) 및 보호층(84)을 관통하는 게이트라인접촉홀(76b)을 통해 짹수번째 게이트라인(72)과 연결된다.
- <57> 게이트쇼팅바접촉홀(76a)은 절취선(SCL)을 기준으로 셀외곽에 형성된다. 게이트라인접촉홀(76b)은 실재(60)와 절취선(SCL) 사이에 형성되거나, 실재(60)하부에 형성된다. 투명금속패턴(90, 92)은 투명전도성물질인 ITO, IZO

또는 ITZO 등으로 형성된다.

<58> 투명금속패턴(90,92)은 하부기판(51)의 절취선(SCL)을 사이에 두고 제1 및 제2 게이트쇼팅바(52a,52b)와 게이트라인(70)영역사이에 길게 신장되어 형성된다. 이에 따라, 하부기판(51)을 절취선(SCL)을 따라 절취하였을 때 종래의 게이트라인이 노출되는 대신에 투명금속패턴(90,92)이 노출되게 된다. 이에 따라, 게이트라인(70)의 부식을 방지하게 된다.

<59> 상기 제1 게이트쇼팅바(52a)를 투명금속층으로 형성하고, 제2 게이트쇼팅바(52b)를 게이트금속층으로 형성하는 대신에 제2 게이트쇼팅바(52b)를 투명금속층으로 형성하고, 제1 게이트쇼팅바(52a)를 게이트금속층으로 형성할 수 있다.

<60> 도시하지 않은 제1 및 제2 데이터쇼팅바도 제1 및 제2 게이트쇼팅바(52a,52b)와 동일하게 형성한다. 즉, 제1 및 제2 데이터쇼팅바 중 어느 하나를 투명금속층으로 형성하여 이를 데이터라인과 연결한다. 게이트금속으로 형성된 다른 하나의 쇼팅바는 쇼팅바접촉홀을 통해 투명금속패턴과 접촉하며, 투명금속패턴은 데이터라인접촉홀을 통해 데이터라인과 연결된다. 이와 같이, 투명금속패턴은 절취선을 가로질러 형성됨과 동시에 데이터라인과 보호층을 사이에 두고 형성되므로 데이터라인의 부식을 방지하게 된다.

발명의 효과

<61> 상술한 바와 같이, 본 발명의 실시 예에 따른 액정표시장치는 하부기판의 절취선과 대응되는 영역에서 신호라인과 쇼팅바를 투명금속패턴을 이용하여 접속하게 된다. 이에 따라, 절취선을 따라 하부기판을 절취하였을 때 투명금속패턴이 노출되므로 신호라인의 부식을 방지할 수 있다.

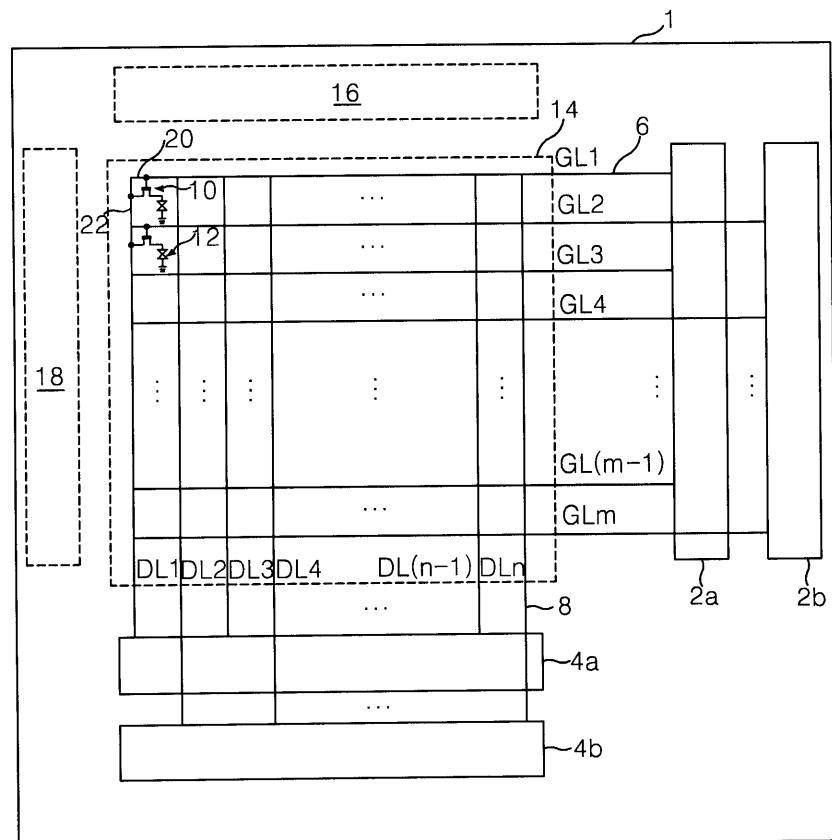
<62> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 쳐야만 할 것이다.

도면의 간단한 설명

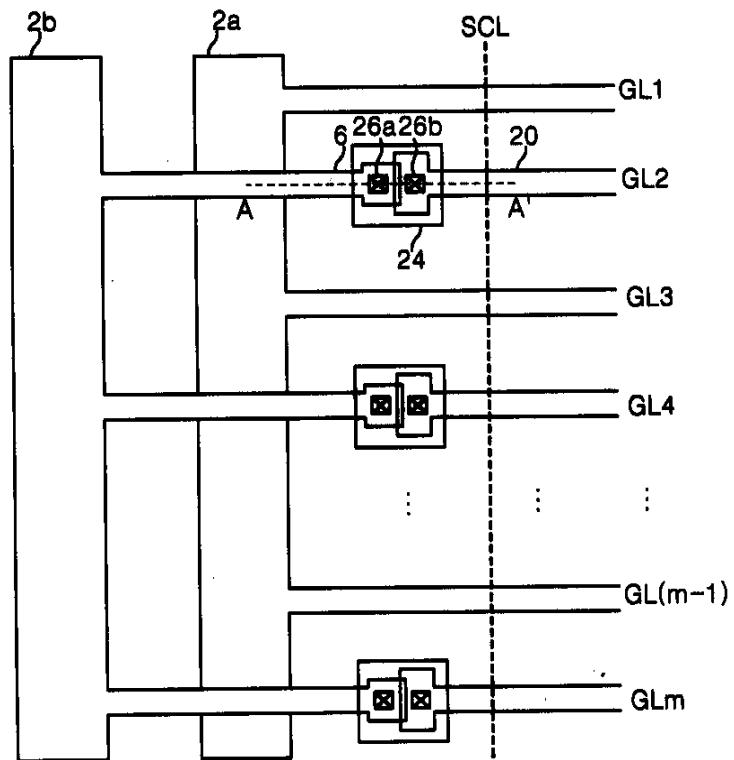
- <1> 도 1은 통상적인 액정표시장치를 도시한 평면도.
- <2> 도 2는 도 1에 도시된 게이트쇼팅바와 게이트라인의 연결부위를 나타내는 도면.
- <3> 도 3은 도 2에서 선 "A-A'"를 따라 절취한 게이트쇼팅바와 게이트라인을 나타내는 단면도.
- <4> 도 4는 도 1에 도시된 데이터쇼팅바와 데이터라인의 연결부위를 나타내는 도면.
- <5> 도 5는 도 4에서 선 "B-B'"를 따라 절취한 데이터쇼팅바와 데이터라인을 나타내는 단면도.
- <6> 도 6은 본 발명의 제1 실시 예에 따른 액정표시장치의 데이터쇼팅바를 나타내는 도면.
- <7> 도 7은 도 6에서 선 "C-C'"를 따라 절취한 제1 데이터쇼팅바와 데이터라인을 나타내는 도면.
- <8> 도 8은 도 6에서 선 "D-D'"를 따라 절취한 제2 데이터쇼팅바와 데이터라인을 나타내는 도면.
- <9> 도 9는 본 발명의 제2 실시 예에 따른 액정표시장치의 게이트쇼팅바를 나타내는 도면.
- <10> 도 10은 도 9에서 선 "E-E'"를 따라 절취한 제1 게이트쇼팅바와 게이트라인을 나타내는 도면.
- <11> 도 11은 도 9에서 선 "F-F'"를 따라 절취한 제2 게이트쇼팅바와 게이트라인을 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

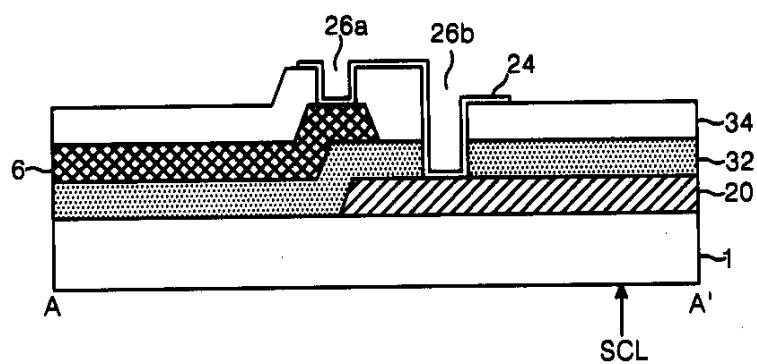
- | | | |
|------|----------------------|---------------|
| <13> | 1,51 : 기판 | 2,52 : 게이트쇼팅바 |
| <14> | 4,54 : 데이터쇼팅바 | 20,70 : 게이트라인 |
| <15> | 24,28,90,92 : 투명금속패턴 | 26,30 : 접촉홀 |
| <16> | 32,82 : 게이트절연막 | 34,84 : 보호층 |

도면**도면1**

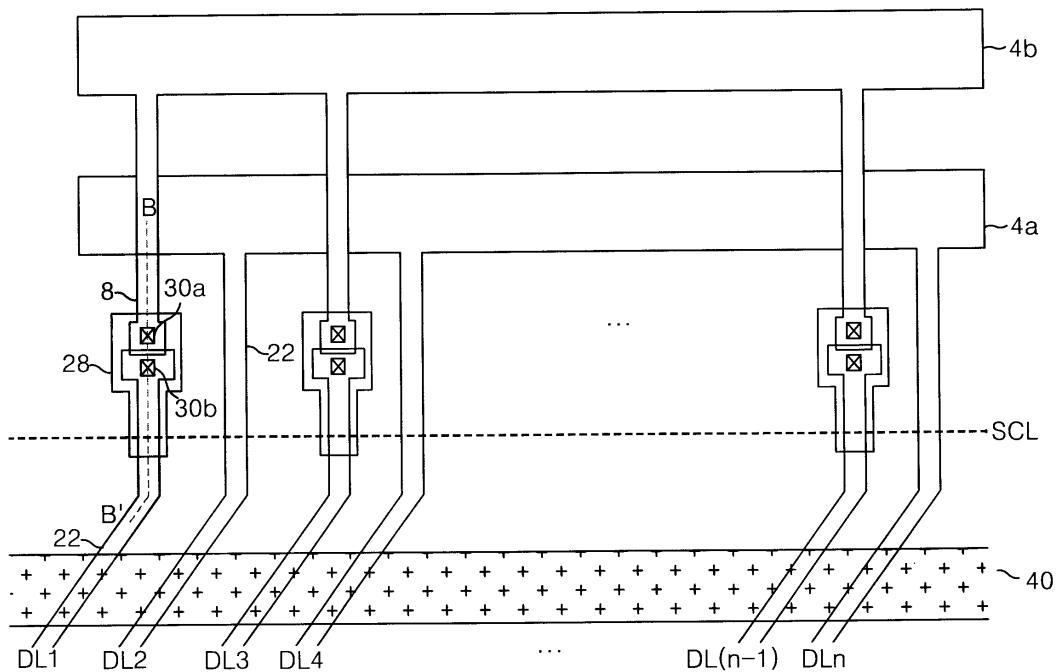
도면2



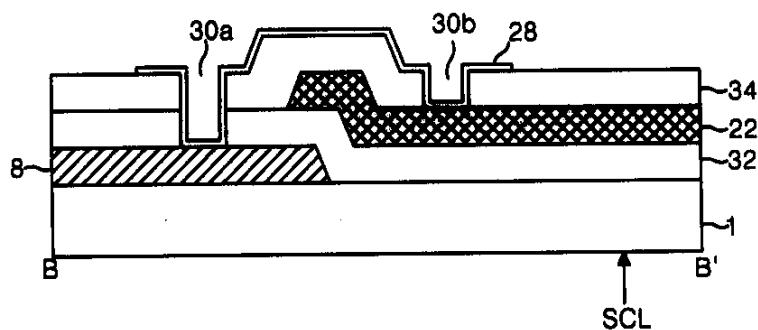
도면3



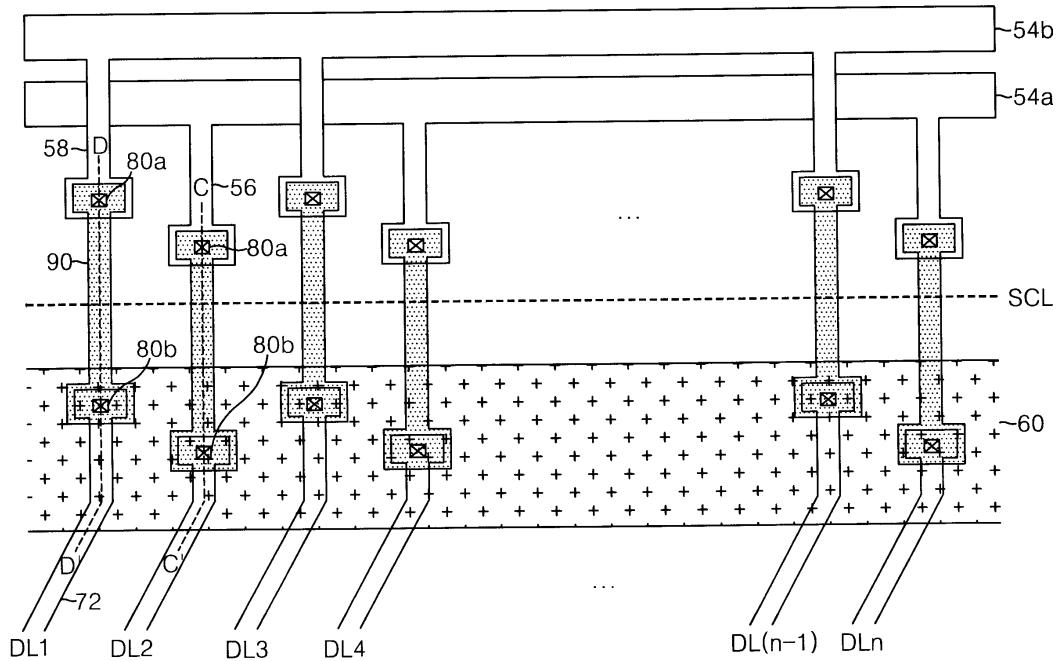
도면4



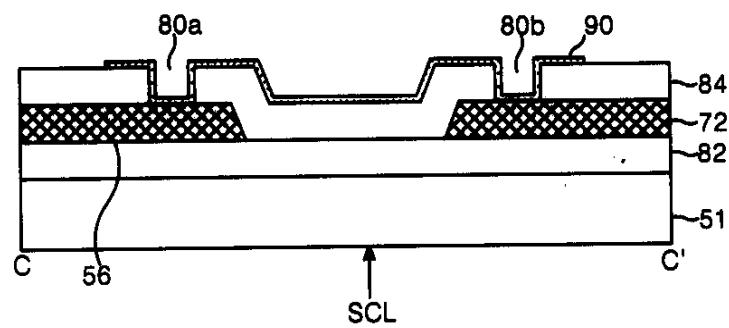
도면5



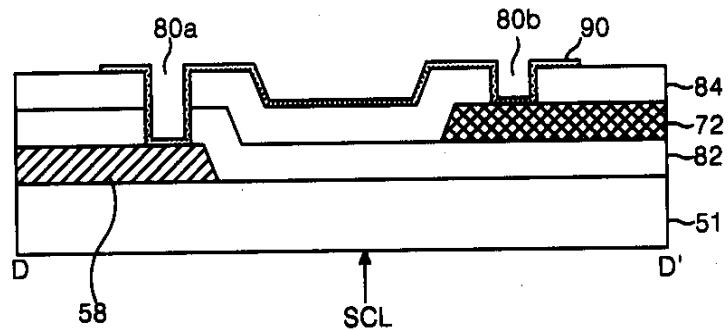
도면6



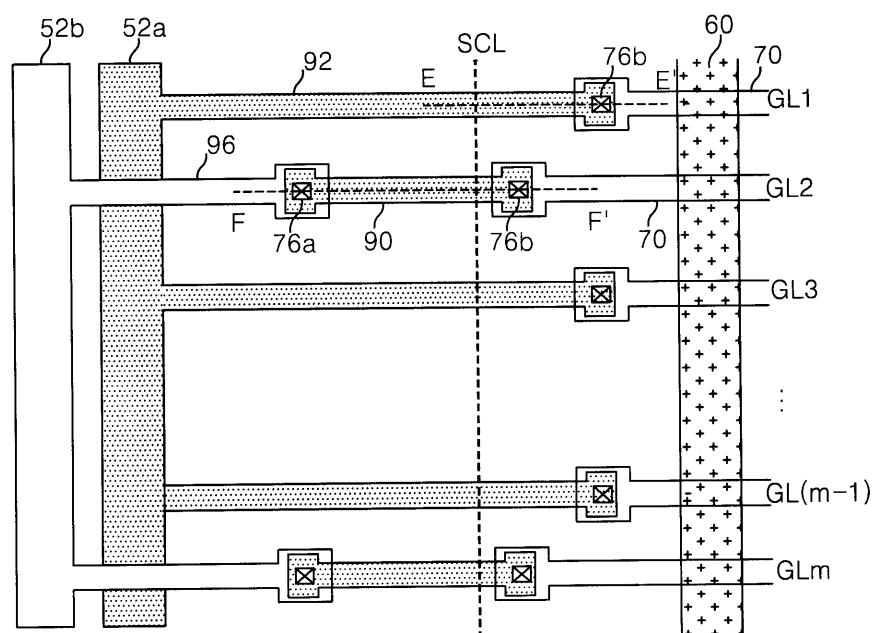
도면7



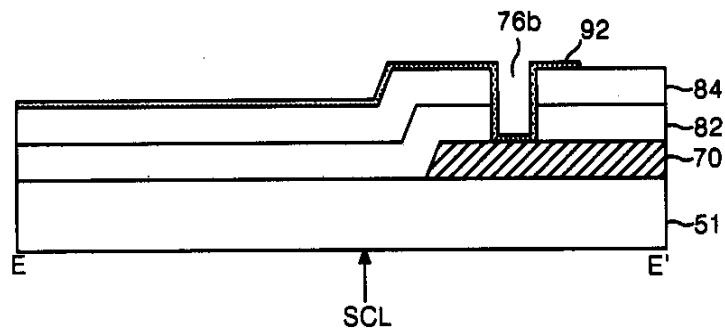
도면8



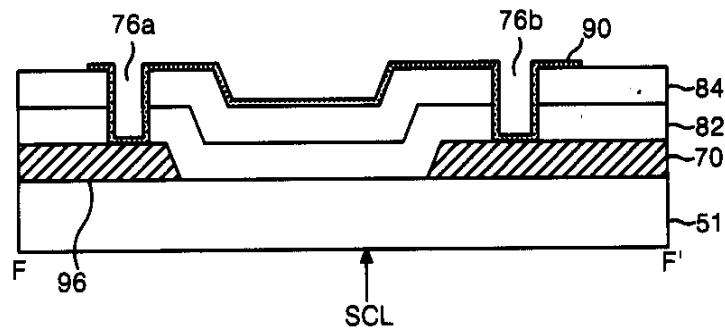
도면9



도면10



도면11



专利名称(译)	液晶显示器		
公开(公告)号	KR100831280B1	公开(公告)日	2008-05-22
申请号	KR1020010085371	申请日	2001-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEON JAEYOUNG		
发明人	JEON,JAEYOUNG		
IPC分类号	G02F1/1345 G02F1/13 G02F1/1362		
CPC分类号	G02F1/136204 G02F1/136286 G02F2001/136254		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020030054937A		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及一种能够防止信号线腐蚀的液晶显示装置。根据本发明的液晶显示装置包括形成在基板上的穿孔线内的多条信号线，形成在穿孔线外部的短路棒，连接信号线和穿过穿孔线的Schotten条的透明导电连接线，在线和透明导线之间形成至少一层绝缘膜和延伸穿过在撕裂线内部形成的至少一层的绝缘膜并连接透明导线和信号线以暴露信号线的线并有一个接触孔。

