

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월03일 10-0595312 2006년06월23일
--	-------------------------------------	--

(21) 출원번호	10-2003-0046025	(65) 공개번호	10-2005-0006331
(22) 출원일자	2003년07월08일	(43) 공개일자	2005년01월17일

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	박준규 경기도안양시동안구비산동1109-4 셋별한양아파트607-909
(74) 대리인	김용인 심창섭

심사관 : 이병우

(54) 액정표시장치의 구동회로 및 이의 구동방법

요약

본 발명은 계조 전압의 왜곡 및 플리커 현상을 방지할 수 있는 램프 신호 발생회로 및 이의 구동방법에 관한 것으로, 각종 제어신호 및 영상 데이터를 출력하는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러에서 출력되는 램프 제어신호를 입력받아 단계별 계조 전압 및, 상기 각 계조 전압의 프리차징 전압을 조합하여 램프 신호를 생성하는 램프 신호 발생회로와; 상기 영상 데이터의 계조값에 따라 상기 램프 신호 발생회로로부터의 램프 신호를 샘플링/홀드하여 각 데이터 라인에 공급하는 데이터 드라이버를 포함하여 구성되는 것이다.

대표도

도 4

색인어

액정표시장치, 램프 신호, 타이밍 컨트롤러, 로직 제어부, 룩업 테이블, 디지털 아날로그 컨버터

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치의 블록 구성도

도 2는 종래의 감마 기준전압회로의 블록 구성도

- 도 3은 종래의 램프 신호 발생회로에서 출력되는 램프 신호를 나타낸 파형도
- 도 4는 본 발명의 실시예에 따른 램프 신호 발생회로의 블록 구성도
- 도 5는 도 4의 록업 테이블에 저장되는 데이터의 구성도
- 도 6은 본 발명의 램프 신호 발생회로에서 출력되는 프리차징된 램프 신호를 나타낸 파형도
- 도 7은 램프 신호 발생회로를 구비한 액정표시장치의 블록 구성도
- 도 8a는 프리차징된 램프 신호의 파형을 나타낸 그래프
- 도 8b는 펄스폭 변조신호의 파형을 나타낸 그래프
- 도 8c는 계조 전압의 파형을 나타낸 그래프

\* 도면의 주요부에 대한 부호 설명

207 : 타이밍 컨트롤러 502 : 디지털 아날로그 컨버터

503 : 신호 생성부 504a : 로직 제어부

504b : 록업 테이블

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정표시장치에 관한 것으로, 특히, 안정된 계조 전압을 제공할 수 있고, 반전 구동에 의한 플리커 현상을 방지할 수 있는 액정표시장치의 구동회로 및 이의 구동방법에 대한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display)등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 액정표시장치(LCD)가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같은 액정표시장치는 크게 영상 데이터를 표시하는 액정표시패널과 외부에서 상기 액정표시패널에 구동신호를 인가하는 구동회로로 구분할 수 있다.

상기 액정표시패널은, 도면에는 도시되지 않았지만, 일정한 공간을 갖고 합착된 두 개의 투명 기판(유리 기판) 사이에 액정이 주입된 표시장치로서, 상기 두 개의 투명 기판 중 하나에는 일정 간격으로 배열된 복수개의 게이트 라인과, 상기 게이트 라인에 수직한 방향으로 일정한 간격을 갖고 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인에 의해 정의된 매트릭스 형태의 각 화소 영역에 형성된 복수개의 박막트랜지스터가 상기 각 게이트 라인과 데이터 라인이 교차하는 부분에 형성된다.

도 1은 종래의 액정표시장치의 블록 구성도이다.

종래의 액정표시장치는, 도 1에 도시된 바와 같이, 액정표시패널(11)의 각 데이터 라인(D)에 데이터 신호를 입력하는 데이터 드라이버(11b)와, 상기 액정표시패널(11)의 각 게이트 라인(D)에 게이트 구동 펄스를 인가하는 게이트 드라이버(11a)와, 액정표시패널의 구동 시스템(17)으로부터 입력되는 디스플레이 데이터(R, G, B)와 수직 및 수평 동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호(DTEN)를 입력받아 상기 액정표시패널(11)의 각 데이터 드라이버(11b)와 게이트 드라이버(11a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호를 포맷하여 출력하는 타이밍 컨트롤러(13)와, 상기 액정표시패널(11) 및 각부에 필요한 전압을 공급하는 전원 공급부(14)와, 상기 전원 공급부(14)로부터 전원을 인가 받아 상기 데이터 드라이버(11b)에서 입력되는 디지털 데이터 신호를 아날로그 데이터 신호로 변환할 때 필요한 기준전압을 공급하는 감마 기준전압부(15)와, 상기 전원 공급부(14)로부터 출력된 전압을 이용하여 액정표시패널(11)에 사용되는 정전압(Vdd), 게이트 고전압(VGH), 게이트 저전압(VGL), 기준전압(Vref) 및 공통전압(Vcom) 등을 출력하는 DC/DC 변환부(16)와, 상기 백 라이트(18)를 구동하는 인버터(19)를 구비하여 구성된다.

여기서, 상기 도 1의 감마 기준전압부(25)에 구성된 감마 기준전압회로를 보다 구체적으로 설명하면 다음과 같다.

도 2는 종래의 감마 기준전압회로의 블록 구성도이다.

상기 감마 기준전압회로는 상기 액정표시패널(21)의 화질에 영향을 미치는 액정표시장치의 필수 구성요소로서, 도 2에 도시된 바와 같이, 전원전압(Vdd;201)과, 상기 전원전압(Vdd;201)을 분압하여 복수개의 감마 기준전압(GMA1~GMA10)을 출력하는 감마 레지스터부(202)와, 상기 감마 레지스터부(202)에서 출력되는 복수개의 감마 기준전압(GMA1~GMA10)을 각각 안정적으로 증폭하여 출력하는 감마 버퍼부(gamma buffer;203)로 구성되어 있다.

이와 같이 구성된 종래의 감마 기준전압회로의 동작을 상세히 설명하면 다음과 같다.

도 2에 도시된 바와 같이, 감마 레지스터부(202)는 전원전압(Vdd;201)에 의해 전압을 공급받고, 상기 공급된 전압(Vdd;201)은 상기 감마 레지스터부(202)를 이루는 복수개의 저항(R1~R10)에 의해 분압된다.

상기 분압된 전압에 의해 상기 복수개의 저항(R1~R10)은 각각 감마 기준전압(GMA1~GMA10)을 출력하고, 상기 출력된 감마 기준전압(GMA1~GMA10)은 감마 버퍼부(gamma buffer;203)로 입력되어, 상기 감마 버퍼부(gamma buffer;203)를 구성하는 복수개의 증폭기(AMP1~AMP10)에 대응되어 입력된다. 상기 감마 버퍼부(gamma buffer;203)의 증폭기(AMP1~AMP10)에 입력된 상기 감마 기준전압(GMA1~GMA10)은 노이즈가 제거되어 더욱 안정적인 감마 기준전압(GMA1'~GMA10')으로 증폭되어 출력된다.

이후, 상기 감마 버퍼부(gamma buffer;303)에서 출력된 상기 안정화된 감마 기준전압(GMA1'~GMA10')은 데이터 드라이버(21b)로 입력되고, 상기 데이터 드라이버(21b)는 상기 감마 기준전압(GMA1'~GMA10')을 이용하여 R, G, B 디지털 영상 데이터를 아날로그 영상 데이터로 변환하여 액정 구동전압을 출력하며, 상기 출력된 액정 구동전압은 매 스캐닝마다 상기 액정표시패널(21)의 데이터 라인(D)에 인가된다.

그러나, 이와 같은 종래의 액정표시장치에서는 다음과 같은 문제점이 있었다.

즉, 종래의 액정표시장치는 감마레지스터부(202)에 구성되어 있는 복수개의 저항(R1~R10)에서 분압되는 전압을 계조 전압으로 사용하게 되는데, 표현하고자 하는 계조 전압이 증가할수록, 상기 저항(R1~R10)의 수가 증가하게 되고, 또한 상기 저항(R1~R10)의 정밀도가 높아지게 되므로, 이에 따른 비용이 증가하는 문제점이 있다.

따라서, 이와 같은 문제점을 해결하기 위하여, 각 단계별 계조 전압으로 이루어진 램프 신호를 출력하는 램프 신호 발생회로를 구비하여, 상기 램프 신호 발생회로에서 출력되는 램프 신호를 샘플링하여 계조 전압을 얻을 수 있는 기술이 제안되고 있다.

도 3은 종래의 램프 신호 발생회로에서 출력되는 램프 신호를 나타낸 파형도이다.

이와 같은 램프 신호 발생회로에서 출력되는 램프 신호는, 도 3에 도시된 바와 같이, 단계별로 증가하는 복수개의 계조 전압으로 이루어져 있으며, 이와 같은 램프 신호는 데이터 드라이버로 입력되어 특정 계조 전압으로 샘플링되어 출력된다.

즉, 상기 데이터 드라이버는 입력되는 영상 데이터를 그의 데이터 크기만큼 카운트하여 상기 카운트가 종료되는 시점에서 상기 램프 신호를 샘플링함으로써, 상기 영상 데이터에 대한 계조 전압을 출력할 수 있게 된다.

**발명이 이루고자 하는 기술적 과제**

그러나, 이와 같은 종래의 램프 신호 발생회로에는 다음과 같은 문제점이 있었다.

종래의 램프 신호 발생회로와 데이터 드라이버 사이에는 램프 신호공급라인이 구비되어, 상기 램프 신호 발생회로에서 출력되는 램프 신호가 상기 데이터 드라이버로 전달될 수 있게 한다.

그런데, 액정표시패널의 해상도가 높아질수록 상기 램프 신호공급라인의 길이가 증가하게 되고, 이에 따라 상기 램프 신호공급라인의 배선 저항 및 커패시턴스가 증가하게 되어서 상기 램프 신호공급라인을 따라 전달되는 램프 신호는 그의 파형이 왜곡되게 된다.

따라서, 이와 같은 램프 신호의 왜곡에 의해 계조 전압도 왜곡되며, 이로 인해 액정표시패널에 표시되는 화상의 품질이 떨어지는 문제점이 있다.

본 발명은 이와 같은 문제점을 해결하기 위해 안출한 것으로, 각 단계별 계조 전압이 프리차징된 램프 신호를 출력할 수 있는 액정표시장치의 구동회로 및 이의 구동방법을 제공하는 그 목적이 있다.

**발명의 구성 및 작용**

삭제

삭제

삭제

삭제

삭제

삭제

삭제

삭제

삭제

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 구동회로는, 각종 제어신호 및 영상 데이터를 출력하는 타이밍 콘트롤러와; 상기 타이밍 콘트롤러에서 출력되는 램프 제어신호를 입력받아 단계별 계조 전압 및, 상기 각 계조 전압의 프리차징 전압을 조합하여 램프 신호를 생성하는 램프 신호 발생회로와; 상기 영상 데이터의 계조값에 따라 상기 램프 신호 발생회로로부터의 램프 신호를 샘플링/홀드하여 각 데이터 라인에 공급하는 데이터 드라이버를 포함하여 구성됨을 그 특징으로 한다.

여기서, 상기 램프 신호 발생회로는, 상기 타이밍 콘트롤러로부터 룩업 테이블 제어신호를 입력받아 디지털 아날로그 컨버터 제어신호, 프리차징 전압 데이터, 및 각 단계별 계조 전압 데이터를 출력하는 신호 생성부와; 상기 신호 생성부에서 출력된 상기 디지털 아날로그 컨버터 제어신호에 따라 상기 프리차징 전압 데이터 및 각 단계별 계조 전압 데이터를 아날로그 신호로 변환하여 프리차징된 램프 신호를 출력하는 디지털 아날로그 컨버터를 포함하여 구성됨을 특징으로 한다.

상기 신호 생성부는, 상기 프리차징 전압 데이터 및 각 단계별 계조 전압 데이터가 저장되어 있는 룩업 테이블과; 상기 타이밍 콘트롤러로부터의 상기 룩업 테이블 제어신호에 따라 상기 룩업 테이블에 저장된 데이터를 순차적으로 출력하는 로직 제어부를 포함하여 구성됨을 특징으로 한다.

상기 룩업 테이블은 단계별 계조 전압 데이터 및 각 계조 전압을 프리차징하기 위한 프리차징 전압 데이터를 각 어드레스에 차례로 교번하여 저장하고, 상기 각 프리차징된 전압 데이터를 해당 단계별 계조 전압 데이터의 바로 이전 어드레스에 저장함을 특징으로 한다.

상기 각 프리차징 전압은 상기 각 단계별 계조 전압보다 2 내지 3 계조 더 높은 레벨인 것을 특징으로 한다.

상기 프리차징된 램프 신호는 계조 전압 구간에서 샘플링되는 것을 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 구동방법은, 각 단계별 계조 전압 및 상기 각 계조 전압에 대한 프리차징 전압 데이터를 저장하는 단계와; 상기 각 계조 전압 데이터와 이에 해당하는 프리차징 전압 데이터를 교번하여 순차적으로 출력하되, 상기 프리차징 전압 데이터를 상기 계조 전압 데이터에 앞서 출력하는 단계와; 상기 출력되는 계조 전압 및 계조 전압 데이터를 래치하여 프리차징된 램프 신호를 출력하는 단계를 포함하여 이루어짐을 그 특징으로 한다.

여기서, 입력되는 영상 데이터의 값을 카운팅하여 상기 영상 데이터의 값에 상응하는 펄스폭을 갖는 펄스폭 변조 신호를 생성하는 단계와; 상기 펄스폭 변조신호에 따라 상기 프리차징된 램프 신호를 샘플링/홀딩하여 데이터 라인에 공급하는 단계를 더 포함하여 이루어짐을 특징으로 한다.

이하, 도면을 참조하여 본 발명에 따른 램프 신호 발생회로를 상세히 설명하면 다음과 같다.

도 4는 본 발명에 따른 램프 신호 발생회로의 블록 구성도이다.

본 발명에 따른 램프 신호 발생회로는, 도 4에 도시된 바와 같이, 타이밍 콘트롤러(207)로부터 록업 테이블 제어신호(이하, LUT 제어신호로 약칭표기)를 입력받아 디지털 아날로그 컨버터 제어신호(이하, DAC 제어신호로 약칭표기) 및 데이터를 출력하는 신호 생성부(503)와; 상기 신호 생성부(503)에서 출력된 DAC 제어신호 및 데이터를 입력받아 프리차징된 램프 신호를 출력하는 디지털 아날로그 컨버터(502)로 구성되어 있다.

여기서, 상기 신호 생성부(503)는, 상기 프리차징된 램프 신호에 대한 데이터가 저장되는 록업 테이블(504b)과; 상기 타이밍 콘트롤러로(207)부터 LUT 제어신호를 인가받아 상기 록업 테이블(504b)에 저장된 데이터를 읽고 출력하는 로직 제어부(504a)로 구성되어 있다.

여기서, 상기 록업 테이블(504b)에는 각 단계별 계조 전압 및 상기 각 단계별 계조 전압의 프리차징 전압에 대한 데이터가 미리 저장되어 있다.

도 5는 도 4의 록업 테이블에 저장되는 데이터의 구성도이다.

각 단계별 계조 전압 데이터(V1, V2, ..., V32) 및 프리차징 전압 데이터(Vp1, Vp2, ..., Vp32)는, 도 5에 도시된 바와 같이, 록업 테이블의 00, 01, 02, 03, ....., 3F 번지에 차례로 교번하여 저장되며, 상기 계조 전압 데이터에 앞서 상기 계조 전압의 프리차징 전압 데이터가 먼저 저장된다.

따라서, 각 계조 전압 데이터가 저장되는 번지의 바로 이전 번지에는 각 계조 전압의 프리차징 전압 데이터가 저장되게 된다.

이와 같이 구성된 램프 신호 발생회로의 구동방법을 상세히 설명하면 다음과 같다.

도 6은 본 발명에 따른 램프 신호 발생회로에서 출력되는 프리차징된 램프 신호를 나타낸 파형도이다.

먼저 타이밍 콘트롤러로(207)부터 LUT 제어신호가 출력되어 상기 신호 생성부(503)에 입력되면, 상기 신호 생성부(503)에 구성된 로직 제어부(504a)는 상기 록업 테이블(504b)을 읽어들이고 상기 록업 테이블(504b)에 구성된, 00 번지에서 3F 까지, 각각의 번지에 해당하는 미리 저장된 데이터를 순차적으로 출력하며, 이와 동시에 DAC 제어 신호를 출력한다.

즉, 상기 데이터는 각 단계별 계조 전압 및 상기 각 계조 전압의 프리차징 전압에 대한 것이며, 상기 데이터는 번지순으로 출력되므로, 상기 프리차징 전압이 각 계조 전압에 앞서 출력되게 된다.

이와 같이 연속해서 출력되는 일련의 데이터(계조 전압 및 프리차징 전압)들은 순차적으로 디지털 아날로그 컨버터(502)로 입력된다.

그러면, 상기 디지털 아날로그 컨버터(502)는 상기 데이터(계조 전압 및 프리차징 전압)들을 래치하고, 상기 입력되는 DAC 제어 신호에 동기하여 상기 데이터(계조 전압 및 프리차징 전압)들을 한꺼번에 출력함으로써, 도 6에 도시된 바와 같이, 각 계조 전압이 프리차징된 램프 신호를 출력하게 된다.

즉, 도 6에 도시된 바와 같이, 각 계조 전압(702) 및 상기 각 계조 전압보다 2 내지 3 계조 레벨 높은 프리차징 전압(702)으로 이루어진 프리차징된 램프 신호를 출력하게 된다.

여기서, 도 3에 나타난 램프 신호는 정극성의 신호이며, 시간(Time)축을 중심으로 대칭되는 부극성의 램프 신호도 상기 정극성의 램프 신호와 마찬가지로 계조 전압(702) 및 프리차징 전압(701)을 가지게 된다.

본 발명의 실시예에서의 램프 신호는 전압이 시간에 따라 단조 증가 혹은 감소하는 파형을 이용하였지만, 본 발명에서 이용될 수 있는 램프 신호는 이에 한정되는 것이 아니라 액정의 인가 전압에 대한 투과율 특성을 나타내는 것이라면, 곡선이나 계단형의 파형을 이용하는 것으로 구성하여도 좋다.

이와 같은 구성되어 동작하는 램프 신호발생부에서 출력된 프리차징된 램프 신호는 액정표시장치의 데이터 드라이버에 인가되어 상기 데이터 드라이버가 안정된 계조 전압을 출력할 수 있도록 한다.

이하, 도면을 참조하여 이와 같이 구성된 램프 신호 발생회로를 구비한 액정표시장치를 상세히 설명하면 다음과 같다.

### 삭제

도 7은 램프 신호 발생회로를 구비한 액정표시장치를 나타낸 블록 구성도이다.

먼저, 상기와 같은 램프 신호 발생회로를 구비한 액정표시장치는, 도 7에 도시된 바와 같이, 쉬프트 레지스터 제어신호(이하, SR 제어신호로 약칭표기), 영상 데이터, 카운터 제어신호 및 램프 제어신호를 제공하는 타이밍 콘트롤러(207)와; 상기 타이밍 콘트롤러에서 출력된 램프 제어신호를 입력받아 프리차징된 램프 신호를 출력하는 램프 신호 발생회로(208)와; 상기 타이밍 콘트롤러(207)에서 출력된 SR 제어신호를 입력받아 쉬프트 신호를 출력하는 쉬프트 레지스터(200)와; 상기 쉬프트 레지스터(200)에서 출력된 쉬프트 신호의 논리값에 따라 순차적으로 구동되어, 상기 타이밍 콘트롤러(207)에서 출력된 디지털 데이터(R, G, B)를 샘플링하여 샘플링된 영상 데이터를 순차적으로 출력하는 제 1 래치(202)와; 상기 제 1 래치(202)에서 출력된 샘플링된 영상 데이터를 전달받아 동시에 출력하는 제 2 래치(203)와; 상기 제 2 래치(203)에서 출력된 샘플링된 영상 데이터 및 상기 타이밍 콘트롤러(207)에서 출력된 카운터 제어신호를 입력받아, 상기 샘플링된 영상 데이터의 논리값에 따라 다른 펄스폭을 가지는 펄스폭 변조신호를 출력하는 카운터(204)와; 상기 카운터(204)에서 출력된 펄스폭 변조신호 및 램프 신호 발생회로(208)에서 출력된 프리차징된 램프 신호를 입력받아, 상기 펄스폭 변조신호를 이용하여 상기 프리차징된 램프 신호를 샘플링/홀드함으로써 계조 전압을 출력하는 샘플링/홀드(206)로 구성되어 있다.

이와 같이 구성된 램프 신호 발생회로를 구비한 액정표시장치의 동작을 상세히 설명하면 다음과 같다.

도 8a는 프리차징된 램프 신호의 파형을 나타낸 그래프이고, 도 8b는 펄스폭 변조신호의 파형을 나타낸 그래프이며, 도 8c는 계조 전압의 파형을 나타낸 그래프이다.

먼저, 상기 제 1 래치(202)는, 쉬프트 레지스터(200)의 출력단자에 접속되어 쉬프트 레지스터(200)에서 출력된 쉬프트 신호의 논리값에 따라 순차적으로 구동되어 데이터 공급라인(201)을 통하여 전달받은 타이밍 콘트롤러(207)의 영상 데이터를 샘플링하여 출력한다.

그러면, 제 2 래치(203)는 각각 제 1 래치(202)로부터 출력된 샘플링된 영상 데이터를 순차적으로 전달받아 동시에 카운터(204)로 출력하게 된다.

이 후, 상기 카운터(204)는, 상기 제 2 래치(203)로부터 샘플링된 영상 데이터를 입력받아, 상기 샘플링된 영상 데이터의 논리값에 따라 다른 펄스폭을 가지는 펄스폭 변조신호를 출력하게 된다.

즉, 상기 카운터(204)는 상기 샘플링된 영상 데이터가 입력되어 세팅되면, 상기 타이밍 콘트롤러(207)로부터 입력된 카운터 제어신호에 따라 상기 샘플링된 영상 데이터를 그 데이터의 크기만큼 카운트하여, 상기 샘플링된 영상 데이터의 크기에 대응하는 펄스폭 변조신호를 출력하게 된다.

그러면, 샘플링/홀드(206)는 상기 카운터(204)에서 출력된 펄스폭 변조신호 및 상기 램프 신호 발생회로(208)에서 출력된 프리차징된 램프 신호를 상기 램프 신호 공급라인(205)을 통하여 입력받아, 상기 펄스폭 변조신호에 따라 상기 프리차징된 램프 신호를 샘플링 및 홀드함으로써 상기 펄스폭 변조신호에 해당하는 계조 전압을 출력하게 된다.

예를 들어, 도 8b에 도시된 바와 같이, 상기 카운터에 '000100', '100110' 또는 111111의 6 비트 크기의 샘플링된 영상 데이터가 입력되는 경우, 상기 카운터(204)는, 상기 샘플링된 영상 데이터의 크기를 카운트하게 되고, 상기 샘플링된 영상 데이터를 카운트하는 기간(T1, T2 또는 T3) 동안 하이 상태의 펄스폭을 유지하는 펄스폭 변조신호를 출력하게 된다.

이에 따라, 샘플링/홀드(206)는, 도 8c에 도시된 바와 같이, 상기 카운터(204)에서 출력된 펄스폭 변조신호의 하이 상태의 펄스폭 기간(T1, T2, 또는 T3)동안, 도 8a에 도시된 프리차징된 램프 신호를 샘플링 및 홀드하여 계조 전압(V1, V2, 또는 V3)을 출력하게 된다.

즉, 통상 스위칭용 트랜지스터로 구성되는 샘플링/홀드(206)는 카운터(204)의 출력된 펄스폭 변조신호가 하이 상태인 경우 턴-온되어 상기 펄스폭 변조신호의 하이 기간동안 상기 프리차징된 램프 신호를 데이터 라인에 충전하고, 상기 펄스폭 변조신호가 로우로 변화하여 턴-오프되는 시점에서 상기 램프 신호(도 3 또는 도 4a)를 샘플링 및 홀드함으로써, 상기 턴-오프되는 시점에서의 계조 전압(V1, V2, 또는 V3)이 데이터 라인에 유지되도록 한다.

여기서, 도 6에 도시된 바와 같이, 상기 프리차징된 램프 신호의 각 프리차징 전압(701)은 이에 해당하는 각 계조 전압(702)보다 앞서 출력되고, 실제 샘플링되는 시점은 프리차징된 램프 신호의 계조 전압(702) 구간에서 이뤄지게 되므로, 상기 램프 신호공급라인(205)의 앞단과 뒷단에서의 커패시턴스 및 저항 성분의 차이가 있지만, 상기 계조 전압(702)은 상기 램프 신호공급라인의 앞단과 뒷단에서 동일하게 보정된다.

따라서, 액정표시장치가 대면적화되고, 이에 따라 상기 램프 신호공급라인(205)의 길이가 늘어남에 따라 필연적으로 증가하게 되는 커패시턴스 및 저항 성분에 의한 램프 신호의 왜곡을 방지할 수 있으며, 상기 프리차징된 램프 신호를 샘플링하여 얻어지는 계조 전압 역시 안정적으로 출력된다.

또한, 이와 같은 프리차징된 램프신호를 사용하여 플리커 현상도 방지할 수 있다.

즉, 일반적으로 액정표시장치는 각 화소에 상기 계조 전압의 극성을 매 프레임마다 교대로 걸어주는 반전 구동을 함으로써, 각 화소에 형성된 액정의 열화를 방지하게 된다.

즉, 매 프레임마다 각 화소에 정극성의 램프 신호를 샘플링하여 얻어진 정극성(+) 계조 전압과 부극성의 램프 신호를 샘플링하여 얻어진 부극성(-) 계조 전압을 번갈아 가면서 인가해주는 것이다.

상기 인버전의 종류로는 라인 인버전, 컬럼 인버전, 도트 인버전등이 있다.

상기 라인 인버전은 게이트 라인에 따라서 상기 정극성(+) 계조 전압과 부극성(-) 계조 전압을 번갈아 인가하여 홀수번째 게이트 라인의 화소와 짝수번째 게이트 라인의 화소에 형성된 액정에 인가되는 실효전압의 극성이 서로 반대가 되도록 구동하는 방법이다.

그리고, 상기 컬럼 인버전은 데이터 라인에 따라서 정극성(+) 계조 전압과 부극성(-) 계조 전압을 번갈아 인가하여 홀수번째 데이터 라인의 화소와 짝수번째 데이터 라인의 화소에 인가되는 전압의 극성이 서로 반대가 되도록 구동하는 방법이다.

또한, 상기 도트 인버전은 라인 인버전과 컬럼 인버전을 합친 구동방법으로 수평, 수직 방향으로 인접한 화소의 극성이 반대가 되도록 구동하는 방법이다.

한편, 이와 같은 반전 구동시 피드-쓰루 전압이 발생하고, 상기 피드-쓰루 전압은 정극성(+) 계조 전압의 인가시 화소의 실효전압을 더 낮추고, 부극성(-) 계조 전압 인가시 상기 화소의 실효전압을 더 높이게 되어, 부극성 계조 전압의 절대치와 정극성 계조 전압의 절대치 사이에 차이가 발생하게 된다.

결과적으로, 상기 동일 화소에 걸리는 계조 전압의 절대치의 차이로 인하여 휘도의 차이가 발생하고, 이로 인해 화면이 깜박거리는 플리커 현상이 나타나게 된다.

그러나, 상술한 바와 같이, 상기 프리차징된 램프 신호를 인가받은 데이터 드라이버는 안정된 계조 전압을 출력하게 되므로, 이와 같은 안정된 계조 전압에 의해 상기 화소에 걸리는 실효전압의 차이를 최소화할 수 있게 되어 플리커 현상을 방지할 수 있다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

**발명의 효과**

이상에서 설명한 바와 같이 상기와 같은 액정표시장치의 구동회로 및 이의 구동방법에는 다음과 같은 효과가 있다.

본 발명에 따른 액정표시장치의 구동회로는 프리차징된 램프 신호를 공급함으로써, 램프 신호공급라인의 배선 저항 및 커패시턴스에 의한 상기 램프 신호의 왜곡을 방지할 수 있으며, 또한 반전 구동시 발생하는 피드-쓰루 전압에 의한 실효 전압의 차이를 줄일 수 있으므로, 플리커 현상을 최소화할 수 있다.

**(57) 청구의 범위**

**청구항 1.**

각종 제어신호 및 영상 데이터를 출력하는 타이밍 콘트롤러와;

상기 타이밍 콘트롤러에서 출력되는 램프 제어신호를 입력받아 단계별 계조 전압 및, 상기 각 계조 전압의 프리차징 전압을 조합하여 램프 신호를 생성하는 램프 신호 발생회로와;

상기 영상 데이터의 계조값에 따라 상기 램프 신호 발생회로로부터의 램프 신호를 샘플링/홀드하여 각 데이터 라인에 공급하는 데이터 드라이버를 포함하여 구성됨을 특징으로 하는 액정표시장치의 구동회로.

**청구항 2.**

제 1 항에 있어서,

상기 프리차징된 램프 신호는 계조 전압 구간에서 샘플링되는 것을 특징으로 하는 액정표시장치의 구동회로.

**청구항 3.**

삭제

**청구항 4.**

삭제

**청구항 5.**

삭제

**청구항 6.**

제 1 항에 있어서,

상기 각 프리차징 전압은 상기 각 단계별 계조 전압보다 2 내지 3 계조 더 높은 레벨인 것을 특징으로 하는 액정표시장치의 구동회로.

**청구항 7.**

삭제

**청구항 8.**

삭제

### 청구항 9.

제 1 항에 있어서,

상기 램프 신호 발생회로는,

상기 타이밍 콘트롤러로부터 록업 테이블 제어신호를 입력받아 디지털 아날로그 컨버터 제어신호, 프리차징 전압 데이터, 및 각 단계별 계조 전압 데이터를 출력하는 신호 생성부와;

상기 신호 생성부에서 출력된 상기 디지털 아날로그 컨버터 제어신호에 따라 상기 프리차징 전압 데이터 및 각 단계별 계조 전압 데이터를 아날로그 신호로 변환하여 프리차징된 램프 신호를 출력하는 디지털 아날로그 컨버터를 포함하여 구성됨을 특징으로 하는 액정표시장치의 구동회로.

### 청구항 10.

제 9 항에 있어서,

상기 신호 생성부는,

상기 프리차징 전압 데이터 및 각 단계별 계조 전압 데이터가 저장되어 있는 록업 테이블과;

상기 타이밍 콘트롤러로부터의 상기 록업 테이블 제어신호에 따라 상기 록업 테이블에 저장된 데이터를 순차적으로 출력하는 로직 제어부를 포함하여 구성됨을 특징으로 하는 액정표시장치의 구동회로.

### 청구항 11.

제 10 항에 있어서,

상기 록업 테이블은 단계별 계조 전압 데이터 및 각 계조 전압을 프리차징하기 위한 프리차징 전압 데이터를 각 어드레스에 차례로 교번하여 저장하고, 상기 각 프리차징된 전압 데이터를 해당 단계별 계조 전압 데이터의 바로 이전 어드레스에 저장함을 특징으로 하는 액정표시장치의 구동회로.

### 청구항 12.

각 단계별 계조 전압 및 상기 각 계조 전압에 대한 프리차징 전압 데이터를 저장하는 단계와;

상기 각 계조 전압 데이터와 이에 해당하는 프리차징 전압 데이터를 교번하여 순차적으로 출력하되, 상기 프리차징 전압 데이터를 상기 계조 전압 데이터에 앞서 출력하는 단계와;

상기 출력되는 계조 전압 및 계조 전압 데이터를 래치하여 프리차징된 램프 신호를 출력하는 단계를 포함하여 이루어짐을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 13.

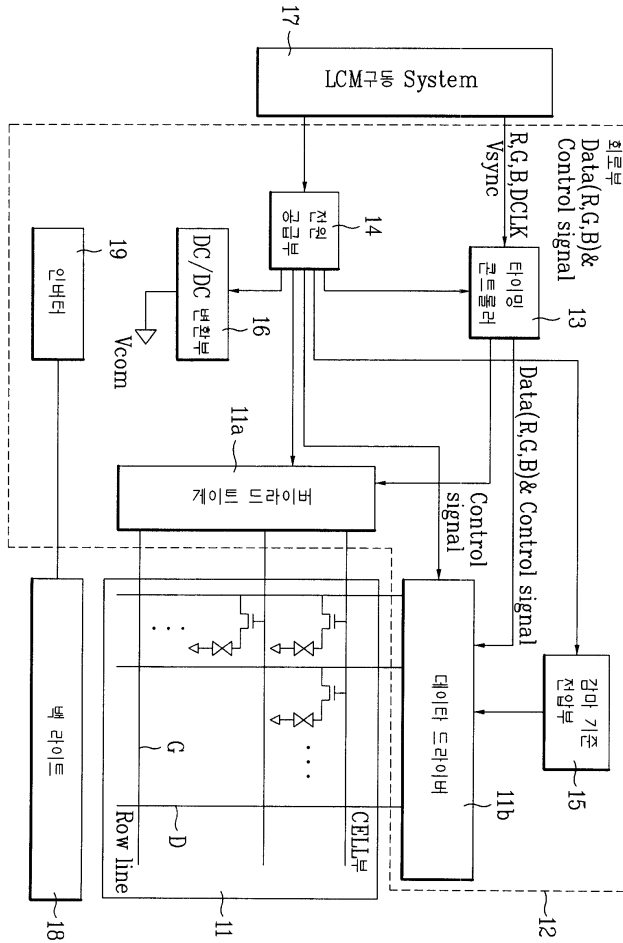
제 12 항에 있어서,

입력되는 영상 데이터의 값을 카운팅하여 상기 영상 데이터의 값에 상응하는 펄스폭을 갖는 펄스폭 변조 신호를 생성하는 단계와;

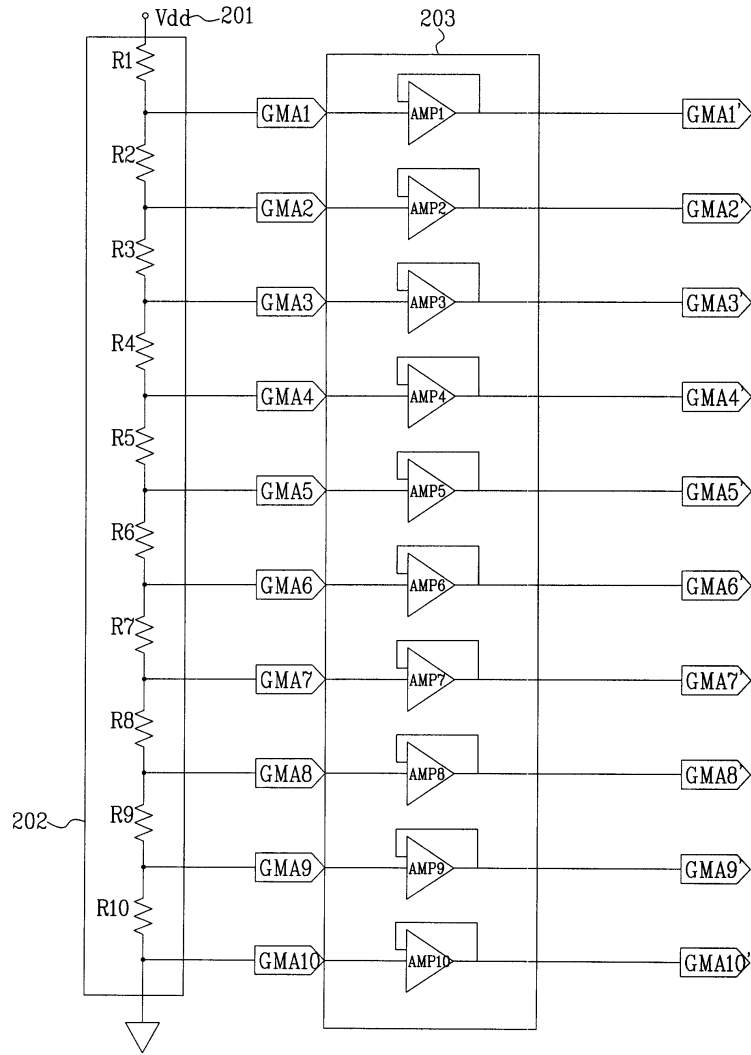
상기 펄스폭 변조신호에 따라 상기 프리차징된 램프 신호를 샘플링/홀딩하여 데이터 라인에 공급하는 단계를 더 포함하여 이루어짐을 특징으로 하는 액정표시장치의 구동방법.

도면

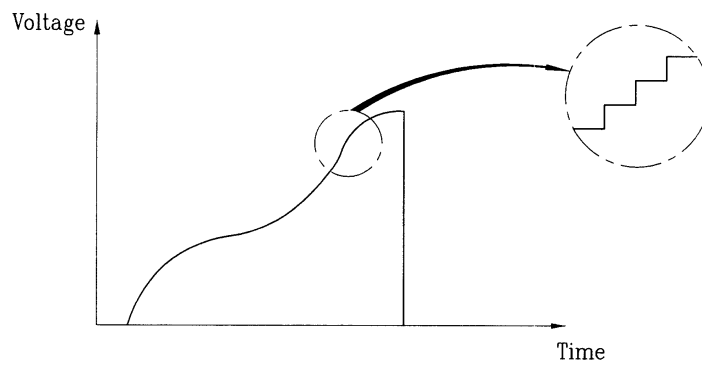
도면1



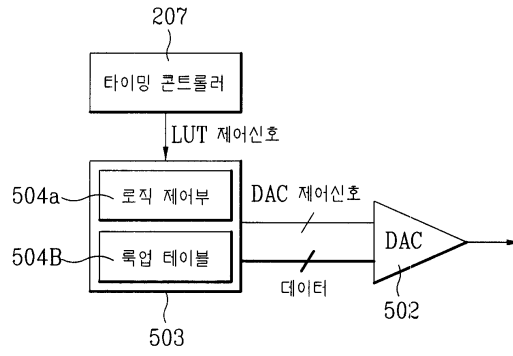
도면2



도면3



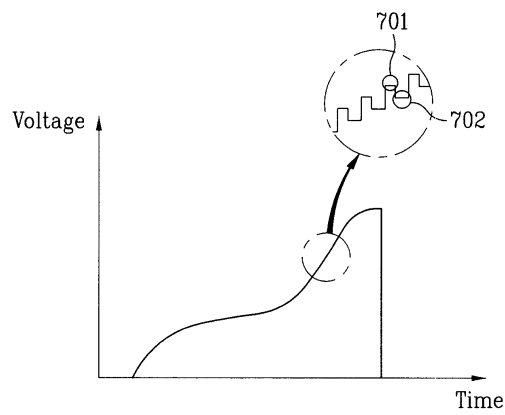
도면4



도면5

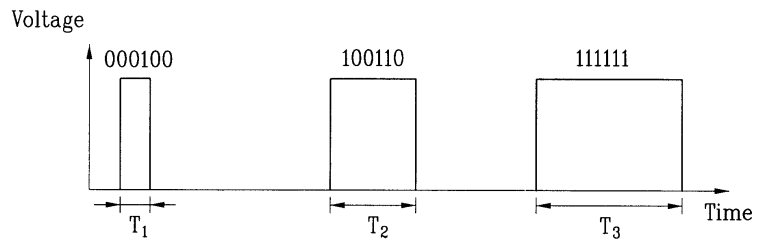
LUT ROM Address (16진수)	LUT Data (16진수)
00	350(Vp1)
01	34B(V1)
02	2F0(Vp2)
03	2EA(V2)
04	2D0(Vp3)
05	2C1(V3)
06	2B0(Vp4)
07	2A5(V4)
⋮	⋮
3C	065(Vp31)
3D	05E(V31)
3E	032(Vp32)
3F	026(V32)

도면6

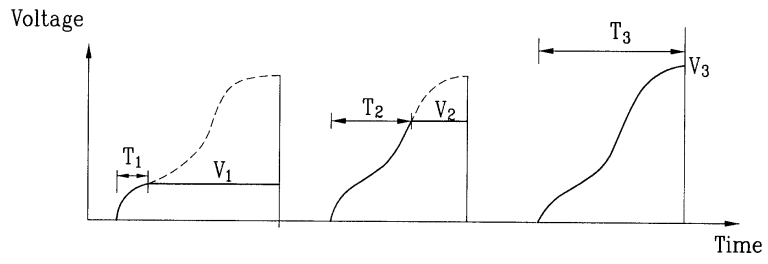




도면8b



도면8c



专利名称(译)	液晶显示装置的驱动电路及其驱动方法		
公开(公告)号	<a href="#">KR100595312B1</a>	公开(公告)日	2006-07-03
申请号	KR1020030046025	申请日	2003-07-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JOONKYU		
发明人	PARK, JOONKYU		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36		
代理人(译)	金勇 新昌		
其他公开文献	KR1020050006331A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

输出各种控制信号和相关的失真和能够防止闪烁信号发生电路及其灰度级电压的驱动方法的灯的图像数据的定时控制器的本发明;在定时控制器通过组合步骤一步灰度级电压,并且每个灰度电压灯的所述预充电电压接收灯控制信号输出斜坡信号产生电路,用于产生信号;并且数据驱动器用于根据图像数据的灰度级值对斜坡信号生成电路采样/保持斜坡信号,并将采样/保持的斜坡信号提供给每条数据线。4 指数方面 液晶显示器, 灯信号, 定时控制器, 逻辑控制器, 查找表, 数字模拟变流器

