

(19)대한민국특허청(KR)
(12) 등록실용신안공보(Y1)

(51) 。 Int. Cl.	(45) 공고일자	2006년08월07일
G09G 3/36 (2006.01)	(11) 등록번호	20-0423336
G09G 3/20 (2006.01)	(24) 등록일자	2006년07월31일
G02F 1/133 (2006.01)		

(21) 출원번호	20-2006-0013964(이중출원)		
(22) 출원일자	2006년05월24일		
(62) 원출원	특허10-2006-0046495		
	원출원일자 : 2006년05월24일	심사청구일자	2006년05월24일

(30) 우선권주장	94116944	2005년05월24일	대만(TW)
	94208471	2005년05월24일	대만(TW)

(73) 실용신안권자 하바텍 코포레이션
대만, 신추 30050, 청화로드, 5구역, 엘리 522, 18호

(72) 고안자 왕 빌리
대만 신추시, 충화 로드, 섹션 5, 라인 522, 넘버 18

린 존
대만 치아 이시엔, 민 시웅 시앙, 후이 신 춘, 넘버 60

(74) 대리인 한양특허법인

기초적요건 심사관 : 이병우

(54)디스플레이 구동 회로

요약

디스플레이 구동 회로가 설명된다. 구동 회로는 각각의 프레임 시간에서 제1 제어 신호 및 제2 제어 신호에 의해 교대로 제어되며, 스캔 신호에 따라 LCD 패널내의 제1 유지 커패시터 및 제2 유지 커패시터에 이미지 데이터의 저장 또는 배출을 교대로 수행한다. LCD 패널내의 제1 유지 커패시터 및 제2 유지 커패시터내에 저장된 프레임은 따라서 디스플레이를 위해 연속적으로 및 교대로 출력될 수 있다.

대표도

도 3

색인어

커패시터, 디스플레이, 트랜지스터, 전극, 프레임

명세서

도면의 간단한 설명

도 1은 종래 기술의 박막 트랜지스터 LCD 패널 및 주변 구동 회로의 등가 회로도.

도 2는 종래 기술의 스캔 신호 제어 파형도.

도 3은 본 고안에 따른 LCD 패널 및 그의 주변 구동 회로의 등가 회로도.

도 4는 본 고안의 구동 회로의 회로도.

도 5는 본 고안의 스캔 신호 및 제어 신호의 파형을 도시하는 도면.

고안의 상세한 설명

고안의 목적

고안이 속하는 기술 및 그 분야의 종래기술

본 고안은 디스플레이의 구동 회로에 관한 것이며, 특히 박막 트랜지스터를 동기식 구동 소자로서 갖는 구동 회로에 관한 것이다.

도 1은 종래 기술의 박막 트랜지스터 LCD 패널 및 그 주변 구동 회로의 등가 회로도이다. 도 1에 도시한 것처럼, 교차된 데이터 전극(Y1, Y2, ... Ym) 및 스캔 전극(X1, X2, ... Xn)은 LCD 패널(1) 상에 설치된다. 교차된 데이터 전극 및 스캔 전극 세트 각각은 디스플레이 장치(D)를 제어하는데 이용된다, 예를 들면, 데이터 전극(Y1) 및 스캔 전극(X1)이 디스플레이 장치(D1)를 제어하는데 이용될 수 있다. 디스플레이 장치(D) 각각은 구동 회로를 통해 서로 교차하는 데이터 전극 및 스캔 전극 세트에 의해 제어된다. 각 구동 회로의 등가 회로는 데이터 입력을 제어하는 박막 트랜지스터(Q)와 저장 커패시터(C)를 접속함에 의해 형성된다.

박막 트랜지스터(Q)의 게이트 및 드레인은 각각 스캔 전극 및 데이터 전극에 접속된다. 스캔 전극 상의 스캔 신호는 동일 행 즉, 동일 스캔 라인내의 박막 트랜지스터(Q) 전체를 도전하거나 컷 오프 할 수 있어서, 데이터 전극 상의 비디오 신호가 대응하는 디스플레이 장치(D)에 기록될지 여부를 제어한다.

도 1과 도 2를 참조한다. 도 2는 도 1에 따른 종래 기술의 스캔 신호의 파형을 도시한다. 스캔 구동 유닛(12)은 결정된 스캔 순서에 따라 스캔 전극(X1, X2, ... Xn)에 스캔 신호(S1, S2, ... Sn)를 출력한다. 소정 스캔 전극이 스캔 신호를 가지는 경우, 동일 행내의 또는 동일 스캔 전극 상의 구동 회로의 전체 박막 트랜지스터(Q)는 도전하고, 다른 행의 박막 트랜지스터(Q)는 컷 오프된다. 소정 스캔 전극이 선택되는 경우, 데이터 구동 유닛(10)은 디스플레이될 이미지 데이터를 기초로 그 행의 m 디스플레이 장치에 대응하는 비디오 신호의 그레이-레벨 값을 전송한다.

스캔 구동 유닛(12)이 스캔 라인의 n 행에 대해 스캔 작업을 1회 완료한 이후에, 일 프레임의 디스플레이 동작이 완료된다. 이렇게 전체 스캔 전극(X1, X2, ... Xn)을 반복적으로 스캔하고 이미지 데이터의 비디오 신호를 전송하여, 이미지의 연속 디스플레이라는 목적을 달성할 수 있다.

종래의 LCD 패널(1)의 일 프레임의 디스플레이 동작은 스캐닝 신호(S1, S2 ... Sn)에 의해 제어된다. 그러나, 이러한 종류의 구동 제어 기술은 통상 각 구동 회로의 박막 트랜지스터 및 저장 커패시터의 충전 및 방전 시의 과도 특성으로 인하여 LCD 패널(1)의 디스플레이 동작을 효율적으로 완료할 수 없다. 그러므로, 프레임 크로스오버(crossover) 동안 프레임 잔류가 발생하여, LCD 패널(1)의 디스플레이 품질에 나쁜 영향을 준다.

고안이 이루고자 하는 기술적 과제

본 고안의 목적은 디스플레이 구동 회로를 제공하는 것으로, 박막 트랜지스터가 동기식 구동 소자로서 이용된다. 본 고안의 구동 회로는 LCD 패널에 이용된다. 구동 회로는 제1 유지 커패시터 및 제2 유지 커패시터를 포함한다. LCD 패널의 구동 회로 각각은 제1 제어 신호에 의해 제어된다. 일 프레임의 이미지 데이터가 스캔 신호를 기초로 일 프레임 시간내에 제1 유지 커패시터내에 일시적으로 저장되며, 제2 유지 커패시터내에 기존의 저장된 이전 프레임의 이미지 데이터는 디스플레이 유닛에 동기 전송되어, LCD 패널의 동기식 디스플레이 동작을 완성한다.

다음 프레임 시간에서, LCD 패널의 각각의 구동 회로는 제2 제어 신호에 의해 제어된다. 다음 프레임의 이미지 데이터는 스캔 신호를 기초로 일 프레임 시간내에 제2 유지 커패시터에 일시 저장되고, 제1 유지 커패시터내에 기존의 저장된 이전 프레임의 이미지 데이터는 디스플레이 유닛으로 동기식으로 전송되어, LCD 패널의 동기식 디스플레이 동작을 완성한다. 이러한 방식으로, 제1 및 제2 유지 커패시터 내에 각각 저장된 프레임은 디스플레이를 위해 연속적으로 및 교대로 출력될 수 있다.

상술한 목적을 달성하기 위하여, 본 고안은 구동 회로로서, 데이터 신호를 포착하기 위하여 스캔 신호에 의해 제어되는 트랜지스터를 포함한다. 제1 충전 트랜지스터는 트랜지스터 및 제1 유지 커패시터에 접속되고, 데이터 신호를 취득하고 데이터 신호를 제1 유지 커패시터내에 저장하기 위하여 제1 제어 신호에 의해 제어된다. 제2 충전 트랜지스터는 트랜지스터 및 제2 유지 커패시터에 접속되고, 데이터 신호를 취득하고 데이터 신호를 제2 유지 커패시터내에 저장하기 위하여 제2 제어 신호에 의해 제어된다. 제1 방전 트랜지스터는 제1 유지 커패시터 및 디스플레이 유닛에 접속되고, 제1 유지 커패시터내에 저장된 데이터 신호를 디스플레이 유닛에 전송하기 위하여 제2 제어 신호에 의해 제어된다. 제2 방전 트랜지스터는 제2 유지 커패시터 및 디스플레이 유닛에 접속되고, 제2 유지 커패시터내에 저장된 데이터 신호를 디스플레이 유닛에 전송하기 위하여 제1 제어 신호에 의해 제어된다.

구동 회로는 매 프레임 시간마다 제1 제어 신호 및 제2 제어 신호에 의해 교대로 제어되고, 스캔 신호에 따라서 LCD 패널내의 제1 유지 커패시터 및 제2 유지 커패시터에 이미지 데이터의 저장 또는 배출을 수행한다. 제1 및 제2 제어 신호의 교대 제어를 통해, LCD 패널내의 제1 및 제2 유지 커패시터내에 각각 저장된 프레임은 디스플레이를 위해 연속적으로 및 교대로 출력될 수 있다. 그러므로, 본 고안은 박막 트랜지스터 및 저장 커패시터의 충전 및 방전 과도 특성으로 인한 프레임 크로스오버 동안의 프레임 잔류(frame retention) 문제를 해결할 수 있다.

고안의 구성 및 작용

도 3은 본 고안에 따른 LCD 패널 및 그 주변 구동 회로의 등가 회로도이다. 본 고안은 교차되는 데이터 전극(Y1, Y2 ... Ym)을 갖는 LCD 패널(2)에 대해 적용된다. 스캔 전극(X1, X2 .. Xn)이 그 위에 형성된다. 데이터 전극(Y1, Y2 ... Ym)은 데이터 구동 유닛(24)의 출력에 대응하여 접속되며, 스캔 전극(X1, X2 .. Xn)은 스캔 구동 유닛(22)의 출력에 대응하여 접속된다. 교차된 데이터 전극 및 스캔 전극 각각의 세트는 스캔 구동 유닛(22)의 출력 및 데이터 구동 유닛(24)의 출력에 따라 각각의 디스플레이 유닛(20)을 제어하는데 이용될 수 있다.

도 3 외에도 도 4에 대해서 설명된다. LCD 패널(2)의 각각의 디스플레이 유닛(20)은 디스플레이 소자(D)를 구동하기 위하여 구동 회로를 이용한다. 디스플레이 소자(D)는 액정 디스플레이(LCD)이다. 본 고안에 따른 구동 회로는 트랜지스터(Q)를 포함한다. 트랜지스터(Q)는 박막 트랜지스터(TFT)이다. 트랜지스터(Q)의 게이트는 스캔 전극(X)를 통해 스캔 구동 유닛(22)의 출력에 접속되어, 스캔 신호를 수신한다. 트랜지스터(Q)의 드레인은 데이터 전극(Y)를 통해 데이터 구동 유닛(24)의 출력에 접속되어 데이터 신호를 취득한다.

트랜지스터(Q)의 소스는 제1 충전 트랜지스터(Qc1) 및 제2 충전 트랜지스터(Qc2)에 접속된다. 제1 충전 트랜지스터(Qc1)는 또한 제1 유지 커패시터(C1)에 접속되고, 트랜지스터(Q)의 도전 상태에 따라 데이터 신호를 취득하고, 제1 제어 신호(CN1)에 의해 제어되어 제1 유지 커패시터(C1)에 데이터 신호를 저장한다. 제2 충전 트랜지스터(Qc2)는 또한 제2 유지 커패시터(C2)에 접속되고, 트랜지스터(Q)의 도전 상태에 따라 데이터 신호를 취득하고, 제2 제어 신호(CN2)에 의해 제어되어 제2 유지 커패시터(C2)내에 데이터 신호를 저장한다. 제1 방전 트랜지스터(Qd1)는 제1 유지 커패시터(C1) 및 디스플레이 소자(D)에 접속되고, 제2 제어 신호(CN2)에 의해 제어되어 제1 유지 커패시터(C1)내에 저장된 데이터 신호를 디스플레이 소자(D)에 전송한다. 제2 방전 트랜지스터(Qd2)는 제2 유지 커패시터(C2) 및 디스플레이 소자(D)에 접속되고, 제1 제어 신호(CN1)에 의해 제어되어 제2 유지 커패시터(C2)내에 저장된 데이터 신호를 디스플레이 소자(D)에 전송한다.

도 3,4 외에도 도 5에 대해 설명한다. 스캔 신호(S1, S2 ... Sn)는 스캔 구동 유닛(22)에 의해 전송된다. 스캔 신호(S1, S2 ... Sn)는 선정 스캔 순서에 따라 LCD 패널(2)의 스캔 전극(X1, X2 ... Xn)을 통해 각각의 디스플레이 유닛(20)에 주기적으로 전송된다. 스캔 신호(S1, S2 ... Sn)의 각각의 주기 동안, 스캔 구동 유닛(22)은 각각의 디스플레이 유닛(22)에 제1 제어 신호(CN1) 및 제2 제어 신호(CN2)를 주기적으로 전송하여, LCD 패널(2)의 동기식 디스플레이 동작을 완료한다.

스캔 전극(X1, X2 ... Xn)이 스캔 신호를 수신하는 경우, 동일 행내의 또는 동일 전극상의 전체 디스플레이 유닛(20)내의 트랜지스터(Q)는 도전하고, 다른 행들에서의 트랜지스터는 컷 오프된다. 제1 제어 신호(CN1)가 하이인 경우, 각 디스플레이 유닛(20)내의 제1 충전 트랜지스터(Qc1)는 도전한다. 각각의 디스플레이 유닛(20)내의 트랜지스터(Q)가 또한 도전이므로, 데이터 구동 유닛(24)에 의해 출력된 데이터 신호는 동일 행 내의 또는 동일 스캔 전극 상의 전체 디스플레이 유닛(20)내의 제1 유지 커패시터(C1)내에 일시적으로 저장된다.

스캔 구동 유닛(22)에 의해 전송된 스캔 신호(S1, S2 ... Sn)는 선정 스캔 순서로 스캔 전극(X1, X2 ... Xn)을 통해 LCD 패널(2) 상의 동일 행내의 또는 동일 스캔 전극 상의 전체 디스플레이 유닛(20)에 주기적으로 전송된다. 제1 제어 신호(CN1)가 일 프레임 시간에서 하이인 경우, 데이터 구동 유닛(24)에 의해 출력된 데이터 신호는 먼저 LCD 패널(2) 상의 전체 디스플레이 유닛(20)내의 제1 유지 커패시터(C1)내에 일시 저장된다. 이는 일 프레임의 이미지 데이터이다.

동시에, 제1 제어 신호(CN1)가 일 프레임 시간에서 하이인 경우, 제1 제어 신호(CN1)는 제1 방전 트랜지스터(Qd1)를 동시에 턴 온한다. 전체 디스플레이 유닛(20)내의 제2 유지 커패시터(C2)내에 미리 저장된 일 프레임의 이미지 데이터는 이 이미지 디스플레이를 위해서 디스플레이 소자(D)에 출력될 것이다.

제1 제어 신호(CN1) 이후에 제2 제어 신호(CN2)가 교대로 하이 레벨로 상승하고, 제1 제어 신호(CN1)가 로우 레벨로 떨어지는 경우, 전체 디스플레이 유닛(20)내의 제2 충전 트랜지스터(Qc2)는 온으로 제어될 것이다. 전체 디스플레이 유닛(20)내의 트랜지스터(Q)가 온이므로, 데이터 구동 유닛(24)에 의해 출력된 데이터 신호는 동일 행내의 또는 동일 스캔 전극 상의 전체 디스플레이 유닛(20)내의 제2 유지 커패시터(C2)내에 먼저 일시 저장될 것이다.

스캔 구동 유닛(22)에 의해 전송된 스캔 신호(S1, S2 ... Sn)는 선정 스캔 순서로 스캔 전극(X1, X2 ... Xn)을 통해 LCD 패널(2) 상의 동일 행내의 또는 동일 스캔 전극 상의 전체 디스플레이 유닛(20)에 주기적으로 전송된다. 이는 일 프레임의 이미지 데이터이다.

동시에, 제2 제어 신호(CN2)가 일 프레임 시간에서 하이인 경우, 제2 제어 신호(CN2)는 제2 방전 트랜지스터(Qd2)를 동시에 턴 온한다. 전체 디스플레이 유닛(20)내의 제1 유지 커패시터(C1)내에 미리 저장된 일 프레임의 이미지 데이터는 이 이미지 디스플레이를 위해서 디스플레이 소자(D)에 출력될 것이다.

본 고안의 구동 회로는 매 프레임 시간마다 제1 제어 신호(CN1) 및 제2 제어 신호(CN2)에 의해 교대로 제어되며, 스캔 신호에 따라 LCD 패널내의 제1 유지 커패시터(C1) 및 제2 유지 커패시터(C2)에 이미지 데이터를 저장 또는 배출을 수행한다. 제1 및 제2 제어 신호의 교대 제어를 통해, LCD 패널내의 제1 유지 커패시터(C1) 및 제2 유지 커패시터(C2)내에 각각 저장된 프레임은 디스플레이를 위해 연속적으로 및 교대로 출력될 수 있다. 그러므로, 본 고안은 박막 트랜지스터 및 저장 커패시터의 충전 및 방전 과도 특성으로 인한 프레임 크로스오버 동안의 프레임 잔류의 문제를 해결할 수 있다.

본 고안에 따르면, 일 프레임의 데이터를 취득하기 위하여 각각의 디스플레이 유닛내의 트랜지스터를 순차적으로 턴 온하는 단계; 프레임의 데이터를 각각의 디스플레이 유닛내의 제1 유지 커패시터에 순차적으로 저장하는 단계; 및 각각의 디스플레이 유닛내의 제2 유지 커패시터내에 저장된 이전 프레임의 데이터를 디스플레이 소자에 동기식으로 전송하는 단계를 포함하는 디스플레이 구동 방법이 가능하다. 상기 동기식 전송 단계 이후에, 상기 트랜지스터는 다음 프레임의 데이터를 취득하기 위하여 순차적으로 턴 온하고, 다음 프레임의 데이터는 각각의 디스플레이 유닛내의 제2 유지 커패시터내에 순차적으로 저장되며, 각각의 디스플레이 유닛내의 제1 유지 커패시터내에 저장된 프레임의 데이터는 디스플레이 소자에 동기식으로 전송된다. 이러한 방식으로, 제1 및 제2 유지 커패시터내에 각각 저장된 프레임은 디스플레이를 위해 연속적으로 출력될 수 있다.

본 고안에 따르면, 또한 각각의 디스플레이 유닛내의 제1 유지 커패시터내에 프레임의 데이터를 저장하는 단계; 및 각각의 디스플레이 유닛내의 제2 유지 커패시터내에 저장된 이전 프레임의 데이터를 디스플레이 소자에 동기식으로 전송하는 단계를 포함하는 디스플레이 구동 방법이 가능하다. 상기 동기식 전송 단계 이후에, 다음 프레임의 데이터는 각각의 디스플

레이 유닛내의 제2 유지 커패시터내에 저장되며, 각각의 디스플레이 유닛내의 제1 유지 커패시터내에 저장된 프레임의 데이터는 디스플레이 소자에 동기식으로 전송된다. 제1 및 제2 제어 신호의 교대 제어를 통해, LCD 패널내의 제1 및 제2 유지 커패시터내에 각각 저장된 프레임은 디스플레이를 위해 연속적으로 출력될 수 있다.

고안의 효과

그러므로, 본 고안은 박막 트랜지스터 및 저장 커패시터의 충전 및 방전 과도 특성으로 인한 프레임 크로스오버 동안의 프레임 잔류 문제를 해결할 수 있다.

본 고안이 양호한 실시예를 참조로 설명되었지만, 본 고안은 그 상세한 설명에 국한되지 않는다. 다양한 대체물 및 개조물이 전술한 설명으로부터 제안되었으며, 당업자라면 다른 것들도 가능할 것이다. 그러므로, 그러한 대체물 및 개조물 전부는 첨부된 청구 범위에서 제한하는 본 고안의 범위내에 포함되는 것으로 의도된다.

(57) 청구의 범위

청구항 1.

디스플레이 소자를 구동하기 위한 디스플레이 구동 회로로서,

데이터 신호를 포착하기 위하여 스캔 신호에 의해 제어되는 트랜지스터;

상기 트랜지스터 및 제1 유지 커패시터에 접속되며, 제1 제어 신호에 의해 제어되어 상기 데이터 신호를 취득하고 상기 제1 유지 커패시터에 상기 데이터 신호를 저장하는 제1 충전 트랜지스터;

상기 트랜지스터 및 제2 유지 커패시터에 접속되며, 제2 제어 신호에 의해 제어되어 상기 데이터 신호를 취득하고 상기 제2 유지 커패시터에 상기 데이터 신호를 저장하는 제2 충전 커패시터;

상기 제1 유지 커패시터 및 상기 디스플레이 소자에 접속되며, 상기 제1 유지 커패시터내에 저장된 상기 데이터 신호를 상기 디스플레이 소자에 전송하기 위하여 상기 제2 제어 신호에 의해 제어되는 제1 방전 트랜지스터;

상기 제2 유지 커패시터 및 상기 디스플레이 소자에 접속되며, 상기 제2 유지 커패시터내에 저장된 상기 데이터 신호를 상기 디스플레이 소자에 전송하기 위하여 상기 제1 제어 신호에 의해 제어되는 제2 방전 트랜지스터

를 포함하는 디스플레이 구동 회로.

청구항 2.

청구항 1에 있어서, 상기 트랜지스터는 박막 트랜지스터인, 디스플레이 구동 회로.

청구항 3.

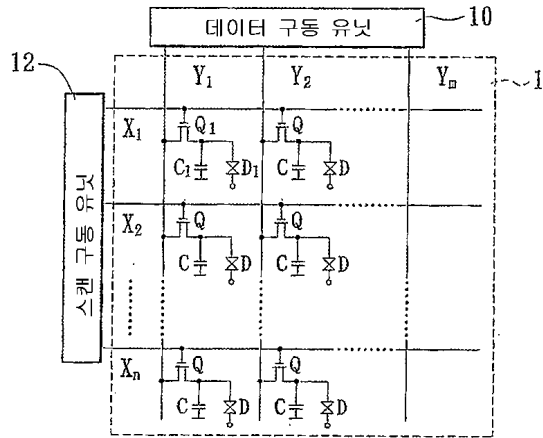
청구항 1에 있어서, 상기 제1 충전 트랜지스터, 상기 제2 충전 트랜지스터, 상기 제1 방전 트랜지스터, 및 상기 제2 방전 트랜지스터는 박막 트랜지스터인, 디스플레이 구동 회로.

청구항 4.

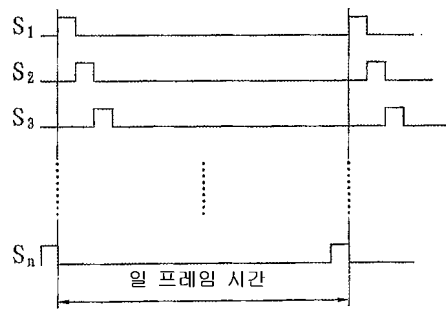
청구항 1에 있어서, 상기 구동 회로는 각 프레임 시간에서 상기 제1 제어 신호 및 상기 제2 제어 신호에 의해 교대로 제어되며, 상기 스캔 신호에 따라 LCD 패널의 상기 제1 유지 커패시터 및 상기 제2 유지 커패시터에 대한 이미지 데이터의 저장 또는 배출을 교대로 수행하는, 디스플레이 구동 회로.

도면

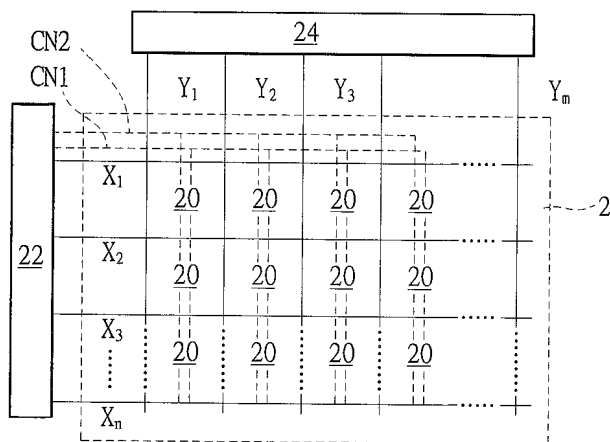
도면1



도면2



도면3



专利名称(译)	显示驱动电路		
公开(公告)号	KR200423336Y1	公开(公告)日	2006-08-07
申请号	KR2020060013964	申请日	2006-05-24
[标]申请(专利权)人(译)	宏齐科技股份有限公司		
申请(专利权)人(译)	干海泰克鼻子炮升级		
当前申请(专利权)人(译)	干海泰克鼻子炮升级		
[标]发明人	WANG BILY 왕빌리 LIN JOHN 린존		
发明人	왕빌리 린존		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G02F2001/1635 G09G3/3648 G09G3/3696 G09G2320/0257 G09G2340/16		
代理人(译)	汉阳专利事务所		
优先权	094116944 2005-05-24 TW 094208471 2005-05-24 TW		
外部链接	Espacenet		

摘要(译)

将描述显示驱动电路。该驱动电路将图像数据存储到所述第一控制信号和反过来由一个第二控制信号，以便根据扫描信号电容器和在每个帧周期中的第二存储电容的控制，保持在液晶的第一面板或交替放电。因此，存储在LCD面板中的第一保持电容器和第二保持电容器中的帧可以连续且交替地输出以用于显示。3 指数方面 电容器，显示器，晶体管，电极，框架

