



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/20 (2006.01)

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0014244

(43) 공개일자 2007년02월01일

(21) 출원번호 10-2005-0068681

(22) 출원일자 2005년07월28일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김성만
서울특별시 송파구 신천동 장미아파트 30동 508호
이봉준
서울특별시 종로구 소격동 37번지 지층
강신택
경기 용인시 상현동 성원상떼빌 230동 1801호
박형준
서울특별시 관악구 신림2동 127-17번지 403호
이용우
서울특별시 용산구 후암동 143-36

(74) 대리인 박영우

전체 청구항 수 : 총 32 항

(54) 표시장치용 스캔구동장치, 이를 포함하는 표시장치 및 표시장치 구동방법

(57) 요약

표시장치용 스캔구동장치, 이를 포함하는 표시장치 및 표시장치 구동방법이 개시된다. 스캔구동장치는 스캔신호가 전달되는 다수의 게이트 라인과 데이터 신호가 전달되는 다수의 소오스 라인을 포함하는 표시장치를 구동하는 스캔 구동장치로서, 상기 스캔 구동장치는 쉬프트 레지스터 및 다중신호 인가부를 포함한다. 상기 쉬프트 레지스터는 출력단자가 상기 게이트 라인과 전기적으로 각각 연결된 다수의 스테이지를 포함한다. 상기 다중신호 인가부는 상기 게이트 라인을 순차적으로 활성화시키는 서브 스캔신호 및 메인 스캔신호를 상기 쉬프트 레지스터를 통해서 각각 게이트 라인에 순차적으로 인가한다. 비록 게이트 라인이 활성화되는 시간이 줄어든다 하여도, 상기 액정 캐패시터에 목표 화소전압이 충분히 충전될 수 있으므로, 화질이 개선된다.

대표도

도 1

특허청구의 범위

청구항 1.

스캔신호가 전달되는 다수의 게이트 라인과 데이터 신호가 전달되는 다수의 소오스 라인을 포함하는 표시장치를 구동하는 스캔 구동장치에서,

출력단자가 상기 게이트 라인과 전기적으로 각각 연결된 다수의 스테이지를 포함하는 쉬프트 레지스터; 및

상기 게이트 라인을 순차적으로 활성화시키는 서브 스캔신호 및 메인 스캔신호를 상기 쉬프트 레지스터를 통해서 각각 게이트 라인에 순차적으로 인가하는 다중신호 인가부를 포함하는 스캔 구동장치.

청구항 2.

제1 항에 있어서, 상기 서브 스캔신호 및 상기 메인 스캔신호의 펄스폭은 각각 H로 동일하고, 상기 서브 스캔신호의 상승에지와 상기 메인 스캔신호의 상승에지의 시간간격은 $I * H$ 인 것을 특징으로 하는 스캔 구동장치 (I는 2이상의 자연수).

청구항 3.

제 2항에 있어서, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소공배수인 것을 특징으로 하는 스캔 구동장치.

청구항 4.

제 3항에 있어서, 상기 I 값은 2, 3, 4 중의 어느 하나인 것을 특징으로 하는 스캔 구동장치.

청구항 5.

제1 항에 있어서, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하는 시작부 및 종료부를 포함하고, 상기 시작부의 마지막 스테이지는 상기 쉬프트 레지스터의 첫 번째 스테이지와 전기적으로 연결되고 상기 종료부의 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결된 것을 특징으로 하는 스캔 구동장치 (상기 I는 2이상의 자연수).

청구항 6.

제 5항에 있어서, 상기 쉬프트 레지스터를 구동하기 위한 스캔 개시신호는 적어도 상기 시작부의 첫 번째 스테이지와 상기 쉬프트 레지스터의 첫 번째 스테이지에 동시에 인가되는 것을 특징으로 하는 스캔 구동장치.

청구항 7.

제 6항에 있어서, 상기 스캔 개시신호가 상기 쉬프트 레지스터의 첫 번째 스테이지로 전달되는 배선에 형성되어, 상기 시작부의 마지막 스테이지에서 출력되는 캐리신호가 상기 시작부의 첫 번째 스테이지로 출력되는 것을 방지하기 위한 다이오드를 더 포함하는 것을 특징으로 하는 스캔 구동장치.

청구항 8.

제 7항에 있어서, 상기 다이오드는 게이트와 드레인단자가 전기적으로 연결된 아몰퍼스 실리콘 트랜지스터인 것을 특징으로 하는 스캔 구동장치.

청구항 9.

제 5항에 있어서, 상기 다중신호 인가부의 상기 시작부는 상기 쉬프트 레지스터의 첫번째 스테이지와 인접하게 배치되고, 상기 다중신호 인가부의 상기 종료부는 상기 쉬프트 레지스터의 마지막 스테이지와 인접하게 배치된 것을 특징으로 하는 스캔 구동장치.

청구항 10.

제 1항에 있어서, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하고, 상기 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결되며, 상기 쉬프트 레지스터를 구동시키기 위한 스캔 개시신호는 서브 스캔 개시신호 및 상기 서브 스캔 개시신호로부터 일정 시간 경과 후 출력되는 메인 스캔 개시신호를 포함하는 것을 특징으로 하는 스캔 구동장치.

청구항 11.

제 10항에 있어서, 상기 서브 스캔 개시신호 및 메인 스캔 개시신호의 펄스폭은 각각 H로 동일하고, 상기 서브 스캔 개시신호의 상승에지와 상기 메인 스캔 개시신호의 상승에지의 시간간격은 $I * H$ 인 것을 특징으로 하는 스캔 구동장치 (I는 2이상의 자연수).

청구항 12.

제 11항에 있어서, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수인 것을 특징으로 하는 스캔 구동장치.

청구항 13.

제 12항에 있어서, 상기 I 값은 2, 3, 4 중의 어느 하나인 것을 특징으로 하는 스캔 구동장치.

청구항 14.

제10항에 있어서, 상기 다중신호 인가부는 상기 쉬프트 레지스터의 마지막 스테이지와 인접하게 배치된 것을 특징으로 하는 스캔 구동장치.

청구항 15.

스캔신호가 전달되는 다수의 게이트 라인과 데이터 신호가 전달되는 다수의 소오스 라인을 포함하는 액정표시패널; 및

상기 액정 표시패널을 구동하는 스캔 구동장치를 포함하고, 상기 스캔 구동장치는,

출력단자가 상기 게이트 라인과 전기적으로 각각 연결된 다수의 스테이지를 포함하는 쉬프트 레지스터; 및

상기 게이트 라인을 순차적으로 활성화시키는 서브 스캔신호 및 메인 스캔신호를 상기 쉬프트 레지스터를 통해서 각각 게이트 라인에 순차적으로 인가하는 다중신호 인가부를 포함하는 것을 특징으로 하는 표시장치.

청구항 16.

제15 항에 있어서, 상기 서브 스캔신호 및 메인 스캔신호의 펄스폭은 각각 H이고, 상기 서브 스캔신호의 상승에지와 상기 메인 스캔신호의 상승에지의 시간간격은 $I * H$ 인 것을 특징으로 하는 표시장치(I는 2이상의 자연수).

청구항 17.

제 16항에 있어서, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수인 것을 특징으로 하는 표시장치.

청구항 18.

제 17항에 있어서, 상기 I 값은 2, 3, 4 중의 어느 하나인 것을 특징으로 하는 표시장치.

청구항 19.

제 15항에 있어서, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하는 시작부 및 종료부를 포함하고, 상기 시작부의 마지막 스테이지는 상기 쉬프트 레지스터의 첫 번째 스테이지와 전기적으로 연결되고 상기 종료부의 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결된 것을 특징으로 하는 표시장치.

청구항 20.

제 19항에 있어서, 상기 쉬프트 레지스터를 구동하기 위한 스캔 개시신호는 상기 시작부의 첫 번째 스테이지와 상기 쉬프트 레지스터의 첫 번째 스테이지에 동시에 인가되는 것을 특징으로 하는 표시장치.

청구항 21.

제 17항에 있어서, 상기 스캔 개시신호가 상기 쉬프트 레지스터의 첫 번째 스테이지로 전달되는 배선에 형성되어, 상기 시작부의 첫 마지막 스테이지에서 출력되는 캐리신호가 상기 시작부의 첫 번째 스테이지로 출력되는 것을 방지하기 위한 다이오드를 더 포함하는 것을 특징으로 하는 표시장치.

청구항 22.

제 19항에 있어서, 상기 다중신호 인가부의 상기 시작부는 상기 쉬프트 레지스터의 첫 번째 스테이지와 인접하게 배치되고, 상기 다중신호 인가부의 상기 종료부는 상기 쉬프트 레지스터의 마지막 스테이지와 인접하게 배치된 것을 특징으로 하는 표시장치.

청구항 23.

제 13항에 있어서, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하고, 상기 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결되며, 상기 쉬프트 레지스터를 구동시키기 위한 스캔 개시신호는 서브 스캔 개시신호 및 상기 서브 스캔 개시신호로부터 일정 시간 경과 후 출력되는 메인 스캔 개시신호를 포함하는 것을 특징으로 하는 표시장치.

청구항 24.

제 23항에 있어서, 상기 서브 스캔 개시신호 및 메인 스캔 개시신호의 펄스폭은 각각 H이고, 상기 서브 스캔신호의 상승에지와 상기 메인 스캔신호의 상승에지의 시간간격은 $I * H$ 인 것을 특징으로 하는 표시장치(I는 2이상의 자연수).

청구항 25.

제 24항에 있어서, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수인 것을 특징으로 하는 표시장치.

청구항 26.

제 25항에 있어서, 상기 I 값은 2, 3, 4 중의 어느 하나인 것을 특징으로 하는 표시장치.

청구항 27.

제23항에 있어서, 상기 다중신호 인가부는 상기 쉬프트 레지스터의 마지막 스테이지와 인접하게 배치된 것을 특징으로 하는 표시장치.

청구항 28.

제 15항에 있어서, 상기 스캔 구동장치는 상기 액정표시패널과 일체로 형성된 것을 특징으로 하는 표시장치.

청구항 29.

N 번째 게이트 라인 및 (N+I)번째 게이트 라인을 동시에 활성화시키는 단계; 및

상기 활성화된 N 번째 게이트 라인 및 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터들에 각각 데이터 전압을 인가하는 단계를 포함하는 표시장치 구동방법 (상기 'N'은 자연수이고, I는 2이상의 자연수 중의 어느 한 값이다).

청구항 30.

제 29항에 있어서, 상기 데이터 전압은 상기 N 번째 게이트 라인에 연결된 액정 캐패시터에 대응하는 데이터 전압인 것을 특징으로 하는 표시장치 구동방법.

청구항 31.

제 29항에 있어서, 상기 I 값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수인 것을 특징으로 하는 표시장치 구동방법.

청구항 32.

제 31항에 있어서, 상기 I 값은 2, 3, 4 중의 어느 하나인 것을 특징으로 하는 표시장치 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시장치용 스캔구동장치, 이를 포함하는 표시장치 및 표시장치 구동방법에 관한 것이다.

표시장치는 정보처리장치에서 처리된 결과인 전기적 신호를 사용자가 인식할 수 있도록 표시하는 장치이다. 이러한 표시장치의 예로는 액정표시장치, 유기전계발광표시장치, 플라즈마 디스플레이패널 등이 있다.

이중 액정표시장치는 많은 이점을 갖고 있어 많은 분야에서 사용되고 있다. 액정표시장치는 제1 방향으로 연장된 다수의 게이트 라인들, 상기 제1 방향에 수직인 방향으로 연장된 다수의 소오스 라인들 및 상기 게이트 라인 및 소오스 라인들에 연결된 다수의 액정캐패시터를 포함한다.

상기 게이트 라인들이 순차적으로 활성화되면, 상기 소오스 라인을 통해서 이미지에 대응하는 데이터 전압이 상기 액정캐패시터에 인가되어 액정캐패시터에 데이터 전압이 충전된다. 상기 액정캐패시터에 데이터 전압이 충전되면 액정캐패시터를 구성하는 화소전극과 공통전극 사이에 전기장이 형성된다. 상기 화소전극과 공통전극사이에 전기장이 형성되면, 상기 화소전극과 공통전극 사이에 개재된 액정층의 액정분자 배열이 변화하게 되어 액정층의 광학적 투과율이 변경된다. 따라서, 각 화소별로 투과율이 변경되어 영상이 표시된다.

첫 번째 게이트 라인이 활성화되고 마지막 게이트 라인까지 순차적으로 활성화 된 이후 다시 첫 번째 게이트 라인이 활성화 되기까지의 주기를 1 프레임이라 한다.

그런데, 표시장치의 크기가 커지고 해상도가 증가함에 따라, 게이트 라인 수가 증가하게 되고 상기 프레임은 고정되어 있으므로, 결과적으로 하나의 게이트 라인에 연결된 이 활성화되는 시간은 줄어들게 된다.

한편, 게이트 라인이 활성화 된 시간동안 데이터 전압이 상기 액정캐패시터를 충전하게 되는데, 게이트 라인이 활성화되는 시간이 짧아지면 액정 캐패시터의 충전시간이 짧아지고 액정캐패시터가 목표 화소전압에 도달되지 못하는 문제가 발생된다. 즉, 액정 캐패시터의 충전율이 낮아지는 문제가 발생된다.

더욱이, 잔상을 제거하기 위해 구동 주파수를 증가시키는 경우, 액정 캐패시터의 충전시간이 더욱 줄어드는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

이에 본 발명의 제1 목적은 짧은 충전시간동안 데이터 전압이 액정 캐패시터에 충분히 충전되어 화질이 향상된 표시장치용 스캔 구동장치를 제공하는 것이다.

본 발명의 제2 목적은 이러한 구동장치를 포함하는 표시장치를 제공하는 것이다.

본 발명의 제3 목적은 짧은 충전시간동안 데이터 전압이 액정 캐패시터에 충분히 충전할 수 있는 표시장치 구동방법을 제공하는 것이다.

발명의 구성

상기한 본 발명의 제1 목적을 실현하기 위한 하나의 실시예에 따른 스캔 구동장치는 스캔신호가 전달되는 다수의 게이트 라인과 데이터 신호가 전달되는 다수의 소오스 라인을 포함하는 표시장치를 구동하는 스캔 구동장치로서, 상기 스캔 구동장치는 쉬프트 레지스터 및 다중신호 인가부를 포함한다. 상기 쉬프트 레지스터는 출력단자가 상기 게이트 라인과 전기적으로 각각 연결된 다수의 스테이지를 포함한다. 상기 다중신호 인가부는 상기 게이트 라인을 순차적으로 활성화시키는 서브 스캔신호 및 메인 스캔신호를 상기 쉬프트 레지스터를 통해서 각각 게이트 라인에 순차적으로 인가한다.

바람직하게, 상기 서브 스캔신호 및 메인 스캔신호의 펄스폭은 각각 H이고, 상기 서브 스캔신호의 상승에지와 상기 메인 스캔신호의 상승에지의 시간간격은 $I * H$ 이다. 여기서 I는 2이상의 자연수이다.

바람직하게, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수이다. 예컨대, 상기 I 값은 2, 3, 4 중의 어느 하나를 갖는다.

예컨대, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하는 시작부 및 종료부를 포함하고, 상기 시작부의 마지막 스테이지는 상기 쉬프트 레지스터의 첫 번째 스테이지와 전기적으로 연결되고 상기 종료부의 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결된다. 또한, 상기 쉬프트 레지스터를 구동하기 위한 스캔 개시신호는 상기 시작부의 첫 번째 스테이지와 상기 쉬프트 레지스터의 첫 번째 스테이지에 동시에 인가된다.

바람직하게는, 상기 스캔구동장치는 상기 스캔 개시신호가 상기 쉬프트 레지스터의 첫 번째 스테이지로 전달되는 배선에 형성되어, 상기 시작부의 첫 마지막 스테이지에서 출력되는 캐리신호가 상기 시작부의 첫 번째 스테이지로 출력되는 것을 방지하기 위한 다이오드를 더 포함한다.

예컨대, 상기 다중신호 인가부는 각각 순차적으로 연결된 I개의 스테이지를 포함하고, 상기 첫 번째 스테이지는 상기 쉬프트 레지스터의 마지막 스테이지와 전기적으로 연결되며, 상기 쉬프트 레지스터를 구동시키기 위한 스캔 개시신호는 서브 스캔 개시신호 및 상기 서브 스캔 개시신호로부터 일정 시간 경과 후 출력되는 메인 스캔 개시신호를 포함한다.

바람직하게, 상기 서브 스캔 개시신호 및 메인 스캔 개시신호의 펄스폭은 각각 H이고, 상기 서브 스캔신호의 상승에지와 상기 메인 스캔신호의 상승에지의 시간간격은 $I * H$ 이다. 여기서, I는 2이상의 자연수이다.

바람직하게, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수이다. 예컨대, 상기 I 값은 2, 3, 4 중의 어느 하나일 수 있다.

상기한 본 발명의 제2 목적을 실현하기 위한 하나의 실시예에 따른 표시장치는 액정표시패널 및 스캔 구동장치를 포함한다. 상기 액정표시패널은 스캔신호가 전달되는 다수의 게이트 라인과 데이터 신호가 전달되는 다수의 소오스 라인을 포함한다. 상기 스캔 구동장치는 쉬프트 레지스터 및 다중신호 인가부를 포함한다. 상기 쉬프트 레지스터는 출력단자가 상기 게이트 라인과 전기적으로 각각 연결된 다수의 스테이지를 포함한다. 상기 다중신호 인가부는 상기 게이트 라인을 순차적으로 활성화시키는 서브 스캔신호 및 메인 스캔신호를 상기 쉬프트 레지스터를 통해서 각각 게이트 라인에 순차적으로 인가한다.

상기한 본 발명의 제3 목적을 실현하기 위한 하나의 실시예에 표시장치 구동방법은 N 번째 게이트 라인 및 (N+I)번째 게이트 라인을 동시에 활성화시키는 단계 및 상기 활성화된 N 번째 게이트 라인 및 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터들에 각각 데이터 전압을 인가하는 단계를 포함한다. 여기서, 상기 'N'은 자연수이고, I는 2이상의 자연수 중의 어느 한 값이다.

바람직하게, 상기 데이터 전압은 상기 N 번째 게이트 라인에 연결된 액정 캐패시터에 대응하는 데이터 전압이다.

바람직하게, 상기 I 값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수이다. 예컨대, 상기 I 값은 2, 3, 4 중의 어느 하나를 갖는다.

본 발명에 의하면, 하나의 게이트 라인에 두 번의 스캔신호가 인가되므로, 상기 게이트 라인에 연결된 액정 캐패시터들이 두 번에 걸쳐 데이터 전압을 인가받는다. 따라서, 비록 게이트 라인이 활성화되는 시간이 줄어든다 하여도, 상기 액정 캐패시터에 목표 화소전압이 충분히 충전될 수 있으므로, 화질이 개선된다.

이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

도 1은 본 발명의 일 실시예에 의한 스캔 구동장치 구비한 표시장치를 도시한 블록 다이어그램이다.

도 1을 참조하면, 본 발명의 일 실시예에 의한 표시장치(100)는 다중신호 인가부(110), 쉬프트 레지스터(120) 및 액정 표시패널(130)을 포함한다.

상기 다중신호 인가부(110)는 시작부(111) 및 종료부(112)를 포함한다. 상기 시작부(111) 및 종료부(112)는 각각 순차적으로 연결된 다수의 스테이지를 포함한다. 상기 다중신호 인가부(110)는 상기 쉬프트 레지스터(120)와 전기적으로 연결된다.

보다 상세히 설명하면, 상기 쉬프트 레지스터(120)는 예컨대, 순차적으로 연결된 769개의 스테이지(STAGE1, STAGE2, ..., STAGE769)를 포함한다. 상기 다중신호 인가부(110)의 상기 시작부(111)는 예컨대, 2개의 스테이지(STAGE-1, STAGE0)를 포함하고, 2개의 스테이지의 마지막 스테이지(STAGE0)는 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)와 전기적으로 연결된다. 또한 상기 다중신호 인가부(110)의 상기 종료부(112)는 예컨대, 2개의 스테이지(STAGE770, STAGE771)를 포함하고, 2개의 스테이지의 첫 번째 스테이지(STAGE770)는 상기 쉬프트 레지스터(120)의 마지막 스테이지(STAGE769)에 전기적으로 연결된다.

상기 다중신호 인가부(110)의 시작부(111) 및 종료부(112)에 포함되는 스테이지의 수는 도트 반전, 컬럼반전 또는 2 x 1 반전등과 같은 구동방식, 및 상기 쉬프트 레지스터(120)에 포함된 스테이지들을 구동하기 위한 클럭의 수와 관계된다. 상기 다중신호 인가부(110)의 시작부(111) 및 종료부(112)에 포함되는 스테이지의 수는 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수로 결정된다. 이에 대해서는 뒤에 상세히 설명하기로 한다.

본 실시예에 따른 다중신호 인가부(110)의 시작부(111) 및 종료부(112) 예컨대, 각각 2개의 스테이지를 포함한다.

상기 쉬프트 레지스터(120)를 구동하기 위한 스캔 개시신호(STVP)는 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1) 및 상기 다중신호 인가부(110)의 상기 시작부(111)의 첫 번째 스테이지(STAGE-1)에 인가된다.

도 2는 도 1에서 도시된 스캔 구동장치에 포함된 다중신호 인가부의 시작부를 상세히 도시한 블록 다이어그램이다.

도 1 및 2를 참조하면, 상기 다중신호 인가부(110)의 시작부(111)는 예컨대, 두개의 스테이지 (STAGE-1, STAGE0)를 포함한다. 상기 시작부(111)의 출력신호는 상기 액정표시패널(130)에 출력되지 않는다.

상기 시작부(111)의 첫 번째 스테이지 (STAGE-1)에 스캔 개시신호(STVP)가 인가되면 시작부(111)의 첫 번째 스테이지 (STAGE-1)는 캐리신호(CS)를 발생시킨다.

상기 시작부(111)의 첫 번째 스테이지 (STAGE-1)에서 출력된 캐리신호(CS)는 상기 시작부(111)의 두 번째 스테이지 (STAGE0)에 입력되어 상기 시작부(111)의 두 번째 스테이지(STAGE0)를 구동시킨다. 상기 두 번째 스테이지(STAGE0)에서 출력된 캐리신호(CS)는 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에 입력되어 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)를 구동시켜 메인 스캔신호를 발생시킨다. 상기 메인 스캔신호는 상기 액정표시패널(130)의 첫 번째 게이트 라인을 활성화시킨다. 또한 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에서 출력된 캐리신호는 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE2)에 입력되어 메인 스캔신호를 발생시킨다.

상기 시작부(111)의 첫 번째 스테이지(STAGE-1)에 인가된 스캔 개시신호(STVP)는 동시에 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에도 인가되어, 서브 스캔신호를 발생시킨다. 상기 서브 스캔신호는 상기 액정표시패널(130)의 첫 번째 게이트 라인을 활성화시킨다.

시간적으로 상기 첫 번째 게이트 라인은 상기 서브 스캔신호에 의해 1차로 활성화되고, 상기 메인 스캔신호에 의해 2차로 활성화된다. 따라서, 게이트 시간이 활성화된 시간이 실질적으로 증대되어 데이터 전압이 상기 첫 번째 게이트 라인에 연결된 액정 캐패시터들에 보다 충분히 충전될 수 있다.

한편, 상기 시작부(111)의 두 번째 스테이지(STAGE0)에서 출력된 캐리신호가 상기 시작부(111)의 첫 번째 스테이지(STAGE0)에 인가되어 다시 상기 시작부(111)의 첫 번째 스테이지(STAGE0)가 구동되는 것을 방지하기 위해서, 상기 스캔 개시신호(STVP)가 상기 쉬프트 레지스터의 첫 번째 스테이지로 전달되는 배선에 다이오드(200)가 형성된다. 상기 다이오드(200)는 게이트와 드레인단자가 전기적으로 연결된 트랜지스터로 구현될 수 있다.

도 3은 도1에서 도시된 액정 표시패널의 블록 다이어그램이다.

도 3을 참조하면, 액정 표시패널(130)은 제 1 방향으로 연장된 다수의 게이트 라인(G1, G2, ..., Gm)과, 상기 제1 방향과 교차하는 제2 방향으로 연장된 다수의 소오스 라인(D1, D2, ..., Dn), 및 이웃하는 두개의 상기 게이트 라인과 이웃하는 두개의 상기 소오스 라인으로 정의되는 영역에 형성된 화소를 포함한다.

각 화소는 스위칭 소자(TFT)와 액정 캐패시터(Clc) 및 스토리지 캐패시터(Cst)를 포함한다. 상기 스위칭 소자(TFT)는 게이트 전극(G), 소오스 전극(S) 및 드레인 전극(D)을 포함한다. 상기 게이트 전극(G)은 상기 게이트 라인 (G1, G2, ..., Gm) 중 하나와 전기적으로 연결되고, 상기 소오스 전극(S)은 상기 소오드 라인(D1, D2, ..., Dn) 중 하나와 전기적으로 연결된다. 상기 드레인 전극(D)은 액정 캐패시터(Clc)의 화소전극과 전기적으로 연결된다.

상기 액정 캐패시터(Clc)는 상기 화소전극, 공통전극 및 상기 화소전극과 공통전극 사이에 게재된 액정층을 포함한다. 스캔신호가 상기 게이트 라인에 인가되면, 상기 게이트 라인에 연결된 스위칭 소자(TFT)가 턴온되고, 소오스 라인을 통해 인가된 데이터 전압이 스위칭 소자의 소오스 전극(S) 및 드레인 전극(D)을 거쳐 화소전극에 인가된다.

화소전극에 데이터 전압이 인가되면, 상기 화소전극과 상기 공통전극 사이에 전기장이 형성되고 상기 전기장에 의해서 상기 액정층의 액정분자 배열이 변화된다. 상기 액정층의 액정분자 배열이 변화되면 액정층의 광 투과도가 변화되어 영상을 표시한다.

스토리지 캐패시터(Cst)는 상기 액정 캐패시터(Clc)와 병렬로 연결되어 스토리지 캐패시터(Cst)에 입력된 데이터 전압을 1 프레임동안 유지시킨다.

이하, 각 시간 구간별로 각 스테이지의 입출력 신호를 설명한다.

도 4는 도 1에서 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다. 이하 도 1, 3 및 4를 참조하여 설명한다.

1H 시간구간

첫 번째 시간 구간 1H에는 스캔 개시신호(STVP)가 상기 다중신호 인가부(110)의 시작부(111)의 첫 번째 스테이지(STAGE-1) 및 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에 동시에 인가된다. 상기 다중신호 인가부(110)의 시작부(111)의 첫 번째 스테이지(STAGE-1)에 인가된 스캔 개시신호(STVP)는 메인 스캔신호(MS)를 발생시키고, 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에 인가된 스캔 개시신호(STVP)는 서브 스캔신호(SS)를 발생시킨다.

2H 시간구간

두 번째 시간구간 2H에는 상기 스캔 개시신호(STVP)에 응답하여, 시작부(111)의 첫 번째 스테이지(STAGE-1)는 메인 스캔신호(MS)를 출력하고, 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)는 서브 스캔신호(SS)를 출력한다.

상기 시작부(111)의 첫 번째 스테이지(STAGE-1)에서 출력된 메인 스캔신호(MS)는 상기 시작부(111)의 두 번째 스테이지(STAGE0)에 입력된다. 또한 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에서 출력된 서브 스캔신호(SS)는 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE0)에 입력되고, 상기 표시패널(130)의 첫 번째 게이트 라인을 활성화시킨다.

상기 표시패널(130)의 첫 번째 게이트 라인이 활성화되면, 데이터 신호가 소오스 라인을 통해 전달 액정캐패시터(Clc)에 전달된다. 상기 데이터 신호는 액정 캐패시터(Clc)를 예비적으로 활성화시키는 것일 뿐, 실제 상기 활성화된 첫 번째 게이트 라인에 대응하는 화소들의 데이터 신호는 아니다.

예컨대, 이전 프레임의 데이터 신호와 기준접압(Vcom)을 기준으로 반대 극성의 데이터 신호가 전달된다.

3H 시간구간

세 번째 시간구간 3H에는 상기 시작부(111)의 첫 번째 스테이지(STAGE-1)에서 출력된 메인 스캔신호(MS)에 응답하여, 상기 시작부(111)의 두 번째 스테이지(STAGE0)는 메인 스캔신호(MS)를 출력한다. 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에서 출력된 서브 스캔신호(SS)에 응답하여, 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE2)는 서브 스캔신호(SS)를 출력한다.

상기 시작부(111)의 두 번째 스테이지(STAGE0)에서 출력된 메인 스캔신호(MS)는 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에 입력된다. 또한 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE2)에서 출력된 서브 스캔신호(SS)는 상기 쉬프트 레지스터(120)의 세 번째 스테이지(STAGE3)에 입력되고, 상기 표시패널(130)의 두 번째 게이트 라인을 활성화시킨다.

상기 표시패널(130)의 두 번째 게이트 라인이 활성화되면, 데이터 신호가 소오스 라인을 통해 전달 액정캐패시터(Clc)에 전달된다. 상기 데이터 신호는 액정 캐패시터(Clc)를 예비적으로 충전(Pre-charge)시키는 것일 뿐, 실제 상기 활성화된 첫 번째 게이트 라인에 대응하는 화소들의 데이터 신호는 아니다.

예컨대, 이전 프레임의 데이터 신호와 기준접압(Vcom)을 기준으로 반대 극성의 데이터 신호가 전달된다.

4H 시간구간

네 번째 시간구간 4H에는 상기 시작부(111)의 두 번째 스테이지(STAGE-1)에서 출력된 메인 스캔신호(MS)에 응답하여, 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)는 메인 스캔신호(MS)를 출력한다. 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE2)에서 출력된 서브 스캔신호(SS)에 응답하여, 상기 쉬프트 레지스터(120)의 세 번째 스테이지(STAGE3)는 서브 스캔신호(SS)를 출력한다.

상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에서 출력된 메인 스캔신호(MS)는 상기 쉬프트 레지스터(120)의 두 번째 스테이지(STAGE2)에 입력되고 상기 표시패널(130)의 첫 번째 게이트 라인을 활성화시킨다. 또한 상기 쉬프트 레지스터(120)의 세 번째 스테이지(STAGE3)에서 출력된 서브 스캔신호(SS)는 상기 쉬프트 레지스터(120)의 네 번째 스테이지(STAGE4)에 입력되고, 상기 표시패널(130)의 세 번째 게이트 라인을 활성화시킨다.

상기 표시패널(130)의 첫 번째 게이트 라인이 활성화되면, 데이터 신호가 소오스 라인을 통해 전달 액정캐패시터(Clc)에 전달된다. 상기 데이터 신호는 액정 캐패시터(Clc)를 활성화시키고, 상기 첫 번째 게이트 라인에 연결된 화소들에 대응하는 데이터 전압이 인가된다. 그런데, 상기 첫 번째 게이트 라인에 연결된 액정 캐패시터(Clc)들은 1H시간동안 충분히 목표의 데이터 전압이 충전될 수 있다.

마찬가지로, 상기 세 번째 게이트 라인이 활성화되면, 상기 첫 번째 게이트 라인에 연결된 화소들에 대응하는 데이터 전압이 인가되어 세 번째 게이트 라인에 연결된 액정 캐패시터(Clc)들이 예비적으로 충전(pre-charge)된다.

첫 번째 게이트 라인에 연결된 화소들에 대응하는 데이터 전압에 의해 세 번째 게이트 라인에 연결된 화소들의 액정 캐패시터(Clc)가 예비적으로 충전되고, 다음번 6H시간 구간에서 상기 세 번째 게이트 라인에 대응하는 데이터 전압에 의해 완전하게 충전된다.

비록, 첫 번째 게이트 라인에 연결된 화소들에 대응하는 데이터 전압에 의해 세 번째 게이트 라인에 연결된 화소들의 액정 캐패시터(C1c)가 예비적으로 충전되지만, 1H는 예컨대, 약 $13.3\mu s$ 이므로, 2H 동안 첫 번째 게이트 라인에 연결된 액정 캐패시터(또는 화소)들에 대응하는 데이터 전압들이 세 번째 게이트 라인에 연결된 액정 캐패시터(또는 화소)에 인가된다 해도 인간의 눈에 지각되지 아니한다.

그에 반해서, 첫 번째 게이트 라인의 경우, 메인 스캔신호에 의해서 상기 첫 번째 게이트 라인에 연결된 화소들의 액정캐패시터에 대응하는 화소전압이 첫 번째 게이트 라인의 액정 캐패시터에 인가되어, 1프레임동안 계속적으로 유지되므로 화면이 왜곡되지 아니한다.

4H시간이후의 설명은 앞과 동일하므로 더 이상의 설명은 생략한다.

이와같이하여 서브 스캔신호 및 메인 스캔신호 두 번에 걸쳐 화소전압이 인가되므로, 게이트 라인 수가 증가되어 1H의 시간간격이 줄어든다고 해도, 상기 게이트 라인에 연결된 액정캐패시터는 목표의 화소전압까지 충전될 수 있다.

더욱이, 근래에 들어, 도트 반전구동, 컬럼 반전구동, 2 x 1 반전 구동 등에서와 같이, 각 액정 캐패시터의 열화를 방지하기 위해 각 화소에 인가되는 데이터 전압이 매 프레임 마다 기준 전압(Vcom)을 중심으로 반전되고 있다. 이와같이 매 프레임 마다 기준 전압을 중심으로 데이터 전압이 반전되는 경우, 서브 스캔신호를 이용하여 예비적으로 충전시키고, 메인 스캔신호를 이용하여 데이터 전압을 충전시키는 경우, 예비전 충전시에 반전의 준비가 갖추어져 보다 큰 효과를 얻을 수 있다.

도 5는 도 1에서 도시된 스캔 구동장치에 포함된 다중신호 인가부의 종료부를 상세히 도시한 블록 다이어그램이다.

도 1 및 5를 참조하면, 상기 다중신호 인가부(110)의 종료부(112)는 예컨대, 두개의 스테이지(STAGE770, STAGE771)를 포함한다. 상기 다중신호 인가부(110)의 종료부(112)는 상기 다중신호 인가부의 시작부(111)와 동일한 수의 스테이지를 포함한다. 상기 다중신호 인가부(110)의 시작부(111) 및 종료부(112)에 포함되는 스테이지의 수는 도트 반전, 컬럼반전 또는 2 x 1 반전등과 같은 구동방식 및 상기 쉬프트 레지스터(120)에 포함된 스테이지들을 구동하기 위한 클록의 수와 관계되는데, 이것은 뒤에 상세히 설명하기로 한다.

쉬프트 레지스터(120)의 마지막 스테이지(STAGE769)에 서브 스캔신호(또는 캐리신호)가 입력되면 프레임 리셋회로(도시안됨)가 동작하여 마지막 두개의 게이트 라인에 연결된 데이터 신호가 입력되지 못한 상태로 프레임이 종료된다. 따라서, 쉬프트 레지스터(120)의 마지막 스테이지(STAGE769)에 추가적으로 두개의 스테이지(STAGE770) 및 (STAGE771)를 포함하는 종료부(112)를 추가하고, 상기 종료부(112)의 마지막 스테이지(STAGE771)에 프레임 리셋회로(도시안됨)를 전기적으로 연결한다.

도 6은 본 발명의 다른 실시예에 의한 스캔 구동장치 구비한 표시장치를 도시한 블록 다이어그램이다. 도 6에 도시된 표시장치는 다중신호 인가부를 제외하면, 도1에 도시된 표시장치와 실질적으로 동일하다. 따라서 동일한 구성요소에 대해서는 동일한 참조부호를 붙이고, 반복되는 설명은 생략한다.

도 6을 참조하면, 본 발명의 다른 실시예에 의한 표시장치(700)는 다중신호 인가부(710), 쉬프트레지스터(120) 및 액정 표시패널(130)을 포함한다.

상기 다중신호 인가부(710)는 순차적으로 연결된 다수의 스테이지를 포함한다. 상기 다중신호 인가부(710)는 상기 쉬프트 레지스터(120)와 전기적으로 연결된다.

보다 상세히 설명하면, 상기 쉬프트 레지스터(120)는 예컨대, 순차적으로 연결된 769개의 스테이지(STAGE1, STAGE2, ..., STAGE769)를 포함한다. 상기 다중신호 인가부(710)는 예컨대, 2개의 스테이지(STAGE770, STAGE771)를 포함하고, 2개의 스테이지의 첫 번째 스테이지(STAGE770)는 상기 쉬프트 레지스터(120)의 마지막 스테이지(STAGE769)에 전기적으로 연결된다.

상기 다중신호 인가부(110)에 포함되는 스테이지의 수는 도트 반전, 컬럼반전 또는 2 x 1 반전등과 같은 구동방식 및 상기 쉬프트 레지스터(120)에 포함된 스테이지들을 구동하기 위한 클록의 수와 관계된다.

보다 구체적으로 상기 쉬프트 레지스터(120)를 구동하기 위한 스캔 개시신호(STVP)는 서브 스캔 개시신호(SSS) 및 메인 스캔 개시신호(MSS)를 포함한다. 상기 서브 스캔 개시신호(SSS)가 상기 쉬프트 레지스터(120)의 첫 번째 스테이지

(STAGE1)에 인가되고 일정시간 경과 후에 메인 스캔 개시신호(MSS)가 상기 쉬프트 레지스터(120)의 첫 번째 스테이지(STAGE1)에 다시 인가된다. 이때, 상기 서브 스캔 개시신호(SSS) 및 메인 스캔 개시신호(MSS)의 펄스폭은 각각 H라 하면, 상기 서브 스캔 개시신호(SSS)의 상승에지와 상기 메인 스캔 개시신호(MSS)의 상승에지의 시간간격은 $I * H$ 로 표현된다. 여기서, 상기 I값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수이다. 이에 대해서는 후에 상세히 설명한다.

본 실시예에 의하면, 도 1에서 도시된 스캔 구동회로에 비해, 스테이지의 수를 감소시킬 수 있으므로, 스캔 구동회로의 크기를 감소시킬 수 있으며, 스테이지에서 발생가능한 결함의 줄어서, 수율이 증대된다.

도 7은 칼럼 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다. 본 도면은 도 1에서 도시된 스캔 구동장치의 경우에도 유사하게 적용할 수 있다.

도 7을 참조하면, 칼럼 반전 구동의 경우 순차적으로 활성화되는 각각의 게이트 라인에는 기준 전압을 중심으로 동일한 극성이 데이터 신호가 인가된다.

칼럼 반전 구동에 의하면, 각 소오스 라인에 연결된 액정 캐패시터에 동일한 극성의 데이터 신호가 인가된다. 또한, 이웃하는 소오스 라인에 연결된 액정 캐패시터에는 서로 반대 극성의 데이터 신호가 인가된다. 또한, n 번째 프레임에는 각 화소의 액정 캐패시터에는 (n-1) 번째 프레임에서의 각 화소의 액정 캐패시터에 인가된 데이터 신호와 반대 극성의 데이터 신호가 인가된다.

상기 칼럼 반전 구동의 경우, 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기는 매 게이트라인마다 동일한 극성이 인가되므로, 1H이고, 도 2 및 3에서 도시된 바와 같이 상기 쉬프트 레지스터를 구동하는 클럭신호 수는 2이므로, 최소공배수는 2가 된다.

상기 칼럼 반전 구동의 경우, 도 1 내지 6에서 도시된 스캔 구동장치(110)의 시작부(111) 및 종료부(112)는 각각 2개의 스테이지를 포함한다. 또한, 도 7에서 도시된 스캔 구동장치(710) 또한 2개의 스테이지를 포함하고, 상기 서브 스캔 개시신호(SSS)와 메인 스캔 개시신호(MSS)의 상승에지 또는 하강에지의 간격은 2H가 된다.

상기 칼럼 반전 구동의 경우, 서브 스캔 개시신호 및 메인 스캔 개시신호를 포함하는 스캔 개시신호(STVP)가 첫 번째 게이트 라인에 인가되어 순차적으로 서브 스캔신호 및 메인 스캔신호를 출력하는 것 이외에는 도 4에 기재된 설명과 동일하다. 따라서 매 시간 구간별의 설명은 생략한다.

도 8은 도트 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다. 본 도면은 도 1에서 도시된 스캔 구동장치의 경우에도 유사하게 적용할 수 있다.

도트 반전 구동에 의하면, 이웃하는 화소의 액정 캐패시터에는 기준전압을 중심으로 서로 반대의 극성을 갖는 데이터 신호가 인가된다. 보다 상세히 설명하면, 동일한 소오스 라인에 연결되는 액정 캐패시터에는 기준전압을 중심으로 반대의 극성을 갖는 데이터 신호가 교호적으로 인가된다. 또한 동일한 게이트 라인에 연결되는 액정 캐패시터에는 기준전압을 중심으로 반대의 극성을 갖는 데이터 신호가 교호적으로 연결된다. 또한, n 번째 프레임에는 각 화소의 액정 캐패시터에는 (n-1) 번째 프레임에서의 각 화소의 액정 캐패시터에 인가된 데이터 신호와 반대 극성의 데이터 신호가 인가된다.

상기 도트 반전 구동의 경우, 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기는 매 게이트라인마다 반대 극성이 인가되므로, 2H이고, 도 2 및 3에서 도시된 바와 같이 상기 쉬프트 레지스터를 구동하는 클럭신호 수는 2이므로, 최소공배수는 2가 된다. 따라서, 도 6의 스캔 개시신호(STVP)의 서브 스캔 개시신호(SSS) 및 메인 스캔 개시신호(MSS)의 상승에지 또는 하강에지 사이는 2H 시간만큼 이격되고, 다중 신호 인가부(710)는 2개의 스테이지를 포함한다.

또한, 도 1에서 도시된 다중신호 인가부(110)의 시작부(111) 및 종료부(112)는 각각 2개의 스테이지를 포함한다.

상기 도트 반전 구동의 경우, 서브 스캔 개시신호 및 메인 스캔 개시신호를 포함하는 스캔 개시신호(STVP)가 첫 번째 게이트 라인에 인가되어 순차적으로 서브 스캔신호 및 메인 스캔신호를 출력하는 것과, 기준전압을 중심으로 서로 반대극성의 데이터 전압이 각 스테이지에 대응하는 액정캐패시터에 인가되는 것 외에는 도 4에 기재된 설명과 동일하다. 따라서 매 시간 구간별의 설명은 생략한다.

도 9는 2 x 1 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다. 본 도면은 도 1에서 도시된 스캔 구동장치의 경우에도 유사하게 적용할 수 있다.

2 x 1 반전 구동에 의하면, 소오스 라인을 따라, 양극성, 양극성, 부극성, 부극성의 데이터 신호가 주기적으로 반복되고, 이웃하는 소오스라인에는 부극성, 부극성, 양극성, 양극성의 데이터 신호가 주기적으로 반복된다. 또한, n 번째 프레임에는 각 화소의 액정 캐패시터에는 (n-1) 번째 프레임에서의 각 화소의 액정 캐패시터에 인가된 데이터 신호와 반대 극성의 데이터 신호가 인가된다.

따라서, 상기 소오스 라인을 따라 각 게이트 라인에 인가되는 데이터 전압의 극성(기준전압 중심)의 주기는 4이고, 상기 쉬프트 레지스터를 구동하는 클럭신호 수는 2이므로, 최소공배수는 4가 된다. 따라서, 도 6의 스캔 개시신호(STVP)의 서브 스캔 개시신호(SSS) 및 메인 스캔 개시신호(MSS)의 상승에지 또는 하강에지 사이는 4H 시간만큼 이격되고, 다중 신호 인가부(710)는 4개의 스테이지를 포함한다.

또한, 도 1에서 도시된 다중신호 인가부(110)의 시작부(111) 및 종료부(112)는 각각 4개의 스테이지를 포함한다.

상기 2 x 1 반전 구동의 경우, 서브 스캔 개시신호 및 메인 스캔 개시신호를 포함하는 스캔 개시신호(STVP)가 첫 번째 게이트 라인에 인가되어 순차적으로 서브 스캔신호 및 메인 스캔신호를 출력하는 것과, 기준전압을 중심으로 서로 양극성, 양극성, 부극성, 부극성의 데이터 전압이 각 스테이지에 대응하는 액정캐패시터에 인가되는 것 외에는 도 4에 기재된 설명과 동일하다. 따라서 매 시간 구간별의 설명은 생략한다.

도 10은 스캔 구동장치를 구성하는 다중신호 인가부 및 쉬프트 레지스터의 스테이지의 등가 회로도이다.

도 10을 참조하면, 단위 화소(P)는 소스 전극이 소오스 라인(DL)에 연결되고, 게이트 전극이 게이트 라인(GL)에 연결된 스위칭 소자(Qs)와, 상기 스위칭 소자(Qs)의 드레인 전극에 연결된 액정 캐패시터(Cls) 및 스토리지 캐패시터(Cst)를 포함한다.

각 스테이지(330)는 버퍼부(331), 충전부(332), 구동부(333), 방전부(334), 제1 홀딩부(335), 제2 홀딩부(336) 및 캐리부(337)를 포함하여, 스캔개시신호(STV) 또는 이전 스테이지의 캐리신호를 근거로 스캔신호(또는 주사 신호)를 단위 화소(P)의 스위칭 소자(TFT)에 출력한다.

버퍼부(331)는 드레인(또는 제1 전류 전극)과 게이트(또는 제어 전극)가 공통되어, 제1 입력신호(IN1)를 공급받고, 소스(또는 제2 전류 전극)가 충전부(332)의 일단에 연결된 a-Si:H TFT(Q1)로 이루어져, 이전 스테이지로부터 공급되는 캐리신호를 제1 입력신호(IN1)로 정의하여 소스에 연결된 충전부(332), 구동부(333), 방전부(335) 및 홀딩부(336)에 게이트 온 전압(VON)을 공급한다. 만일, 상기 스테이지가 첫 번째 스테이지라면 상기 제1 입력신호(IN1)는 스캔개시신호(STV)이다.

충전부(332)는 일단이 상기 a-Si:H TFT(Q1)의 소스와 방전부(334)에 연결되고, 타단이 구동부(333)의 출력단자(OUT)에 연결된 캐패시터(C1)로 이루어진다.

구동부(333)는 드레인이 클럭단자(CK)에 연결되고, 게이트가 Q-노드(NQ)를 경유하여 캐패시터(C)의 일단에 연결되며, 소스가 캐패시터(C)의 타단 및 출력단자(OUT)에 연결된 a-Si:H TFT(Q2)와, 드레인이 a-Si:H TFT(Q2)의 소스 및 캐패시터(C)의 타단에 연결되고, 소스가 제1 전원전압(VOFF)에 연결된 a-Si:H TFT(Q3)로 이루어진다. 이때 a-Si:H TFT(Q2)의 드레인에는 스테이지가 홀수번째 스테이지라면 클럭단자(CK)에는 제1 클럭(CKV)이 입력되고, 짝수번째 스테이지라면 클럭단자(CK)에는 제1 클럭(CKV)과는 위상이 반대인 제2 클럭(CKVB)이 입력된다. 상기 a-Si:H TFT(Q2)는 풀-업 기능을 수행하고, a-Si:H TFT(Q3)는 풀-다운 기능을 수행한다.

방전부(334)는 a-Si:H TFT(Q51)와 a-Si:H TFT(Q52)로 이루어져, 제2 입력신호(IN2)에 응답하여 캐패시터(C)에 충전된 전하를 소스를 통해 제1 전원전압(VOFF)단으로 제1 방전하고, 마지막 스캔 신호(GOUT_LAST)에 응답하여 캐패시터(C)에 충전된 전하를 소스를 통해 제1 전원전압(VOFF)단으로 제2 방전한다.

구체적으로, a-Si:H TFT(Q51)는 드레인이 캐패시터(C1)의 일단에 연결되고, 게이트가 제2 입력신호(IN2)에 연결되며, 소스가 상기 제1 전원전압(VOFF)에 연결된다. a-Si:H TFT(Q52)는 드레인이 캐패시터(C)의 일단에 연결되고, 게이트가 마지막 스캔 신호(GOUT_LAST)에 연결되며, 소스가 상기 제1 전원전압(VOFF)에 연결된다. 상기 제2 입력신호(IN2)는 일종의 리셋 신호로서, 다음 스테이지의 게이트 온 신호(VON)인 것이 바람직하다.

제1 홀딩부(335)는 복수의 a-Si:H TFT들(Q31, Q32, Q33, Q34)과, 복수의 캐패시터들(C2, C3)로 이루어져, 제2 홀딩부(336)의 동작을 온/오프 제어한다.

구체적으로, a-Si:H TFT(Q31)는 드레인과 게이트가 공통되어, 클럭단자(CK)에 연결된다. a-Si:H TFT(Q32)는 드레인이 클럭단자(CK1)에 연결되고, 게이트가 a-Si:H TFT(Q31)의 소스에 연결되며, 소스가 제2 홀딩부(336)에 연결된다.

캐패시터(C2)의 일단은 a-Si:H TFT(Q32)의 드레인에, 타단은 a-Si:H TFT(Q32)의 게이트에 연결된다. 캐패시터(C3)의 일단은 a-Si:H TFT(Q32)의 게이트에, 타단은 a-Si:H TFT(Q32)의 소스에 연결된다. a-Si:H TFT(Q33)는 드레인이 a-Si:H TFT(Q31)의 소스 및 a-Si:H TFT(Q32)의 게이트에 연결되고, 게이트가 출력단자(OUT)에 연결되며, 소스가 제1 전원전압(VOFF)에 연결된다. a-Si:H TFT(Q34)는 드레인이 a-Si:H TFT(Q32)의 소스 및 제2 홀딩부(336)에 연결되고, 게이트가 출력단자(OUT)에 연결되며, 소스가 제1 전원전압(VOFF)에 연결된다.

제2 홀딩부(336)는 복수의 a-Si:H TFT들(Q53, Q54, Q55, Q56)로 이루어져, 출력-노드(NO)가 플로팅되는 것을 방지한다. 즉, 제2 홀딩부(336)는 출력단자(OUT)가 하이레벨일 때 오프 상태를 유지하여 홀드 동작을 수행한다.

구체적으로, a-Si:H TFT(Q53)는 드레인이 출력단자(OUT)에 연결되고, 게이트가 제1 홀딩부(335)에 연결되며, 소스가 제1 전원전압(VOFF)에 연결된다. a-Si:H TFT(Q54)는 드레인이 제1 입력신호(IN1)에 연결되고, 게이트가 제2 클럭단자(CK2)에 연결되며, 소스가 캐패시터(C)의 일단에 연결된다. a-Si:H TFT(Q55)는 드레인이 a-Si:H TFT(Q54)의 소스 및 캐패시터(C)의 일단에 연결되고, 게이트가 제1 클럭단자(CK1)에 연결되며, 소스가 출력단자(OUT)에 연결된다. a-Si:H TFT(Q56)는 드레인이 출력단자(OUT)에 연결되고, 게이트가 a-Si:H TFT(Q54)의 게이트와 공통하여 제2 클럭단자(CK2)에 연결되며, 소스가 제1 전원전압(VOFF)에 연결된다. 제1 클럭단자(CK1)에 인가되는 제1 클럭(CKV)과 제2 클럭단자(CK2)에 인가되는 제2 클럭(CKVB)은 서로 반대 위상을 갖는다.

a-Si:H TFT(Q32, Q34)는 출력단자(OUT)가 하이레벨일 때만 a-Si:H TFT(Q53)의 게이트를 제1 전원전압(VOFF)으로 풀-다운하는 동작을 수행한다.

출력신호가 로우일 때, 제1 클럭(CKV)과 동기되는 컨트롤 전압이 a-Si:H TFT(Q32)를 통해 a-Si:H TFT(Q53)의 게이트에 전달된다. a-Si:H TFT(Q32)의 게이트 전압은 출력단자(OUT)가 하이레벨일 때만 제외하고 제1 클럭(CKV)의 하이레벨 전압에서 a-Si:H TFT(Q31)의 문턱 전압만큼 작은 전압이 된다. 즉, a-Si:H TFT(Q32)는 출력단자(OUT)가 하이레벨일 때만 제외하고 제1 클럭(CKV)과 동기되는 컨트롤 전압을 a-Si:H TFT(Q53)의 게이트로 전달할 수 있게 된다.

그리고 제2 클럭(CKVB)이 하이레벨일 때 상기 레지스터 출력단자(OUT)는 로우 레벨이므로 a-Si:H TFT(Q56)는 제2 클럭(CK2)에 의해 출력단자(OUT)를 제1 전원전압(VOFF)으로 홀딩하는 동작을 수행한다.

캐리부(337)는 a-Si:H TFT(Q6)로 이루어져, 상기 출력단자(OUT)와 전기적으로 분리된 상기 제1 클럭단자(CK1)를 통해 상기 제1 클럭(CKV)을 입력받고, Q-노드(NQ)가 액티브됨에 따라 턴-온되어 클럭(CK1)을 다음 스테이지의 캐리-노드(NC)에 공급한다. 따라서, 상기 출력단자(OUT)의 전위가 변하더라도, 상기 캐리부(337)는 상기 제1 클럭(CKV)을 상기 캐리신호로써 출력할 수 있다.

이상에서, 설명된 쉬프트 레지스터의 스테이지는 일 실시예일 뿐 다양하게 변형될 수 있다.

도 11은 상기 도10의 스테이지를 채용하는 표시장치에서의 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 1에서 도시된 표시장치(100)가 도 10의 스테이지를 채택하는 경우, 도 1에서 도시된 다중신호 인가부(110)의 시작부(111) 및 종료부(112)는 각각 3개의 스테이지를 포함한다. 또한 도 6에서 도시된 표시장치(700)가 도 10의 스테이지를 채택하는 경우 다중신호 인가부(710)은 3개의 스테이지를 포함하고, 상기 스캔 개시신호(STVP)의 3H만큼 이격된 서브 스캔 개시신호(SSS) 및 메인 스캔 개시신호(MSS)를 포함한다.

도 10에 도시된 스테이지의 경우, Voff 신호와 스캔 개시신호(STVP) 또는 Voff 신호와 캐리신호가 전기적으로 충돌을 일으킬 수 있기 때문에, 도 11에 도시된 바와 같이, 서브 스캔신호(SS)와 메인 스캔신호(MS)는 1H 만큼 더 이격시키는 것이 좋다.

도 1 내지 11에서 설명된 실시예에서 "최소공배수"란 용어는 "공배수"로 대체할 수도 있다. 그런데, 서브 스캔신호(SS)와 메인 스캔신호(MS) 사이의 간격이 너무 많이 이격된 경우, 다수의 게이트 라인이 활성화 되므로, 바람직하지 않다.

도 12a 및 12b는 도10의 다중신호인가부 및 쉬프트 레지스터를 도시한 간략한 레이아웃이다.

도1, 3 및 12a 및 12b를 참조하면, 쉬프트 레지스터(120)는 액정표시패널(130)과 일체로 형성될 수 있다. 즉, 쉬프트 레지스터(120)는 액정표시패널(130) 상부에 형성될 수 있다.

상기 쉬프트 레지스터(120)가 액정표시패널(130)에 형성되는 경우, 본 발명에 의한 다중신호 인가부(110) 또한 액정표시패널(130)에 형성된다.

보다 상세히 설명하면, 표시영역(DR)에는 도 3에서 도시된 게이트 라인($G_1, G_2, \dots, G_m$)과, 상기 제1 방향과 교차하는 제 2 방향으로 연장된 다수의 소오스 라인($D_1, D_2, \dots, D_n$), 스위칭 소자(TFT)와 액정 캐패시터(Clc) 및 스토리지 캐패시터(Cst)가 형성된다. 또한 상기 표시영역(DR)에 인접하는 주변영역(PR)에는 쉬프트 레지스터(120)와 다중신호 인가부(110)이 형성된다. 상기 다중신호 인가부(110)의 시작부(111)는 상기 쉬프트 레지스터(120)의 첫번째 스테이지(STAGE1)에 인접하게 형성되고, 상기 종료부(112)는 상기 쉬프트 레지스터(120)의 마지막 스테이지(STAGE768)에 인접하게 형성된다. 도12a 및 도 12b의 시작부(111) 및 종료부(112)는, 예컨대 서브 스캔신호(SS)의 상승에지와 메인 스캔신호(MS)의 상승에지가 도 11에서 도시된 바와 같이 3H만큼 이격시키기 위해서, 각각 세개씩의 스테이지를 포함한다. 또한 상기 다이오드(200)는 게이트와 드레인단자가 전기적으로 연결된 아몰퍼스 실리콘 트랜지스터로 구현될 수 있다.

도 13은 본 발명의 일 실시예에 따른 표시장치 구동방법을 설명하기 위한 순서도이다.

본 발명의 일 실시예에 따른 표시장치 구동방법에 따르면, N 번째 게이트 라인 및 (N+I)번째 게이트 라인을 동시에 활성화시키고(S100), 상기 활성화된 N 번째 게이트 라인 및 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터들에 각각 데이터 전압을 인가한다(S200).

상기의 단계는 N을 1씩 증가시켜가며(S300), N이 모든 게이트 라인에 이르기까지 반복적으로 진행된다. 또한 (N+I) 값이 게이트 라인 갯수를 초과하면, 상기 (N+I) 값에 대응하는 게이트 라인은 존재하지 않으므로, (N+I) 게이트라인은 활성화 되지 않는다.

상기 데이터 전압은 상기 N 번째 게이트 라인에 연결된 액정 캐패시터에 대응하는 데이터 전압이다. 이 경우, 상기 N 번째 게이트 라인에 연결된 액정 캐패시터에 대응하는 데이터 전압이 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터에도 인가되어 상기 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터를 예비적으로 충전시킨다. 따라서, 액정 캐패시터의 충전율이 개선된다. 한편, 앞에서 설명한 바와 같이, 비록 N 번째 게이트 라인에 연결된 액정 캐패시터에 대응하는 데이터 전압이 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터에도 인가되어 상기 (N+I) 번째 게이트 라인에 연결된 액정 캐패시터를 충전하지만, 충전시간이 매우 짧으므로 인간의 눈에 지각되지 않는다.

또한 앞에서 설명한 바와 같이, 상기 I 값은 상기 소오스 라인을 따라, 각 게이트 라인에 인가되는 데이터 전압의 극성(기준 전압 중심)의 주기 및 상기 쉬프트 레지스터를 구동하는 클럭신호 수의 최소 공배수이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 본 발명에 의하면, 하나의 게이트 라인에 두 번의 스캔신호가 인가되므로, 상기 게이트 라인에 연결된 액정 캐패시터들이 두 번에 걸쳐 데이터 전압을 인가받는다. 따라서, 비록 게이트 라인이 활성화되는 시간이 줄어든다하여도, 상기 액정 캐패시터에 목표 화소전압이 충분히 충전될 수 있으므로, 화질이 개선된다.

더욱이, 근래에 들어, 도트 반전구동, 컬럼 반전구동, 2 x 1 반전 구동 등에서와 같이, 각 액정 캐패시터의 열화를 방지하기 위해 각 화소에 인가되는 데이터 전압이 매 프레임 마다 기준 전압(Vcom)을 중심으로 반전되고 있다. 이와같이 매 프레임 마다 기준 전압을 중심으로 데이터 전압이 반전되는 경우, 서브 스캔신호를 이용하여 예비적으로 충전시키고, 메인 스캔신호를 이용하여 데이터 전압을 충전시키는 경우, 예비전 충전시에 반전의 준비가 갖추어져 보다 큰 효과를 얻을 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 의한 스캔 구동장치 구비한 표시장치를 도시한 블록 다이어그램이다.

도 2는 도 1에서 도시된 스캔 구동장치에 포함된 다중신호 인가부의 시작부를 상세히 도시한 블록 다이어그램이다.

도 3은 도 1에서 도시된 액정 표시패널의 블록 다이어그램이다.

도 4는 도 1에서 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 5는 도 1에서 도시된 스캔 구동장치에 포함된 다중신호 인가부의 종료부를 상세히 도시한 블록 다이어그램이다.

도 6은 본 발명의 다른 실시예에 의한 스캔 구동장치 구비한 표시장치를 도시한 블록 다이어그램이다.

도 7은 컬럼 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 8은 도트 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 9는 2 x 1 반전 구동의 경우, 도 6에 도시된 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 10은 스캔 구동장치를 구성하는 다중신호 인가부 및 쉬프트 레지스터의 스테이지의 등가 회로도이다.

도 11은 상기 도 10의 스테이지를 채용하는 표시장치에서의 스캔 구동장치의 입력신호 및 출력신호를 도시한 타이밍 다이어그램이다.

도 12a 및 12b는 도 10의 다중신호 인가부 및 쉬프트 레지스터를 도시한 간략한 레이아웃이다.

도 13은 본 발명의 일 실시예에 따른 표시장치 구동방법을 설명하기 위한 순서도이다.

<도면의 주요부분에 대한 부호의 설명>

100: 표시장치 110: 다중신호 인가부

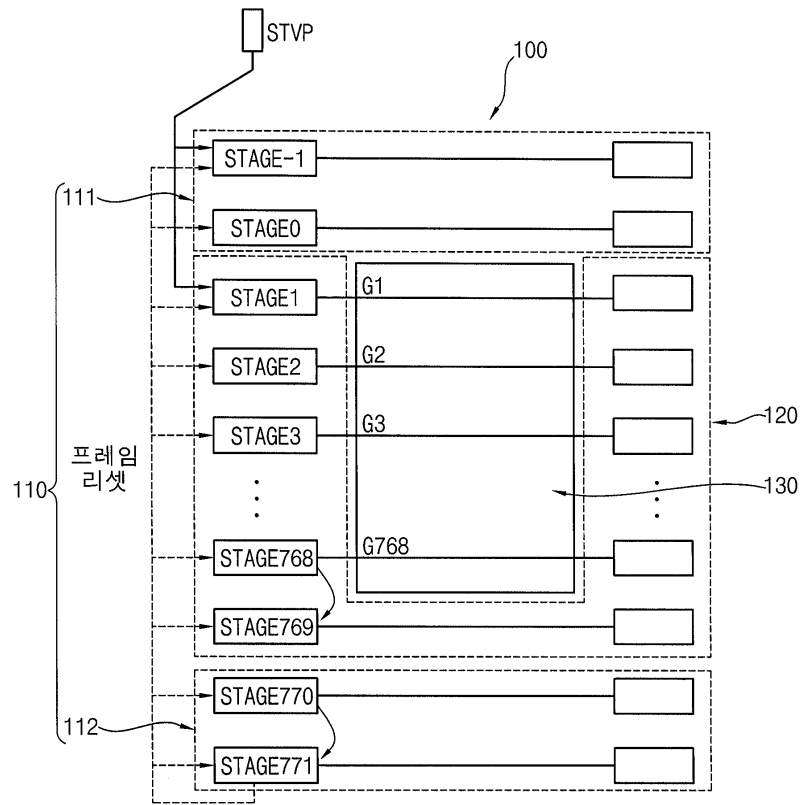
111: 시작부 112: 종료부

120: 쉬프트 레지스터 130: 액정 표시패널

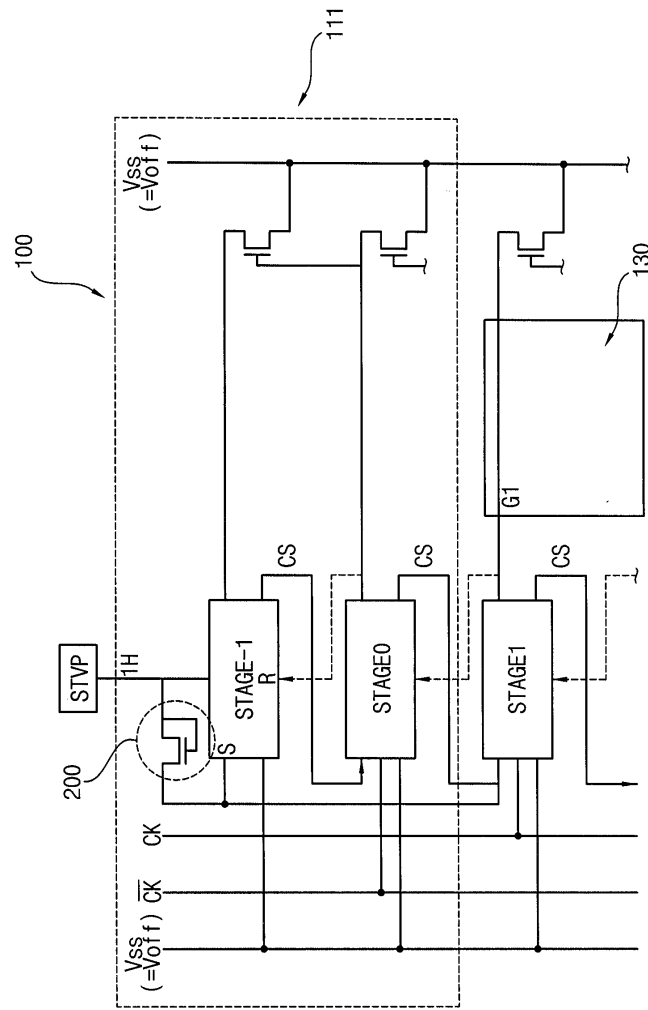
200: 다이오드

도면

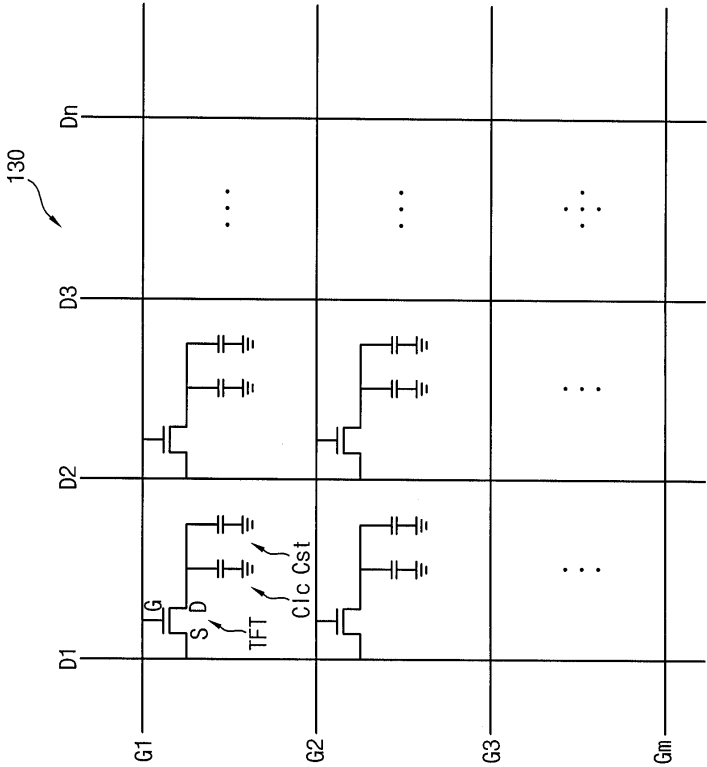
도면1



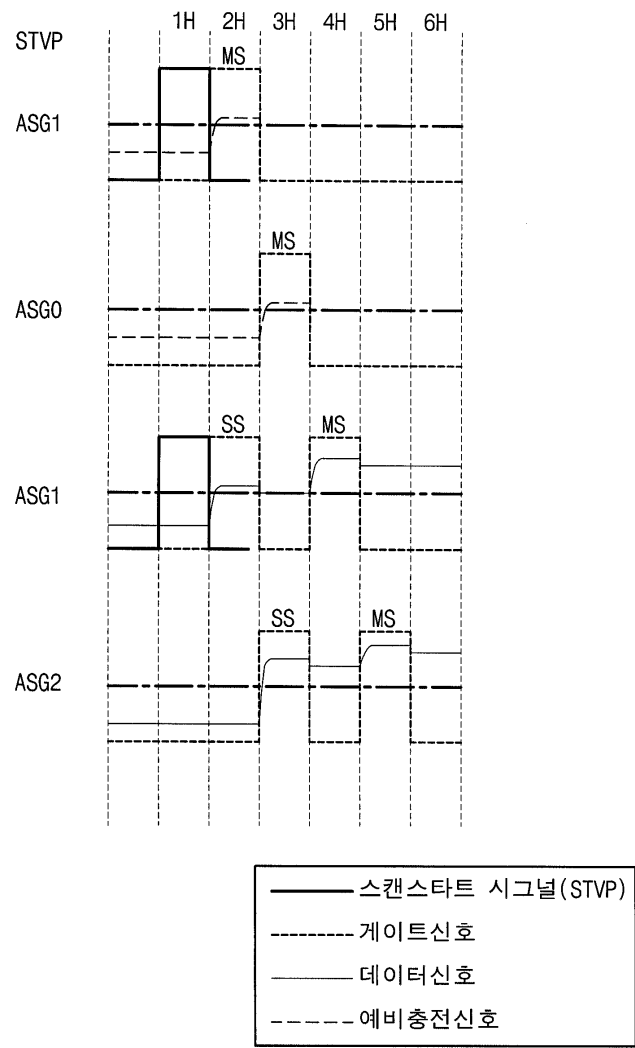
도면2



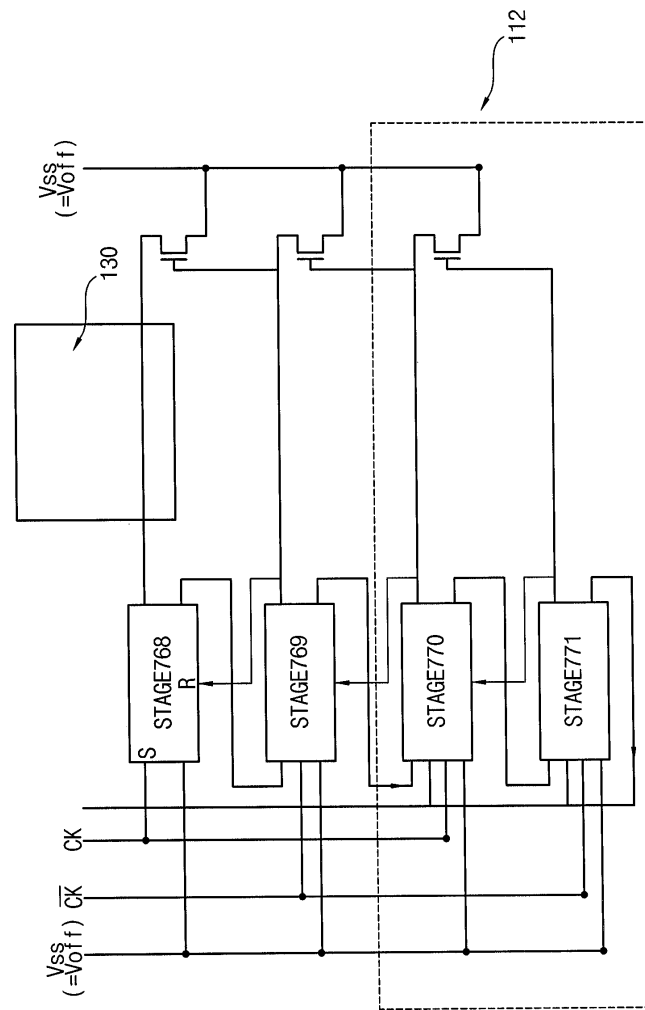
도면3



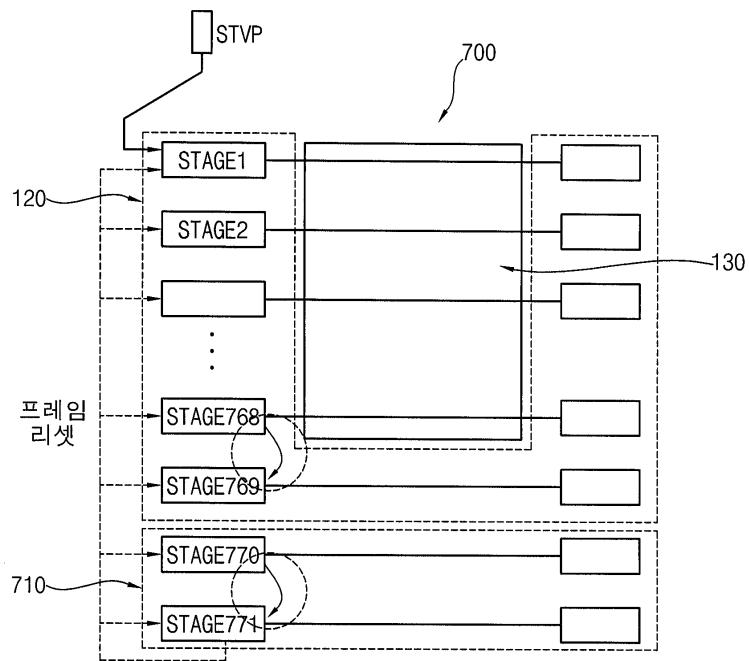
도면4



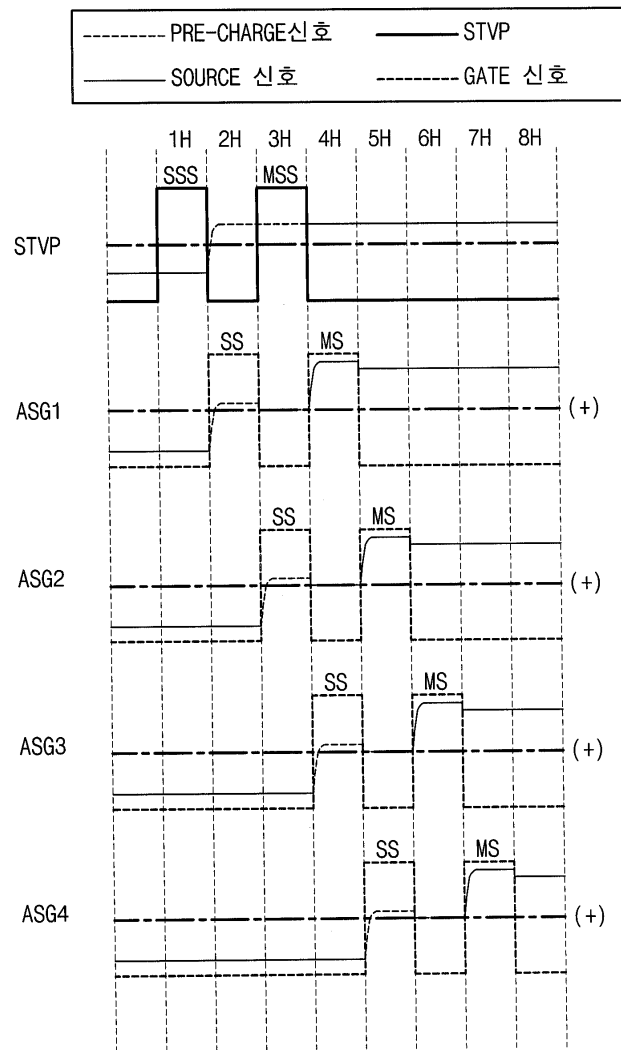
도면5



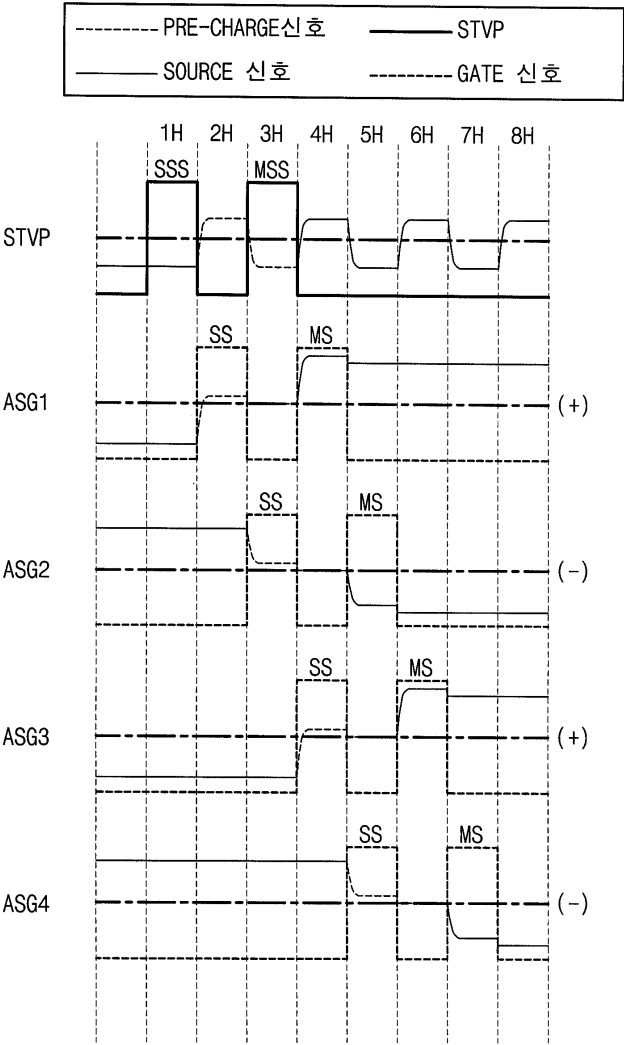
도면6



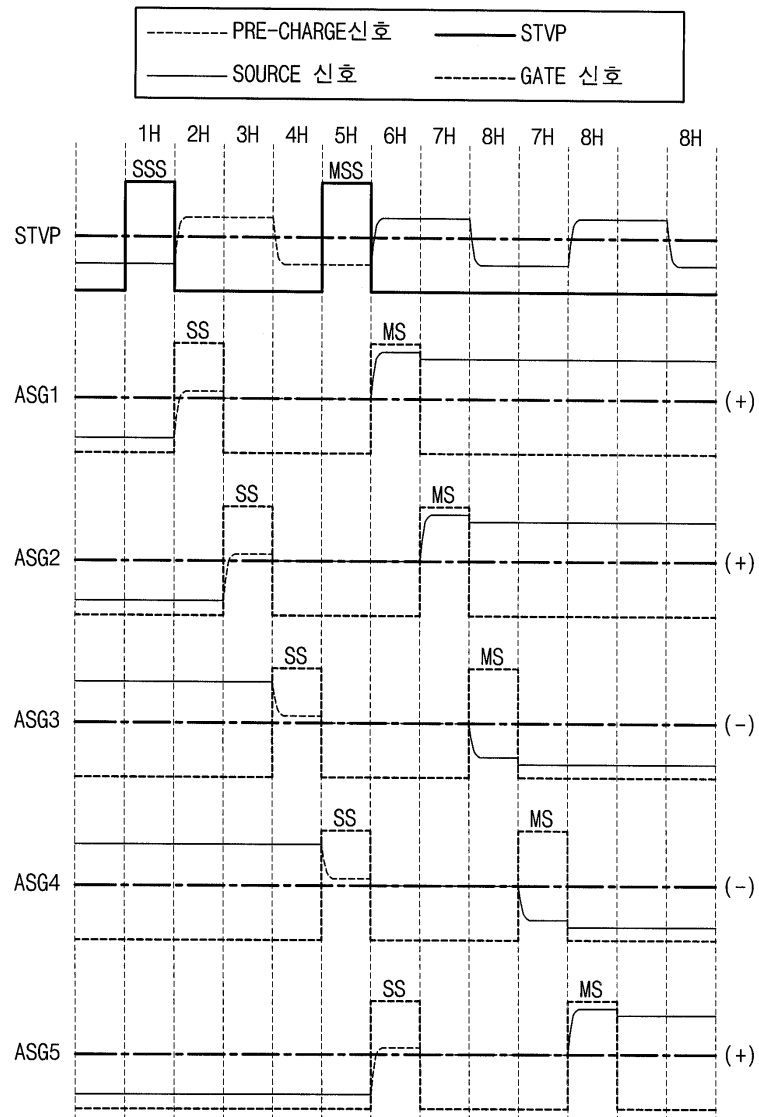
도면7



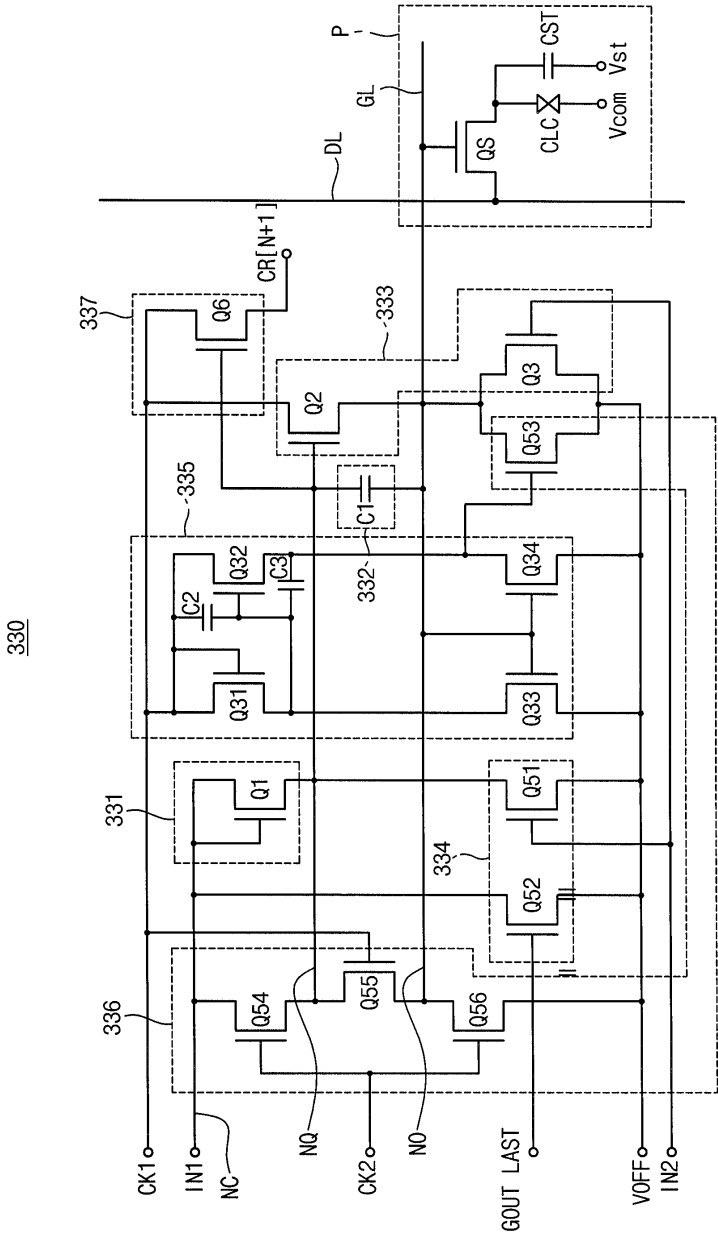
도면8



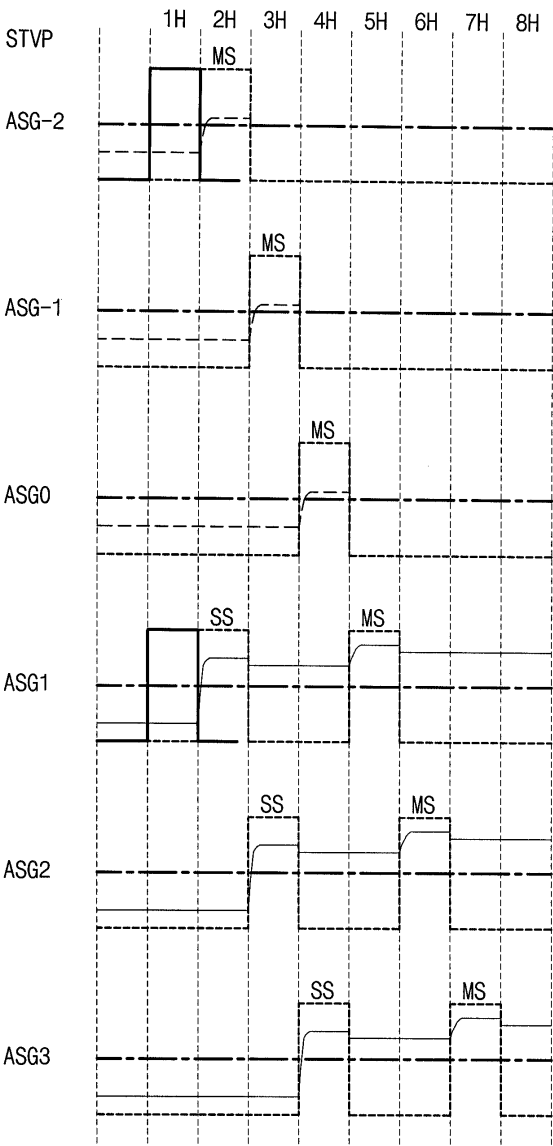
도면9



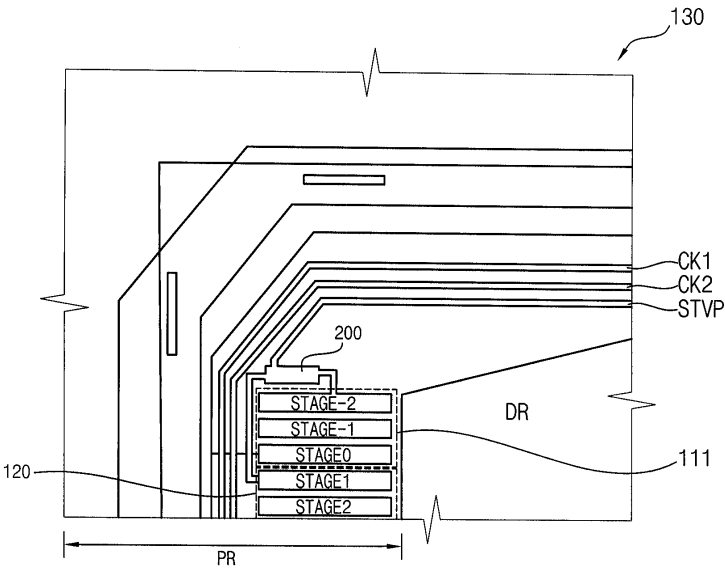
도면10



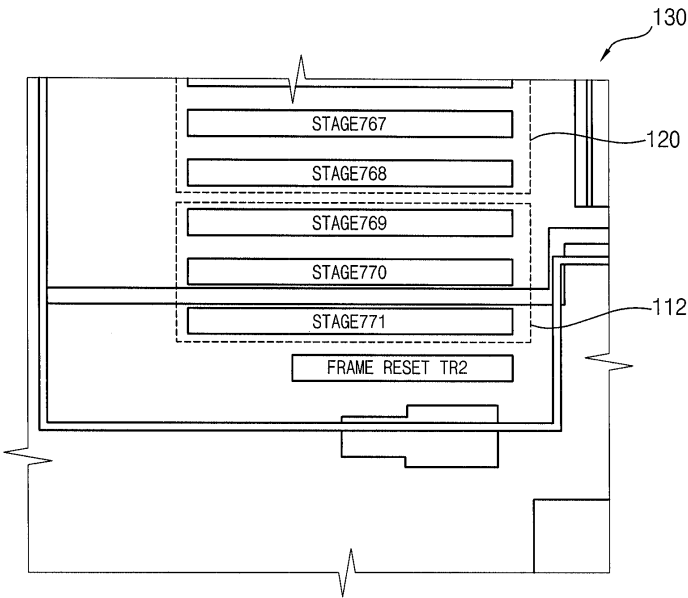
도면11



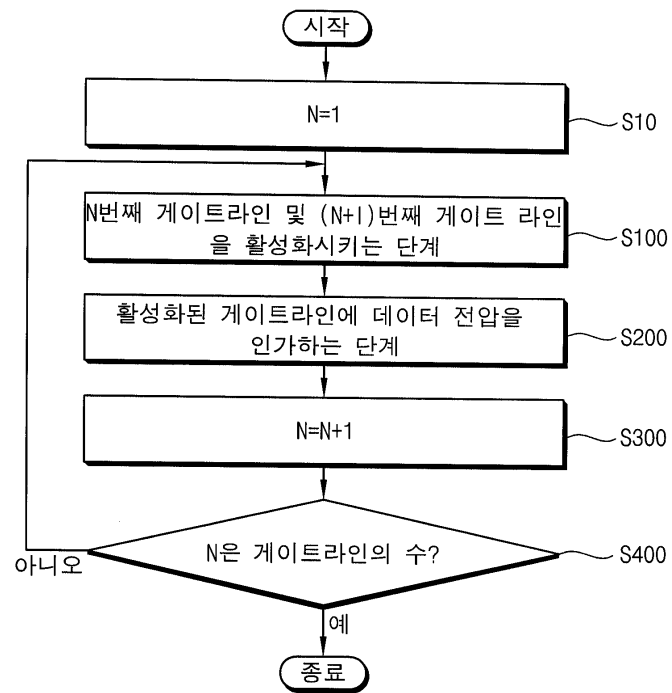
도면12a



도면12b



도면13



专利名称(译)	用于显示装置的扫描驱动装置，包括该扫描装置的显示装置，以及驱动该显示装置的方法		
公开(公告)号	KR1020070014244A	公开(公告)日	2007-02-01
申请号	KR1020050068681	申请日	2005-07-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM SUNG MAN 김성만 LEE BONG JUN 이봉준 KANG SHIN TACK 강신택 PARK HYEONG JUN 박형준 LEE YONG WOO 이용우		
发明人	김성만 이봉준 강신택 박형준 이용우		
IPC分类号	G09G3/20 G09G3/36 G02F1/133		
CPC分类号	G09G3/3614 G09G3/3677 G11C19/184 G09G2310/0248		
代理人(译)	PARK, YOUNG WOO		
其他公开文献	KR101129426B1		
外部链接	Espacenet		

摘要(译)

公开了一种用于显示装置的扫描驱动器的装置，以及包括该装置的显示装置和显示装置驱动方法。扫描驱动装置包括：扫描信号，扫描驱动装置，移位寄存器，多信号应用部分，多个源线，栅线和数包括交付的多个。移位寄存器包括输出端子，该输出端子是栅极线的级，电连接到相应的连接倍数。多信号施加部分连续地授权子扫描信号和主扫描信号，其通过相应栅极线中的移位寄存器连续地激活栅极线。栅极线被激活的时间减少。液晶电容器仍然可以用目标像素电压充足电。因此提高了图像质量。移位寄存器，阶段，门信号，多个，以及它准备的充电。

