

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0084383
G02F 1/1337(2006.01) (43) 공개일자 2006년07월24일

(21) 출원번호 10-2006-0005353
(22) 출원일자 2006년01월18일

(30) 우선권주장 JP-P-2005-00011519 2005년01월19일 일본(JP)

(71) 출원인 샤프 가부시키키가이샤
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22방 22고

(72) 발명자 미사끼 가즈노리
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22-22 샤프가부시키키가이샤 내
후지카와 테쓰야
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22-22 샤프가부시키키가이샤 내
다구찌 요시히사
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22-22 샤프가부시키키가이샤 내
나가오카 겐이찌
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22-22 샤프가부시키키가이샤 내
사와사끼 마나부
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22-22 샤프가부시키키가이샤 내

(74) 대리인 장수길
구영창

심사청구 : 있음

(54) 액정 표시 장치

요약

본 발명은, MVA 방식의 액정 표시 장치에 관한 것으로, 휘도가 높고 표시 품질이 양호한 액정 표시 장치를 제공하는 것을 목적으로 한다. 대향 배치된 한쌍의 기관과, 한쌍의 기관 사이에 밀봉된 액정과, 한쪽의 기관 상에 형성된 화소 전극(16a)과, 화소 전극(16a)으로부터 분리된 화소 전극(16b)을 각각 구비한 복수의 화소 영역과, 화소 영역마다 배치되며, 화소 전극(16a)에 전기적으로 접속된 소스 전극(22)을 구비한 TFT(20)와, 다른쪽의 기관 상에 형성되며, 액정을 배향 규제하는 선 형상 돌기(42)와, 소스 전극(22)에 전기적으로 접속되며, 절연막을 개재하여 화소 전극(16b)의 적어도 일부에 대향하고, 기관면에 수직으로 보아 적어도 일부가 선 형상 돌기(42)에 중첩되어 배치되며 또한 선 형상 돌기(42)를 따라 연장되는 제어 용량 전극(33)을 구비하고, 소스 전극(22)과 화소 전극(16b)을 용량 결합하는 제어 용량부를 갖도록 구성한다.

대표도

도 2

색인어

화소 전극, 선 형상 돌기, 소스 전극, 차광막, 배향 규제용 구조물, 제어 용량 전극

명세서

도면의 간단한 설명

- 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 개략 구성을 도시하는 도면.
- 도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치의 1화소의 구성을 도시하는 도면.
- 도 3은 본 발명의 제1 실시예에 따른 액정 표시 장치의 구성을 도시하는 단면도.
- 도 4는 화소 영역 P와 선 형상 돌기(42)와 제어 용량 전극(33)의 접속부(33b)를 모식적으로 도시하는 도면.
- 도 5는 보호막(31)의 막두께와 화소의 광 투과율과의 관계를 도시하는 그래프.
- 도 6은 보호막(31)의 막두께와 색시각과의 관계를 도시하는 그래프.
- 도 7은 보호막(31)의 막두께와 커먼 전위의 시프트량 ΔV_{com} 과의 관계를 도시하는 그래프.
- 도 8은 본 발명의 제2 실시예에 따른 액정 표시 장치의 B 화소의 구성을 도시하는 도면.
- 도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치의 R 화소 또는 G 화소의 구성을 도시하는 도면.
- 도 10은 본 발명의 제2 실시예에 따른 액정 표시 장치의 단면 구성을 도시하는 도면.
- 도 11은 TFT 기관(2)과 접합하기 전의 대향 기관(4)의 구성을 도시하는 단면도.
- 도 12는 대향 기관(4)과 접합하기 전의 TFT 기관(2)의 구성을 도시하는 단면도.
- 도 13은 대향 기관(4)의 제조 공정을 도시하는 도면.
- 도 14는 ODF법을 이용한 액정 표시 패널의 제조 공정을 도시하는 도면.
- 도 15는 종래의 액정 표시 장치의 개략의 단면 구성을 도시하는 도면.
- 도 16은 MVA 방식의 액정 표시 장치의 단면 구성을 모식적으로 도시하는 도면.
- 도 17은 MVA 방식의 액정 표시 장치의 단면 구성의 다른 예를 모식적으로 도시하는 도면.
- 도 18은 MVA 방식의 액정 표시 장치의 1화소의 구성을 도시하는 도면.
- 도 19는 MVA 방식의 액정 표시 장치의 단면 구성을 도시하는 도면.
- 도 20은 MVA 방식의 액정 표시 장치의 액정 분자의 배향 방향을 모식적으로 도시하는 도면.
- 도 21은 MVA 방식의 액정 표시 장치의 T-V 특성을 도시하는 그래프.

도 22는 특허 문헌2에 개시된 액정 표시 장치의 구성을 도시하는 도면.

도 23은 용량 결합 HT법을 이용한 종래의 MVA 방식의 액정 표시 장치의 1화소의 구성을 도시하는 도면.

도 24는 용량 결합 HT법을 이용한 종래의 MVA 방식의 액정 표시 장치의 단면 구성을 도시하는 도면.

<도면의 주요 부분에 대한 부호의 설명>

2 : TFT 기판

4 : 대향 기판

6 : 액정

10, 11 : 글래스 기판

12 : 게이트 버스 라인

14 : 드레인 버스 라인

16a, 16b : 화소 전극

18 : 축적 용량 버스 라인

19 : 축적 용량 전극

20 : TFT

21 : 드레인 전극

22 : 소스 전극

23 : 게이트 전극

25 : 콘택트홀

28 : 동작 반도체층

29 : 오믹 콘택트층

30 : 절연막

31 : 보호막

33 : 제어 용량 전극

33a, 33c : 경사 연신부

33b : 접속부

40, 40R, 40G, 40B : CF 수지층

41 : 공통 전극

- 42 : 선 형상 돌기
- 44, 47 : 슬릿
- 45, 46 : 주상 스페이서
- 48 : BM
- 48a : 개구부
- 50, 51 : 수직 배향막
- 60 : 시일재
- 61 : n+ a-Si층
- 62 : a-Si층
- 63, 64 : 블록부
- 80 : 게이트 버스 라인 구동 회로
- 82 : 드레인 버스 라인 구동 회로
- 84 : 제어 회로
- 86, 87 : 편광판
- 88 : 백 라이트 유닛

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정 분자의 배향 방향이 서로 다른 복수의 배향 영역을 1화소 내에 갖는 MVA(Multi-domain Vertical Alignment) 방식의 액정 표시 장치에 관한 것으로, 특히, 화소 영역이 복수의 부화소로 분할되어 있는 액정 표시 장치에 관한 것이다.

액정 표시 장치는, CRT(Cathode Ray Tube)에 비해 얇고 경량이며, 또한 저전압으로 구동할 수 있어 소비 전력이 작다고 하는 이점을 갖고 있다. 그 때문에, 액정 표시 장치는, 노트형 PC(퍼스널 컴퓨터), PDA(휴대 정보 단말기) 및 휴대 전화 등, 다양한 전자 기기에 이용되고 있다. 특히, 각 화소(서브 화소)마다 스위칭 소자로서 TFT(Thin Film Transistor : 박막 트랜지스터)를 설치한 액티브 매트릭스형 액정 표시 장치는, 높은 구동 능력을 갖고 있다. 액티브 매트릭스형 액정 표시 장치는, CRT에도 필적하는 우수한 표시 특성이 얻어지기 때문에, 데스크탑형 PC나 텔레비전 수상기 등 종래 CRT가 이용되었던 용도에도 널리 이용되도록 되어 있다.

도 15는 종래의 액정 표시 장치의 개략의 단면 구성을 도시하고 있다. 도 15에 도시한 바와 같이, 액정 표시 장치는, 액정 표시 패널(101)을 갖고 있다. 액정 표시 패널(101)은, TFT나 화소 전극이 화소마다 형성된 TFT 기관(102)과, 컬러 필터(CF)나 공통 전극이 형성된 대향 기관(104)과, 양 기관(102, 104) 사이에 밀봉된 액정(106)을 갖고 있다. TFT 기관(102)은, 접속 단자가 설치되기 때문에 대향 기관(104)보다 크게 형성되어 있다. 양 기관(102, 104)은, 외주부에 도포된 시일재

(152)를 개재하여 접합되어 있다. 양 기관(102, 104) 사이의 셀 갭은, 예를 들면 구형 스페이서(146)에 의해 유지되어 있다. 또한, 액정 표시 패널(101)을 사이에 두고 외측에는, 편광판(187, 186)이 배치되어 있다. 편광판(187)의 도면에서의 하방에는, 백 라이트 유닛(도시 생략)이 배치되어 있다.

종래에는, 플러스의 유전률 이방성을 갖는 수평 배향형 액정을 구비하고, 액정 분자를 트위스트 배향시키는 TN(Twisted Nematic) 모드의 액정 표시 장치가 널리 이용되고 있었다. 그러나, TN 모드의 액정 표시 장치는, 시야각 특성이 나쁘고, 화면을 경사 방향으로부터 보았을 때에 콘트라스트나 색조가 크게 변화된다고 하는 결점을 갖고 있다. 이 때문에, 시야각 특성이 양호한 VA(Vertically Aligned) 모드의 액정 표시 장치 및 MVA 방식의 액정 표시 장치가 개발되어, 실용화되고 있다.

도 16의 (a), (b)는 MVA 방식의 액정 표시 장치의 단면 구성을 모식적으로 도시하고 있다. TFT 기관(102) 및 대향 기관(104) 사이에는, 마이너스의 유전률 이방성을 갖는 수직 배향형의 액정(106)이 밀봉되어 있다. TFT 기관(102)의 화소 전극(116) 상에는, 액정(106)의 배향을 규제하는 배향 규제용 구조물로서 댐 형상의 선 형상 돌기(143)가 형성되어 있다. 화소 전극(116) 상 및 선 형상 돌기(143) 상에는, 예를 들면 폴리이미드로 이루어지는 수직 배향막(150)이 형성되어 있다.

대향 기관(104)의 공통 전극(141) 상에는, 배향 규제용 구조물로서 댐 형상의 선 형상 돌기(142)가 형성되어 있다. 선 형상 돌기(142)는, TFT 기관(102)측의 선 형상 돌기(143)에 병렬하여 연장되며, 선 형상 돌기(143)에 대하여 반 피치 어긋나서 배치되어 있다. 공통 전극(141) 상 및 선 형상 돌기(142) 상에는, 예를 들면 폴리이미드로 이루어지는 수직 배향막(151)이 형성되어 있다.

MVA 방식의 액정 표시 장치에서는, 화소 전극(116)과 공통 전극(141) 사이에 전압을 인가하지 않은 상태에서는, 도 16의 (a)에 도시한 바와 같이, 대부분의 액정 분자(108)는 기관면에 대하여 거의 수직으로 배향된다. 단, 선 형상 돌기(142, 143) 근방의 액정 분자(108)는, 선 형상 돌기(142, 143)의 경사면에 거의 수직인 방향으로 배향된다.

화소 전극(116)과 공통 전극(141) 사이에 소정 전압을 인가하면, 전계의 영향에 의해 액정 분자(108)는 기관면에 대하여 비스듬하게 경사진다. 이 경우에, 도 16의 (b)에 도시한 바와 같이, 선 형상 돌기(142, 143)의 양측에서는 액정 분자(108)의 경사 방향이 서로 다르다. 이에 의해, 소위 배향 분할(멀티 도메인)을 실현할 수 있다.

도 16의 (b)에 도시한 바와 같이, MVA 방식의 액정 표시 장치에서는, 전압을 인가하였을 때의 액정 분자(108)의 경사 방향이 선 형상 돌기(142, 143)의 양측에서 서로 다르기 때문에, 경사 방향에의 광의 누설이 억제되어, 우수한 시야각 특성이 얻어진다.

상기의 예에서는 배향 규제용 구조물이 선 형상 돌기(142, 143)인 경우에 대해 설명하였지만, 전극이 부분적으로 제거된 슬릿이나, 기관 표면의 오목부(홈)를 배향 규제용 구조물로 하는 경우도 있다. 또한, 도 16의 (a), (b)에서는 TFT 기관(102) 및 대향 기관(104)의 양방에 배향 규제용 구조물을 설치한 예에 대하여 설명하였지만, TFT 기관(102) 및 대향 기관(104) 중의 어느 한쪽에만 배향 규제용 구조물을 형성해도 된다.

도 17은 TFT 기관(102)측의 화소 전극(116)에만, 배향 규제용 구조물로서 슬릿(145)을 형성한 예를 도시하고 있다. 슬릿(145)의 연부 부근에서는 전계에 왜곡이 발생하고, 전기력선이 기관면에 대하여 경사 방향으로 연장되기 때문에, 슬릿(145)의 양측에서 액정 분자(108)의 경사 방향이 서로 다르다. 이에 의해 배향 분할을 실현할 수 있어, 시야각 특성이 향상된다.

도 18은 TFT 기관(102)측에 슬릿(145)이 형성되고, 대향 기관(104)측에 선 형상 돌기(142)가 형성된 MVA 방식의 액정 표시 장치의 1화소의 구성을 도시하고 있다. 도 19는 도 18의 X-X선에서 절단한 TFT 기관(102)의 단면 구성을 도시하고 있다. 도 18 및 도 19에 도시한 바와 같이, TFT 기관(102)에는, 도면에서 좌우 방향으로 연장되는 복수의 게이트 버스 라인(112)과, 도면에서 상하 방향으로 연장되는 복수의 드레인 버스 라인(114)이 각각 소정의 피치로 배치되어 있다. 이들 게이트 버스 라인(112) 및 드레인 버스 라인(114)에 의해 사각 형상의 화소 영역이 획정되어 있다. 또한, TFT 기관(102)에는, 게이트 버스 라인(112)에 병렬하여 화소 영역의 중앙부를 횡단하는 축적 용량 버스 라인(118)이 형성되어 있다. 게이트 버스 라인(112) 및 축적 용량 버스 라인(118)과 드레인 버스 라인(114) 사이에는 절연막(130)이 형성되어 있다. 절연막(130)에 의해 게이트 버스 라인(112)과 드레인 버스 라인(114) 사이, 및 축적 용량 버스 라인(118)과 드레인 버스 라인(114) 사이가 전기적으로 분리되어 있다.

화소 영역마다, TFT(120), 화소 전극(116) 및 축적 용량 전극(119)이 형성되어 있다. TFT(120)는, 게이트 버스 라인(112)의 일부를 게이트 전극으로 하고 있다. 또한, TFT(120)의 드레인 전극(121)은 드레인 버스 라인(114)에 접속하고 있으며, 소스 전극(122)은 게이트 버스 라인(112)을 사이에 두고 드레인 전극(121)에 대항하는 위치에 형성되어 있다. 또한, 축적 용량 전극(119)은, 절연막(130)을 사이에 두고 축적 용량 버스 라인(118)에 대항하는 위치에 형성되어 있다.

축적 용량 전극(119), TFT(120) 및 드레인 버스 라인(114)은 보호막(131)으로 피복되어 있고, 화소 전극(116)은 보호막(131) 상에 배치된다. 화소 전극(116)은 ITO(Indium-Tin Oxide) 등의 투명 도전막으로 이루어지며, 보호막(131)에 형성된 콘택트홀(125, 126)을 통해 TFT(120)의 소스 전극(122) 및 축적 용량 전극(119)에 각각 전기적으로 접속되어 있다. 또한, 화소 전극(116)에는, 경사 방향으로 연장되는 2개의 슬릿(145)이 축적 용량 버스 라인에 대하여 거의 선대칭으로 형성되어 있다. 화소 전극(116)의 표면은, 예를 들면 폴리이미드로 이루어지는 수직 배향막(도시 생략)에 의해 피복되어 있다.

TFT 기관(102)에 대하여 배치되는 대향 기관에는, 차광막(BM), CF 수지층 및 공통 전극(141)이 형성되어 있다. 공통 전극(141) 상에는, 게이트 버스 라인(112) 및 축적 용량 버스 라인(118)의 상방에서 굴곡하는 복수의 댐 형상의 선 형상 돌기(142)가 형성되어 있다. 선 형상 돌기(142)는, 화소 전극(116)의 슬릿(145)에 대하여 반 피치 어긋나서 병렬 배치되어 있다.

이러한 MVA 방식의 액정 표시 장치에서, 화소 전극(116)과 공통 전극(141) 사이에 소정 전압을 인가하면, 도 18 및 도 20에 도시한 바와 같이, 액정 분자(108)의 배향 방향이 서로 다른 4개의 배향 영역 α , β , γ , δ 가 형성된다. 배향 영역 $\alpha \sim \delta$ 는, 선 형상 돌기(142) 및 슬릿(145)을 경계로 하여 분할되어 있다. 배향 영역 $\alpha \sim \delta$ 의 면적이 1화소 내에서 상호 거의 동일하게 되도록 선 형상 돌기(142) 및 슬릿(145)을 형성하면, 액정 표시 장치의 시야각 특성의 방향 의존성이 작아진다.

그런데, 종래의 MVA 방식의 액정 표시 장치에서는, 화면을 경사 방향으로부터 보았을 때에 하얗게 보이는 현상이 발생한다. 도 21은 종래의 MVA 방식의 액정 표시 장치의 인가 전압에 대한 투과율 특성(T-V 특성)을 도시하는 그래프이다. 횡축은 액정층에 대한 인가 전압(V)을 나타내고, 종축은 광의 투과율을 나타내고 있다. 선 L은 표시 화면에 대하여 수직인 방향(이하, 「정면 방향」이라고 함)에서의 T-V 특성을 나타내고, 선 M은 표시 화면에 대하여 방위각 90°, 극각 60°의 방향(이하, 「경사 방향」이라고 함)에서의 T-V 특성을 나타내고 있다. 여기서, 방위각은, 표시 화면의 우측 방향을 기준으로 하여 반시계 방향으로 측정한 각도로 한다. 또한 극각은, 표시 화면의 중심에 세운 수선과 이루는 각도로 한다.

도 21에 도시한 바와 같이, 약 3V 이상의 비교적 높은 전압을 액정층에 인가하였을 때에는, 정면 방향의 투과율이 경사 방향의 투과율보다 높게 되어 있다. 이에 대하여, 임계값 전압보다 약간 높은 약 2~3V의 전압을 액정층에 인가하였을 때(원으로 둘러싸인 영역)에는, 경사 방향의 투과율이 정면 방향의 투과율보다 높아진다. 이 결과, 경사 방향으로부터 표시 화면을 본 경우에는, 실효 구동 전압 범위에서의 휘도차가 작아지게 된다. 이 현상은 색의 변화에 가장 현저하게 나타난다. 즉, R, G, B의 3원색의 휘도차가 작아지기 때문에, 경사 방향으로부터 보면 화면 전체의 색이 하얗게 되어, 색의 재현성이 저하된다고 하는 현상이 발생한다. 이 현상은, 색 바램(discolor)으로 불리고 있다. 색 바램은, MVA 방식의 액정 표시 장치뿐만 아니라, TN 모드의 액정 표시 장치에서도 발생한다.

특허 문헌1에는, 1개의 화소를 복수의 부화소로 분할하고, 이들 부화소를 용량 결합하는 것이 제안되어 있다. 이러한 액정 표시 장치에서는, 각 부화소의 용량비에 따라 전위가 분할되기 때문에, 각 부화소의 액정에 서로 다른 전압을 인가할 수 있다. 따라서, 외관상, 1개의 화소에 T-V 특성의 임계값이 서로 다른 복수의 영역이 존재하게 된다. 이와 같이 1개의 화소에 T-V 특성의 임계값이 서로 다른 복수의 영역이 존재하면, 도 21의 원 내에 도시한 바와 같은 정면 방향의 투과율보다 경사 방향의 투과율이 높아지는 현상이 억제되며, 그 결과 화면이 하얗게 되는 현상도 억제된다. 이와 같이 1개의 화소를 용량 결합한 복수의 부화소로 분할하여 표시 특성을 개선하는 방법은, 용량 결합 HT(하프톤 그레이 스케일)법이라고 한다.

특허 문헌2에는, 도 22에 도시한 바와 같이, 화소 전극을 4개의 부화소 전극(116a~116d)으로 분할하고, 각 부화소 전극(116a~116d)의 하방에 절연막을 개재하여 제어 용량 전극(117a~117d)을 각각 배치한 구성을 갖는 액정 표시 장치가 개시되어 있다. 이 액정 표시 장치에서는, 제어 용량 전극(117a~117d)의 크기가 각각 다르며, TFT(120)를 개재하여 제어 용량 전극(117a~117d)에 표시 전압이 인가되도록 되어 있다. 또한, 부화소 전극(116a~116d) 사이로부터 광이 누설되는 것을 방지하기 위해, 부화소 전극(116a~116d) 사이에도 제어 용량 전극(115)이 배치되어 있다.

특허 문헌3에도, 1개의 화소를 복수의 부화소로 분할한 액정 표시 장치가 개시되어 있다. 이 액정 표시 장치에서는, 예를 들면 부화소마다 러빙 처리 조건을 변화시켜, 부화소의 액정 분자의 프리틸트각을 서로 다르게 하고 있다.

이들 종래 기술은, 모두 TN 모드의 액정 표시 장치에 관한 것이다.

도 23은 용량 결합 HT법을 이용한 종래의 MVA 방식의 액정 표시 장치의 1화소의 구성을 도시하고 있다. 도 24는 도 23의 Y-Y선에서 절단한 액정 표시 장치의 단면 구성을 도시하고 있다. 도 23 및 도 24에 도시한 바와 같이, TFT 기판(102)은, 글래스 기판(110) 상에 형성된 복수의 게이트 버스 라인(112)과, 절연막(130)을 개재하여 게이트 버스 라인(112)에 교차하는 복수의 드레인 버스 라인(114)을 갖고 있다. 게이트 버스 라인(112)의 피치는 예를 들면 약 300 μm 이며, 드레인 버스 라인(114)의 피치는 예를 들면 약 100 μm 이다. 이들 게이트 버스 라인(112) 및 드레인 버스 라인(114)에 의해 사각 형상의 화소 영역이 획정되어 있다. 또한, TFT 기판(102)에는, 게이트 버스 라인(112)에 병렬하여 화소 영역의 중앙부를 횡단하는 축적 용량 버스 라인(118)이 형성되어 있다.

TFT 기판(102)에는, TFT(120), 제어 용량 전극(133, 134) 및 화소 전극(116a~116d)이 화소 영역마다 형성되어 있다. 화소 전극(116a~116d)은, 슬릿(145)에 의해 상호 분할되어 있다. 슬릿(145)은 경사 방향으로 연장되며, 축적 용량 버스 라인(118)에 대하여 거의 선대칭으로 형성되어 있다.

TFT(120)는, 게이트 버스 라인(112)의 일부를 게이트 전극으로 하고 있다. TFT(120)의 드레인 전극(121)은, 드레인 버스 라인(114)에 전기적으로 접속되어 있다. 소스 전극(122)은, 게이트 버스 라인(112) 상에 형성된 채널 보호막(128)을 개재하여 드레인 전극(121)에 대항하는 위치에 배치되어 있다. 또한 소스 전극(122)은, 제어 용량 전극(133, 134)에 전기적으로 접속되어 있다.

부화소 전극(116a~116d)은 ITO 등의 투명 도전막으로 이루어지며, 상호 동층에 형성되어 있다. 이들 부화소 전극(116a~116d)을 분리하는 슬릿(145)의 폭은 예를 들면 10 μm 이다. 부화소 전극(116a)은 콘택트홀(125)을 통해 제어 용량 전극(133)에 전기적으로 접속되며, 부화소 전극(116d)은 콘택트홀(127)을 통해 제어 용량 전극(133)에 전기적으로 접속되어 있다. 부화소 전극(116b, 116c)의 일부의 영역은, 제어 용량 전극(133(134))에 보호막(131)을 개재하여 중첩되어 있다. 부화소 전극(116b, 116c)은, 해당 영역에 형성되는 제어 용량을 개재한 용량 결합에 의해, 제어 용량 전극(133, 134)에 간접적으로 접속되어 있다. 절연막(130)을 개재하여 축적 용량 버스 라인(118)에 대항하는 제어 용량 전극(134)은, 축적 용량 버스 라인(118)을 한쪽의 전극으로 하여 화소마다 형성되는 축적 용량의 다른쪽의 전극으로서도 기능한다. 부화소 전극(116a~116d)은, 예를 들면 폴리이미드로 이루어지는 수직 배향막(150)으로 피복되어 있다.

한편, 대항 기판(104) 상에는, BM(148)이 형성되어 있다. BM(148)은 예를 들면 Cr(크롬) 등의 금속 재료로 형성되며, TFT 기판(102)측의 게이트 버스 라인(112), 축적 용량 버스 라인(118), 드레인 버스 라인(114) 및 TFT(120)에 대항하는 위치에 배치되어 있다. BM(148) 상에는 CF 수지층(140)이 형성되어 있다. 각 화소에는, R, G, B 중 어느 1색의 CF 수지층(140)이 배치된다.

CF 수지층(140) 상에는, ITO 등의 투명 도전막으로 이루어지는 공통 전극(141)이 형성되어 있다. 공통 전극(141) 상에는, 배향 규제용 구조물인 댐 형상의 선 형상 돌기(142)가 형성되어 있다. 선 형상 돌기(142)는, 도 23에 도시한 바와 같이, 게이트 버스 라인(112) 및 축적 용량 버스 라인(118) 상에서 굴곡되어 있으며, TFT 기판(102)의 슬릿(145)에 대하여 반 피치 어긋나서 병렬 배치되어 있다. 공통 전극(141) 및 선 형상 돌기(142)의 표면은, 예를 들면 폴리이미드로 이루어지는 수직 배향막(151)으로 피복되어 있다.

드레인 버스 라인(114)에 소정의 계조 전압을 인가하고, 게이트 버스 라인(112)에 주사 신호를 공급하면, TFT(120)가 온 상태로 된다. TFT(120)가 온 상태로 되면, 소스 전극(122)에 전기적으로 접속되어 있는 부화소 전극(116a, 116d) 및 제어 용량 전극(133, 134)에 계조 전압이 인가된다. 또한, 부화소 전극(116b, 116c)은 제어 용량 전극(133(134))과 용량 결합하고 있기 때문에, 부화소 전극(116b, 116c)에도 소정 전압이 인가된다.

단 도 23 및 도 24에 도시한 구성에서는, 부화소 전극(116c)이 부화소 전극(116b)보다 면적이 작고, 또한 제어 용량 전극(133(134))과의 중첩 면적이 크기 때문에, 부화소 전극(116c)의 전압쪽이 부화소 전극(116b)의 전압보다 높아진다. 부화소 전극(116a)의 전압을 A, 부화소 전극(116b)의 전압을 B, 부화소 전극(116c)의 전압을 C, 부화소 전극(116d)의 전압을 D로 하면, A=D>C>B로 된다.

이와 같이 하여 부화소 전극(116a~116d)에 전압이 인가되면, 액정 분자는 선 형상 돌기(142) 및 슬릿(145)이 연장되는 방향에 대하여 수직인 방향으로 경사진다. 이 때, 액정 분자의 경사 방향은 선 형상 돌기(142) 및 슬릿(145)의 양측에서 반

대 방향으로 된다. 부화소 전극(116a, 116d)과 부화소 전극(116b)과 부화소 전극(116c)에 각각 서로 다른 전압이 인가되기 때문에, 외관상, 1개의 화소 내에 T-V 특성의 임계값이 서로 다른 3개의 영역이 존재하게 된다. 이에 의해, 화면을 경사 방향으로부터 보았을 때에 화면이 하얗게 되는 현상이 억제된다.

발명이 이루고자 하는 기술적 과제

그런데, 도 23 및 도 24에 도시한 액정 표시 장치에서는, 제어 용량 전극(133, 134)은 소스 전극(122)이나 드레인 전극(121)과 동층의, 광을 차광하는 금속층에 의해 형성되기 때문에, 화소의 개구율이 저하되어 휘도가 저하된다고 하는 문제가 있다.

또한, 화소 전극(116b, 116c)과 제어 용량 전극(133, 134) 사이에 형성되는 보호막(131)의 막두께에 따라서는, 광의 투과율이나 색시각, 커먼 전위의 시프트량 등이 악화되어, 양호한 표시 품질이 얻어지지 않는다고 하는 문제가 있다.

본 발명의 목적은, 휘도가 높고 표시 품질이 양호한 액정 표시 장치를 제공하는 것에 있다.

발명의 구성 및 작용

상기 목적은, 대향 배치된 한쌍의 기관과, 상기 한쌍의 기관 사이에 밀봉된 액정과, 한쪽의 상기 기관 상에 형성된 제1 화소 전극과, 상기 한쪽의 기관 상에 형성되며, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극을 각각 구비한 복수의 화소 영역과, 상기 화소 영역마다 배치되며, 상기 제1 화소 전극에 전기적으로 접속된 소스 전극을 구비한 트랜지스터와, 다른 쪽의 상기 기관 상에 형성되며, 상기 액정을 배향 규제하는 선 형상의 배향 규제용 구조물과, 상기 소스 전극에 전기적으로 접속되며, 절연막을 개재하여 상기 제2 화소 전극의 적어도 일부에 대향하고, 기관면에 수직으로 보아 적어도 일부가 상기 배향 규제용 구조물에 중첩되어 배치되며 또한 상기 배향 규제용 구조물을 따라 연장되는 제어 용량 전극을 구비하고, 상기 소스 전극과 상기 제2 화소 전극을 용량 결합하는 제어 용량부를 갖는 것을 특징으로 하는 액정 표시 장치에 의해 달성된다.

[제1 실시예]

본 발명의 제1 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 7을 이용하여 설명한다. 도 1은 본 실시예에 따른 액정 표시 장치의 개략 구성을 도시하고 있다. 도 1에 도시한 바와 같이, 액정 표시 장치는, 절연막을 개재하여 상호 교차하여 형성된 게이트 버스 라인 및 드레인 버스 라인과, 화소마다 형성된 TFT 및 화소 전극을 구비한 TFT 기관(2)을 갖고 있다. 또한, 액정 표시 장치는, CF나 공통 전극이 형성되어 TFT 기관(2)에 대향 배치된 대향 기관(4)과, 양 기관(2, 4) 사이에 밀봉된 마이너스의 유전률 이방성을 갖는 수직 배향형의 액정(6)(도 1에서는 도시 생략)을 구비하고 있다.

TFT 기관(2)에는, 복수의 게이트 버스 라인을 구동하는 드라이버 IC가 실장된 게이트 버스 라인 구동 회로(80)와, 복수의 드레인 버스 라인을 구동하는 드라이버 IC가 실장된 드레인 버스 라인 구동 회로(82)가 접속되어 있다. 이들 구동 회로(80, 82)는, 제어 회로(84)로부터 출력된 소정의 신호에 기초하여, 주사 신호나 데이터 신호를 소정의 게이트 버스 라인 혹은 드레인 버스 라인에 출력하도록 되어 있다. TFT 기관(2)의 TFT 소자 형성면과 반대측의 면에는 편광판(87)이 배치되고, 대향 기관(4)의 공통 전극 형성면과 반대측의 면에는, 편광판(87)과 크로스니콜로 배치된 편광판(86)이 배치되어 있다. 편광판(87)의 TFT 기관(2)과 반대측의 면에는 백 라이트 유닛(88)이 배치되어 있다.

도 2는 본 실시예에 따른 액정 표시 장치로서, 용량 결합 HT법을 이용한 MVA 방식의 액정 표시 장치의 1화소를 대향 기관(4)측으로부터 본 구성을 도시하고 있다. 도 3은 도 2의 C-C선에서 절단한 액정 표시 장치의 단면 구성을 도시하고 있다. 도 2 및 도 3에 도시한 바와 같이, 본 실시예에 따른 액정 표시 장치의 TFT 기관(2)은, 글래스 기관(10) 등의 투명 박판 상에 형성된 복수의 게이트 버스 라인(12)과, 절연막(30)을 개재하여 게이트 버스 라인(12)에 교차하는 복수의 드레인 버스 라인(14)을 갖고 있다. 게이트 버스 라인(12)의 피치는 예를 들면 약 300 μ m, 드레인 버스 라인(14)의 피치는 예를 들면 약 100 μ m이다. 또한, TFT 기관(2)에는, 게이트 버스 라인(12)에 병렬하는 축적 용량 버스 라인(18)이 게이트 버스 라인(12)과 동층에 형성되어 있다.

게이트 버스 라인(12) 및 드레인 버스 라인(14)의 교차 위치 근방에는, 예를 들면 채널 에치형의 TFT(20)가 형성되어 있다. TFT(20)의 게이트 전극(23)은, 게이트 버스 라인(12)에 전기적으로 접속되어 있다. 게이트 전극(23) 상에는 동작 반도체층(28)이 형성되어 있다. 동작 반도체층(28) 상에는, 막대 형상의 소스 전극(22)과, 소정의 간극을 개재하여 소스 전극(22)을 둘러싸는 C자형의 드레인 전극(21)이 형성되어 있다. 드레인 전극(21)은 드레인 버스 라인(14)에 전기적으로 접속되어 있다.

TFT(20) 상의 기관 전체면에는, 예를 들면 실리콘질화막(SiN막)으로 이루어지는 보호막(31)이 형성되어 있다. 보호막(31) 상에는, 게이트 버스 라인(12) 및 드레인 버스 라인(14)의 교차부마다, 화소 전극(16a, 16b)이 형성되어 있다. 화소 전극(16a, 16b)이 형성된 사각 형상의 영역이 화소 영역으로 되어 있다. 화소 영역은, 화소 전극(16a)이 형성된 부화소 A와, 화소 전극(16b)이 형성된 부화소 B로 분할되어 있다. 부화소 A는 예를 들면 사다리꼴 형상의 형상을 갖고, 화소 영역의 중앙부 왼쪽 부근에 배치되어 있다. 부화소 B는, 화소 영역 중 부화소 A의 영역을 제외한 도 2에서 상부, 하부 및 중앙부 우측 부근에 배치되어 있다. 부화소 A, B의 배치는, 축적 용량 버스 라인(18)에 대하여 1화소 내에서 각각 거의 선대칭으로 되어 있다. 화소 전극(16a, 16b)은, 예를 들면 모두 ITO 등의 투명 도전막으로 이루어지며 상호 동층에 형성되어 있다.

화소 전극(16a, 16b)은, 사다리꼴 형상의 화소 전극(16a)의 3변을 대략 「〈」자형으로 둘러싸는 슬릿(44, 47, 44)에 의해 상호 분리되어 있다. 슬릿(44)은 화소 영역 단부에 대하여 비스듬하게 연장되며, 슬릿(47)은 화소 영역 우측 단부를 따라 연장되어 있다. 슬릿(44, 47)의 폭은 예를 들면 10 μ m이다. 슬릿(44)은, 액정의 배향을 규제하는 배향 규제용 구조물로서도 기능한다.

부화소 B에는, 제어 용량 전극(33)이 형성되어 있다. 제어 용량 전극(33)은 소스 전극(22)에 전기적으로 접속되며, 예를 들면 소스 전극(22)과 동층에 형성되어 있다. 제어 용량 전극(33)은, 슬릿(44)에 각각 병렬하고, 화소 영역 단부에 대하여 비스듬하게 연장되는 경사 연신부(33a, 33c)와, 화소 영역의 도 2에서 우측의 긴 변을 따라 연장되며, 경사 연신부(33a, 33c) 사이를 접속하는 접속부(33b)를 갖고 있다. 제어 용량 전극(33)은, 보호막(절연막)(31)을 개재하여 화소 전극(16b)의 일부의 영역에 중첩되어 배치되어 있다. 보호막(31)을 개재하여 대향하는 해당 영역의 화소 전극(16b)과 제어 용량 전극(33) 사이에는, 제어 용량 Cc가 제어 용량부로서 형성된다.

축적 용량 버스 라인(18) 상에는, 절연막(30)을 개재하여 축적 용량 전극(19)이 화소마다 형성되어 있다. 절연막(30)을 개재하여 대향하는 축적 용량 버스 라인(18)과 축적 용량 전극(19) 사이에는, 축적 용량 Cs가 형성된다. 축적 용량 전극(19)은, 보호막(31)을 개구한 콘택트홀(25)을 통해, 화소 전극(16a)에 전기적으로 접속되어 있다. 또한 축적 용량 전극(19)은, 제어 용량 전극(33) 및 소스 전극(22)에 전기적으로 접속되어 있다.

부화소 A의 화소 전극(16a)은, 축적 용량 전극(19) 및 제어 용량 전극(33)을 통해 TFT(20)의 소스 전극(22)에 전기적으로 접속되어 있다. 한편, 부화소 B의 화소 전극(16b)은 전기적으로 플로팅 상태로 되어 있다. 화소 전극(16b)은, 제어 용량 Cc를 개재한 용량 결합에 의해, 소스 전극(22)에 간접적으로 접속되어 있다. 화소 전극(16a, 16b) 및 보호막(31)은, 예를 들면 폴리이미드로 이루어지는 수직 배향막(50)으로 피복되어 있다.

한편, 대향 기관(4)은, 글래스 기관(11) 상에 형성되며, 화소 영역 단부를 차광하는 BM(48)을 갖고 있다. BM(48)은 예를 들면 Cr 등의 금속 재료로 형성되며, TFT 기관(2)측의 게이트 버스 라인(12), 드레인 버스 라인(14) 및 TFT(20)에 대향하는 위치에 배치되어 있다. BM(48)의 개구부(48a)는, 양 기관(2, 4)의 접합 어긋남 등을 고려하여, 화소 전극(16a, 16b)이 형성된 화소 영역보다 좁게 되어 있다. BM(48) 상에는 CF 수지층(40)이 형성되어 있다. 각 화소에는, R, G, B 중 어느 1색의 CF 수지층(40)이 배치된다.

CF 수지층(40) 상에는, ITO 등의 투명 도전막으로 이루어지는 공통 전극(41)이 형성되어 있다. 액정층을 개재하여 대향하는 부화소 A의 화소 전극(16a)과 공통 전극(41) 사이에는 액정 용량 Clc1이 형성되고, 부화소 B의 화소 전극(16b)과 공통 전극(41) 사이에는 액정 용량 Clc2가 형성된다. 공통 전극(41) 상에는, 배향 규제용 구조물인 댐 형상의 선 형상 돌기(42)가 형성되어 있다. 선 형상 돌기(42)는, 감광성 수지 등을 이용하여 형성되어 있다. 선 형상 돌기(42)는, 게이트 버스 라인(12) 및 축적 용량 버스 라인(18) 상에서 굴곡되어 있으며, TFT 기관(2)의 슬릿(44)에 병렬하여 배치되어 있다. 선 형상 돌기(42)의 폭은 8~12 μ m 정도(예를 들면 10 μ m)이며, 높이는 1~1.6 μ m 정도이다. 공통 전극(41) 및 선 형상 돌기(42)의 표면은, 예를 들면 폴리이미드로 이루어지는 수직 배향막(51)으로 피복되어 있다. 또한, 대향 기관(4) 상의 배향 규제용 구조물로서는, 공통 전극(41)을 부분적으로 제거한 슬릿을 선 형상 돌기(42)에 대신에 형성해도 된다.

TFT(20)가 온 상태로 되어 화소 전극(16a)에 소정 전압이 인가되며, 부화소 A의 액정층에 전압 Vpx1이 인가되는 것으로 한다. 이 때, 액정 용량 Clc2와 제어 용량 Cc의 용량비에 따라 전위가 분할되기 때문에, 부화소 B의 화소 전극(16b)에는 화소 전극(16a)과는 다른 전압이 인가된다. 부화소 B의 액정층에 인가되는 전압 Vpx2는,

$$V_{px2} = (C_c / (C_{lc2} + C_c)) \times V_{px1}$$

로 된다. 여기서, $0 < (C_c / (C_{lc2} + C_c)) < 1$ 이기 때문에, $V_{px1} = V_{px2} = 0$ 이외에서는 전압 V_{px2} 는 전압 V_{px1} 보다 크기가 작아진다($|V_{px2}| < |V_{px1}|$). 이와 같이, 본 실시예에 따른 액정 표시 장치에서는, 부화소 A의 액정층에 인가되는 전압 V_{px1} 과, 부화소 B의 액정층에 인가되는 전압 V_{px2} 를 1화소 내에서 상호 다르게 할 수 있다. 이에 의해, T-V 특성의 왜곡이 1화소 내에서 분산되기 때문에, 경사 방향으로부터 보았을 때에 화상의 색이 하얗게 되는 현상을 억제할 수 있어, 시각 특성이 개선된 광 시야각의 액정 표시 장치가 얻어진다.

여기서, TFT 기관(2)에 형성된 제어 용량 전극(33)의 경사 연신부(33a, 33c)의 적어도 일부는, 대향 기관(4)에 형성된 선형상 돌기(42)를 따라 연장되며, 또한 기관면에 수직으로 보아 선형상 돌기(42)에 중첩되어 배치되어 있다. 경사 연신부(33a, 33c)(및 접속부(33b))의 폭은 선형상 돌기(42)의 폭보다 가늘게 되어 있다. 본 예에서는, 경사 연신부(33a, 33c)는 기관면에 수직으로 보아 선형상 돌기(42) 양측 단부보다 내측에 배치되며, 경사 연신부(33a, 33c)의 거의 전역이 선형상 돌기(42)에 중첩되어 있다. 또한, 제어 용량 전극(33)의 적어도 일부는, 기관면에 수직으로 보아 BM(48)에 중첩되어 배치되어 있다. 예를 들면, 접속부(33b) 중 면적비 60% 이상의 영역이 BM(48)에 중첩되어 있다.

화소 내에서의 선형상 돌기(42)의 형성 영역은, 다른 영역에 비해 광 투과율이 낮게 되어 있다. 본 실시예에서는, 제어 용량 전극(33)의 적어도 일부를 선형상 돌기(42)에 중첩되도록 배치함으로써, 실질적인 화소의 개구율이 향상되어, 종래에 비해 한층 더 밝은 표시가 가능하게 된다. 마찬가지로, 제어 용량 전극(33)의 적어도 일부를, 광을 차광하는 BM(48)에 중첩되도록 배치함으로써, 화소의 개구율이 향상되어, 종래에 비해 한층 더 밝은 표시가 가능하게 된다.

부화소 A, B의 전압비 $V_{px2}/V_{px1} (= C_c / (C_{lc2} + C_c))$ 은, 용량비 C_c/C_{lc2} 가 커질수록 커지게(1에 가깝게) 되며, 용량비 C_c/C_{lc2} 가 작아질수록 작아지게(0에 가깝게) 된다. 따라서, 제어 용량 C_c 를 조정함으로써, 전압비 V_{px2}/V_{px1} 을 변화시킬 수 있다. 제어 용량 C_c 는, 제어 용량 전극(33)과 화소 전극(16b)의 중첩 면적, 보호막(31)의 막두께, 및 보호막(31)의 형성 재료의 유전율에 의해 결정된다. 단, 본 실시예에서는 보호막(31)의 형성 재료로서 SiN이 이용되고 있기 때문에, 유전율은 거의 일정하다.

도 4는 화소 전극(16a, 16b)(및 슬릿(44, 47))이 형성된 화소 영역 P와 선형상 돌기(42)와 제어 용량 전극(33)의 접속부(33b)를 TFT 기관(2)측으로부터 본 구성을 모식적으로 도시하고 있다. 도 4에 도시한 바와 같이, 화소 영역 P는, 길이 X의 짧은 변과 길이 3X의 긴 변을 갖는 사각형상이다. 길이 X는 50~100 μ m 정도이며, 예를 들면 65 μ m이다. 화소 영역 P 내의 선형상 돌기(42)는, 화소 영역 P의 도면에서 우측의 긴 변의 양단에 위치하는 2개의 각부를 각각 통과하고, 해당 긴 변에 대하여 45°의 각도를 이루는 방향으로 상호 거의 수직인 방향으로 각각 직선형상으로 연신하는 2개의 영역을 갖고 있다. 선형상 돌기(42)의 폭은 Y(예를 들면 10 μ m)이다. 상기의 2개의 영역을 각각 따라 연신하는 제어 용량 전극(33)의 경사 연신부(33a, 33c)(도 4에서는 도시 생략)와 선형상 돌기(42)의 중첩 폭은, 예를 들면 7 μ m이다. 제어 용량 전극(33)의 접속부(33b)는, 화소 영역 P의 도면에서 좌측의 긴 변을 따라 연신되어 있다. 접속부(33b)의 길이는 화소 영역 P의 짧은 변의 길이와 동일한 X이며, 접속부(33b)의 폭은 Z(2~15 μ m 정도(예를 들면 5 μ m))이다. 본 실시예에서는, 화소 영역 P 내에서의 제어 용량 전극(33)의 면적(즉 제어 용량 전극(33)과 화소 전극(16b)의 중첩 면적) S가 수학적 식 1의 관계를 만족시키고 있다.

$$S \leq (Y \times \sqrt{(X^2 + X^2)} - Y^2/2) \times 2 + X \times Z$$

예를 들면 X=65(μ m), Y=10(μ m), Z=5(μ m)인 경우에는, 면적 S를 대략 2100 μ m² 이하로 한다. 본 예에서는 면적 S를 1146.07 μ m²로 하였다. 또한, 화소 영역 P의 크기가 서로 다른 경우 등에는, 제어 용량 전극(33)의 경사 연신부(33a, 33c)의 폭을 변화시키거나, 경사 연신부(33c)의 길이를 변화시킴으로써 제어 용량 전극(33)의 면적 S를 조정한다.

도 5는 면적 S가 1146.07 μ m²인 경우에 있어서의 보호막(31)의 막두께와 소정 전압 인가 시의 화소의 광 투과율과의 관계를 도시하는 그래프이다. 횡축은 막두께(nm)를 나타내고, 종축은 투과율을 나타내고 있다. 도 5에 도시한 바와 같이, 보호막(31)의 막두께가 두꺼워질수록 광 투과율이 감소하고 있다. 보호막(31)의 막두께를 대략 300nm 이하로 함으로써, 면적 S가 수학적 식 1을 만족하는 범위 내에서 변동하는 것을 고려해도 3.0% 이상의 광 투과율이 얻어져, 휘도가 높은 액정 표시 장치를 실현할 수 있는 것을 알 수 있었다.

도 6은 면적 S가 1146.07 μ m²인 경우에 있어서의 보호막(31)의 막두께와 색시각($\Delta u'v' < 0.04$)의 관계를 도시하는 그래프이다. 횡축은 막두께(nm)를 나타내고, 종축은 색시각(deg)을 나타내고 있다. 도 6에 도시한 바와 같이, 보호막(31)의 막두께가 얇아질수록 색시각이 감소하고 있다. 보호막(31)의 막두께를 대략 100nm 이상으로 함으로써, 면적 S가 수학적 식 1을 만

족하는 범위 내에서 변동하는 것을 고려해도, 130° 이상의 색시각이 얻어져, 색 바램이 발생하지 않는 액정 표시 장치를 실현할 수 있는 것을 알 수 있었다. 도 5 및 도 6에 도시한 그래프로부터, 보호막(31)의 막두께를 대략 100nm 이상 300nm 이하(예를 들면 200nm)로 함으로써, 휘도가 높고 색 바램이 발생하지 않는 표시 품질이 양호한 액정 표시 장치가 얻어지는 것을 알았다. 또한, 본 예에서는 제어 용량 Cc는 305~405fF 정도(예를 들면 355.2fF)이었다. 또한, 보호막(31)의 막두께를 200nm로 한 경우에 양호한 표시 품질이 얻어지는 면적 S의 범위는, 980~1325 μm^2 정도이었다.

도 7은 면적 S가 1146.07 μm^2 인 경우에 있어서의 보호막(31)의 막두께와 커먼 전위의 시프트량 ΔV_{com} 과의 관계를 도시하는 그래프이다. 횡축은 막두께(nm)를 나타내고, 종축은 120분간 백을 표시시킨 경우의 223계조에서의 커먼 전위의 시프트량 ΔV_{com} (V)을 나타내고 있다. 도 7에 도시한 바와 같이, 보호막(31)의 막두께가 두꺼워질수록 시프트량 ΔV_{com} 이 크게 되어 있다. 상기한 바와 같이 보호막(31)의 막두께를 300nm(100nm 이상)로 함으로써, 커먼 전위의 시프트량 ΔV_{com} 이 대략 0.47V 이하로 억제되어, 소부 등이 발생하기 어려워 양호한 표시 품질이 얻어지는 것을 알 수 있었다.

다음으로, 본 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 도 2 및 도 3을 참조하여 설명한다. 우선 TFT 기관(2)의 제조 방법에 대하여 설명한다.

글래스 기관(10) 상에, 예를 들면 PVD(Physical Vapor Deposition)법에 의해 Cr로 이루어지는 금속막, 또는 Al(알루미늄)과 Ti(티탄)의 적층 구조를 갖는 금속막을 형성한다. 그 후, 포토리소그래피법을 이용하여 이 금속막을 패터닝하여, 게이트 버스 라인(12), 게이트 전극(23) 및 축적 용량 버스 라인(18)을 형성한다. 또한, 글래스 기관(10)으로부터의 불순물의 확산을 방지하기 위해, 글래스 기관(10)의 표면을 절연막으로 피복하고 나서 금속막을 형성해도 된다.

다음으로, 게이트 버스 라인(12), 게이트 전극(23) 및 축적 용량 버스 라인(18) 상의 기관 전체면에, 예를 들면 CVD(Cheical Vapor Deposition)법에 의해 산화실리콘 또는 질화실리콘을 퇴적시켜, 게이트 버스 라인(12) 및 축적 용량 버스 라인(18)을 피복하는 절연막(30)을 형성한다.

다음으로, 절연막(30) 상의 전체면에, 예를 들면 CVD법 등을 이용하여 두께 80~200nm의 아몰퍼스 실리콘(a-Si)막(또는 폴리실리콘(p-Si)막)과, n형 불순물이 고농도로 도입된 a-Si막(n+ a-Si막)을 순차적으로 형성한다. 그 후, 포토리소그래피법에 의해 n+ a-Si막과 a-Si막(또는 p-Si막)을 패터닝하여 섬 형상화하고, TFT(20)의 오믹 콘택트층(29) 및 동작 반도체층(28)을 형성한다.

다음으로, 오믹 콘택트층(29) 상의 기관 전체면에, 예를 들면 Ti-Al-Ti의 적층 구조를 갖는 금속막을 형성한다. 그리고, 포토리소그래피법에 의해 금속막, 오믹 콘택트층(29) 및 동작 반도체층(28)을 패터닝하여, TFT(20)의 동작 반도체층(28)의 형상을 확정함과 함께, 드레인 버스 라인(14), 소스 전극(22), 드레인 전극(21), 제어 용량 전극(33) 및 축적 용량 전극(19)을 형성한다.

다음으로, 드레인 버스 라인(14) 등의 상의 기관 전체면에, 예를 들면 CVD법에 의해 질화실리콘을 200nm 퇴적시켜 보호막(31)을 형성한다. 그리고, 포토리소그래피법에 의해 보호막(31)의 소정 위치에, 축적 용량 전극(19)에 이르는 콘택트홀(25)을 형성한다.

다음으로, 보호막(31) 상의 전체면에, 스퍼터법 등에 의해 ITO막을 형성한다. 그 후, 포토리소그래피법에 의해 ITO막을 패터닝하여, 화소 전극(16a, 16b)을 형성한다. 화소 전극(16a)은, 콘택트홀(25)을 통해 축적 용량 전극(19)에 전기적으로 접속된다. 다음으로, 화소 전극(16a, 16b) 상의 기관 전체면에 폴리이미드를 도포하여 수직 배향막(50)을 형성한다. 이와 같이 하여 TFT 기관(2)이 완성된다.

다음으로, 대향 기관(4)의 제조 방법에 대하여 설명한다. 우선, 글래스 기관(11) 상의 전체면에, 예를 들면 Cr 등의 금속막을 형성한다. 이 금속막을 패터닝하여, TFT 기관(2)측의 게이트 버스 라인(12), 드레인 버스 라인(14) 및 TFT(20)에 대응하는 위치에 BM(48)를 형성한다.

다음으로, 예를 들면 적색 감광 수지, 녹색 감광 수지 및 청색 감광 수지를 이용하여, R, G, B의 CF 수지층(40)을 각 화소 영역에 순차적으로 형성한다. 화소마다 적색, 녹색 및 청색 중 어느 1색의 CF 수지층(40)이 배치되도록 한다.

다음으로, CF 수지층(40) 상에 ITO막을 스퍼터법에 의해 형성하고, 공통 전극(41)을 형성한다. 다음으로, 예를 들면 포토 레지스트를 이용하여, 공통 전극(41) 상에 유전체로 이루어지는 댐 형상의 선 형상 돌기(42)를 형성한다. 다음으로, 공통 전극(41) 상 및 선 형상 돌기(42) 상의 전체면에 폴리이미드를 도포하여, 수직 배향막(50)을 형성한다. 이와 같이 하여 대향 기관(4)이 완성된다.

이상의 공정을 거쳐 제작된 TFT 기관(2)과 대향 기관(4)을, 예를 들면 구 형상 스페이서를 사이에 두고 접합한다. 다음으로, TFT 기관(2)과 대향 기관(4) 사이에, 마이너스의 유전률 이방성을 갖는 수직 배향형의 액정(6)을 주입하고 밀봉한다. 이와 같이 하여, 본 실시예에 따른 액정 표시 장치가 완성된다. 이상과 같이, 본 실시예에 따르면, 휘도가 높고 표시 품질이 양호한 액정 표시 장치가 얻어진다.

[제2 실시예]

다음으로, 본 발명의 제2 실시예에 따른 액정 표시 장치에 대하여 도 8 내지 도 14를 이용하여 설명한다. 도 8은 본 실시예에 따른 액정 표시 장치의 B 화소(청색의 CF 수지층이 형성된 화소)의 구성을 도시하고, 도 9는 본 실시예에 따른 액정 표시 장치의 R 화소 또는 G 화소(적색 또는 녹색의 CF 수지층이 형성된 화소)의 구성을 도시하고 있다. 도 10의 (a)는 도 8의 D-D선에서 절단한 액정 표시 장치의 단면 구성을 도시하고, 도 10의 (b)는 도 9의 E-E선에서 절단한 액정 표시 장치의 단면 구성을 도시하고 있다. 도 11은 TFT 기관(2)과 접합하기 전의 대향 기관(4)의 단면 구성을 도시하고 있다. 도 11의 (a)는 도 10의 (a)와 동 위치에서 절단한 대향 기관(4)의 단면 구성을 도시하며, 도 11의 (b)는 도 10의 (b)와 동 위치에서 절단한 대향 기관(4)의 단면 구성을 도시하고 있다. 도 12는 대향 기관(4)과 접합하기 전의 TFT 기관(2)의 단면 구성을 도시하고 있다. 도 12의 (a)는 도 10의 (a)와 동 위치에서 절단한 TFT 기관(2)의 단면 구성을 도시하고, 도 12의 (b)는 도 10의 (b)와 동 위치에서 절단한 TFT 기관(2)의 단면 구성을 도시하고 있다.

도 8 내지 도 12의 (a), (b)에 도시한 바와 같이, 본 실시예에서는, B 화소와 R 화소 및 G 화소에서는 TFT 기관(2)측의 구성이 서로 다르다. TFT 기관(2)의 B 화소는, 도 2와 거의 마찬가지로 구성을 갖고 있다. B 화소의 대향 기관(4)측에는, 접속부(33b)와 축적 용량 전극(19)이 T자 형상으로 교차하는 영역에, 예를 들면 아크릴 수지계 네가티브형 감광성 레지스트로 이루어지는 주상 스페이서(45)가 형성되어 있다. 주상 스페이서(45)의 형성 영역과 화소 개구부의 TFT 기관(2)측의 구성을 비교하면, 주상 스페이서(45)의 형성 영역은, TFT(20)의 게이트 전극(23)과 동층에 형성된 축적 용량 버스 라인(18)과, 동작 반도체층(28)과 동층에 형성된 a-Si층(62)과, 오믹 콘택트층(29)과 동층에 형성된 n+ a-Si층(61)과, 소스 전극(22) 및 드레인 전극(21)과 동층에 형성된 접속부(33b)(축적 용량 전극(19))를 갖고 있다. 이에 의해, 주상 스페이서(45)의 형성 영역에는, 높이 T1의 블록부(63)가 형성된다. 주상 스페이서(45) 및 블록부(63)는, 제1 셀 갭 유지용 구조물을 구성한다. 제1 셀 갭 유지용 구조물은, 대향 기관(4) 및 TFT 기관(2)의 쌍방에 접촉하고, 셀 갭 G1을 유지하고 있다.

R 화소 및 G 화소의 대향 기관(4)에는, 주상 스페이서(45)와 동일층의 주상 스페이서(46)가 형성되어 있다. B 화소의 구성과 달리, R 화소 및 G 화소의 접속부(33b) 및 축적 용량 전극(19)은, 주상 스페이서(46)의 형성 영역을 우회하도록 배치되어 있다. 따라서, 주상 스페이서(46)의 형성 영역은 축적 용량 버스 라인(18)을 갖고 있지만, 주상 스페이서(45)의 형성 영역과 비교하면, a-Si층(62), n+ a-Si층(61) 및 접속부(33b)를 갖고 있지 않다. 이에 의해, 주상 스페이서(46)의 형성 영역에는, a-Si층(62), n+ a-Si층(61) 및 접속부(33b)의 각 막두께의 총합분만큼 블록부(63)보다 낮은 높이 T2의 블록부(64)가 형성된다(T1>T2). 본 예에서는, 높이 T1과 높이 T2의 차(T1-T2)는 예를 들면 0.50 μm 이다. 주상 스페이서(46) 및 블록부(64)는, 제2 셀 갭 유지용 구조물을 구성한다. 기관 접합 전에는, 주상 스페이서(45)의 공통 전극(41)으로부터의 높이 C1과 주상 스페이서(46)의 공통 전극(41)으로부터의 높이 C2는 거의 동일하며(C1=C2), 예를 들면 모두 3.2 μm 이다.

본 실시예에 따른 액정 표시 장치는 적하 주입(ODF)법을 이용하여 제작되어 있고, 기관(2, 4) 사이의 외주부에는 액정을 밀봉하기 위해 이음매 없이 도포된 시일재가 형성되어 있다. ODF법을 이용하여 제작되는 액정 표시 장치의 셀 갭 G1은, 적하되는 액정량에 의해 결정된다. 본 실시예에서는, 기관(2, 4) 사이의 셀 갭 G1이 (T1+C1)<G1<(T2+C2)의 관계를 만족하는 액정량이 적해진다. 따라서, 주상 스페이서(45)와 블록부(63)는 상호 접촉하여, (G1-(T2+C2))(예를 들면 0.25 μm)만큼 압축된다. 한편, 주상 스페이서(46)와 블록부(64)는 상호 접촉하지 않고, (G1-(T1+C1))(예를 들면 0.25 μm)의 간극을 개재하여 대향한다. 즉, 주상 스페이서(45) 및 블록부(63)를 구비한 제1 셀 갭 유지용 구조물은, 항상 셀 갭 G1을 유지하고, 주상 스페이서(46) 및 블록부(64)를 구비한 제2 셀 갭 유지용 구조물은, 외부로부터 가압되었을 때에 셀 갭 G1보다 좁은 셀 갭 G2(도시 생략)를 유지하도록 되어 있다.

주상 스페이서(45)의 상저 면적(제1 셀 갭 유지용 구조물의 지지 면적) S1과 주상 스페이서(46)의 상저 면적(제2 셀 갭 유지용 구조물의 지지 면적) S2는 거의 동일하며(S1=S2), 예를 들면 모두 300 μm^2 이다. 주상 스페이서(45)는 5개의 B 화소

에 1개 배치되고, 주상 스페이서(46)는 전 R 화소 및 전 G 화소에 배치되어 있다. 따라서, 제1 셀 갭 유지용 구조물의 면적 밀도 D1은, 제2 셀 갭 유지용 구조물의 면적 밀도 D2의 1/10로 되어 있다(D1:D2=1:10). 또한, 주상 스페이서(45)가 형성되지 않는 B 화소의 TFT 기판(2)층의 구성은, R 화소 및 G 화소의 TFT 기판(2)층의 구성과 마찬가지로 되어도 된다.

예를 들면 제조 변동에 의해 주상 스페이서(45)가 0.15 μ m 낮게 형성된 경우에도, 기판 접합 후에는 주상 스페이서(45)(및 볼록부(63))는 0.10 μ m만큼 압축되게 된다. 따라서, 제작한 액정 표시 패널은 중력 불균일이 발생하지 않는 내부 압력을 갖는다. 한편, 주상 스페이서(46)가 0.15 μ m 높게 형성된 경우라도, 기판 접합 후에는 주상 스페이서(46)와 볼록부(64) 사이에는 0.10 μ m의 간극이 존재하기 때문에, 상온 시에 상호 접촉하지 않게 된다. 따라서, 저온 하에서의 기포의 발생을 방지할 수 있다.

또한, 액정 표시 패널의 기판(2, 4) 사이에 외부로부터 높은 압력이 가해졌을 때에는, 제1 셀 갭 유지용 구조물 외에 제2 셀 갭 유지용 구조물도 셀 갭을 유지한다. 따라서, 셀 갭 불균일이 발생하지 않고, 외부로부터의 가압에 대한 높은 내성이 얻어진다.

본 실시예에 따르면 제1 실시예와 마찬가지로의 효과가 얻어질 뿐만 아니라, 외부로부터 압력이 가해지고 있지 않을 때에는 낮은 면적 밀도 D1로 형성된 제1 셀 갭 유지용 구조물만이 셀 갭 G1을 유지하고 있기 때문에, 저온 하에서의 기포의 발생을 방지할 수 있다. 한편, 외부로부터 압력이 가해졌을 때에는 높은 면적 밀도(D1+D2)로 형성된 제1 및 제2 셀 갭 유지용 구조물이 셀 갭 G2를 유지하기 때문에, 셀 갭 불균일을 억제할 수 있다. 또한, 본 실시예에 따르면, ODF법을 이용하여 제작되는 액정 표시 장치에서, 넓은 제조 마진 및 높은 내가압성이라는 상반되는 2개의 효과를 동시에 실현할 수 있다.

다음으로, 본 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 간단하게 설명한다. 도 13은 대향 기판(4)의 제조 공정을 도시하고 있다. 우선, 도 13의 (a)에 도시한 바와 같이, 글래스 기판(11) 등의 절연성 기판 상에 Cr 금속 또는 수지 블랙을 이용하여 BM(48)를 형성한다. 다음으로, 도 13의 (b)에 도시한 바와 같이, 안료 분산형 감광성 착색 수지 등을 이용하여 CF 수지층(40R, 40G, 40B)을 순차적으로 형성한다. 다음으로, 도 13의 (c)에 도시한 바와 같이, ITO 등의 투명 도전막을 스퍼터링하여 공통 전극(41)을 형성한다. 다음으로, 도 13의 (d)에 도시한 바와 같이, 예를 들면 노볼락 수지계 포지티브형 감광성 레지스트를 기판 전체면에 도포하고, 포토리소그래피법을 이용하여 소정의 배치 패턴의 선 형상 돌기(42)를 형성한다. 다음으로, 도 13의 (e)에 도시한 바와 같이, 예를 들면 아크릴 수지계 네가티브형 감광성 레지스트를 기판 전체면에 도포하고, 포토리소그래피법을 이용하여 소정의 위치에 소정의 상저 면적을 갖는 주상 스페이서(45, 46)를 형성한다. 주상 스페이서(45)는 예를 들면 5개의 B 화소에 1개의 배치 밀도로 배치되며, 주상 스페이서(46)는 전 R 화소 및 전 G 화소에 1개씩의 배치 밀도로 배치된다. 이상의 공정을 거쳐, 대향 기판(4)이 제작된다.

도 14는 ODF법을 이용한 액정 표시 패널의 제조 공정을 도시하는 도면이다. 도 14의 (a), (c), (e)는 각 공정에서의 대향 기판(4)의 상태를 도시하는 사시도이고, 도 14의 (b), (d), (f)는 각 공정에서의 주상 스페이서(45)(또는 46) 근방의 상태를 도시하는 개략 단면도이다. 우선 대향 기판(4) 및 별도의 공정에서 제작된 TFT 기판(2)의 표면에 배향막을 형성하고, 도 14의 (a), (b)에 도시한 바와 같이, 예를 들면 대향 기판(4)의 외주부의 전체 둘레에, 광 경화형의 시일재(60)를 이음매 없이 도포한다. 다음으로, 도 14의 (c), (d)에 도시한 바와 같이, 대향 기판(4) 상에 소정량의 액정(6)을 적하한다. 또한 도 14의 (d)에서는, 적하된 상태의 액정(6)이 아니라, 후술하는 공정에서 충전된 상태의 액정(6)을 도시하고 있다. 다음으로, 도 14의 (e), (f)에 도시한 바와 같이, 대향 기판(4)과 TFT 기판(2)을 진공 중에서 접합하고, 대기압으로 되돌아감으로써 액정(6)을 기판(2, 4) 사이에 충전한다. 이 때, 셀 갭은 액정(6)의 적하량에 의해 제어되며, 주상 스페이서(45)는 TFT 기판(2)에 접촉하여 소정의 변위량만큼 압축된다. 시일재(60)를 경화시킨 후, 패널 절단, 편광판 접착 등의 공정을 거쳐 액정 표시 패널이 완성된다. 그 후, 모듈 공정 등을 거쳐 액정 표시 장치가 완성된다.

본 발명은, 상기 실시예에 한하지 않고 다양한 변형이 가능하다.

예를 들면, 상기 실시예에서는 투과형의 액정 표시 장치를 예로 들었지만, 본 발명은 이에 한하지 않고, 반사형이나 반투과형 등의 다른 액정 표시 장치에도 적용할 수 있다.

또한 상기 실시예에서는, 2개의 부화소를 구비한 화소 영역을 갖는 액정 표시 장치를 예로 들었지만, 본 발명은 이에 한하지 않고, 3개 또는 그 이상의 부화소를 구비한 화소 영역을 갖는 액정 표시 장치에도 적용할 수 있다.

또한 상기 실시예에서는, 채널 에치형의 TFT를 구비한 액정 표시 장치를 예로 들었지만, 본 발명은 이에 한하지 않고, 채널 보호막형의 TFT를 구비한 액정 표시 장치에도 적용할 수 있다.

이상 설명한 실시예에 따른 액정 표시 장치는, 이하와 같이 정리된다.

(부기 1)

대향 배치된 한쌍의 기관과,

상기 한쌍의 기관 사이에 밀봉된 액정과,

한쪽의 상기 기관 상에 형성된 제1 화소 전극과, 상기 한쪽의 기관 상에 형성되며, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극을 각각 구비한 복수의 화소 영역과,

상기 화소 영역마다 배치되며, 상기 제1 화소 전극에 전기적으로 접속된 소스 전극을 구비한 트랜지스터와,

다른쪽의 상기 기관 상에 형성되며, 상기 액정을 배향 규제하는 선 형상의 배향 규제용 구조물과,

상기 소스 전극에 전기적으로 접속되며, 절연막을 개재하여 상기 제2 화소 전극의 적어도 일부에 대향하고, 기관면에 수직으로 보아 적어도 일부가 상기 배향 규제용 구조물에 중첩되어 배치되며 또한 상기 배향 규제용 구조물을 따라 연장되는 제어 용량 전극을 구비하고, 상기 소스 전극과 상기 제2 화소 전극을 용량 결합하는 제어 용량부

를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 2)

부기 1에 기재된 액정 표시 장치에서,

상기 제어 용량 전극의 폭은, 상기 배향 규제용 구조물의 폭보다 좁은 것을 특징으로 하는 액정 표시 장치.

(부기 3)

부기 1 또는 2에 기재된 액정 표시 장치에서,

상기 화소 영역 단부를 차광하는 차광막을 더 갖고,

상기 제어 용량 전극은, 기관면에 수직으로 보아 적어도 일부가 상기 차광막에 중첩되어 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 4)

부기 1 내지 3 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 화소 영역은, 길이 X의 짧은 변과 길이 약 3X의 긴 변을 갖는 사각 형상이며,

상기 배향 규제용 구조물은, 한쪽의 상기 긴 변의 양단에 위치하는 2개의 상기 화소 영역 각부를 각각 통과하고, 상기 긴 변에 대하여 약 45°의 각도를 이루는 방향으로서 상호 거의 수직인 방향으로 각각 직선 형상으로 연신하는 2개의 영역을 상기 화소 영역 내에 갖고 있는 것을 특징으로 하는 액정 표시 장치.

(부기 5)

부기 4에 기재된 액정 표시 장치에서,

상기 제어 용량 전극은, 상기 배향 규제용 구조물의 상기 2개의 영역을 각각 따라 연신하는 2개의 경사 연신부와, 다른쪽의 상기 긴 변을 따라 연신하며, 상기 2개의 경사 연신부 사이를 접속하는 길이 약 X의 접속부를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 6)

부기 5에 기재된 액정 표시 장치에서,

상기 배향 규제용 구조물의 폭을 Y로 하고, 상기 접속부의 폭을 Z로 하였을 때,

상기 제어 전극의 상기 제2 화소 전극에 대한 중첩 면적 S는,

$$S \leq (Y \times \sqrt{(X^2 + X'^2) - Y^2 / 2}) \times 2 + X \times Z$$

의 관계를 만족시키는 것을 특징으로 하는 액정 표시 장치.

(부기 7)

부기 6에 기재된 액정 표시 장치에서,

상기 절연막은 실리콘 질화막으로 이루어지며, 100nm 이상 300nm 이하의 막두께를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 8)

부기 6 또는 7에 기재된 액정 표시 장치에서,

상기 배향 규제용 구조물의 폭 Y는 8 μ m 이상 12 μ m 이하인 것을 특징으로 하는 액정 표시 장치.

(부기 9)

부기 6 내지 8 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 접속부의 폭 Z는 2 μ m 이상 15 μ m 이하인 것을 특징으로 하는 액정 표시 장치.

(부기 10)

부기 1 내지 9 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 한쌍의 기관 사이의 외주부에 이음매 없이 도포되어, 상기 액정을 밀봉하는 시일재와,

상기 한쌍의 기관의 쌍방에 접촉하며, 제1 셀 갭을 유지하는 제1 셀 갭 유지용 구조물과,

외부로부터 가압되었을 때에 상기 제1 셀 갭보다 좁은 제2 셀 갭을 유지하는 제2 셀 갭 유지용 구조물

을 더 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 11)

부기 10에 기재된 액정 표시 장치에서,

상기 제1 셀 갭 유지용 구조물은, 상기 트랜지스터의 게이트 전극과 동층에 형성된 제1 층과, 상기 소스 전극과 동층에 형성된 제2 층을 모두 갖고,

상기 제2 셀 갭 유지용 구조물은, 상기 제1 층 또는 상기 제2 층 중 어느 한 쪽을 갖는 것을 특징으로 하는 액정 표시 장치.

발명의 효과

본 발명에 따르면, 휘도가 높고 표시 품질이 양호한 액정 표시 장치를 실현할 수 있다.

(57) 청구의 범위

청구항 1.

대향 배치된 한쌍의 기관과,

상기 한쌍의 기관 사이에 밀봉된 액정과,

한쪽의 상기 기관 상에 형성된 제1 화소 전극과, 상기 한쪽의 기관 상에 형성되며, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극을 각각 구비한 복수의 화소 영역과,

상기 화소 영역마다 배치되며, 상기 제1 화소 전극에 전기적으로 접속된 소스 전극을 구비한 트랜지스터와,

다른쪽의 상기 기관 상에 형성되며, 상기 액정을 배향 규제하는 선 형상의 배향 규제용 구조물과,

상기 소스 전극에 전기적으로 접속되며, 절연막을 개재하여 상기 제2 화소 전극의 적어도 일부에 대향하고, 기관면에 수직으로 보아 적어도 일부가 상기 배향 규제용 구조물에 중첩되어 배치되며 또한 상기 배향 규제용 구조물을 따라 연장되는 제어 용량 전극을 구비하고, 상기 소스 전극과 상기 제2 화소 전극을 용량 결합하는 제어 용량부

를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제1항에 있어서,

상기 제어 용량 전극의 폭은, 상기 배향 규제용 구조물의 폭보다 좁은 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제1항에 있어서,

상기 화소 영역 단부를 차광하는 차광막을 더 갖고,

상기 제어 용량 전극은, 기관면에 수직으로 보아 적어도 일부가 상기 차광막에 중첩되어 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제1항에 있어서,

상기 화소 영역은, 길이 X의 짧은 변과 길이 약 3X의 긴 변을 갖는 사각 형상이며,

상기 배향 규제용 구조물은, 한쪽의 상기 긴 변의 양단에 위치하는 2개의 상기 화소 영역 각부를 각각 통과하고, 상기 긴 변에 대하여 약 45°의 각도를 이루는 방향으로서 상호 거의 수직인 방향으로 각각 직선 형상으로 연신하는 2개의 영역을 상기 화소 영역 내에 갖고 있는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제4항에 있어서,

상기 제어 용량 전극은, 상기 배향 규제용 구조물의 상기 2개의 영역을 각각 따라 연신하는 2개의 경사 연신부와, 다른쪽의 상기 긴 변을 따라 연신하며, 상기 2개의 경사 연신부 사이를 접속하는 길이 약 X의 접속부를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제5항에 있어서,

상기 배향 규제용 구조물의 폭을 Y로 하고, 상기 접속부의 폭을 Z로 하였을 때,

상기 제어 전극의 상기 제2 화소 전극에 대한 중첩 면적 S는,

$$S \leq (Y \times \sqrt{(X^2 + X^2) - Y^2} / 2) \times 2 + X \times Z$$

의 관계를 만족시키는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제6항에 있어서,

상기 절연막은 실리콘 질화막으로 이루어지며, 100nm 이상 300nm 이하의 막두께를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제6항에 있어서,

상기 배향 규제용 구조물의 폭 Y는 8 μ m 이상 12 μ m 이하인 것을 특징으로 하는 액정 표시 장치.

청구항 9.

제6항에 있어서,

상기 접속부의 폭 Z는 2 μ m 이상 15 μ m 이하인 것을 특징으로 하는 액정 표시 장치.

청구항 10.

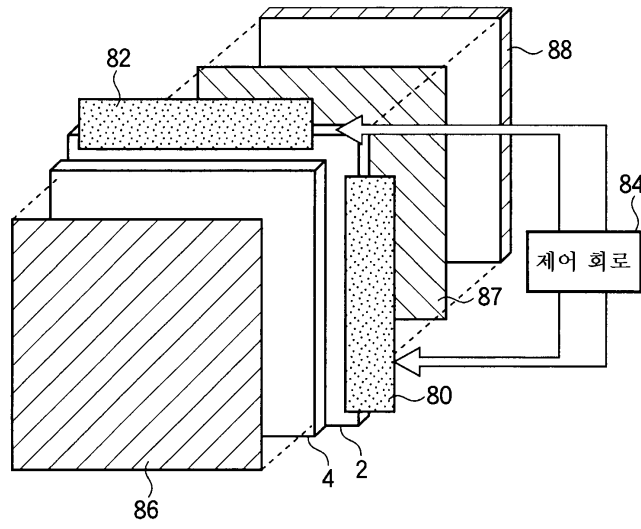
제1항에 있어서,

상기 한쌍의 기관 사이의 외주부에 이음매 없이 도포되어, 상기 액정을 밀봉하는 시일재와,

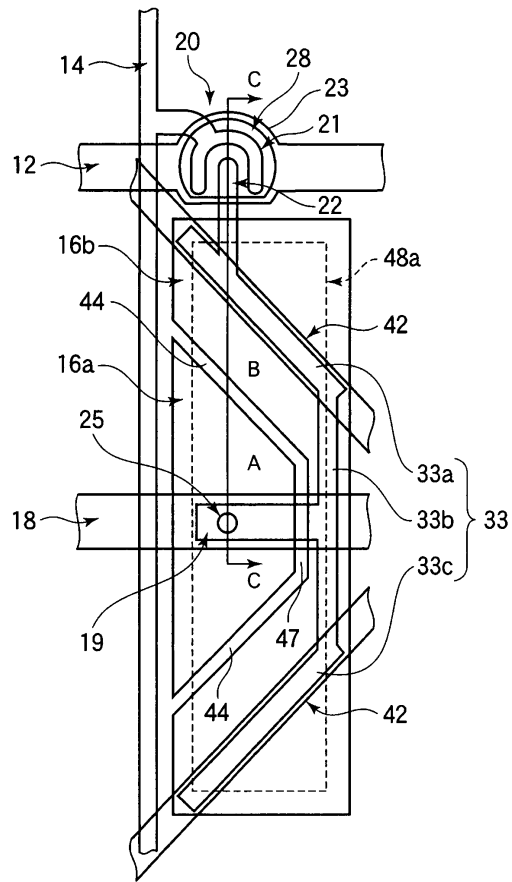
상기 한쌍의 기관의 쌍방에 접촉하며, 제1 셀 갭을 유지하는 제1 셀 갭 유지용 구조물과,
 외부로부터 가압되었을 때에 상기 제1 셀 갭보다 좁은 제2 셀 갭을 유지하는 제2 셀 갭 유지용 구조물
 을 더 갖는 것을 특징으로 하는 액정 표시 장치.

도면

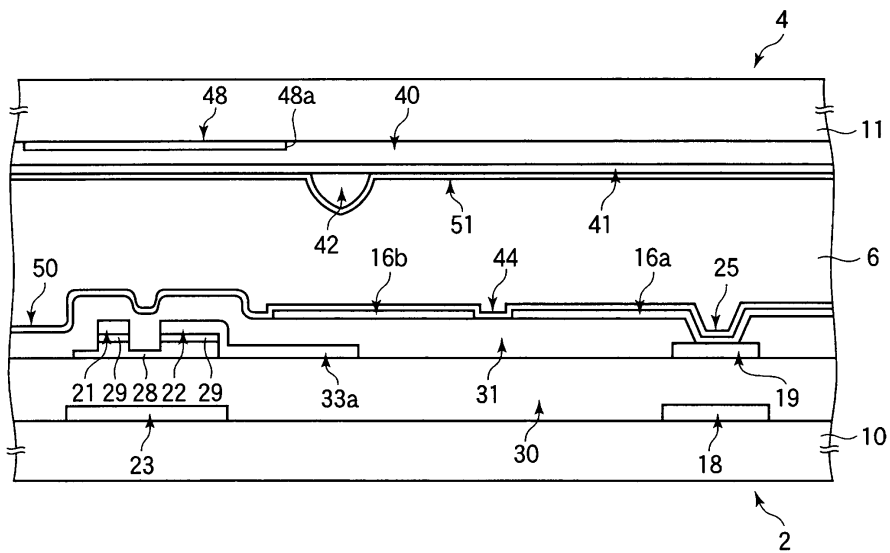
도면1



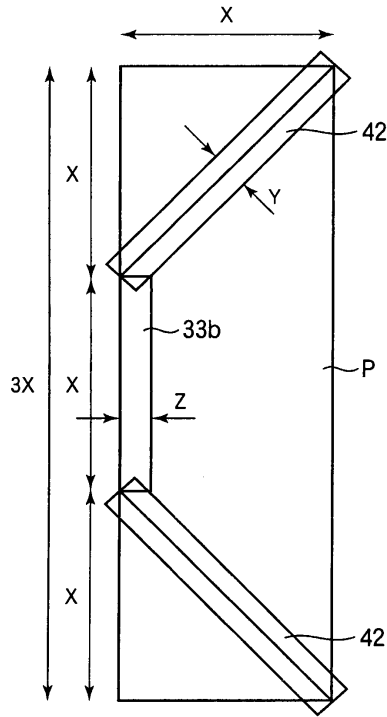
도면2



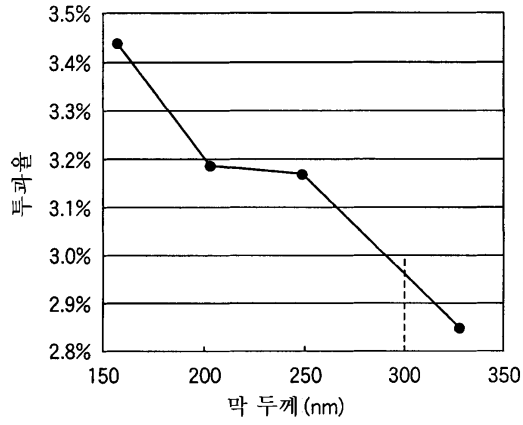
도면3



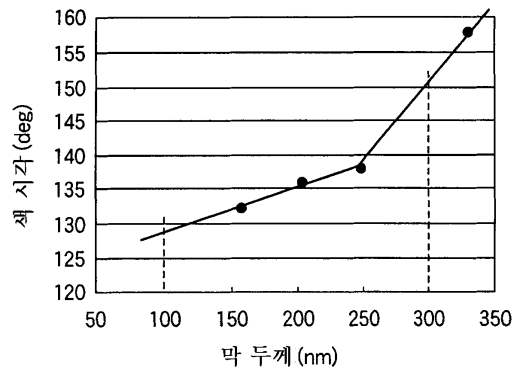
도면4



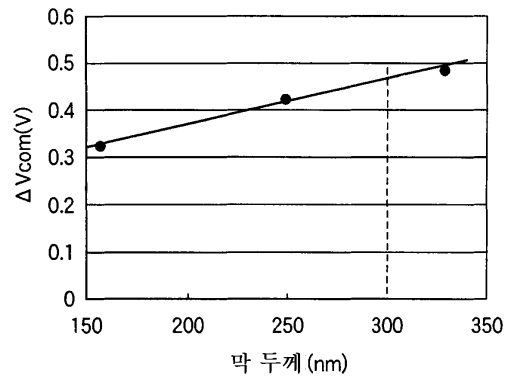
도면5



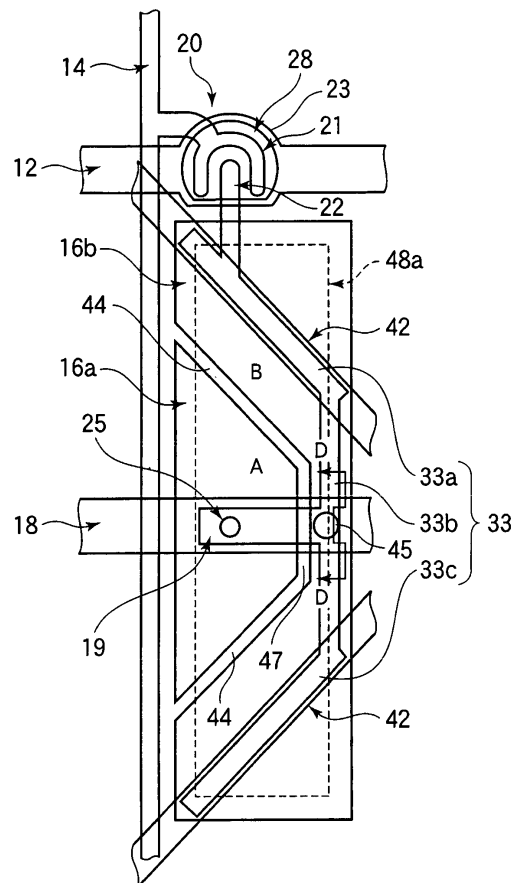
도면6



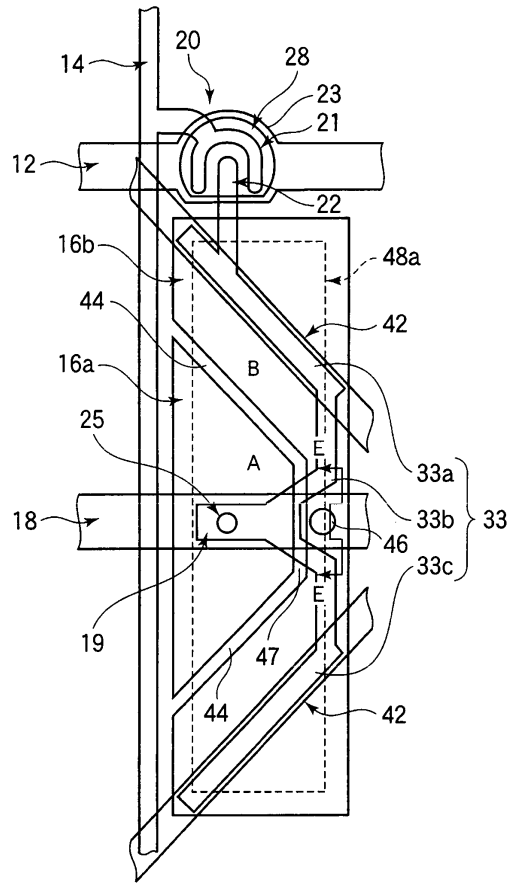
도면7



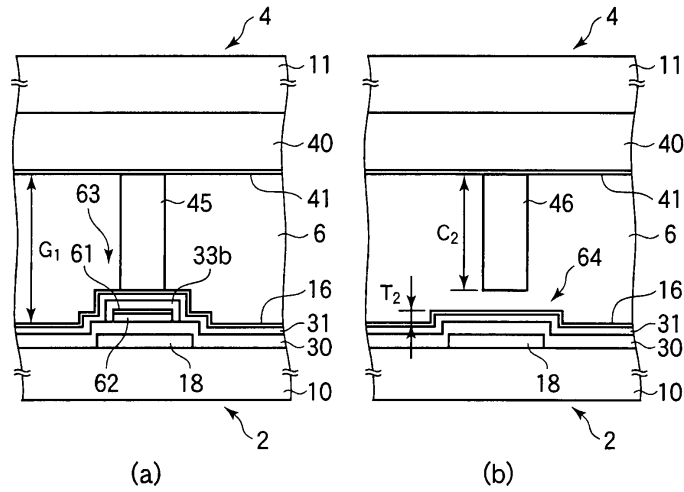
도면8



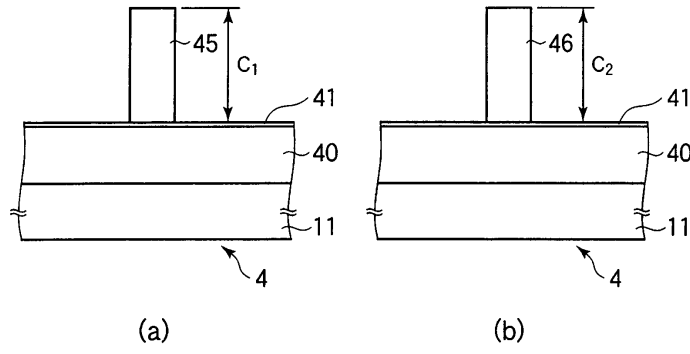
도면9



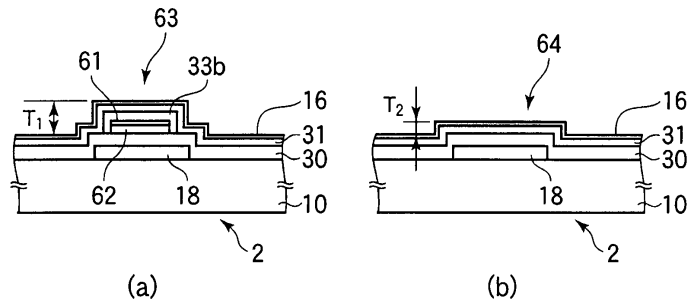
도면10



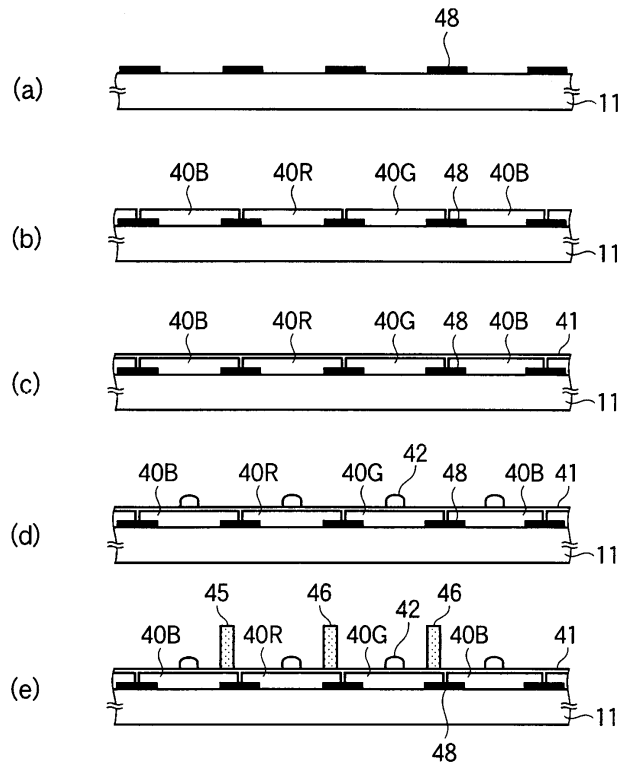
도면11



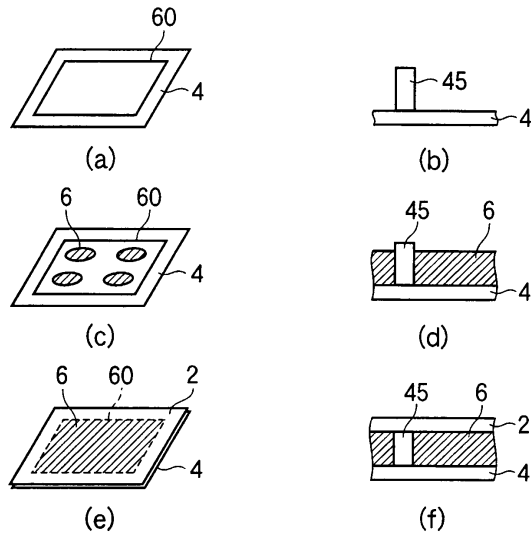
도면12



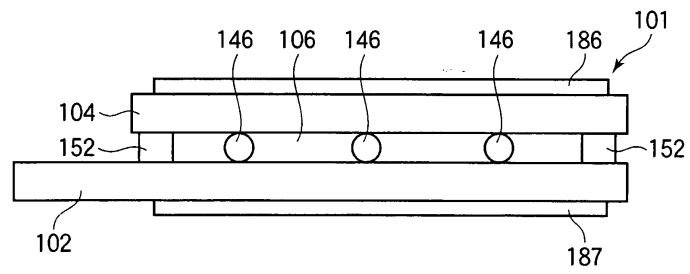
도면13



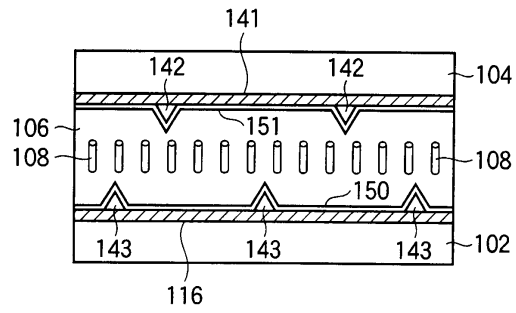
도면14



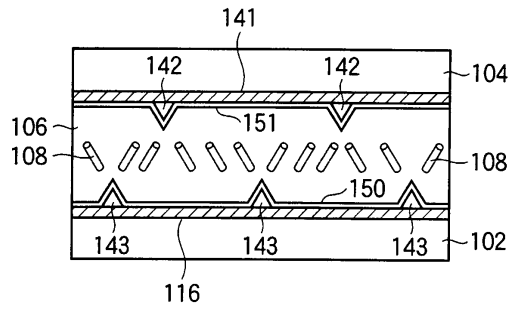
도면15



도면16

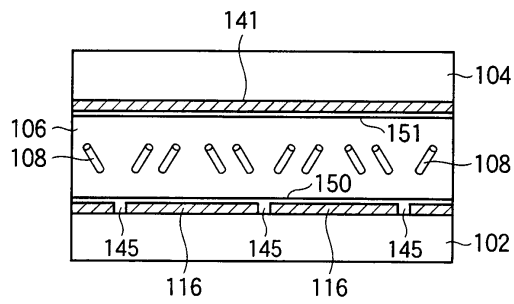


(a)

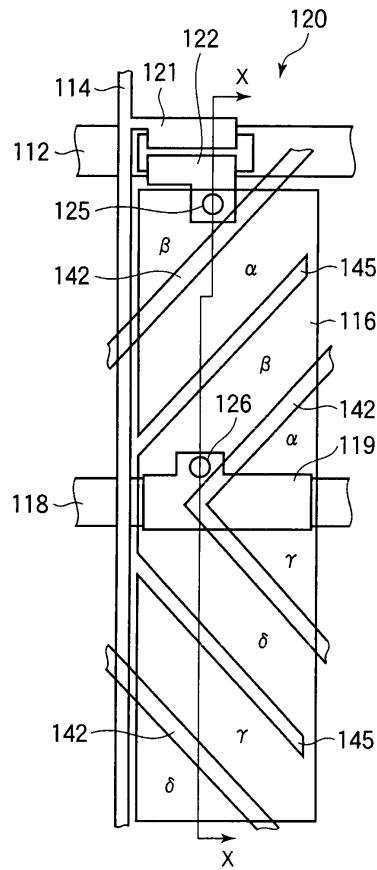


(b)

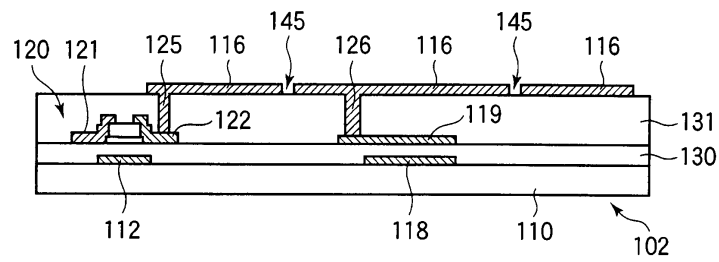
도면17



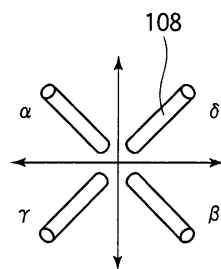
도면18



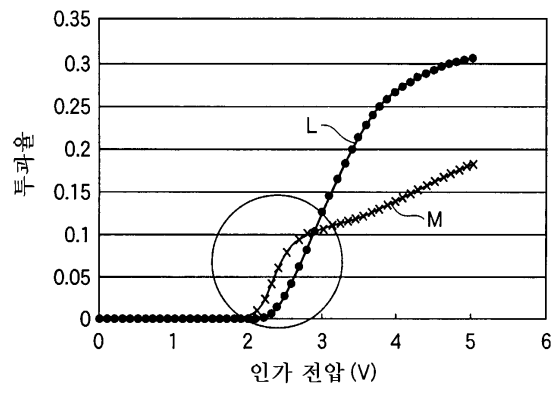
도면19



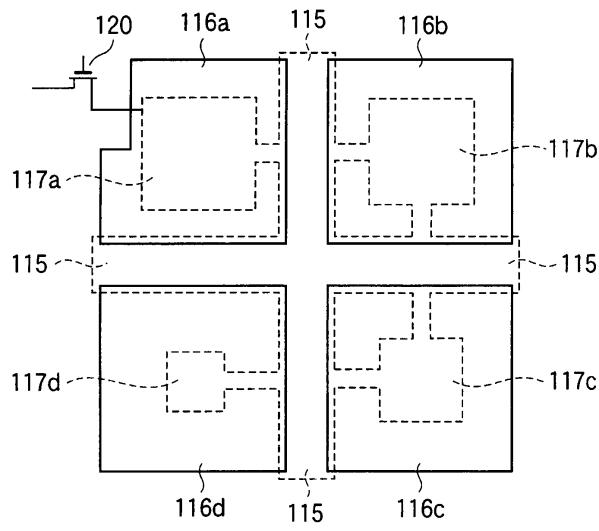
도면20



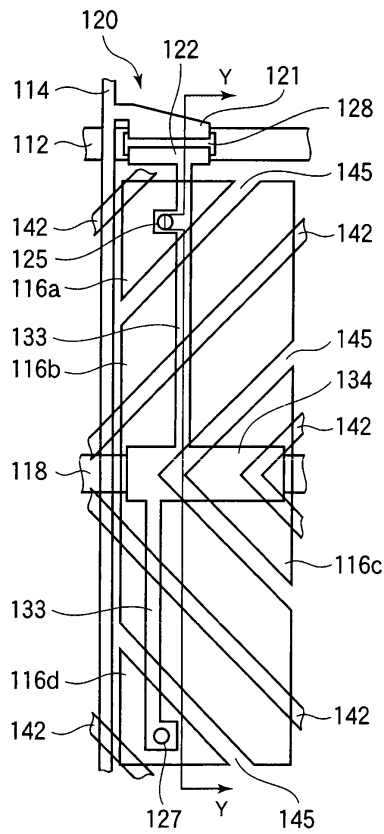
도면21



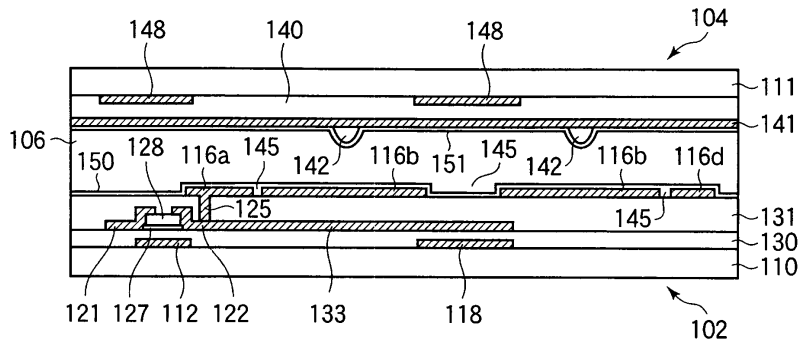
도면22



도면23



도면24



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060084383A	公开(公告)日	2006-07-24
申请号	KR1020060005353	申请日	2006-01-18
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	MISAKI KATSUNORI 미사끼가쯔노리 FUJIKAWA TETSUYA 후지까와데쯔야 TAGUCHI YOSHIHISA 다구찌요시히사 NAGAOKA KENICHI 나가오까겐이찌 SAWASAKI MANABU 사와사끼마나부		
发明人	미사끼가쯔노리 후지까와데쯔야 다구찌요시히사 나가오까겐이찌 사와사끼마나부		
IPC分类号	G02F1/1337		
CPC分类号	G02F2201/123 G02F1/133707 G02F2001/134354 G02F1/13394 G02F2001/134345 G02F2001/13396 G02F2001/136218 G02F1/1393 G02F1/136213		
代理人(译)	CHANG, SOO KIL		
优先权	2005011519 2005-01-19 JP		
其他公开文献	KR100781477B1		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示器，其中亮度高并且显示质量优异，作为多域垂直配向模式的液晶显示器。TFT (20)，线状突起 (42) 和控制电容电极 (33) 包括面对一对基板，液晶密封在一对基板之间，像素电极 (16a) 形成在一对基板上基板和与像素电极 (16a) 分离的像素电极 (16b) 包括像素区域和包括的相应多个的源电极 (22)。为了使控制电容部分电容耦合源电极 (22) 和像素电极 (16b)，它包括。源电极 (22) 是布置在像素区域并且电连接到像素电极 (16a)。线状突起 (42) 形成在另一侧的基板上，并且定向和调节液晶。控制电容电极 (33) 与源电极 (22) 电连接，并且插入绝缘层并且面对像素电极 (16b) 的至少一部分并且还沿着线状突起 (42) 同时垂直地观察基板的表面并且至少一部分在线状突起 (42) 中重叠并被布置。像素电极，线状突起，源电极，遮光层，取向调节结构，控制电容电极。

